



(12) 发明专利

(10) 授权公告号 CN 111641396 B

(45) 授权公告日 2023.05.05

(21) 申请号 202010617850.1

H03F 1/02 (2006.01)

(22) 申请日 2020.06.30

H03F 1/32 (2006.01)

(65) 同一申请的已公布的文献号

申请公布号 CN 111641396 A

(56) 对比文件

CN 110460313 A, 2019.11.15

CN 101079594 A, 2007.11.28

(43) 申请公布日 2020.09.08

CN 110417359 A, 2019.11.05

(73) 专利权人 湘潭大学

WO 2016034740 A1, 2016.03.10

地址 411105 湖南省湘潭市雨湖区羊牯塘
卢家滩27号

张海潮; 谢亮; 金湘亮; . 高速硅微条探测器
中流水线ADC的设计与实现. 中国集成电路
.2020, (第Z1期), 全文.

(72) 发明人 唐明华 谭彩虹 周焱 兰燕

李刚 肖永光 李正

朱颖; 何乐年; 严晓浪; . 高速高增益运算放
大器的设计及应用. 电路与系统学报. 2008, (第
02期), 全文.

(74) 专利代理机构 湘潭市汇智专利事务所(普
通合伙) 43108

专利代理师 陈伟

唐俊雄; 唐明华; 杨锋; 张俊杰; 周益春; 郑学
军; . 全耗尽SOI MOSFETs阈值电压和电势分布的
温度模型(英文). 半导体学报. 2008, (第01期),
全文.

(51) Int. Cl.

H03F 3/70 (2006.01)

H03F 3/68 (2006.01)

H03F 1/26 (2006.01)

审查员 黄兆靖

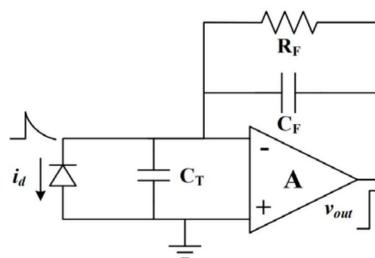
权利要求书1页 说明书5页 附图2页

(54) 发明名称

一种用于硅漂移探测器前端读出系统的电
荷放大电路

(57) 摘要

本发明公开了一种用于硅漂移探测器前端
读出系统的电荷放大电路, 包括第一级放大电
路、第二级放大电路, 所述第一级放大电路的
输入端与探测器直流耦合连接, 第一级放大电
路的输出端与第二级放大电路的输入端相连, 第二
级放大电路的输出端输出放大后的信号。本发明
针对硅漂移探测器输入信号极其微弱的情况, 提出
了一种采用两级精确电荷放大电路的前置放大
电路结构, 这种结构先将电荷量倍乘放大, 然后
再转化为电压信号, 可以以最小的噪声代价换取
最大的电荷-电压增益, 满足硅漂移探测器读出
系统对增益的需求。



1. 一种用于硅漂移探测器前端读出系统的电荷放大电路,其特征在于:包括第一级放大电路、第二级放大电路,所述第一级放大电路的输入端与探测器直流耦合连接,第一级放大电路的输出端与第二级放大电路的输入端相连,第二级放大电路的输出端输出放大后的信号;

所述第一级放大电路包括第一MOS管、第二MOS管、第五MOS管、第六MOS管、第一电容、第二电容和第一运算放大器,所述第一运算放大器具有一个输入端和两个输出端,所述第一运算放大器的输入端、第一电容一端、第一MOS管漏极相连并作为电荷放大电路的输入端,所述第一运算放大器的第一输出端、第一电容另一端、第二电容一端相连,第一运算放大器的第二输出端与第五MOS管的栅极相连,所述第五MOS管的漏极、第一MOS管的栅极、第六MOS管的栅极、第六MOS管的漏极、第二MOS管的栅极相连,所述第一MOS管的源极、第六MOS管的源极、第二MOS管的源极连接在一起并接地,第二MOS管的漏极与第二电容另一端相连并作为第一级放大电路的输出端;

所述第二级放大电路包括第三MOS管、第四MOS管、第七MOS管、第八MOS管、第三电容、第四电容和第二运算放大器,所述第二运算放大器具有一个输入端和两个输出端,所述第二运算放大器的输入端、第二MOS管的漏极、第二电容另一端、第三电容一端、第三MOS管的漏极相连,所述第二运算放大器的第一输出端与第七MOS管的栅极相连,第二运算放大器的第二输出端与第三电容的另一端、第四电容的一端相连,所述第七MOS管的漏极、第三MOS管的栅极、第八MOS管的栅极、第八MOS管的漏极、第四MOS管的栅极相连,所述第五MOS管的源极、第三MOS管的源极、第八MOS管的源极、第四MOS管的源极相连,所述第四电容的另一端与第四MOS管的漏极相连并作为电荷放大电路的输出端;

所述第一运算放大器和第二运算放大器结构相同,第一运算放大器包括第九至第二十一MOS管、第五至第七电容,所述第九MOS管的栅极作为第一运算放大器的输入端,第九MOS管的源极接地,所述第九MOS管的漏极、第十MOS管的漏极、第十一MOS管的源极相连,所述第十一MOS管的漏极、第十二MOS管的漏极、第十四MOS管的栅极、第七电容一端相连并作为第一运算放大器第一输出端,所述第十二MOS管的栅极、第六电容一端、第二十一MOS管的栅极相连,第二十一MOS管的漏极与第二十MOS管的漏极相连,所述第十四MOS管的漏极、第十二MOS管的源极、第六电容另一端、第二十一MOS管的源极相连并接电源VDD,所述第十一MOS管的栅极、第二十MOS管的栅极、第十八MOS管的栅极、第十六MOS管的栅极、第十六MOS管的漏极、第十五MOS管的栅极连接偏置电压 I_{REF1} ,第十六MOS管的源极连接第十五MOS管的漏极,所述第十八MOS管的漏极连接偏置电压 I_{REF2} ,所述第二十MOS管的源极与第十九MOS管的漏极相连,所述第十九MOS管的栅极、第十七MOS管的栅极、第十七MOS管的漏极、第五电容一端、第十八MOS管的源极相连,第十MOS管的栅极与第十三MOS管的栅极相连,所述第十五MOS管的源极、第十七MOS管的源极、第五电容另一端、第十九MOS管的源极、第十MOS管的源极、第七电容另一端、第十三MOS管的源极连接在一起并接至VSS,所述第十四MOS管的源极与第十三MOS管的漏极相连并作为运算放大器第二输出端。

一种用于硅漂移探测器前端读出系统的电荷放大电路

技术领域

[0001] 本发明涉及一种电荷放大电路,特别涉及一种用于硅漂移探测器前端读出系统的电荷放大电路。

背景技术

[0002] 硅漂移探测器作为一种新型半导体辐射探测器,具有低电容、低噪声、响应时间快、能量分辨率高等优势,被广泛应用于航空航天、高能物理实验、医疗仪器、矿物勘探等领域,具有广阔的应用前景。硅漂移探测器输出信号十分地微弱,因此在硅漂移探测器读出系统中,需要前置放大器将探测输出的信号进行低噪声预放大再进行后续处理,这样不仅可以降低系统整体的噪声,提高信噪比,还可以降低后级电路对噪声、增益等指标的设计要求,简化后级电路设计。

[0003] 在硅漂移探测器前端读出系统中,前置放大器一般是采用电荷灵敏放大器,典型电荷灵敏放大器如图1所示,其中 C_T 为运算放大器输入端的对地总电容,大小等于探测器体电容、运算放大器负输入管对地寄生电容、以及负输入端PCB以及封装bonding线对地寄生电容之和,其中, i_d 是探测器输出的脉冲电流, C_F 为反馈电容, R_F 为反馈电阻,为了降低噪声以及减小弹道损耗,这个电阻阻值会很大,为百兆级。假设探测器输出电荷量为 Q ,输出电压 v_{out} 的计算公式可以近似为:

$$[0004] \quad v_{out} \approx \frac{Q}{C_F} = \frac{\int i_d dt}{C_F} \quad (1)$$

[0005] 放大器的电荷-电压增益为 $1/C_F$ 。

[0006] 硅漂移探测器的输出信号最大检测能量为20keV,折合约5500个电子,比一般辐射探测器要微弱得多,普通的电荷放大电路无法达到其要求的电荷-电压增益。此外,常见的电荷放大器都采用双端输入单端输出的运算放大器,因为其对共模噪声以及电源噪声都有良好的抑制作用,但是相对于单端输入的运算放大器,其采用了双倍的器件,所以本征噪声是单端输入的两倍。

发明内容

[0007] 为了解决上述技术问题,本发明提供一种结构简单、安全可靠的用于硅漂移探测器前端读出系统的电荷放大电路。

[0008] 本发明解决上述问题的技术方案是:一种用于硅漂移探测器前端读出系统的电荷放大电路,包括第一级放大电路、第二级放大电路,所述第一级放大电路的输入端与探测器直流耦合连接,第一级放大电路的输出端与第二级放大电路的输入端相连,第二级放大电路的输出端输出放大后的信号。

[0009] 上述用于硅漂移探测器前端读出系统的电荷放大电路,所述第一级放大电路包括第一MOS管、第二MOS管、第五MOS管、第六MOS管、第一电容、第二电容和第一运算放大器,所述第一运算放大器具有一个输入端和两个输出端,所述第一运算放大器的输入端、第一电

容一端、第一MOS管漏极相连并作为电荷放大电路的输入端,所述第一运算放大器的第一输出端、第一电容另一端、第二电容一端相连,第一运算放大器的第二输出端与第五MOS管的栅极相连,所述第五MOS管的漏极、第一MOS管的栅极、第六MOS管的栅极、第六MOS管的漏极、第二MOS管的栅极相连,所述第一MOS管的源极、第六MOS管的源极、第二MOS管的源极连接在一起并接地,第二MOS管的漏极与第二电容另一端相连并作为第一运算放大器的输出端。

[0010] 上述用于硅漂移探测器前端读出系统的电荷放大电路,所述第二级放大电路包括第三MOS管、第四MOS管、第七MOS管、第八MOS管、第三电容、第四电容和第二运算放大器,所述第二运算放大器具有一个输入端和两个输出端,所述第二运算放大器的输入端、第二MOS管的漏极、第二电容另一端、第三电容一端、第三MOS管的漏极相连,所述第二运算放大器的第一输出端与第七MOS管的栅极相连,第二运算放大器的第二输出端与第三电容的另一端、第四电容的一端相连,所述第七MOS管的漏极、第三MOS管的栅极、第八MOS管的栅极、第八MOS管的漏极、第四MOS管的栅极相连,所述第五MOS管的源极、第三MOS管的源极、第八MOS管的源极、第四MOS管的源极相连,所述第四电容的另一端与第四MOS管的漏极相连并作为电荷放大电路的输出端。

[0011] 上述用于硅漂移探测器前端读出系统的电荷放大电路,所述第一运算放大器和第二运算放大器结构相同,第一运算放大器包括第九至第二十一MOS管、第五至第七电容,所述第九MOS管的栅极作为第一运算放大器的输入端,第九MOS管的源极接地,所述第九MOS管的漏极、第十MOS管的漏极、第十一MOS管的源极相连,所述第十一MOS管的漏极、第十二MOS管的漏极、第十四MOS管的栅极、第七电容一端相连并作为第一运算放大器第一输出端,所述第十二MOS管的栅极、第六电容一端、第二十一MOS管的栅极相连,第二十一MOS管的漏极与第二十MOS管的漏极相连,所述第十四MOS管的漏极、第十二MOS管的源极、第六电容另一端、第二十一MOS管的源极相连并接电源VDD,所述第十一MOS管的栅极、第二十MOS管的栅极、第十八MOS管的栅极、第十六MOS管的栅极、第十六MOS管的漏极、第十五MOS管的栅极连接偏置电压 I_{REF1} ,第十六MOS管的源极连接第十五MOS管的漏极,所述第十八MOS管的漏极连接偏置电压 I_{REF2} ,所述第二十MOS管的源极与第十九MOS管的漏极相连,所述第十九MOS管的栅极、第十七MOS管的栅极、第十七MOS管的漏极、第五电容一端、第十八MOS管的源极相连,第十MOS管的栅极与第十三MOS管的栅极相连,所述第十五MOS管的源极、第十七MOS管的源极、第五电容另一端、第十九MOS管的源极、第十MOS管的源极、第七电容另一端、第十三MOS管的源极连接在一起并接至VSS,所述第十四MOS管的源极与第十三MOS管的漏极相连并作为运算放大器第二输出端。

[0012] 本发明的有益效果在于:

[0013] 1、本发明针对硅漂移探测器输入信号极其微弱的情况,提出了一种采用两级精确电荷放大电路的前置放大电路结构,这种结构先将电荷量倍乘放大,然后再转化为电压信号,可以以最小的噪声代价换取最大的电荷-电压增益,满足硅漂移探测器读出系统对增益的需求。

[0014] 2、本发明首次将单端输入双端输出运算放大器应用于电荷放大电路,大大地减小电荷放大电路的增益非线性。

附图说明

- [0015] 图1为典型灵敏电荷放大器的电路图。
- [0016] 图2为本发明的电路结构图。
- [0017] 图3为本发明单端输入双端输出运算放大器的电路图。
- [0018] 图4为本发明仿真输入脉冲电流波形图。
- [0019] 图5为本发明第一级和第二级电压响应波形图。

具体实施方式

[0020] 下面结合附图和实施例对本发明做进一步的说明。

[0021] 如图1所示,一种用于硅漂移探测器前端读出系统的电荷放大电路,包括第一级放大电路、第二级放大电路,所述第一级放大电路的输入端与探测器直流耦合连接,第一级放大电路的输出端与第二级放大电路的输入端相连,第二级放大电路的输出端输出放大后的信号。

[0022] 所述第一级放大电路包括第一MOS管 M_1 、第二MOS管 M_2 、第五MOS管 M_{n1} 、第六MOS管 M_{p1} 、第一电容 C_1 、第二电容 C_2 和第一运算放大器 U_1 ,所述第一运算放大器 U_1 具有一个输入端和两个输出端,所述第一运算放大器 U_1 的输入端、第一电容 C_1 一端、第一MOS管 M_1 漏极相连并作为电荷放大电路的输入端,所述第一运算放大器 U_1 的第一输出端、第一电容 C_1 另一端、第二电容 C_2 一端相连,第一运算放大器 U_1 的第二输出端与第五MOS管 M_{n1} 的栅极相连,所述第五MOS管 M_{n1} 的漏极、第一MOS管 M_1 的栅极、第六MOS管 M_{p1} 的栅极、第六MOS管 M_{p1} 的漏极、第二MOS管 M_2 的栅极相连,所述第一MOS管 M_1 的源极、第六MOS管 M_{p1} 的源极、第二MOS管 M_2 的源极连接在一起并接地,第二MOS管 M_2 的漏极与第二电容 C_2 另一端相连并作为第一运算放大器 U_1 的输出端。

[0023] 所述第二级放大电路包括第三MOS管 M_3 、第四MOS管 M_4 、第七MOS管 M_{p2} 、第八MOS管 M_{n2} 、第三电容 C_3 、第四电容 C_4 和第二运算放大器 U_2 ,所述第二运算放大器 U_2 具有一个输入端和两个输出端,所述第二运算放大器 U_2 的输入端、第二MOS管 M_2 的漏极、第二电容 C_2 另一端、第三电容 C_3 一端、第三MOS管 M_3 的漏极相连,所述第二运算放大器 U_2 的第一输出端与第七MOS管 M_{p2} 的栅极相连,第二运算放大器 U_2 的第二输出端与第三电容 C_3 的另一端、第四电容 C_4 的一端相连,所述第七MOS管 M_{p2} 的漏极、第三MOS管 M_3 的栅极、第八MOS管 M_{n2} 的栅极、第八MOS管 M_{n2} 的漏极、第四MOS管 M_4 的栅极相连,所述第五MOS管 M_{n1} 的源极、第三MOS管 M_3 的源极、第八MOS管 M_{n2} 的源极、第四MOS管 M_4 的源极相连,所述第四电容 C_4 的另一端与第四MOS管 M_4 的漏极相连并作为电荷放大电路的输出端。

[0024] 电荷放大电路的本质为:穿插了倍乘电容以及亚阈值电流镜的两级Miller积分器,它将硅漂移探测器输出的电荷信号精确放大,其具体电路图如图2所示。第一级放大电路直接与探测器直流耦合连接,第一级电荷放大倍数 $N_1=32$,第二级电荷放大倍数 $N_2=24$ 。探测器的漏电流为电荷放大电路提供DC电流偏置,由于探测器的漏电流为 $10\text{pA}\sim 1\text{nA}$,所以电路中除核心运算放大器以外其他MOS管均工作在亚阈值区,此时MOS管的栅极和源极间的电压 V_{GS} 略小于其阈值电压 V_{TH} ,管子处于弱导通状态,管子的漏极电流 I_D 与 V_{GS} 呈现指数关系。亚阈值区MOS管的漏极电流公式为:

$$[0025] \quad I_D = I_0 e^{\left(\frac{V_{GS}-V_{TH}}{\xi V_T}\right)} \cdot \left[1 - e^{\left(\frac{-V_{DS}}{V_T}\right)}\right] \quad (2)$$

[0026] 其中, I_0 为MOS管的一个本征电流值, 与宽长比相关, ξ 是亚阈值因子, V_{DS} 是MOS管的漏极和源极间的电压, V_T 是热电压, $V_T = kT/q$, k 是波尔兹曼常数, T 为开尔文温度, q 是电子电荷量, 常温下 V_T 的值约为26mV。根据上式, 只要取 $V_{DS} \gg V_T$, 那么MOS管的漏极电流就只受 V_{GS} 控制, 工作在亚阈值区的MOS管也可以线性镜像电流。另外, 第一MOS管 M_1 和第二MOS管 M_2 以及第三MOS管 M_3 和第四MOS管 M_4 为亚阈值电流镜, 电流比例分别为32倍和24倍。

[0027] 电荷的精确放大是依托第一电容 C_1 和第二电容 C_2 上的电荷积分完成的。在第一级放大电路中, 电路的输入是探测器输出的携带有电荷信号 Q_D 的脉冲电流 i_1 , 方向为从点1流向探测器阳极, 对Miller积分电容 C_1 充电, 第一电容 C_1 的上极板连接运放的输入点1, 可认为是虚地的, 电荷积分至第一电容 C_1 上后, 假设其下极板点2电位上升量为 ΔV , 那么积分至第一电容 C_1 上的电荷量 Q_1 可表示为:

$$[0028] \quad Q_1 = Q_D = C_1 \cdot \Delta V \quad (3)$$

[0029] 而第二电容 C_2 的上极板同样为运放的输入端, 也是虚地, 第二电容 C_2 和第一电容 C_1 共点2, 那么积分至第二电容 C_2 的电荷量 Q_2 可以表示为:

$$[0030] \quad Q_2 = C_2 \cdot \Delta V \quad (4)$$

[0031] 由于 C_2 的电容值是 C_1 的 N_1 倍, 那么积分到 C_2 上的电荷量为 C_1 的 N_1 倍, 对 C_2 充电的 i_2 电流来自第二级电荷放大电路, 电流方向从点2流向点3。从以上计算可以得出结论, 探测器输出的电荷量由第一级电荷放大电路放大了 N_1 倍, 并以电流的形式, 进入第二级电路。

[0032] 同样, 在第二级电荷放大电路中, 输入信号为携带电荷量为 $N_1 \cdot Q_D$ 的电流信号 i_2 , 电荷积分至第三电容 C_3 上, 使得 C_3 的下极板点4电位下降, 而点3和点5同样也是运放的输入端, 可以视为虚短, 而 C_4 的电容值为 C_3 的 N_2 倍, 同理积分到 C_4 的电荷量为积分至 C_3 上的 N_2 倍, 所以积分至 C_4 电容上的电荷量 Q_4 可以表示为:

$$[0033] \quad Q_4 = N_1 \cdot N_2 \cdot Q_D \quad (5)$$

[0034] 电荷实现放大 $N_1 \cdot N_2$ 倍, 给 C_4 充电的电流为 i_3 , 来自下一级电路, 方向为shaper流向点4, 那么最终进入下一级电路的电荷量即为 Q_4 , 实现电荷的两级精确放大。

[0035] 为减小电荷放大电路的增益非线性, 首次将单端输入双端输出运算放大器应用于两级电荷放大电路, 所述单端输入双端输出运算放大器如图3所示。所述第一运算放大器 U_1 和第二运算放大器 U_2 结构相同, 第一运算放大器 U_1 包括第九MOS管 M_9 、第十MOS管 M_{10} 、第十一MOS管 M_{11} 、第十二MOS管 M_{12} 、第十三MOS管 M_{13} 、第十四MOS管 M_{14} 、第十五MOS管 M_{15} 、第十六MOS管 M_{16} 、第十七MOS管 M_{17} 、第十八MOS管 M_{18} 、第十九MOS管 M_{19} 、第二十MOS管 M_{20} 、第二十一MOS管 M_{21} 、第五电容 C_5 、第六电容 C_6 、第七电容 C_7 。所述第九MOS管 M_9 的栅极作为第一运算放大器 U_1 的输入端, 第九MOS管 M_9 的源极接地, 所述第九MOS管 M_9 的漏极、第十MOS管 M_{10} 的漏极、第十一MOS管 M_{11} 的源极相连, 所述第十一MOS管 M_{11} 的漏极、第十二MOS管 M_{12} 的漏极、第十四MOS管 M_{14} 的栅极、第七电容 C_7 一端相连并作为第一运算放大器第一输出端, 所述第十二MOS管 M_{12} 的栅极、第六电容 C_6 一端、第二十一MOS管 M_{21} 的栅极相连, 第二十一MOS管 M_{21} 的漏极与第二十MOS管 M_{20} 的漏极相连, 所述第十四MOS管 M_{14} 的漏极、第十二MOS管 M_{12} 的源极、第六电容 C_6 另一端、第二十一MOS管 M_{21} 的源极相连并接电源VDD, 所述第十一MOS管 M_{11} 的栅极、第二十MOS管 M_{20} 的栅

极、第十八MOS管 M_{18} 的栅极、第十六MOS管 M_{16} 的栅极、第十六MOS管 M_{16} 的漏极、第十五MOS管 M_{15} 的栅极连接偏置电压 I_{REF1} ，第十六MOS管 M_{16} 的源极连接第十五MOS管 M_{15} 的漏极，所述第十八MOS管 M_{18} 的漏极连接偏置电压 I_{REF2} ，所述第二十MOS管 M_{20} 的源极与第十九MOS管 M_{19} 的漏极相连，所述第十九MOS管 M_{19} 的栅极、第十七MOS管 M_{17} 的栅极、第十七MOS管 M_{17} 的漏极、第五电容 C_5 一端、第十八MOS管 M_{18} 的源极相连，第十MOS管 M_{10} 的栅极与第十三MOS管 M_{13} 的栅极相连，所述第十五MOS管 M_{15} 的源极、第十七MOS管 M_{17} 的源极、第五电容 C_5 另一端、第十九MOS管 M_{19} 的源极、第十MOS管 M_{10} 的源极、第七电容 C_6 另一端、第十三MOS管 M_{13} 的源极连接在一起并接至VSS，所述第十四MOS管 M_{14} 的源极与第十三MOS管 M_{13} 的漏极相连并作为运算放大器第二输出端。

[0036] 其中NS (NMOS Current Source) 为NMOS电流镜的栅极电压, ND (NMOS Diode) 为NMOS Cascode管的栅极电压, PS (PMOS Current Source) 为PMOS电流镜的栅极电压。ND由串联的 M_{15} 和 M_{16} 产生, M_{15} 和 M_{16} 的栅极短接, 这种接法的两个MOS可以看成沟道长度相加的一个MOS管, NS由二极管接法的 M_{17} 产生, M_{18} 和 M_{20} 用来限定电流镜 M_{17} 、 M_{19} 和 M_{10} 的漏极电压, 增加电流的匹配, PS由二极管接法的 M_{21} 产生。 C_5 和 C_6 , 用来滤除前级偏置电路的高频噪声, 其截至频率分别为 $g_{m9}/2\pi C_1$ 、 $g_{m12}/2\pi C_2$, g_{m9} 为第九MOS管 M_9 的跨导, g_{m12} 为第十二MOS管 M_{12} 的跨导。另外由于电容的高频导通特性, C_5 和 C_6 可以将电源的高频噪声耦合到电流镜MOS管的栅极, 这样可以减小MOS管栅源电压 V_{GS} 受电源噪声的影响, 减小电源噪声对放大器的影响。输出端口OUT1和IN跨接Miller积分电容, OUT2接MOS反馈网络, 电容 C_C 为频率补偿电容。采用这种设计, 源跟随器的非线性不会影响电荷在电容上的积分, 又可以保证足够的电压余量。

[0037] 仿真结果

[0038] 在上述电荷放大电路中, 设计取 C_1 电容值为54.5fF, C_2 电容值为 32×54.5 fF, C_3 电容值为 4×54.5 fF, 输入电荷经第一级电荷放大电路放大32倍后, 将积分在 C_3 上。理想情况下, 假设输入电荷量为0.9fC, 那么 C_1 下极板的电压上升 ΔV_1 应该为16.5mV, 而 C_3 下极板上的电压下降 ΔV_3 应该为 $16.5 \times 8 = 132$ mV。图4为仿真输入的脉冲电流曲线, 为尖峰电流90nA, 持续时间为20ns的脉冲电流, 携带的电荷量为0.9fC, 此时, 我们假定电荷放大电路的输入端的对地总寄生电容为200fF。图5为 C_1 和 C_3 下极板电压响应曲线图, 其中 C_1 下极板电压上升约16.47mV, C_3 下极板下降约131.04mV, 该仿真结果与理想的计算略有偏差, 但可以认为电荷已经放大了32倍。

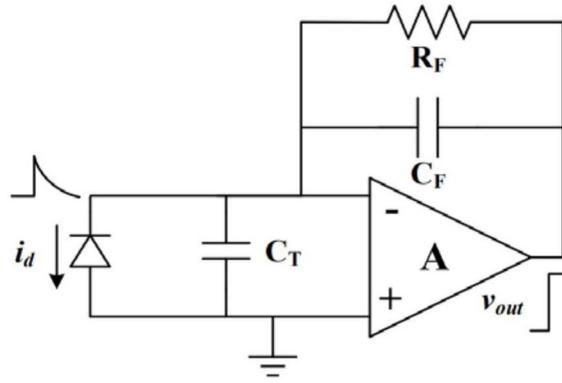


图1

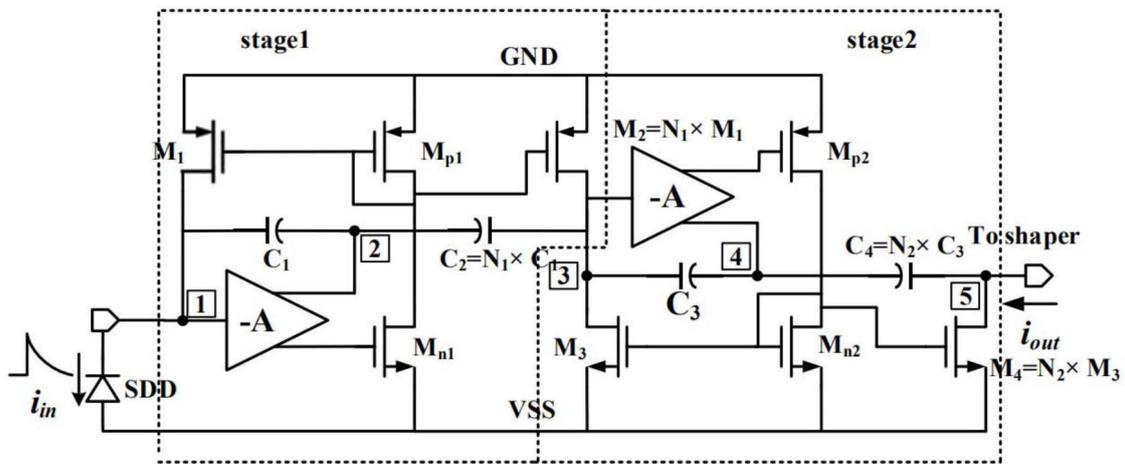


图2

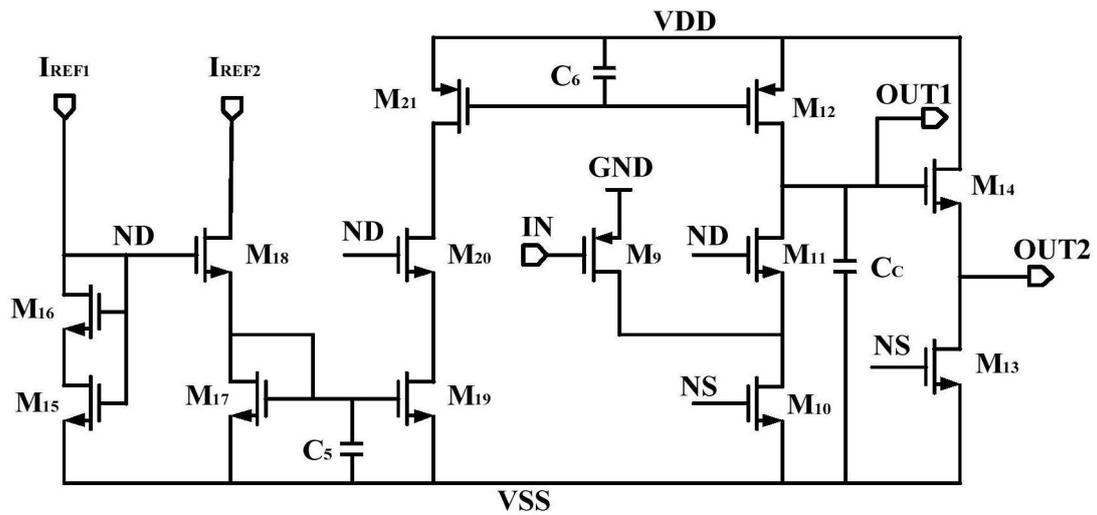


图3

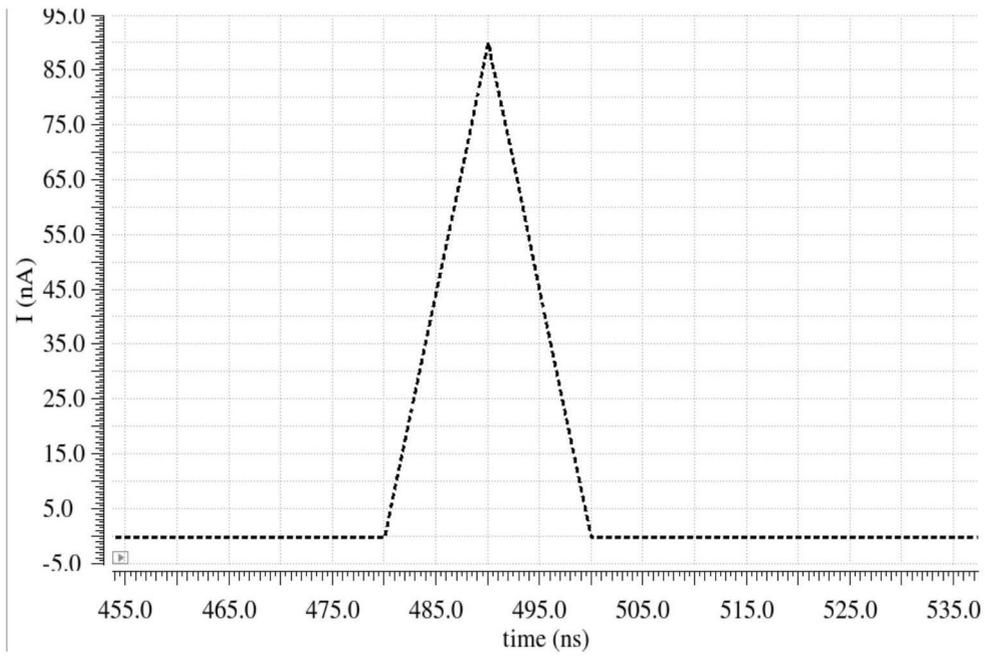


图4

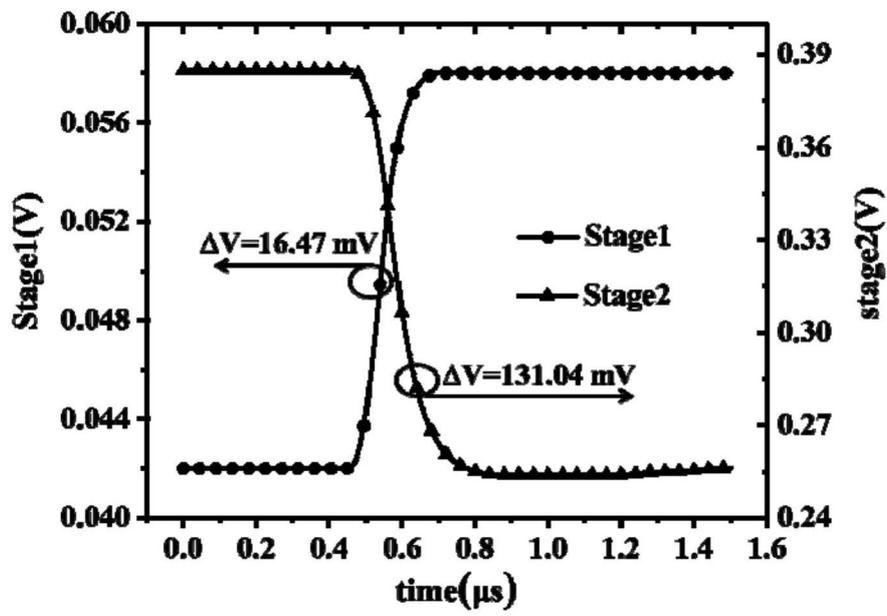


图5