

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2023年6月15日(15.06.2023)



(10) 国際公開番号  
**WO 2023/105916 A1**

(51) 国際特許分類:  
*H04N 25/581* (2023.01) *H04N 25/583* (2023.01)  
*H04N 25/46* (2023.01) *H04N 25/778* (2023.01)

(21) 国際出願番号: PCT/JP2022/038089

(22) 国際出願日: 2022年10月12日(12.10.2022)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:  
特願 2021-199280 2021年12月8日(08.12.2021) JP

(71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014

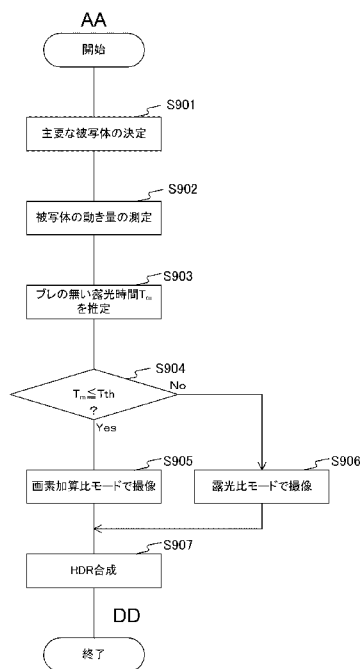
神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).

(72) 発明者: 塩谷 吉満 (SHIOTANI, Yoshimitsu); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 三上拓也(MIKAMI, Takuya); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 立澤 之康(TATSUZAWA, Yukiyasu); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).

(54) Title: SOLID-STATE IMAGING ELEMENT, IMAGING DEVICE, AND METHOD FOR CONTROLLING SOLID-STATE IMAGING ELEMENT

(54) 発明の名称: 固体撮像素子、撮像装置、および、固体撮像素子の制御方法

[図22]



S901 Determine main object  
S902 Measure amount of motion of object  
S903 Estimate blur-free exposure time  $T_m$   
S905 Capture image in pixel-addition-ratio mode  
S906 Capture image in exposure-ratio mode  
S907 Perform HDR composition  
AA Start  
DD End

(57) Abstract: The present invention improves the image quality of a solid-state imaging element that performs composition processing in which the dynamic range is increased. A driving unit exposes first pixels and second pixels for different exposure times when a prescribed exposure-ratio mode is set, while making the sensitivity of third pixels different from the sensitivity of fourth pixels by pixel addition when a prescribed pixel-addition-ratio mode is set. A mode setting unit sets either the pixel-addition-ratio mode or the exposure-ratio mode on the basis of a prescribed parameter related to a



WO 2023/105916 A1

(74) 代理人: 丸島 敏一 (MARUSHIMA, Toshikazu);  
〒1600022 東京都新宿区新宿 3-3-2 京  
王 新宿三丁目第二ビル 5F クラフト  
国際特許事務所 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保  
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,  
BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,  
CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO,  
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,  
HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP,  
KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK,  
LR, LS, LU, LY, MA, MD, MG, MK, MN, MW, MX,  
MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH,  
PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG,  
SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ,  
UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保  
護が可能): ARIPO (BW, GH, GM, KE, LR, LS,  
MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM,  
ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ,  
TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ,  
DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS,  
IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT,  
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF,  
CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE,  
SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

scene to be imaged.

(57) 要約: ダイナミックレンジを拡大する合成処理を行う固体撮像素子において、画質を向上させる。駆動部は、所定の露光比モードが設定された場合には第1画素および第2画素を異なる露光時間に亘って露光させ、所定の画素加算比モードが設定された場合には画素加算により第3画素の感度を第4画素と異なる値にする。モード設定部は、撮像シーンに関連する所定のパラメータに基づいて画素加算比モードと露光比モードとのいずれかを設定する。

## 明 細 書

発明の名称：

固体撮像素子、撮像装置、および、固体撮像素子の制御方法

### 技術分野

[0001] 本技術は、固体撮像素子に関する。詳しくは、複数の画像を合成する固体撮像素子、撮像装置、および、固体撮像素子の制御方法に関する。

### 背景技術

[0002] 従来より、ダイナミックレンジを拡大する目的で、露光時間の異なる複数の画像を合成するHDR（High Dynamic Range）合成処理が撮像装置などにおいて用いられている。例えば、HDR合成処理において、露光時間の長い長秒画素が、移動している被写体の画素である場合に、その長秒画素を露光時間の短い短秒画素に置換する固体撮像素子が提案されている（例えば、特許文献1参照。）。

### 先行技術文献

#### 特許文献

[0003] 特許文献1：特開2021-013131号公報

### 発明の概要

#### 発明が解決しようとする課題

[0004] 上述の従来技術では、移動している被写体の画素を短秒画素に置換することにより、残像の抑制を図っている。しかしながら、上述の従来技術では、被写体の画素を全て短秒画素に置換するため、その被写体の領域のダイナミックレンジを拡大することができない。移動している被写体の画素を短秒画素へ置換せずに、固体撮像素子がHDR合成処理を行えば、被写体のダイナミックレンジを拡大することができるものの、残像が生じるおそれがある。このように、上述の従来技術では、残像を抑制しつつ、ダイナミックレンジを拡大することができず、画像データの画質向上が困難である。

[0005] 本技術はこのような状況に鑑みて生み出されたものであり、ダイナミック

レンズを拡大する合成処理を行う固体撮像素子において、画質を向上させることを目的とする。

### 課題を解決するための手段

- [0006] 本技術は、上述の問題点を解消するためになされたものであり、その第1の側面は、所定の露光比モードが設定された場合には第1画素および第2画素を異なる露光時間に亘って露光させ、所定の画素加算比モードが設定された場合には画素加算により第3画素の感度を第4画素と異なる値にする駆動部と、撮像シーンに関連する所定のパラメータに基づいて上記画素加算比モードと上記露光比モードとのいずれかを設定するモード設定部とを具備する固体撮像素子、および、その制御方法である。これにより、画質が向上するという作用をもたらす。
- [0007] また、この第1の側面において、浮遊拡散層を共有する複数の画素がそれぞれに配列された所定数の画素ブロックを含む画素アレイ部をさらに具備し、上記駆動部は、上記露光比モードが設定された場合には上記画素ブロック内の所定位置の画素を上記第1画素として駆動し、上記画素ブロック内の上記所定位置と異なる画素を上記第2画素として駆動してもよい。これにより、1フレームの撮像によって、露光時間の異なる複数の画素信号が得られるという作用をもたらす。
- [0008] また、この第1の側面において、上記画素ブロックのそれぞれには、9画素が配列され、上記駆動部は、上記画素加算比モードが設定された場合には上記画素ブロック内の中央画素の画素信号を上記第3画素の画素信号として生成させるとともに上記中央画素の周囲の8画素のそれぞれの画素信号を加算した信号を上記第4画素の画素信号として生成させてもよい。これにより、ゲインによる調整が不要になるという作用をもたらす。
- [0009] また、この第1の側面において、上記画素ブロックは、10画素が配列されたデカ画素ブロックと、8画素が配列されたオクタ画素ブロックとを含むものであってもよい。これにより、画素加算数の調整が容易になるという作用をもたらす。

- [0010] また、この第1の側面において、上記駆動部は、上記露光比モードが設定された場合には上記第1画素の画素信号を加算させた後に上記第2画素の画素信号を加算させ、上記画素加算比モードが設定された場合には上記画素ブロック内の一部の領域の画素信号を加算した信号を上記第3画素の画素信号として生成させるとともに上記画素ブロック内の残りの領域の画素信号を加算した信号を上記第4画素の画素信号として生成させ、上記一部の領域の加算数と上記残りの領域の加算数とは異なっていてもよい。これにより、感度の異なる複数の画素のそれぞれの画素信号が生成されるという作用をもたらす。
- [0011] また、この第1の側面において、上記画素信号を処理する画像処理部をさらに具備し、上記画素ブロック内の隣接する一对の画素は、マイクロレンズを共有し、上記画像処理部は、上記一对の画素のそれぞれの画素信号から位相差を取得する処理を行ってもよい。これにより、合焦位置が検出されるという作用をもたらす。
- [0012] また、この第1の側面において、上記デカ画素ブロックおよび上記オクタ画素ブロックのそれぞれの電荷電圧変換効率の比と画素加算数の比とに基づいて設定されたゲインにより上記デカ画素ブロックおよび上記オクタ画素ブロックの少なくとも一方のブロック内の画素信号を増幅する増幅回路をさらに具備してもよい。これにより、画素ごとの感度が揃えられるという作用をもたらす。
- [0013] また、この第1の側面において、上記パラメータは、被写体の動き量、シャッタースピード、および、フレームレートの少なくとも1つを含むものであってもよい。これにより、ブレが抑制されるという作用をもたらす。
- [0014] また、この第1の側面において、上記パラメータは、ISO (International Organization for Standardization) 感度を含むものであってもよい。これにより、感度を確保しつつ、ダイナミックレンジが拡大されるという作用をもたらす。
- [0015] また、本技術の第2の側面は、所定の露光比モードが設定された場合には

第1画素および第2画素を異なる露光時間に亘って露光させ、所定の画素加算比モードが設定された場合には画素加算により第3画素の感度を第4画素と異なる値にする駆動部と、撮像シーンに関連する所定のパラメータに基づいて上記画素加算比モードと上記露光比モードとのいずれかを設定するモード設定部と、上記駆動部から読み出された画像データを処理する信号処理部とを具備する撮像装置である。これにより、撮像装置の撮像した画像データの画質が向上するという作用をもたらす。

### 図面の簡単な説明

[0016] [図1]本技術の第1の実施の形態における撮像装置の一構成例を示すブロック図である。

[図2]本技術の第1の実施の形態における画素アレイ部の平面図の一例である。

[図3]本技術の第1の実施の形態におけるデカ画素ブロックの一構成例を示す回路図である。

[図4]本技術の第1の実施の形態におけるオクタ画素ブロックの一構成例を示す回路図である。

[図5]本技術の第1の実施の形態における読出部の一構成例を示すブロック図である。

[図6]本技術の第1の実施の形態におけるカラムアンプを追加した読出部の一構成例を示すブロック図である。

[図7]本技術の第1の実施の形態における撮像モードを説明するための図である。

[図8]本技術の第1の実施の形態における信号処理部の一構成例を示すブロック図である。

[図9]本技術の第1の実施の形態における位相差AF (AutoFocus) を行わない場合の露光比モードの駆動方法の一例を示すタイミングチャートである。

[図10]本技術の第1の実施の形態における位相差AFを行う場合の露光比モ

ードの駆動方法の一例を示すタイミングチャートである。

[図11]本技術の第1の実施の形態における露光比モードで露光を2回行う際の加算対象およびフレームの一例を示す図である。

[図12]本技術の第1の実施の形態における露光比モードで露光を3回行う際の加算対象の一例を示す図である。

[図13]本技術の第1の実施の形態における露光比モードで露光を4回行う際の加算対象の一例を示す図である。

[図14]本技術の第1の実施の形態における画素加算比モードの駆動方法の一例を示すタイミングチャートである。

[図15]本技術の第1の実施の形態における画素加算比モードで位相差AFが不可能な場合の加算対象の一例を示す図である。

[図16]本技術の第1の実施の形態における画素加算比モードで位相差AFが可能な場合の加算対象の一例を示す図である。

[図17]本技術の第1の実施の形態における撮像モードの設定方法を説明するための図である。

[図18]本技術の第1の実施の形態における露光比モードのゲインの設定方法を説明するための図である。

[図19]本技術の第1の実施の形態における露光比モードの増幅前後の信号レベルの一例を示す図である。

[図20]本技術の第1の実施の形態における画素加算比モードのゲインの設定方法を説明するための図である。

[図21]本技術の第1の実施の形態における画素加算比モードの増幅前後の信号レベルの一例を示す図である。

[図22]本技術の第1の実施の形態における撮像装置の動作の一例を示すフローチャートである。

[図23]本技術の第1の実施の形態における撮像モードのそれぞれの設定例を示す図である。

[図24]本技術の第2の実施の形態における撮像装置の動作の一例を示すフロ

ーチャートである。

[図25]本技術の第3の実施の形態における画素アレイ部の平面図の一例である。

[図26]本技術の第3の実施の形態における露光比モードの加算対象の一例を示す図である。

[図27]本技術の第3の実施の形態における画素加算比モードの加算対象の一例を示す図である。

[図28]本技術の第3の実施の形態における画素加算比モードのゲインの設定方法を説明するための図である。

[図29]本技術の第3の実施の形態における画素加算比モードの信号レベルの一例を示す図である。

[図30]車両制御システムの概略的な構成例を示すブロック図である。

[図31]撮像部の設置位置の一例を示す説明図である。

### 発明を実施するための形態

[0017] 以下、本技術を実施するための形態（以下、実施の形態と称する）について説明する。説明は以下の順序により行う。

1. 第1の実施の形態（露光比モードと画素加算比モードのいずれかを設定する例）

2. 第2の実施の形態（ISO感度に基づいて露光比モードと画素加算比モードのいずれかを設定する例）

3. 第3の実施の形態（9画素からなる画素ブロックを配列し、露光比モードと画素加算比モードのいずれかを設定する例）

4. 移動体への応用例

[0018] <1. 第1の実施の形態>

[撮像装置の構成例]

図1は、本技術の第1の実施の形態における撮像装置100の一構成例を示すブロック図である。この撮像装置100は、画像データを撮像するための装置であり、固体撮像素子200、制御部110および記録部120を備



える。撮像装置100として、デジタルカメラや、撮像機能を有する電子装置（スマートフォンやパーソナルコンピュータなど）が想定される。

[0019] 固体撮像素子200は、光電変換により画像データ（すなわち、フレーム）を生成するものであり、駆動部210、画素アレイ部220、読出部230、参照信号生成部240、信号処理部250およびタイミング制御部260を備える。

[0020] 制御部110は、固体撮像素子200を制御してフレームを撮像させるものである。この制御部110は、例えば、垂直同期信号などを含む撮像制御信号を固体撮像素子200に供給する。記録部120は、フレームを記録するものである。

[0021] ここで、垂直同期信号は、撮像のタイミングを示す信号であり、一定の周波数（60ヘルツなど）の周期信号が垂直同期信号として用いられる。

[0022] 固体撮像素子200において画素アレイ部220には、複数の画素221が二次元格子状に配列される。駆動部210は、画素アレイ部220を駆動して画素信号を読出部230に出力させるものである。

[0023] 読出部230は、画素信号のそれぞれに対して、AD（Analog to Digital）変換処理やCDS（Correlated Double Sampling）処理を行うものである。この読出部230は、処理後の信号を配列したフレームを信号処理部250に供給する。

[0024] 信号処理部250は、フレームに対してHDR合成処理やデモザイク処理などの各種の画像処理を行うものである。この信号処理部250は、処理後のフレームを記録部120に供給する。

[0025] また、信号処理部250は、固体撮像素子200の撮像モードを設定し、設定したモードを示すモード信号MODEを生成する。撮像モードの詳細については後述する。モード信号MODEは、駆動部210およびタイミング制御部260に供給される。

[0026] 参照信号生成部240は、タイミング制御部260からの信号をDA（Digital to Analog）変換することにより、参照信号RMPを生成するものであ

る。参照信号として、例えば、のこぎり波状のランプ信号が用いられ、参照信号生成部240として、例えば、DAC (Digital to Analog Converter) が用いられる。参照信号生成部240は、生成した参照信号RMPを読出部230に供給する。

[0027] タイミング制御部260は、制御部110からの垂直同期信号に同期して駆動部210、参照信号生成部240および読出部230のそれぞれの動作タイミングを制御するものである。

[0028] なお、撮像装置100は、フレームを記録しているが、そのフレームを撮像装置100の外部に送信してもよい。この場合には、フレームを送信するための外部インターフェースがさらに設けられる。また、撮像装置100は、フレームを表示してもよい。この場合には表示部がさらに設けられる。

[0029] [画素アレイ部の構成例]

図2は、本技術の第1の実施の形態における画素アレイ部220の平面図の一例である。画素221のそれぞれは、R (Red)、G (Green)およびB (Blue)のいずれかの色の可視光を受光し、光電変換する。R、GおよびBのそれぞれを受光する画素221を、以下、「R画素」、「G画素」および「B画素」と称する。また、「Gr」は、R画素を含む行に配列されたG画素を示し、「Gb」は、B画素を含む行に配列されたG画素を示す。

[0030] また、画素アレイ部220は、それぞれに複数の画素が配列された所定数の画素ブロックを含む。画素ブロック内の画素は、遮光されていないものとする。画素アレイ部には、画素ブロックの他、遮光された遮光画素を配列することもできる。

[0031] 例えば、画素ブロックとして、デカ画素ブロック300とオクタ画素ブロック350との2種類が配列される。デカ画素ブロック300には、10個のG画素が配列され、これらは、浮遊拡散層（不図示）を共有する。オクタ画素ブロック350には、8個のR画素、または、8個のB画素が配列され、これらは浮遊拡散層を共有する。同図において、太い点線で囲まれた領域は、デカ画素ブロック300またはオクタ画素ブロック350を示す。同図

に例示するように、デカ画素ブロック300およびオクタ画素ブロック350は、水平方向および垂直方向のそれぞれにおいて、交互に配列される。

[0032] デカ画素ブロック300においては、3行×4列の12個の位置から、2行目の両端を除いた10個の位置にG画素が配置される。デカ画素ブロック300の形状は、アルファベットの「H」を90度回転させた形状と表現することもできる。

[0033] オクタ画素ブロック350においては、3行×4列の12個の位置から、1行目および3行目のそれぞれの両端を除いた8個の位置にR画素またはB画素が配置される。オクタ画素ブロック350は、十字形状と表現することもできる。

[0034] また、デカ画素ブロック300およびオクタ画素ブロック350のそれぞれにおいて、画素221-1および221-2などの同じ行の隣接する一対の画素は、マイクロレンズ222を共有する。後段の回路は、これらの画素の画素信号から位相差を取得し、その位相差から合焦位置を検出する位相差AF (AutoFocus) を行うことができる。

[0035] 図3は、本技術の第1の実施の形態におけるデカ画素ブロック300の一構成例を示す回路図である。このデカ画素ブロック300は、光電変換素子311乃至320と、転送トランジスタ321乃至330と、リセットトランジスタ341、浮遊拡散層342、増幅トランジスタ343および選択トランジスタ344とを備える。

[0036] 光電変換素子311乃至320のそれぞれは、光電変換により電荷を生成するものである。転送トランジスタ321は、駆動部210からの転送信号TRGd1に従って、光電変換素子311から浮遊拡散層342へ電荷を転送するものである。同様に、転送トランジスタ322乃至330は、駆動部210からの転送信号TRGd2乃至TRGd10に従って、光電変換素子312乃至320から浮遊拡散層342へ電荷を転送する。

[0037] リセットトランジスタ341は、駆動部210からのリセット信号RSTに従って浮遊拡散層342を初期化するものである。浮遊拡散層342は、

電荷を蓄積し、電荷量に応じた電圧を生成するものである。増幅トランジスタ343は、浮遊拡散層342の電圧を増幅するものである。選択トランジスタ344は、駆動部210からの選択信号SELに従って、増幅トランジスタ343により増幅されたアナログ信号を画素信号Vinとして垂直信号線309に出力するものである。画素アレイ部220において、画素ブロックの列ごとに、1本の垂直信号線309が配線される。

[0038] 同図に例示したように、デカ画素ブロック300内の10画素は、浮遊拡散層342を共有する。また、上述の回路構成において、浮遊拡散層342を初期化したときの画素信号Vinのレベルを以下、「P相レベル」または「リセットレベル」と称する。また、浮遊拡散層342に電荷を転送した際の画素信号Vinのレベルを以下、「D相レベル」または「信号レベル」と称する。

[0039] 図4は、本技術の第1の実施の形態におけるオクタ画素ブロック350の一構成例を示す回路図である。このオクタ画素ブロック350は、光電変換素子361乃至368と、転送トランジスタ371乃至378と、リセットトランジスタ381、浮遊拡散層382、増幅トランジスタ383および選択トランジスタ384とを備える。

[0040] オクタ画素ブロック350の回路構成は、光電変換素子および転送トランジスタのそれぞれが8個である点以外は、図3に例示したデカ画素ブロック300と同様である。すなわち、オクタ画素ブロック350内の8画素は、浮遊拡散層382を共有する。

[0041] ただし、デカ画素ブロック300とオクタ画素ブロック350とは、浮遊拡散層に接続される転送トランジスタの個数が異なる。このため、浮遊拡散層に接続される転送トランジスタの寄生容量の数が相違し、浮遊拡散層の電荷電圧変換効率が異なる値になる。デカ画素ブロック300は、オクタ画素ブロック350より寄生容量が多くなるため、その分、電荷電圧変換効率が小さくなる。

[0042] [読出部の構成例]

図5は、本技術の第1の実施の形態における読出部230の一構成例を示すブロック図である。この読出部230は、複数の負荷電流源231と、複数のADC (Analog to Digital Converter) 232と、転送制御部238とを備える。負荷電流源231およびADC 232は、画素ブロックの列ごとに配置される。

- [0043] 負荷電流源231は、対応する列の垂直信号線309に接続される。ADC 232は、対応する列からのアナログの画素信号V<sub>i</sub>nをデジタル信号に変換するものである。このADC 232は、例えば、容量233および234と、コンパレータ235と、カウンタ236と、ラッチ回路237とを備える。
- [0044] コンパレータ235には、容量233および234を介して、参照信号生成部240からの参照信号RMPと、対応する列からの画素信号V<sub>i</sub>nとが入力される。コンパレータ235は、それらの信号を比較し、比較結果をカウンタ236に供給する。
- [0045] カウンタ236は、比較結果が反転するまでの期間に亘って計数値を計数するものである。このカウンタ236は、計数値を示すデジタル信号をラッチ回路237に供給する。
- [0046] ここで、カウンタ236は、P相レベル（リセットレベル）を変換する際に計数値をダウンカウント（またはアップカウント）し、D相レベル（信号レベル）を変換する際にアップカウント（またはダウンカウント）する。これにより、P相レベルとD相レベルとの差分を求めるCDS処理を実現することができる。なお、カウンタ236は、アップカウントおよびダウンカウントの一方のみを行い、CDS処理を後段の回路が行う構成とすることもできる。
- [0047] ラッチ回路237は、デジタル信号を保持し、転送制御部238の制御に従って、デジタルの画素信号D<sub>o</sub>u<sub>t</sub>として出力するものである。転送制御部238は、ADC 232のそれぞれを制御して、順に画素信号D<sub>o</sub>u<sub>t</sub>を出力させるものである。

- [0048] タイミング制御部260は、参照信号生成部240を制御して、参照信号RMPの傾きを変更させることができるものとする。参照信号RMPの傾きが緩やかであるほど、ADC232のアナログゲインが大きくなる。
- [0049] なお、画素ブロックの列ごとに、1個のADC232を配置しているが、この構成に限定されない。画素ブロックの列ごとに、2個以上のADC232を配置することもできる。この場合には、列ごとに2本以上の垂直信号線309が配線される。
- [0050] また、図6に例示するように、画素ブロックの列ごとにカラムアンプ239を追加し、タイミング制御部260が、カラムアンプ239のアナログゲインを制御することもできる。図5または図6におけるアナログゲインの設定方法の詳細については後述する。
- [0051] 図7は、本技術の第1の実施の形態における撮像モードを説明するための図である。撮像モードは、HDR合成処理を行わない通常モードと、HDR合成処理を行うHDRモードとに分類される。HDRモードは、露光比モードと、画素加算比モードとに分類される。
- [0052] 通常モードにおいて、1枚のフレームを生成する際の露光回数は1回である。また、駆動部210は、画素ブロックごとに、そのブロック内の同色の画素の画素信号を加算させることができる。10個のG画素がデカ画素ブロック300に配列されるため、G画素は、最大で10画素まで加算することができる。8個のR画素またはB画素がオクタ画素ブロックに配列されるため、R画素またはB画素は、最大で8画素まで加算することができる。
- [0053] 露光比モードは、HDR合成する際に、露光時間の異なる複数回の露光を行うモードである。この露光比モードにおいて、駆動部210は、画素ブロックごとに、露光時間が同じ画素同士を画素加算させる。
- [0054] 例えば、駆動部210は、デカ画素ブロック300内の6個のG画素を同一の露光時間で露光し、それらを画素加算させる。また、駆動部210は、デカ画素ブロック300内の残りの4個のG画素を、より短い露光時間で露光し、それらを画素加算させる。同図における「G：6-4」は、デカ画素

ブロック300内の6画素を加算し、露光時間の異なる残りの4画素を加算することを意味する。

[0055] また、駆動部210は、オクタ画素ブロック350内の4個のR画素またはB画素を同一の露光時間で露光し、それらを画素加算させる。また、駆動部210は、オクタ画素ブロック350内の残りの4画素を、より短い露光時間で露光し、それらを画素加算させる。同図における「R/B:4-4」は、オクタ画素ブロック350内の4画素を加算し、露光時間の異なる残りの4画素を加算することを意味する。

[0056] 長い方の露光時間に対応する画素加算後の画素信号からなるフレームを以下、「長蓄フレーム」と称する。また、短い方の露光時間に対応する画素加算後の画素信号からなるフレームを以下、「短蓄フレーム」と称する。

[0057] 画素加算比モードは、HDR合成する際に、画素加算により、共有ブロック内の一部の領域の感度を、残りの領域よりも高くするモードである。この画素加算比モードにおいて、駆動部210は、画素ブロックごとに、一部の領域の画素信号を加算させるとともに、残りの領域の画素信号を加算させる。ただし、それぞれの領域の加算数は異なる。各領域の露光時間は同一であるものの、加算数が異なるため、領域ごとの感度が異なる値になる。このため、それらの画素信号の合成により、ダイナミックレンジの拡大が可能となる。

[0058] 駆動部210は、全画素を同一の露光時間で露光させる。そして、例えば、駆動部210は、デカ画素ブロック300内の10個のうち8個のG画素を画素加算させ、残りの2個のG画素を画素加算させる。これにより、加算数が異なる2つの画素信号が生成される。同図における「G:8-2」は、デカ画素ブロック300内の8画素を加算し、露光時間が同一の残りの2画素を加算することを意味する。

[0059] また、駆動部210は、オクタ画素ブロック350内の8個のうち6個のR画素またはB画素を画素加算させ、残りの2画素を画素加算させる。これにより、加算数が異なる2つの画素信号が生成される。同図における「R/

B : 6 - 2」は、オクタ画素ブロック350内の6画素を加算し、露光時間が同一の残りの2画素を加算することを意味する。

[0060] 加算数が多い方の画素加算後の画素信号からなるフレームを、露光時間が長い場合と同様に「長蓄フレーム」と称する。また、加算数が少ない方の画素加算後の画素信号からなるフレームを、露光時間が短い場合と同様に「短蓄フレーム」と称する。画素加算比モードにおいて長蓄フレームと短蓄フレームとは露光時間が同一であるが、加算数が異なるために感度が異なる。このため、これらのフレームの合成により、ダイナミックレンジを拡大することができる。

[0061] [信号処理部の構成例]

図8は、本技術の第1の実施の形態における信号処理部250の一構成例を示すブロック図である。この信号処理部250は、フレームバッファ251、モード設定部252および画像処理部253を備える。

[0062] フレームバッファ251は、読出部230からのフレームを保持するものである。

[0063] モード設定部252は、撮像モードを設定するものである。例えば、ユーザの操作に従って、制御部110が通常モードおよびHDRモードのいずれかを設定するものとする。モード設定部252は、現在の撮像モードが通常モードおよびHDRモードのいずれであるかを判断する。

[0064] 現在の撮像モードがHDRモードである場合、モード設定部252は、撮像シーンに関連する所定のパラメータに基づいて、露光比モードおよび画素加算比モードのいずれかを設定する。

[0065] 撮像シーンに関連するパラメータとして、例えば、被写体の動き量、シャッタースピードやフレームレートなどが用いられる。動き量が所定値より小さい場合には露光比モードが設定され、そうでない場合には画素加算比モードが設定される。また、シャッタースピードが所定値より長い場合には露光比モードが設定され、そうでない場合には画素加算比モードが設定される。また、フレームレートが所定値より低い場合には露光比モードが設定され、



そうでない場合には画素加算比モードが設定される。なお、動き量、シャッタースピード、および、フレームレートの1つのみを用いる構成に限定されず、モード設定部252は、複数のパラメータを用いてモードを設定することもできる。

[0066] モード設定部252は、設定したモードを示すモード信号MODEを生成し、駆動部210およびタイミング制御部260に供給する。なお、通常モードおよびHDRモードのいずれかをユーザ操作に従って設定しているが、この構成に限定されない。撮像シーンなどに基づいて、モード設定部252が通常モードおよびHDRモードのいずれかを設定することもできる。

[0067] 画像処理部253は、フレームバッファ251からフレームを読み出し、様々な画像処理を行うものである。通常モードが設定されている場合に、画像処理部253は、位相差AFやデモザイク処理などを必要に応じて実行する。一方、HDRモードが設定された場合には、画像処理部253は、長蓄フレームと短蓄フレームとを合成するHDR合成処理を実行する。画像処理部253は、HDR合成処理後に、さらに、デモザイク処理などを施すこともできる。また、画像処理部253は、HDR合成処理の他、位相差AFを行うこともできる。画像処理部253は、処理後のフレームを出力する。

[0068] 駆動部210は、露光比モードが設定された場合に画素アレイ部220を駆動し、複数の画素を異なる露光時間に亘って露光させる。一方、画素加算比モードが設定された場合に駆動部210は、画素加算により、画素ブロック内の一部の領域の感度を、残りの領域と異なる値にする。

[0069] 例えば、露光比モードが設定された場合に駆動部210は、デカ画素ブロック300内の6画素を長時間に亘って露光し、画素加算させる。また、駆動部210は、デカ画素ブロック300内の4画素を短時間に亘って露光し、画素加算させる。オクタ画素ブロック350内においては、8画素のうち4画素と、残りの4画素とのそれぞれが異なる露光時間で露光される。なお、露光時間が長い方の6画素または4画素は、特許請求の範囲に記載の第1画素の一例であり、露光時間が短い方の4画素は、特許請求の範囲に記載の

第2画素である。

[0070] また、例えば、画素加算比モードが設定された場合に駆動部210は、デカ画素ブロック300内の8画素を加算させ、残りの2画素を加算させる。オクタ画素ブロック350内においては、6画素が加算され、残りの2画素が加算される。なお、6画素または8画素を加算した画素は、特許請求の範囲に記載の第3画素の一例である。2画素を加算した画素は、特許請求の範囲に記載の第4画素の一例である。

[0071] また、タイミング制御部260は、撮像モードに応じてアナログの画素信号に対するゲインを調整する。ゲインの調整方法については後述する。

[0072] また、固体撮像素子200は、アナログの画素信号を加算しているが、この構成に限定されず、デジタルの画素信号を加算することもできる。さらに、固体撮像素子200は、アナログの画素信号に対するゲインを調整しているが、デジタルの画素信号に対するゲインを調整することもできる。

[0073] 図9は、本技術の第1の実施の形態における位相差AFを行わない場合の露光比モードの駆動方法の一例を示すタイミングチャートである。駆動部210は、画素ブロックの行を順に選択して露光させる。

[0074] タイミングT0を所定の行の露光開始のタイミングとする。タイミングT0において駆動部210は、その行のデカ画素ブロック300内のリセットトランジスタと10画素の転送トランジスタとをオン状態に制御して、それらの画素の露光を開始させる。

[0075] また、露光回数を2回とし、長い方の露光時間を $T_L$ 、短い方の露光時間を $T_S$ とする。タイミングT0から $T_S$ が経過したタイミングT2は、短い方の露光終了のタイミングである。タイミングT2の直前のタイミングT1において駆動部210は、選択信号SELをハイレベルにし、パルス期間に亘ってリセット信号RSTをハイレベルにする。これにより、デカ画素ブロック300内の浮遊拡散層342が初期化される。

[0076] そして、タイミングT2において駆動部210は、パルス期間に亘って転送信号TRGd1、TRGd2、TRGd9およびTRGd10をハイレベ

ルにする。これにより、4画素から電荷が転送され、それらの画素の画素信号が加算される。タイミングT3において駆動部210は、選択信号SELをローレベルにする。

[0077] また、タイミングT0からT<sub>L</sub>が経過したタイミングT5は、長い方の露光終了のタイミングである。タイミングT5の直前のタイミングT4において駆動部210は、選択信号SELをハイレベルにし、パルス期間に亘ってリセット信号RSTをハイレベルにする。これにより、浮遊拡散層342が初期化される。

[0078] そして、タイミングT5において駆動部210は、パルス期間に亘って転送信号TRGd3からTRGd8までをハイレベルにする。これにより、6画素から電荷が転送され、それらの画素の画素信号が加算される。タイミングT6において駆動部210は、選択信号SELをローレベルにする。

[0079] 読出部230は、タイミングT1、T4の直後にP相レベル（リセットレベル）を読み出し、タイミングT2、T5の直後にD相レベル（信号レベル）を読み出し、それらの差分を正味の信号レベルとして求める。

[0080] オクタ画素ブロック350の駆動方法は、4画素を長時間に亘って露光させ、残りの4画素を短時間に亘って露光させる点以外は、デカ画素ブロック300と同様である。

[0081] 同図に例示した駆動方法により、露光時間が短い方の4画素の画素信号が画素加算され、それらが読み出される。そして、露光時間が長い方の6画素の画素信号が画素加算され、それらが読み出される。同図の駆動方法では、画像処理部253が位相差AFを行うことができないが、位相差AFが可能となるように駆動部210が画素を駆動することもできる。

[0082] 図10は、本技術の第1の実施の形態における位相差AFを行う場合の露光比モードの駆動方法の一例を示すタイミングチャートである。位相差AFを行う場合、露光終了の直前のタイミングT11において駆動部210は、選択信号SELをハイレベルにし、パルス期間に亘ってリセット信号RSTをハイレベルにする。これにより、浮遊拡散層342が初期化される。

- [0083] そして、タイミングT12において駆動部210は、パルス期間に亘って転送信号TRGd1およびTRGd9をハイレベルにする。これにより、2対の画素のそれぞれの左側から電荷が転送される。露光終了時のタイミングT13において駆動部210は、パルス期間に亘って転送信号TRGd1、TRGd2、TRGd9およびTRGd10をハイレベルにする。これにより、2対の画素から電荷が転送される。タイミングT14において駆動部210は、選択信号SELをローレベルにする。
- [0084] 読出部230は、タイミングT11の直後にP相レベル（リセットレベル）を読み出し、タイミングT12、T13のそれぞれの直後にD相レベル（信号レベル）を読み出す。1回目のD相レベルは、2対の画素のそれぞれの左側を加算した信号のD相レベルに該当する。2回目のD相レベルは、2対の画素を加算した信号のD相レベルに該当する。読出部230は、1回目のD相レベルとP相レベルとの差分により、左側の正味のD相レベルを取得する。また、読出部230は、2回目のD相レベルから、1回目のD相レベルとP相レベルとを差し引くことにより、右側の正味のD相レベルを取得する。後段の信号処理部250は、左側のD相レベルと右側のD相レベルとから位相差を取得し、位相差AFを行う。なお、読出部230の代わりに信号処理部250が、P相レベルとD相レベルとの差分を求めることもできる。
- [0085] 同図に例示したように、P相レベル、D相レベル、D相レベルの順に読み出す駆動方法を、以下「PDD読出し」と称する。デカ画素ブロック300内の残りの6画素についても、PDD読出しが行われる。オクタ画素ブロック350においてもPDD読出しが行われる。なお、位相差の検出は全画素ブロックで行うことができるが、必要に応じて一部の領域でのみ位相差を検出することもできる。
- [0086] 図11は、本技術の第1の実施の形態における露光比モードで露光を2回行う際の加算対象およびフレームの一例を示す図である。同図におけるaは、加算対象の一例を示す図である。同図におけるbは、加算後の短蓄フレーム501の一例を示す図である。同図におけるcは、加算後の長蓄フレーム

502の一例を示す図である。

[0087] デカ画素ブロック300内の1行目の4画素を左から順にGr1乃至Gr4とし、2行目の2画素を左から順にGr5およびGr6とし、3行目の4画素を左から順にGr7乃至Gr10とする。また、オクタ画素ブロック350内の1行目の2画素を左から順にB1およびB2とし、2行目の4画素を左から順にB3乃至B6とし、3行目の2画素を左から順にB7およびB8とする。R画素、Gb画素についても同様に、R1乃至R8、Gb1乃至Gb10とする。

[0088] 同図におけるaに例示するように、例えば、駆動部210は、Gr1、Gr2、Gr9およびGr10を短い方の露光時間で露光する。同図における「(S)」は、露光時間が短いことを示す。また、駆動部210は、残りのGr3乃至Gr8を長い方の露光時間で露光する。同図における「(L)」は、露光時間が長いことを示す。オクタ画素ブロック350では、B1、B2、B9およびB10が短時間で露光され、残りが長時間で露光される。R画素、Gb画素についても同様である。また、駆動部210は、露光時間が同一の画素同士を加算させる。

[0089] 同図におけるbに例示するように、画素加算により短蓄フレーム501が生成される。同図におけるbにおいて、「R(S)」は、R1、R2、R7およびR8を加算した画素を示す。「Gr(S)」は、Gr1、Gr2、Gr9およびGr10を加算した画素を示す。「Gb(S)」は、Gb1、Gb2、Gb9およびGb10を加算した画素を示す。「B(S)」は、B1、B2、B7およびB8を加算した画素を示す。

[0090] また、同図におけるcに例示するように、画素加算により長蓄フレーム502が生成される。同図におけるcにおいて、「R(L)」は、R3乃至R6を加算した画素を示す。「Gr(L)」は、Gr3乃至Gr8を加算した画素を示す。「Gb(L)」は、Gb3乃至Gb8を加算した画素を示す。「B(L)」は、B3乃至B6を加算した画素を示す。

[0091] 画像処理部253は、露光時間が異なる短蓄フレーム501と長蓄フレー

ム502とを合成することにより、ダイナミックレンジを拡大したフレームを生成することができる。また、駆動部210が前述のPDD読出しを行うことにより、画像処理部253は、位相差AFを行うこともできる。

[0092] 図12は、本技術の第1の実施の形態における露光比モードで露光を3回行う際の加算対象の一例を示す図である。最も長い露光時間を $T_L$ とし、最も短い露光時間を $T_S$ とし、それらの中間の露光時間を $T_M$ とする。同図における「(M)」は、露光時間が $T_M$ であることを示す。

[0093] 同図におけるaに例示するように、デカ画素ブロック300において、駆動部210は、例えば、4画素を最も長い $T_L$ で露光し、4画素を中間の $T_M$ で露光し、残りの2画素を最も短い $T_S$ で露光する。また、オクタ画素ブロック350において、駆動部210は、例えば、4画素を最も長い $T_L$ で露光し、2画素を中間の $T_M$ で露光し、残りの2画素を最も短い $T_S$ で露光する。

[0094] あるいは、同図におけるbに例示するように、デカ画素ブロック300において、駆動部210は、例えば、4画素を最も長い $T_L$ で露光し、2画素を中間の $T_M$ で露光し、残りの4画素を最も短い $T_S$ で露光することもできる。同図におけるbのオクタ画素ブロック350の露光時間は、同図におけるaと同様である。

[0095] 図13は、本技術の第1の実施の形態における露光比モードで露光を4回行う際の加算対象の一例を示す図である。最も長い露光時間を $T_L$ とし、最も短い露光時間を $T_S$ とし、それらの中間の露光時間を $T_M$ および $T_m$ とする。 $T_M$ および $T_m$ の露光時間は異なるものとする。同図における「(m)」は、露光時間が $T_m$ であることを示す。

[0096] 同図に例示するようにデカ画素ブロック300において駆動部210は、例えば、4画素を最も長い $T_L$ で露光し、2画素を中間の $T_M$ で露光し、2画素を中間の $T_m$ で露光し、残りの2画素を最も短い $T_S$ で露光する。また、オクタ画素ブロック350において、駆動部210は、例えば、2画素を最も長い $T_L$ で露光し、2画素を中間の $T_M$ で露光し、2画素を中間の $T_m$ で露光し、残りの2画素を最も短い $T_S$ で露光する。

- [0097] 図11から図13までに例示したように、露光比モードにおいて、固体撮像素子200は、2回、3回や、4回などの様々な露光回数を設定することができる。なお、露光比モードにおける露光回数や加算対象の配置は、図11乃至図13に例示したものに限定されない。
- [0098] 図14は、本技術の第1の実施の形態における画素加算比モードの駆動方法の一例を示すタイミングチャートである。デカ画素ブロック300において、2画素の露光が同時に開始され、その直後に残りの8画素の露光が開始される。
- [0099] そして、露光時間Tが経過する直前のタイミングT31において、駆動部210は、選択信号SELをハイレベルにし、パルス期間に亘ってリセット信号RSTをハイレベルにする。これにより、デカ画素ブロック300内の浮遊拡散層342が初期化される。そして、タイミングT32において駆動部210は、パルス期間に亘って転送信号TRGd1およびTRGd10をハイレベルにする。これにより、2画素から電荷が転送され、それらの画素の画素信号が加算される。続いてタイミングT33において駆動部210は、パルス期間に亘って転送信号TRGd2乃至TRGd9をハイレベルにする。これにより、残りの8画素から電荷が転送され、それらの画素の画素信号が加算される。タイミングT34において駆動部210は、選択信号SELをローレベルにする。
- [0100] 読出部230は、タイミングT31の直後にP相レベル（リセットレベル）を読み出し、タイミングT32、T33の直後にD相レベル（信号レベル）を読み出し、それらの差分を正味の信号レベルとして求める。
- [0101] オクタ画素ブロック350の駆動方法は、2画素を加算させ、残りの6画素を加算させる点以外は、デカ画素ブロック300と同様である。
- [0102] 同図に例示した駆動方法により、2画素の画素信号が画素加算され、それらが短蓄フレームの画素信号として読み出される。そして、露光時間が同一の残りの6画素の画素信号が画素加算され、それらが長蓄フレームの画素信号として読み出される。同図の駆動方法では、画像処理部253が位相差A

Fを行うことができないが、加算対象の画素の位置によっては、PDD読出しより位相差AFが可能となる。

[0103] 図15は、本技術の第1の実施の形態における画素加算比モードで位相差AFが不可能な場合の加算対象の一例を示す図である。同図におけるaは、画素加算比モードで位相差AFが不可能な場合の加算対象の一例を示し、同図におけるbは、加算対象の位置を変更した別の例を示す。

[0104] 同図におけるaに例示するように、固体撮像素子200は、画素ブロック内の左上と右下との2画素を加算し、残りの画素を加算することができる。デカ画素ブロック300において、Gr1およびGr10などが加算され、残りの6画素が加算される。オクタ画素ブロック350においては、B1およびB8などが加算され、残りの6画素が加算される。

[0105] または、同図におけるbに例示するように、固体撮像素子200は、画素ブロック内の1行目の2列目と、3行目の3列目との2画素を加算し、残りの画素を加算することができる。

[0106] 同図におけるaおよびbに例示した位置の画素を加算する場合、G1およびGr10などの画素対が水平方向において隣接する画素対でないため、画像処理部253は位相差AFを行うことができない。しかし、長蓄フレームと短蓄フレームとで、露光重心を揃えることができる。

[0107] 図16は、本技術の第1の実施の形態における画素加算比モードで位相差AFが可能な場合の加算対象の一例を示す図である。同図におけるaは、画素加算比モードで位相差AFが可能な場合の加算対象の一例を示し、同図におけるbは、加算対象の位置を変更した別の例を示す。

[0108] 同図におけるaに例示するように、固体撮像素子200は、画素ブロック内の3行目の2画素を加算し、残りの画素を加算することができる。デカ画素ブロック300において、Gr7およびGr8などが加算され、残りの6画素が加算される。オクタ画素ブロック350においては、B7およびB8などが加算され、残りの6画素が加算される。

[0109] または、同図におけるbに例示するように、固体撮像素子200は、画素



ブロック内の中央部の2画素を加算し、残りの画素を加算することができる。デカ画素ブロック300において、Gr5およびGr6などが加算され、残りの6画素が加算される。オクタ画素ブロック350においては、B4およびB5などが加算され、残りの6画素が加算される。

[0110] 同図におけるaおよびbに例示した位置の画素を加算する場合、Gr7およびGr8などの画素対が水平方向において隣接する画素対であるため、PDD読出しにより画像処理部253は位相差AFを行うことができる。ただし、同図におけるaでは、長蓄フレームと短蓄フレームとで露光重心がずれてしまう点に留意する。

[0111] 図17は、本技術の第1の実施の形態における撮像モードの設定方法を説明するための図である。前述したように、固体撮像素子200は、例えば、動き量が閾値より大きい場合に画素加算比モードを設定し、そうでない場合に露光比モードを設定する。

[0112] 露光比モードにおいては、2回、3回、および、4回のいずれかの露光回数が設定される。露光回数が多いほど、ダイナミックレンジを大きくすることができる。その一方で露光回数が多いほど、画素の加算数が少なくなるため、SN(Signal-Noise)比が悪化する。露光回数は、ダイナミックレンジとSN比とのバランスを考慮して設定される。また、画素加算比モードにおいては、位相差AFの有無を設定することができる。

[0113] 図18は、本技術の第1の実施の形態における露光比モードのゲインの設定方法を説明するための図である。露光回数を2回とする。露光時間の長い方のR画素およびB画素のそれぞれの画素加算数は、4個であり、露光時間の長い方のG画素の画素加算数は6個である。露光時間の短い方のR画素およびB画素のそれぞれの画素加算数は、4個であり、露光時間の短い方のG画素の画素加算数は4個である。

[0114] また、R画素またはB画素が配置されるオクタ画素ブロック350は、G画素が配置されるデカ画素ブロック300よりも寄生容量が多くなるため、その分、電荷電圧変換効率が小さくなる。例えば、浮遊拡散層を複数の画素

で共有しない場合の電荷電圧変換効率を「100」とした場合、共有する場合のR画素またはB画素に対応する電荷電圧変換効率を「71.8」とする。また、G画素に対応する電荷電圧変換効率を「67.0」とする。

[0115] 長蓄フレームと短蓄フレームとのそれぞれにおいて、画素の感度が揃うようにゲインが設定される。露光時間の長い方のG画素の画素信号に対するゲインを「1.000」とした場合、露光時間の長い方のR画素またはB画素の画素信号に対するゲインは、例えば、次の式により求められる。

$$(67.0 \times 6) / (71.8 \times 4) \div 1.400 \quad \dots \text{式1}$$

[0116] 露光時間の短い方のR画素またはB画素の画素信号に対するゲインも、式1と同様の計算式により「1.400」となる。

[0117] また、露光時間の短い方のG画素の画素信号に対するゲインは、例えば、次の式により求められる。

$$(67.0 \times 6) / (67.6 \times 4) = 1.500 \quad \dots \text{式2}$$

なお、式1や式2で求められたゲインは、デシベルに換算していない値である。

[0118] 図19は、本技術の第1の実施の形態における露光比モードの増幅前後の信号レベルの一例を示す図である。同図におけるaは、露光比モードの増幅前の画素ごとの信号レベルの一例を示す。同図におけるbは、露光比モードの増幅後の画素ごとの信号レベルの一例を示す。

[0119] R、G<sub>r</sub>、G<sub>b</sub>およびB画素のそれぞれの単位時間当たりの受光量を同一とする。同図におけるaに例示するように、電荷電圧変換効率および加算数の相違に起因して、露光時間の長いG<sub>r</sub>画素およびG<sub>b</sub>画素に対し、露光時間の長いR画素およびB画素の信号レベルが低くなる。

[0120] また、電荷電圧変換効率および加算数の少なくとも一方の相違に起因して、露光時間の長いG<sub>r</sub>画素およびG<sub>b</sub>画素に対し、露光時間の短いR画素、G画素およびB画素のそれぞれの信号レベルが低くなる。すなわち、増幅前において、R画素およびB画素と、G画素とで感度に差が生じてしまう。

[0121] そこで、読出部230は、式1や式2で求めたゲインにより、R画素、G

画素およびB画素のそれぞれの画素信号を増幅する。

[0122] これにより、同図におけるbに例示するように、単位時間当たりの受光量が同一の際に画素ごとの出力レベルを同一にすることができる。すなわち、感度を揃えることができる。

[0123] なお、同図では、説明の便宜上、長蓄フレームと短蓄フレームとの露光時間の比を1：1としているが、実際の撮像の際には、それらの比は1：1と異なる値に設定される。

[0124] 図20は、本技術の第1の実施の形態における画素加算比モードのゲインの設定方法を説明するための図である。長蓄フレームに対応するR画素およびB画素のそれぞれの画素加算数は、6個であり、長蓄フレームに対応するG画素の画素加算数は8個である。短蓄フレームに対応するR画素およびB画素のそれぞれの画素加算数は、2個であり、短蓄フレームに対応するG画素の画素加算数は2個である。

[0125] R画素またはB画素に対応する電荷電圧変換効率を「71.8」とする。また、G画素に対応する電荷電圧変換効率を「67.0」とする。

[0126] 増幅後の長蓄フレームと短蓄フレームとのそれぞれにおいて、各画素の感度が揃うようにゲインが設定される。例えば、長蓄フレームに対応するG画素の画素信号に対するゲインを「1.000」とした場合、長蓄フレームに対応するR画素またはB画素の画素信号に対するゲインは、例えば、次の式により求められる。

$$(67.0 \times 8) / (71.8 \times 6) \doteq 1.244 \quad \dots \text{式3}$$

[0127] また、短蓄フレームに対応するR画素またはB画素の画素信号に対するゲインを「1.000」とした場合、短蓄フレームに対応するG画素の画素信号に対するゲインは、例えば、次の式により求められる。

$$(67.0 \times 2) / (71.8 \times 2) \doteq 1.072 \quad \dots \text{式4}$$

なお、式3や式4で求められたゲインは、デシベルに換算していない値である。

[0128] 式1乃至式4に例示したように、デカ画素ブロック300およびオクタ画

素ブロック350のそれぞれの電荷電圧変換効率の比と画素加算数の比とに基づいて画素信号に対するゲインが設定される。ADC232やカラムアンプ239は、そのゲインにより、画素信号を増幅する。なお、ADC232またはカラムアンプ239は、特許請求の範囲に記載の増幅回路の一例である。

[0129] 図21は、本技術の第1の実施の形態における画素加算比モードの増幅前後の信号レベルの一例を示す図である。同図におけるaは、画素加算比モードの増幅前の画素ごとの信号レベルの一例を示す。同図におけるbは、画素加算比モードの増幅後の画素ごとの信号レベルの一例を示す。

[0130] R、Gr、GbおよびB画素のそれぞれの単位時間当たりの受光量を同一とする。同図におけるaに例示するように、電荷電圧変換効率および加算数の相違に起因して、加算数の多い長蓄フレームにおいて、Gr画素およびGb画素に対し、R画素およびB画素の信号レベルが低くなる。また、加算数の少ない短蓄フレームにおいて、Gr画素およびGb画素に対し、R画素およびB画素の信号レベルが高くなる。

[0131] 長蓄フレームにおいて、G画素に対してR画素およびB画素の出力レベルが低くなる。また、短蓄フレームにおいて、G画素に対してR画素およびB画素の出力レベルが高くなる。長蓄フレームのG画素の出力レベル（ $4 \times V_0$ など）と、短蓄フレームのG画素の出力レベル（ $V_0$ など）との比は、加算数の比（4：1など）に等しくなる。R画素およびB画素についても同様である。

[0132] そこで、読出部230は、式3や式4で求めたゲインにより、R画素、G画素およびB画素のそれぞれの画素信号を増幅する。これにより、同図におけるbに例示するように、感度を揃えることができる。

[0133] [撮像装置の動作例]

図22は、本技術の第1の実施の形態における撮像装置100の動作の一例を示すフローチャートである。この動作は、例えば、HDRモードが設定された際に開始される。

- [0134] 撮像装置100は、画像データ（フレーム）を解析して、主要な被写体を決定し（ステップS901）、その動き量を測定する（ステップS902）。例えば、背景差分法やフレーム間差分法により動き量が測定される。
- [0135] 撮像装置100は、動き量や、様々な撮像パラメータに基づいて、ブレが生じない最長の露光時間 $T_m$ を推定し（ステップS903）、 $T_m$ が $T_{th}$ 以下であるか否かを判断する（ステップS904）。
- [0136]  $T_m$ が $T_{th}$ 以下である場合（ステップS904：Yes）、撮像装置100は、画素加算比モードで撮像を行う（ステップS905）。一方、 $T_m$ が $T_{th}$ より長い場合（ステップS904：No）、撮像装置100は、露光比モードで撮像を行う（ステップS906）。
- [0137] 被写体の動き量が大きい（言い換えれば、露光時間 $T_m$ が短い）撮像シーンにおいては、露光比モードを設定すると、長蓄フレームにおいてブレが生じるおそれがある。このため、画素加算比モードを設定することが望ましい。一方、画素加算比モードでは、ブレが生じにくいものの、露光比モードと比較してダイナミックレンジの拡大が困難であるため、被写体の動き量が小さい場合は、露光比モードを設定することが望ましい。このように、撮像シーンに応じてモードを切り替えることにより、ブレの抑制とダイナミックレンジの拡大とを両立し、画質を向上させることができる。
- [0138] ステップS905またはS906の後に、撮像装置100は、HDR合成処理を行い（ステップS907）、撮像のための動作を終了する。
- [0139] なお、複数枚の画像を連続して撮像する場合は、垂直同期信号に同期して、ステップS901乃至S907が繰り返し実行される。
- [0140] また、撮像装置100は、動き量から求めた $T_m$ と $T_{th}$ との比較結果に基づいて画素加算比モードと露光比モードとのいずれかを設定しているが、この設定方法に限定されない。撮像装置100は、 $T_m$ を求めず、動き量と所定値との比較結果に基づいて画素加算比モードと露光比モードとのいずれかを設定することもできる。
- [0141] 図23は、本技術の第1の実施の形態における撮像モードのそれぞれの設

定例を示す図である。通常モードにおいて、G画素の加算数は10であり、R画素およびB画素の加算数は8である。また、位相差AFが可能であり、フレームレートは60fps (frame per second) である。

[0142] 露光比モードにおいて、露光回数が2回の場合、G画素の加算数は6-4であり、R画素およびB画素の加算数は4-4である。また、位相差AFが可能であり、画素加算による出力比（言い換えれば、加算数の比）は、G画素については1.5 : 1となる。R画素およびB画素の出力比は1 : 1である。また、露光時間の比は、例えば、1 : 4であり、フレームレートは30fpsである。

[0143] 露光比モードにおいて、露光回数が3回の場合、G画素の加算数は4-4-2であり、R画素およびB画素の加算数は4-2-2である。位相差AFが可能である。G画素の出力比は2 : 2 : 1であり、R画素およびB画素の出力比は2 : 1 : 1である。また、露光時間の比は、例えば、1 : 4 : 16であり、フレームレートは20fpsである。

[0144] 画素加算比モードにおいて、G画素の加算数は8-2であり、R画素およびB画素の加算数は6-2である。加算対象の位置により、位相差AFが可能である場合と、不可能である場合とがある。G画素の出力比は4 : 1であり、R画素およびB画素の出力比は3 : 1である。また、露光時間の比は、1 : 1であり、フレームレートは30fpsである。

[0145] 上述したように、本技術の第1の実施の形態によれば、動き量などのパラメータに基づいてモード設定部252が、画素加算比モードと露光比モードとのいずれかを設定するため、像ブレを抑制しつつ、ダイナミックレンジを拡大することができる。これにより、画像データ（フレーム）の画質を向上させることができる。

[0146] <2. 第2の実施の形態>

上述の第1の実施の形態では、動き量から求めた露光時間 $T_m$ に基づいてモード設定部252がモードを設定していたが、動き量や露光時間 $T_m$ 以外の撮像パラメータに基づいてモードを設定することもできる。この第2の実施の

形態におけるモード設定部252は、ISO感度に基づいてモードを切り替える点において第1の実施の形態と異なる。

[0147] 図24は、本技術の第2の実施の形態における撮像装置100の動作の一例を示すフローチャートである。

[0148] 撮像装置100は、主要な被写体を決定し（ステップS901）、現在のISO感度が所定値 $S_{th}$ より高いか否かを判断する（ステップS910）。ISO感度が $S_{th}$ より高い場合（ステップS910:Yes）撮像装置100は、画素加算比モードで撮像を行う（ステップS905）。一方、ISO感度が $S_{th}$ 以下の場合（ステップS910:No）、撮像装置100は、露光比モードで撮像を行う（ステップS906）。ステップS905またはS906の後に、撮像装置100は、HDR合成処理を行う（ステップS907）。

[0149] ISO感度が $S_{th}$ より高い場合、撮像シーンは暗所であることが多い。この場合、感度を十分に高くするため、露光比モードよりも加算数を多く（言い換えれば、感度を高く）することができる画素加算比モードを設定することが望ましい。一方、画素加算比モードでは、加算数を多くすることができるものの、露光比モードと比較してダイナミックレンジの拡大が困難であるため、明所の場合は、露光比モードを設定することが望ましい。このように撮像シーンに応じてモードを切り替えることにより、感度の向上とダイナミックレンジの拡大とを両立し、画質を向上させることができる。

[0150] なお、ISO感度のみを用いる構成に限定されず、モード設定部252は、ISO感度を含む複数のパラメータを用いてモードを設定することができる。

[0151] 上述したように、本技術の第1の実施の形態によれば、ISO感度に基づいてモード設定部252が、画素加算比モードと前記露光比モードとのいずれかを設定するため、感度を確保しつつ、ダイナミックレンジを拡大することができる。これにより、画質を向上させることができる。

[0152] <3. 第3の実施の形態>

上述の第1の実施の形態では、デカ画素ブロック300とオクタ画素ブロック350とを画素アレイ部220に配列していたが、これら以外の画素ブロックを画素アレイ部220に配列することもできる。この第3の実施の形態の画素アレイ部220は、9画素からなる画素ブロックを配列した点において第1の実施の形態と異なる。

[0153] 図25は、本技術の第3の実施の形態における画素アレイ部220の平面図の一例である。この第3の実施の形態の画素アレイ部220は、デカ画素ブロック300およびオクタ画素ブロック350の代わりに、ノナ画素ブロック390を配列した点において第1の実施の形態と異なる。

[0154] ノナ画素ブロック390には、浮遊拡散層を共有する3行×3列の同色の9画素が配列される。水平方向において、Gb画素からなるノナ画素ブロック390とB画素からなるノナ画素ブロック390とが交互に配列される。また、水平方向において、Gr画素からなるノナ画素ブロック390とR画素からなるノナ画素ブロック390とが交互に配列される。

[0155] ノナ画素ブロック390の回路構成は、画素数が異なる点以外は、図3や図4に例示した回路構成と同様である。

[0156] 図26は、本技術の第3の実施の形態における露光比モードの加算対象の一例を示す図である。同図におけるaは、露光時間が短い方の画素の一例を示し、同図におけるbは、露光時間が長い方の画素の一例を示す。

[0157] 同図におけるaに例示するように、露光比モードにおいて、撮像装置100は、短い方の露光時間でフレームを撮像する。この撮像の際に、駆動部210は、ノナ画素ブロック390ごとに、そのブロック内の9画素を加算させる。これにより、ベイヤー配列の短蓄フレームが生成される。

[0158] また、同図におけるbに例示するように、撮像装置100は、長い方の露光時間でフレームを撮像する。この撮像の際に、駆動部210は、ノナ画素ブロック390ごとに、そのブロック内の9画素を加算させる。これにより、ベイヤー配列の長蓄フレームが生成される。長蓄フレームは、短蓄フレームとHDR合成される。



- [0159] なお、撮像装置100は、露光比モードにおいて画素加算を行っているが、画素加算せずに全画素を読み出し、HDR合成処理を行うこともできる。
- [0160] 図27は、本技術の第3の実施の形態における露光比モードの加算対象の一例を示す図である。同図に例示するように、画素加算比モードにおいて、駆動部210は、ノナ画素ブロック390ごとに、そのブロック内の中央部の周囲の8画素を加算させる。これにより、長蓄フレームが生成される。また、ノナ画素ブロック390ごとに、中央部の1画素を配列したフレームは、短蓄フレームとして出力され、長蓄フレームとHDR合成される。
- [0161] 図28は、本技術の第3の実施の形態における画素加算比モードのゲインの設定方法を説明するための図である。長蓄フレームに対応するR画素、G画素およびB画素のそれぞれの加算数は8である。短蓄フレームに対応するR画素、G画素およびB画素のそれぞれの加算数は1である。第3の実施の形態では、R画素、G画素およびB画素のそれぞれが配列される画素ブロックの回路構成は同一であるため、電荷電圧変換効率は、同一である。このため、それぞれの画素信号に対するゲインには、同一の値（1.000など）が設定される。
- [0162] なお、露光比モードにおいても、R画素、G画素およびB画素のそれぞれの電荷電圧変換効率および加算数が同一であるため、それぞれの画素信号に対するゲインには、同一の値が設定される。
- [0163] 図29は、本技術の第3の実施の形態における画素加算比モードの信号レベルの一例を示す図である。長蓄フレームと短蓄フレームとのそれぞれにおいて、R画素、G画素およびB画素の電荷電圧変換効率が同一であるため、それらの出力レベルは同一になる。感度が揃っているため、R画素、G画素およびB画素のそれぞれの画素信号に対するゲインは同一でよい。また、長蓄フレームの画素の出力レベル（ $8 \times V_0$ など）と、短蓄フレームの画素の出力レベル（ $V_0$ など）との比は、加算数の比（4 : 1など）に等しくなる。
- [0164] なお、露光比モードにおいてもR画素、G画素およびB画素の感度は同一

であり、それぞれの画素信号に対するゲインは同一でよい。

[0165] また、第3の実施の形態に第2の実施の形態を適用することもできる。

[0166] このように、本技術の第3の実施の形態によれば、9画素からなる画素ブロックを配列したため、感度を揃えるために、R画素、G画素およびB画素のそれぞれの画素信号に対するゲインを調整する必要がなくなる。

[0167] <4. 移動体への応用例>

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装置として実現されてもよい。

[0168] 図30は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[0169] 車両制御システム12000は、通信ネットワーク12001を介して接続された複数の電子制御ユニットを備える。図30に示した例では、車両制御システム12000は、駆動系制御ユニット12010、ボディ系制御ユニット12020、車外情報検出ユニット12030、車内情報検出ユニット12040、及び統合制御ユニット12050を備える。また、統合制御ユニット12050の機能構成として、マイクロコンピュータ12051、音声画像出力部12052、及び車載ネットワークI/F(interface)12053が図示されている。

[0170] 駆動系制御ユニット12010は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット12010は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

[0171] ボディ系制御ユニット12020は、各種プログラムにしたがって車体に

装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット12020は、キーレスエントリーシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウinker又はフォグランプ等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット12020には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット12020は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

[0172] 車外情報検出ユニット12030は、車両制御システム12000を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット12030には、撮像部12031が接続される。車外情報検出ユニット12030は、撮像部12031に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット12030は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。

[0173] 撮像部12031は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部12031は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部12031が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。

[0174] 車内情報検出ユニット12040は、車内の情報を検出する。車内情報検出ユニット12040には、例えば、運転者の状態を検出する運転者状態検出部12041が接続される。運転者状態検出部12041は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット12040は、運転者状態検出部12041から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

[0175] マイクロコンピュータ12051は、車外情報検出ユニット12030又

は車内情報検出ユニット12040で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット12010に対して制御指令を出力することができる。例えば、マイクロコンピュータ12051は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含むADAS(Advanced Driver Assistance System)の機能実現を目的とした協調制御を行うことができる。

[0176] また、マイクロコンピュータ12051は、車外情報検出ユニット12030又は車内情報検出ユニット12040で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0177] また、マイクロコンピュータ12051は、車外情報検出ユニット12030で取得される車外の情報に基づいて、ボディ系制御ユニット12020に対して制御指令を出力することができる。例えば、マイクロコンピュータ12051は、車外情報検出ユニット12030で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

[0178] 音声画像出力部12052は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図30の例では、出力装置として、オーディオスピーカ12061、表示部12062及びインストルメントパネル12063が例示されている。表示部12062は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでもよい。

[0179] 図31は、撮像部12031の設置位置の例を示す図である。

[0180] 図31では、撮像部12031として、撮像部12101, 12102, 12103, 12104, 12105を有する。

[0181] 撮像部12101, 12102, 12103, 12104, 12105は、例えば、車両12100のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部12101及び車室内のフロントガラスの上部に備えられる撮像部12105は、主として車両12100の前方の画像を取得する。サイドミラーに備えられる撮像部12102, 12103は、主として車両12100の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部12104は、主として車両12100の後方の画像を取得する。車室内のフロントガラスの上部に備えられる撮像部12105は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[0182] なお、図31には、撮像部12101ないし12104の撮影範囲の一例が示されている。撮像範囲12111は、フロントノーズに設けられた撮像部12101の撮像範囲を示し、撮像範囲12112, 12113は、それぞれサイドミラーに設けられた撮像部12102, 12103の撮像範囲を示し、撮像範囲12114は、リアバンパ又はバックドアに設けられた撮像部12104の撮像範囲を示す。例えば、撮像部12101ないし12104で撮像された画像データが重ね合わせられることにより、車両12100を上方から見た俯瞰画像が得られる。

[0183] 撮像部12101ないし12104の少なくとも1つは、距離情報を取得する機能を有していてもよい。例えば、撮像部12101ないし12104の少なくとも1つは、複数の撮像素子からなるステレオカメラであってもよいし、位相差検出用の画素を有する撮像素子であってもよい。

[0184] 例えば、マイクロコンピュータ12051は、撮像部12101ないし12104から得られた距離情報を基に、撮像範囲12111ないし12114内における各立体物までの距離と、この距離の時間的变化（車両12100に対する相対速度）を求めることにより、特に車両12100の進行路上にある最も近い立体物で、車両12100と略同じ方向に所定の速度（例え

ば、0 km/h以上)で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ12051は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御(追従停止制御も含む)や自動加速制御(追従発進制御も含む)等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0185] 例えば、マイクロコンピュータ12051は、撮像部12101ないし12104から得られた距離情報を元に、立体物に関する立体物データを、2輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ12051は、車両12100の周辺の障害物を、車両12100のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ12051は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ12061や表示部12062を介してドライバに警報を出力することや、駆動系制御ユニット12010を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

[0186] 撮像部12101ないし12104の少なくとも1つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ12051は、撮像部12101ないし12104の撮像画像中に歩行者が存在するかどうかを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部12101ないし12104の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ12051が、撮像部12101ないし12104の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部12052は、当該認識された歩行者に強調のための方角輪郭線を重畳表示するように、表示部12062を制御する。また、音声画像出力部

12052は、歩行者を示すアイコン等を所望の位置に表示するように表示部12062を制御してもよい。

[0187] 以上、本開示に係る技術が適用され得る車両制御システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、例えば、撮像部12031に適用され得る。具体的には、図1の撮像装置100は、撮像部12031に適用することができる。撮像部12031に本開示に係る技術を適用することにより、ダイナミックレンジを拡大し、より見やすい撮影画像を得ることができるため、ドライバの疲労を軽減することが可能になる。

[0188] なお、上述の実施の形態は本技術を具現化するための一例を示したものであり、実施の形態における事項と、特許請求の範囲における発明特定事項とはそれぞれ対応関係を有する。同様に、特許請求の範囲における発明特定事項と、これと同一名称を付した本技術の実施の形態における事項とはそれぞれ対応関係を有する。ただし、本技術は実施の形態に限定されるものではなく、その要旨を逸脱しない範囲において実施の形態に種々の変形を施すことにより具現化することができる。

[0189] なお、本明細書に記載された効果はあくまで例示であって、限定されるものではなく、また、他の効果があってもよい。

[0190] なお、本技術は以下のような構成もとることができる。

(1) 所定の露光比モードが設定された場合には第1画素および第2画素を異なる露光時間に亘って露光させ、所定の画素加算比モードが設定された場合には画素加算により第3画素の感度を第4画素と異なる値にする駆動部と、

撮像シーンに関連する所定のパラメータに基づいて前記画素加算比モードと前記露光比モードとのいずれかを設定するモード設定部とを具備する固体撮像素子。

(2) 浮遊拡散層を共有する複数の画素がそれぞれに配列された所定数の画素ブロックを含む画素アレイ部をさらに具備し、

前記駆動部は、前記露光比モードが設定された場合には前記画素ブロック

内の所定位置の画素を前記第 1 画素として駆動し、前記画素ブロック内の前記所定位置と異なる画素を前記第 2 画素として駆動する

前記（1）記載の固体撮像素子。

（3）前記画素ブロックのそれぞれには、9 画素が配列され、

前記駆動部は、前記画素加算比モードが設定された場合には前記画素ブロック内の中央画素の画素信号を前記第 3 画素の画素信号として生成させるとともに前記中央画素の周囲の 8 画素のそれぞれの画素信号を加算した信号を前記第 4 画素の画素信号として生成させる

前記（2）記載の固体撮像素子。

（4）前記画素ブロックは、

10 画素が配列されたデカ画素ブロックと、

8 画素が配列されたオクタ画素ブロックと

を含む

前記（2）記載の固体撮像素子。

（5）前記駆動部は、前記露光比モードが設定された場合には前記第 1 画素の画素信号を加算させた後に前記第 2 画素の画素信号を加算させ、前記画素加算比モードが設定された場合には前記画素ブロック内の一部の領域の画素信号を加算した信号を前記第 3 画素の画素信号として生成させるとともに前記画素ブロック内の残りの領域の画素信号を加算した信号を前記第 4 画素の画素信号として生成させ、

前記一部の領域の加算数と前記残りの領域の加算数とは異なる

前記（4）記載の固体撮像素子。

（6）前記画素信号を処理する画像処理部をさらに具備し、

前記画素ブロック内の隣接する一対の画素は、マイクロレンズを共有し、

前記画像処理部は、前記一対の画素のそれぞれの画素信号から位相差を取得する処理を行う

前記（4）または（5）に記載の固体撮像素子。

（7）前記デカ画素ブロックおよび前記オクタ画素ブロックのそれぞれの電



荷電圧変換効率の比と画素加算数の比とに基づいて設定されたゲインにより前記デカ画素ブロックおよび前記オクタ画素ブロックの少なくとも一方のブロック内の画素信号を増幅する増幅回路をさらに具備する

前記（４）から（６）のいずれかに記載の固体撮像素子。

（８）前記パラメータは、被写体の動き量、シャッタースピード、および、フレームレートの少なくとも１つを含む

前記（１）から（７）のいずれかに記載の固体撮像素子。

（９）前記パラメータは、ISO（International Organization for Standardization）感度を含む

前記（１）から（８）のいずれかに記載の固体撮像素子。

（１０）所定の露光比モードが設定された場合には第１画素および第２画素を異なる露光時間に亘って露光させ、所定の画素加算比モードが設定された場合には画素加算により第３画素の感度を第４画素と異なる値にする駆動部と、

撮像シーンに関連する所定のパラメータに基づいて前記画素加算比モードと前記露光比モードとのいずれかを設定するモード設定部と、

前記駆動部から読み出された画像データを処理する画像処理部とを具備する撮像装置。

（１１）所定の露光比モードが設定された場合には第１画素および第２画素を異なる露光時間に亘って露光させ、所定の画素加算比モードが設定された場合には画素加算により第３画素の感度を第４画素と異なる値にする駆動手順と、

撮像シーンに関連する所定のパラメータに基づいて前記画素加算比モードと前記露光比モードとのいずれかを設定するモード設定手順とを具備する固体撮像素子の制御方法。

## 符号の説明

- [0191] 100 撮像装置  
110 制御部

- 1 2 0 記録部
- 2 0 0 固体撮像素子
- 2 1 0 駆動部
- 2 2 0 画素アレイ部
- 2 2 1、2 2 1 - 1、2 2 1 - 2 画素
- 2 2 2 マイクロレンズ
- 2 3 0 読出部
- 2 3 1 負荷電流源
- 2 3 2 A D C
- 2 3 3、2 3 4 容量
- 2 3 5 コンパレータ
- 2 3 6 カウンタ
- 2 3 7 ラッチ回路
- 2 3 8 転送制御部
- 2 3 9 カラムアンプ
- 2 4 0 参照信号生成部
- 2 5 0 信号処理部
- 2 5 1 フレームバッファ
- 2 5 2 モード設定部
- 2 5 3 画像処理部
- 2 6 0 タイミング制御部
- 3 0 0 デカ画素ブロック
- 3 1 1 ~ 3 2 0、3 6 1 ~ 3 6 8 光電変換素子
- 3 2 1 ~ 3 3 0、3 7 1 ~ 3 7 8 転送トランジスタ
- 3 4 1、3 8 1 リセットトランジスタ
- 3 4 2、3 8 2 浮遊拡散層
- 3 4 3、3 8 3 増幅トランジスタ
- 3 4 4、3 8 4 選択トランジスタ

350 オクタ画素ブロック

390 ノナ画素ブロック

12031 撮像部

## 請求の範囲

- [請求項1] 所定の露光比モードが設定された場合には第1画素および第2画素を異なる露光時間に亘って露光させ、所定の画素加算比モードが設定された場合には画素加算により第3画素の感度を第4画素と異なる値にする駆動部と、
- 撮像シーンに関連する所定のパラメータに基づいて前記画素加算比モードと前記露光比モードとのいずれかを設定するモード設定部とを具備する固体撮像素子。
- [請求項2] 浮遊拡散層を共有する複数の画素がそれぞれに配列された所定数の画素ブロックを含む画素アレイ部をさらに具備し、
- 前記駆動部は、前記露光比モードが設定された場合には前記画素ブロック内の所定位置の画素を前記第1画素として駆動し、前記画素ブロック内の前記所定位置と異なる画素を前記第2画素として駆動する請求項1記載の固体撮像素子。
- [請求項3] 前記画素ブロックのそれぞれには、9画素が配列され、
- 前記駆動部は、前記画素加算比モードが設定された場合には前記画素ブロック内の中央画素の画素信号を前記第3画素の画素信号として生成させるとともに前記中央画素の周囲の8画素のそれぞれの画素信号を加算した信号を前記第4画素の画素信号として生成させる請求項2記載の固体撮像素子。
- [請求項4] 前記画素ブロックは、
- 10画素が配列されたデカ画素ブロックと、
- 8画素が配列されたオクタ画素ブロックとを含む
- 請求項2記載の固体撮像素子。
- [請求項5] 前記駆動部は、前記露光比モードが設定された場合には前記第1画素の画素信号を加算させた後に前記第2画素の画素信号を加算させ、前記画素加算比モードが設定された場合には前記画素ブロック内の一

部の領域の画素信号を加算した信号を前記第3画素の画素信号として生成させるとともに前記画素ブロック内の残りの領域の画素信号を加算した信号を前記第4画素の画素信号として生成させ、

前記一部の領域の加算数と前記残りの領域の加算数とは異なる請求項4記載の固体撮像素子。

[請求項6] 前記画素信号を処理する画像処理部をさらに具備し、  
前記画素ブロック内の隣接する一对の画素は、マイクロレンズを共有し、

前記画像処理部は、前記一对の画素のそれぞれの画素信号から位相差を取得する処理を行う

請求項4記載の固体撮像素子。

[請求項7] 前記デカ画素ブロックおよび前記オクタ画素ブロックのそれぞれの電荷電圧変換効率の比と画素加算数の比とに基づいて設定されたゲインにより前記デカ画素ブロックおよび前記オクタ画素ブロックの少なくとも一方のブロック内の画素信号を増幅する増幅回路をさらに具備する

請求項4記載の固体撮像素子。

[請求項8] 前記パラメータは、被写体の動き量、シャッタースピード、および、フレームレートの少なくとも1つを含む

請求項1記載の固体撮像素子。

[請求項9] 前記パラメータは、ISO (International Organization for Standardization) 感度を含む

請求項1記載の固体撮像素子。

[請求項10] 所定の露光比モードが設定された場合には第1画素および第2画素を異なる露光時間に亘って露光させ、所定の画素加算比モードが設定された場合には画素加算により第3画素の感度を第4画素と異なる値にする駆動部と、

撮像シーンに関連する所定のパラメータに基づいて前記画素加算比

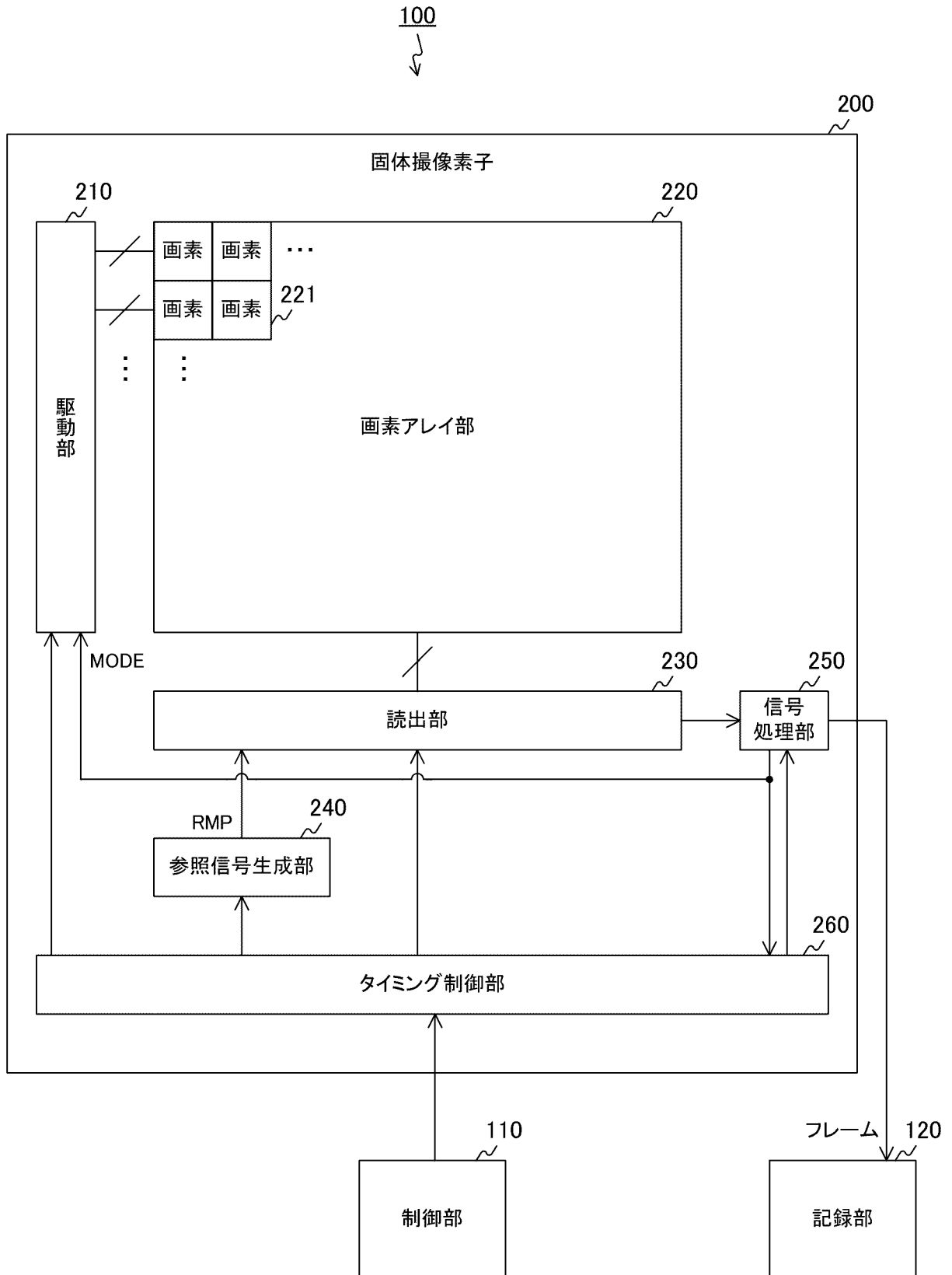
モードと前記露光比モードとのいずれかを設定するモード設定部と、前記駆動部から読み出された画像データを処理する信号処理部とを具備する撮像装置。

[請求項11]

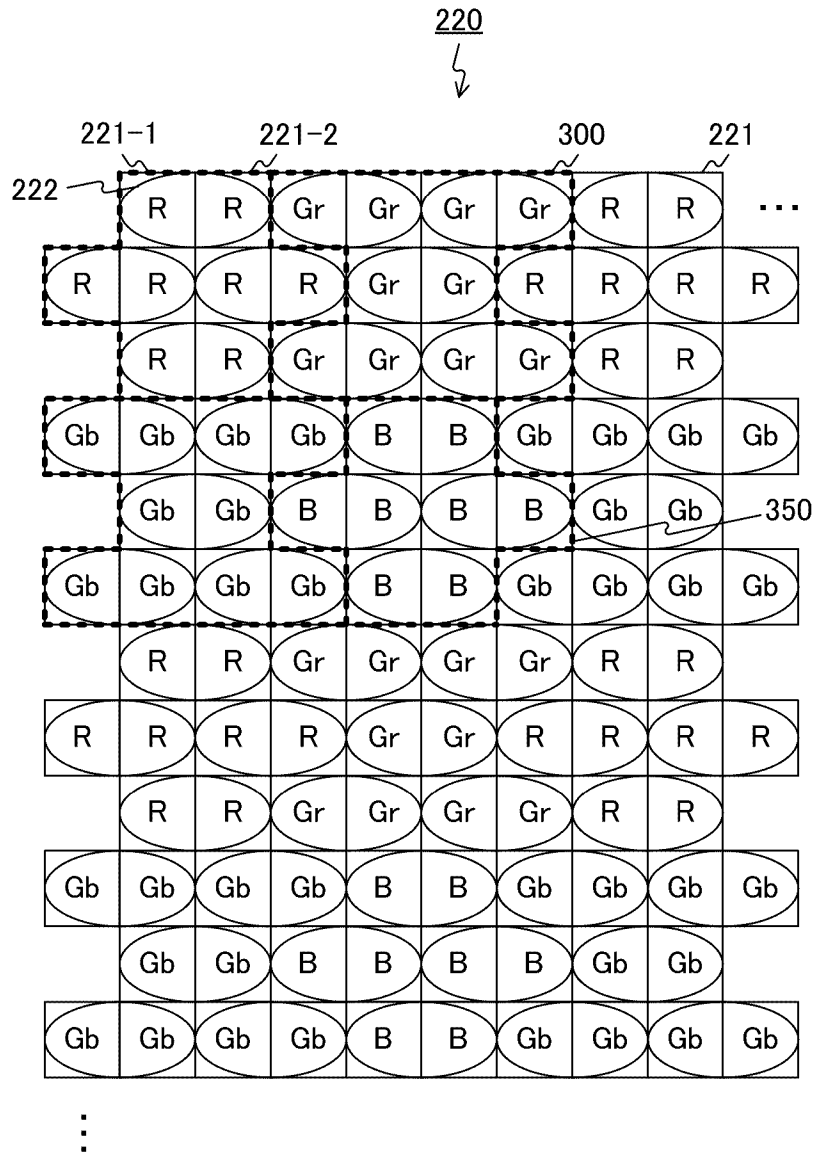
所定の露光比モードが設定された場合には第1画素および第2画素を異なる露光時間に亘って露光させ、所定の画素加算比モードが設定された場合には画素加算により第3画素の感度を第4画素と異なる値にする駆動手順と、

撮像シーンに関連する所定のパラメータに基づいて前記画素加算比モードと前記露光比モードとのいずれかを設定するモード設定手順とを具備する固体撮像素子の制御方法。

[図1]

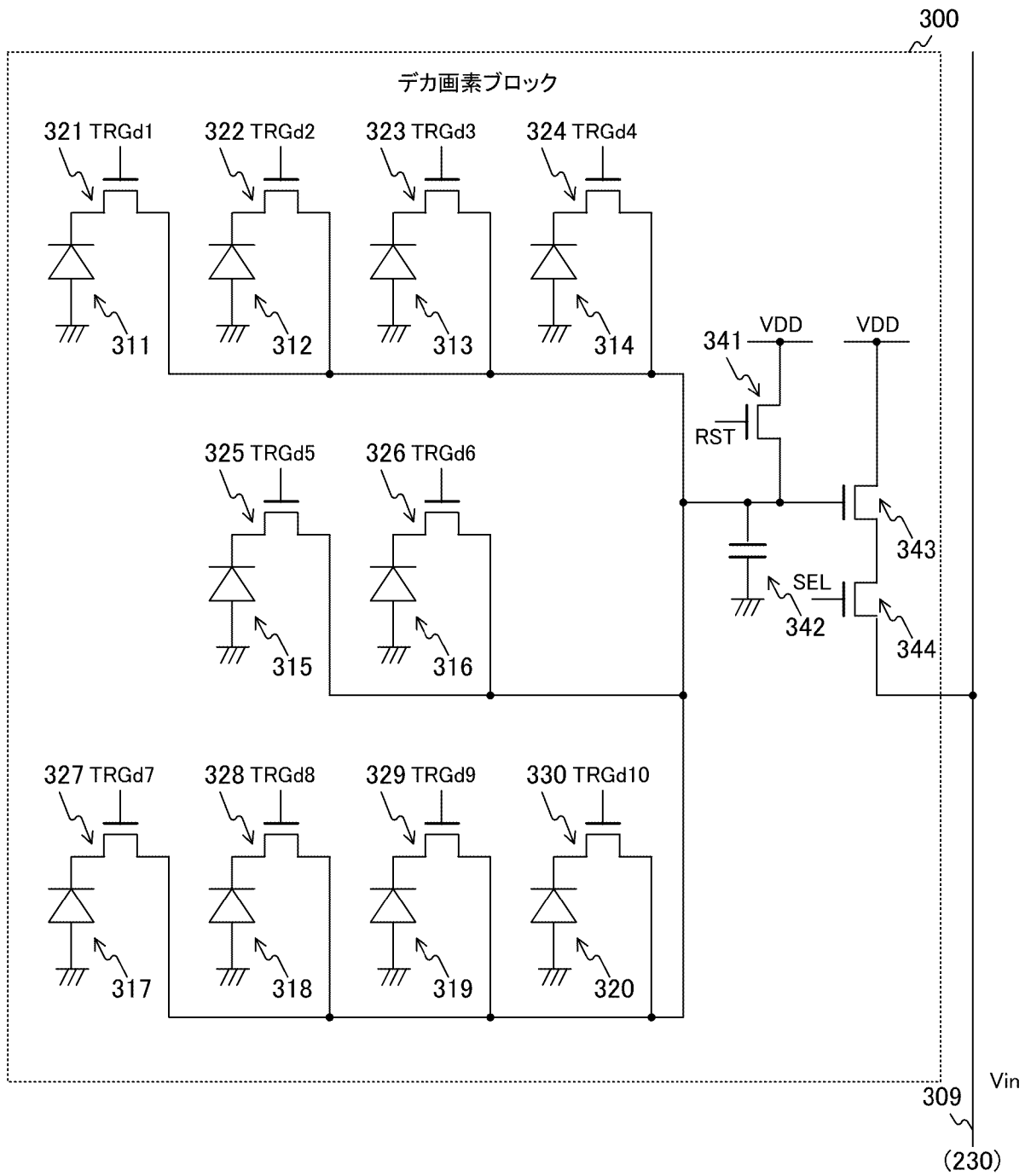


[図2]

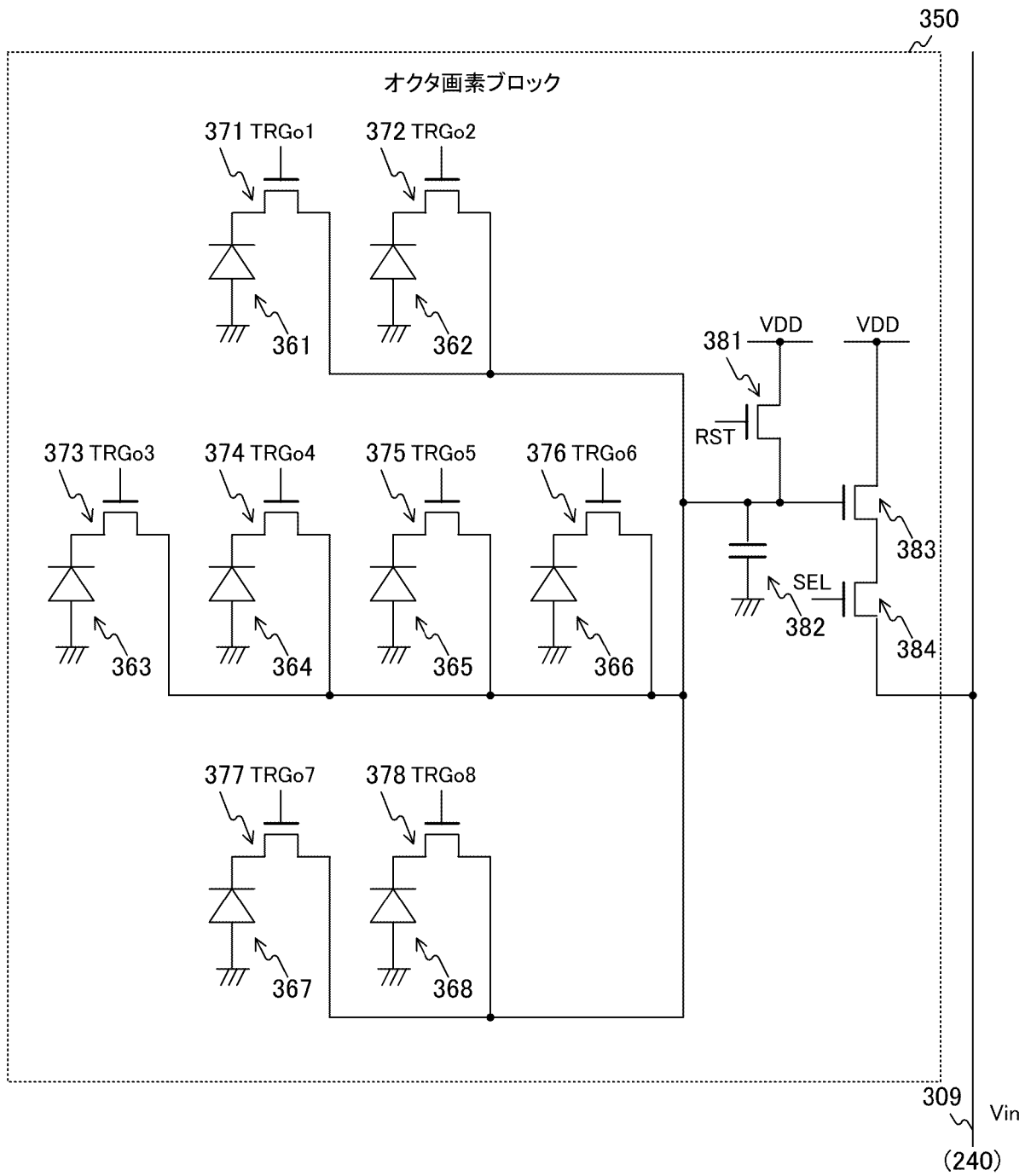




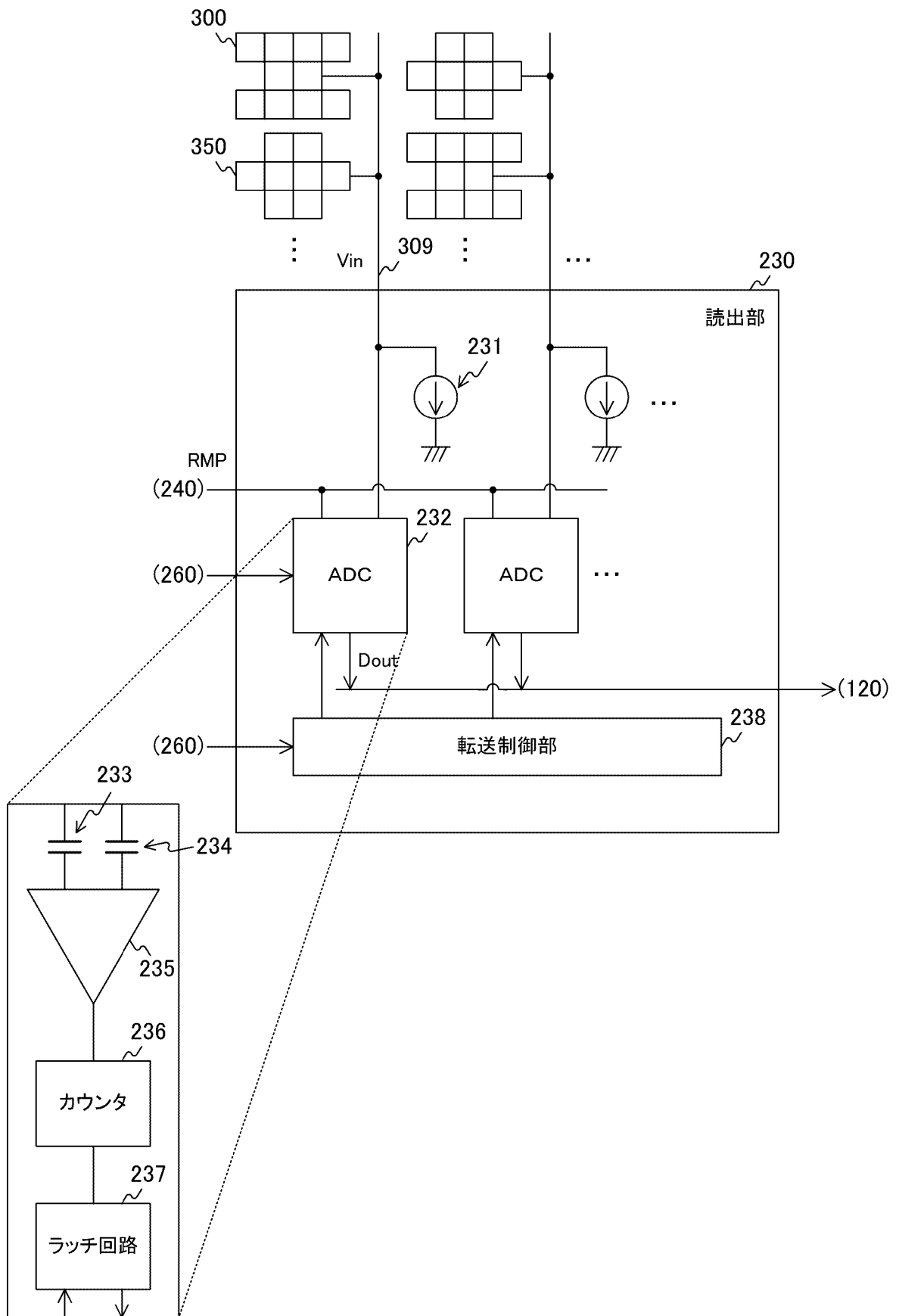
[図3]



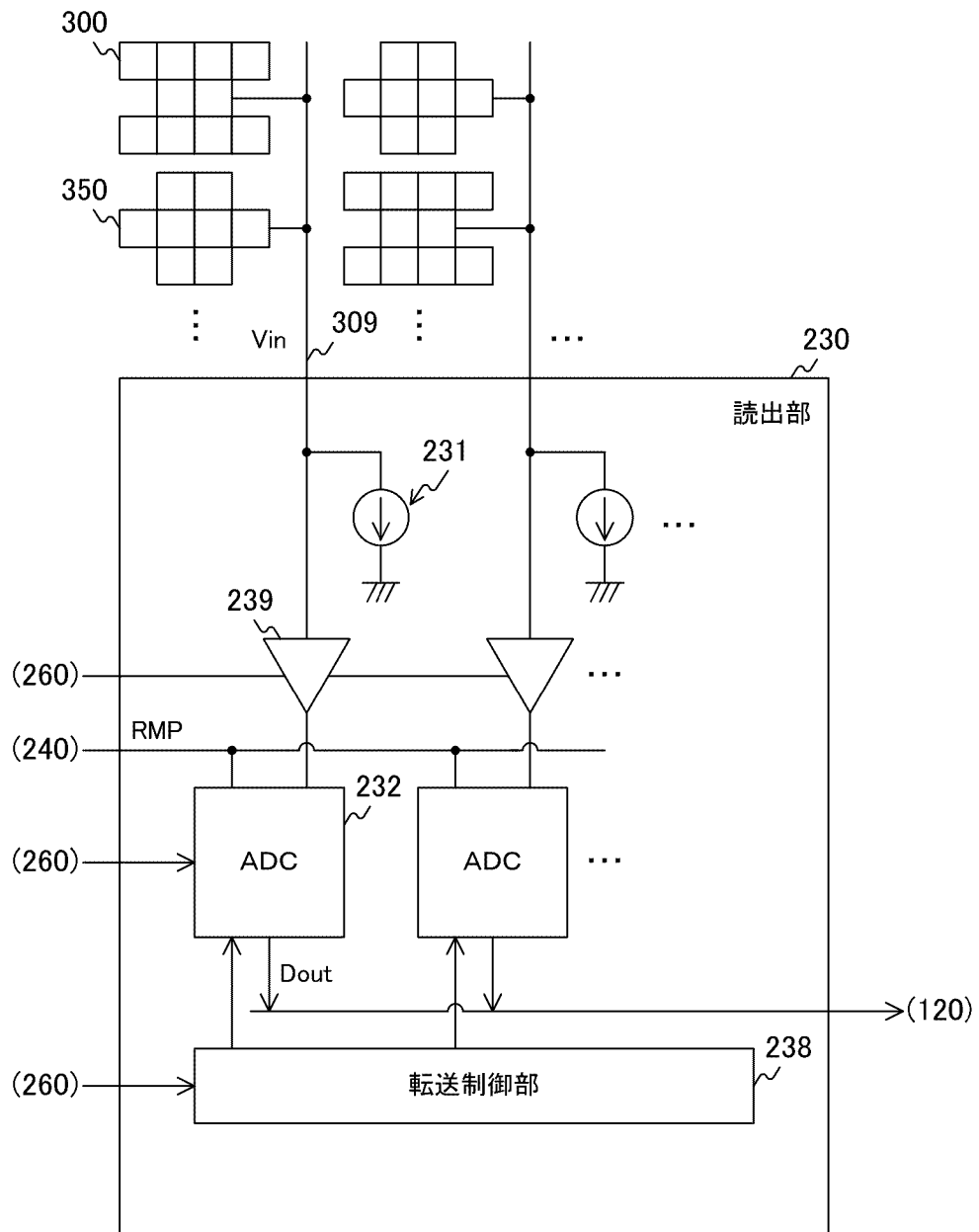
[図4]



[図5]



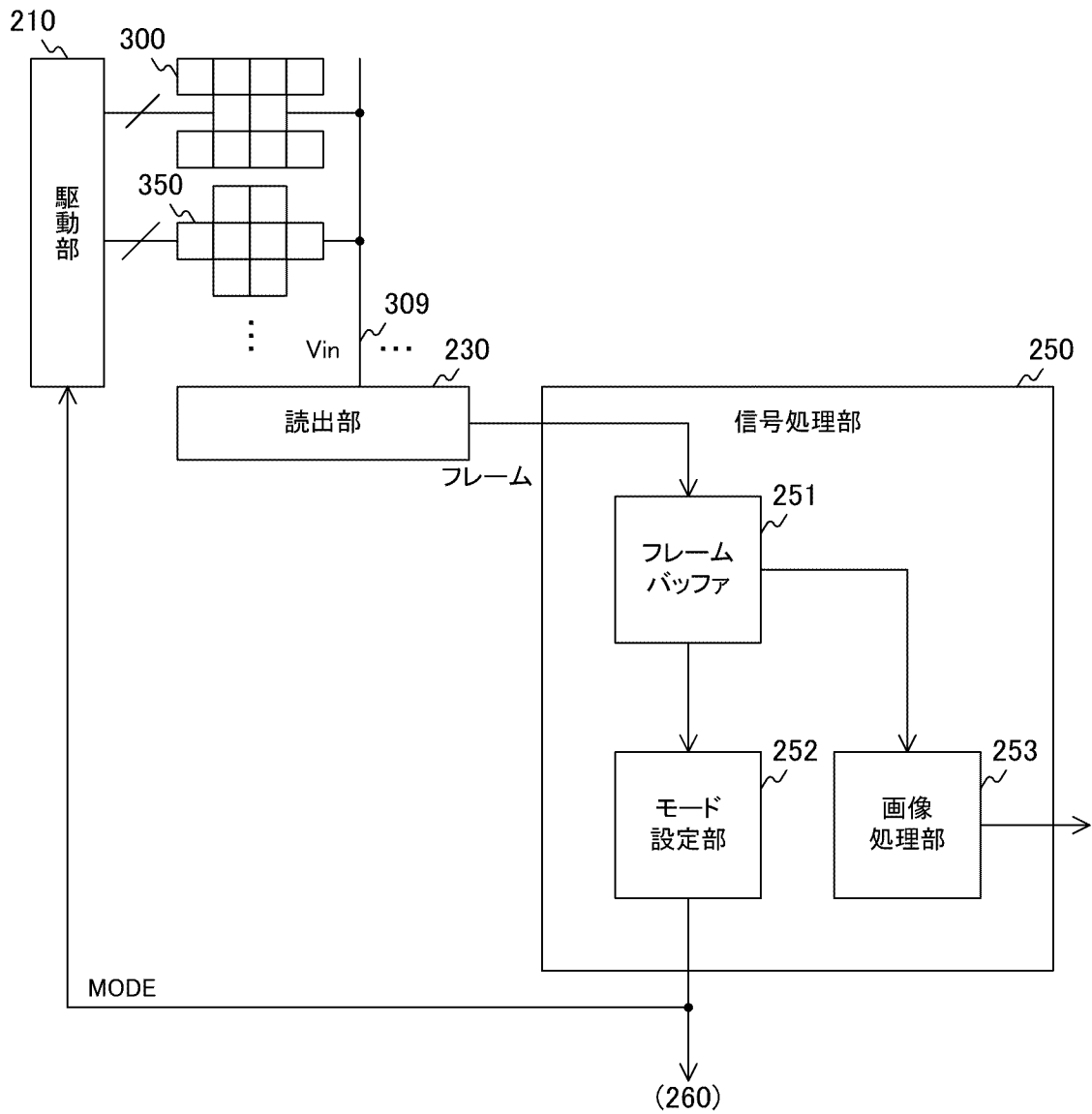
[図6]



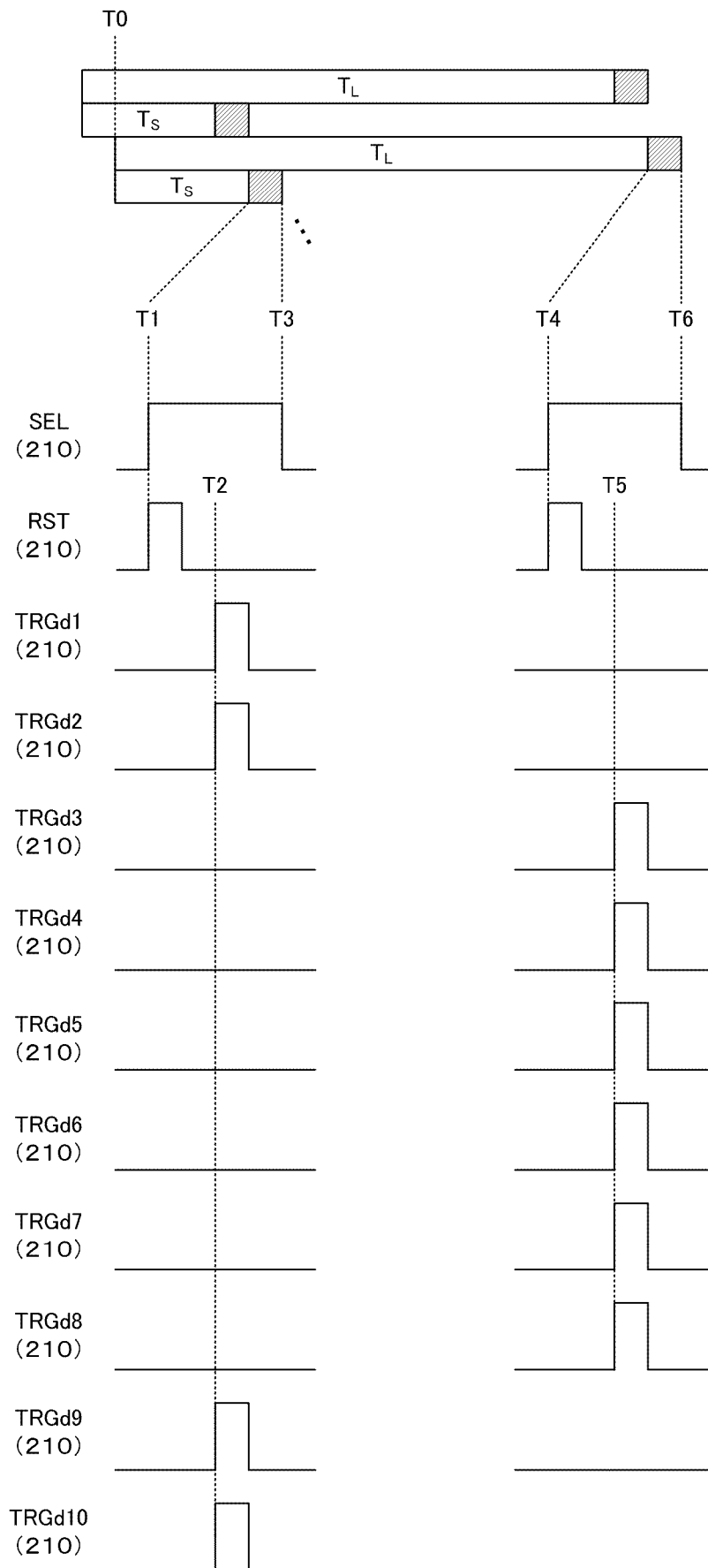
[図7]

モード種別		露光回数	画素加算数	露光時間比
通常モード		1回	G:最大10 R/B:最大8	—
HDRモード	露光比モード	2回以上	G:6-4 R/B:4-4 など	4:1など
	画素加算比モード	1回	G:8-2 R/B:6-2 など	1:1

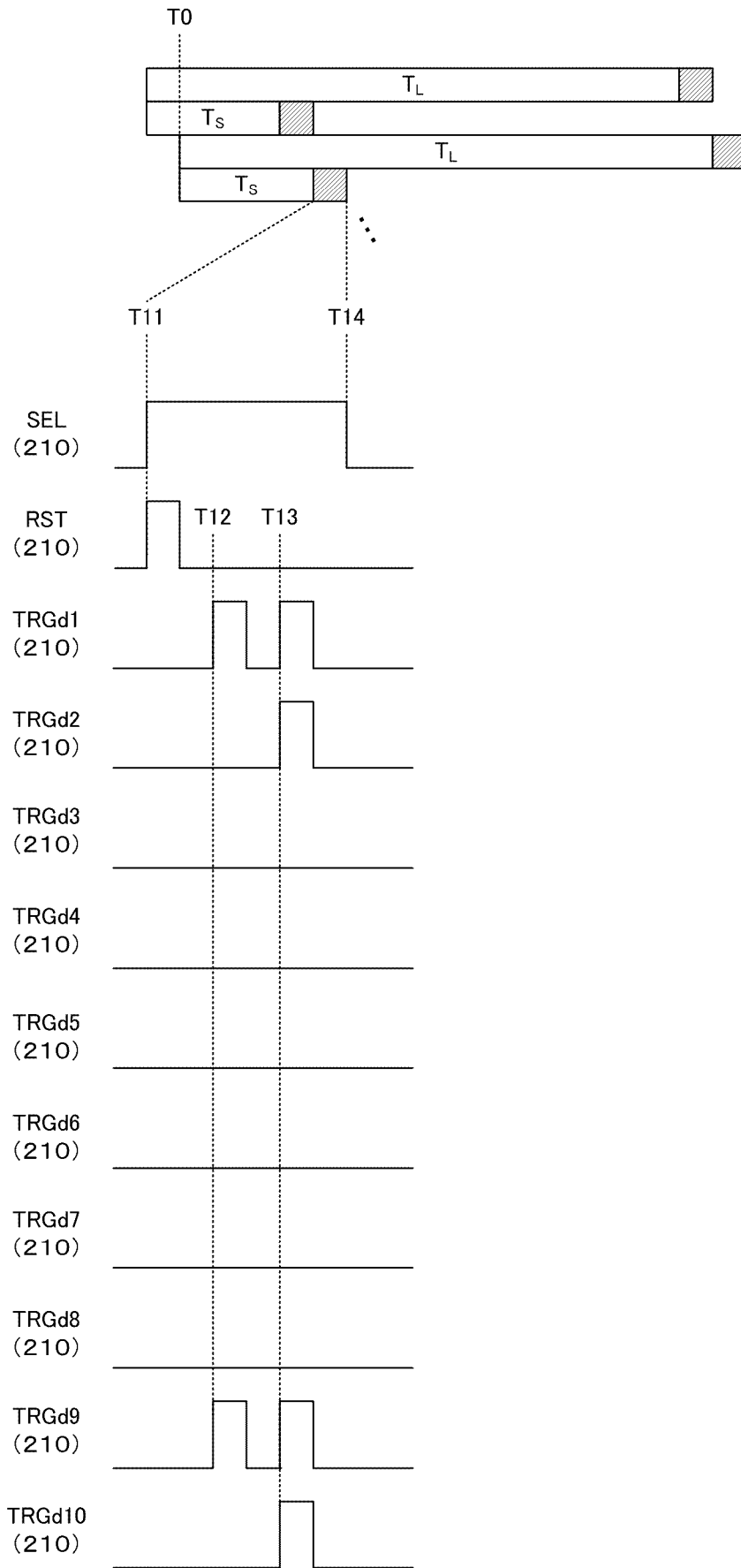
[図8]



[図9]

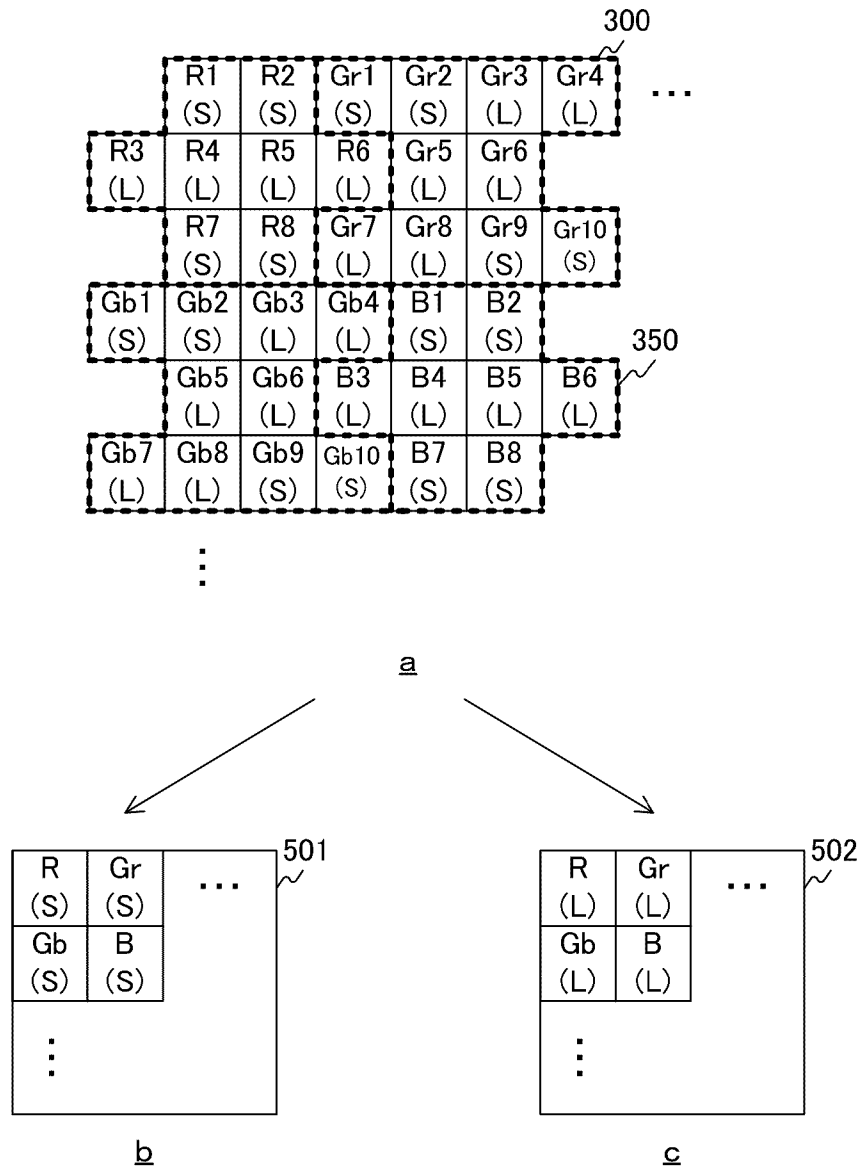


[図10]

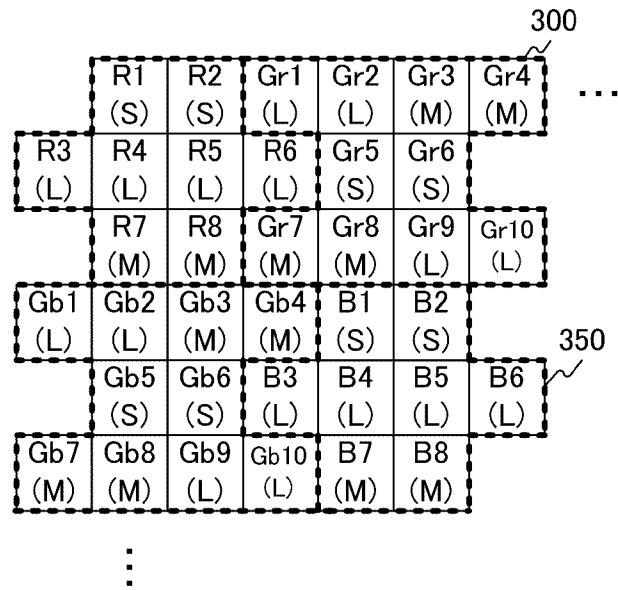
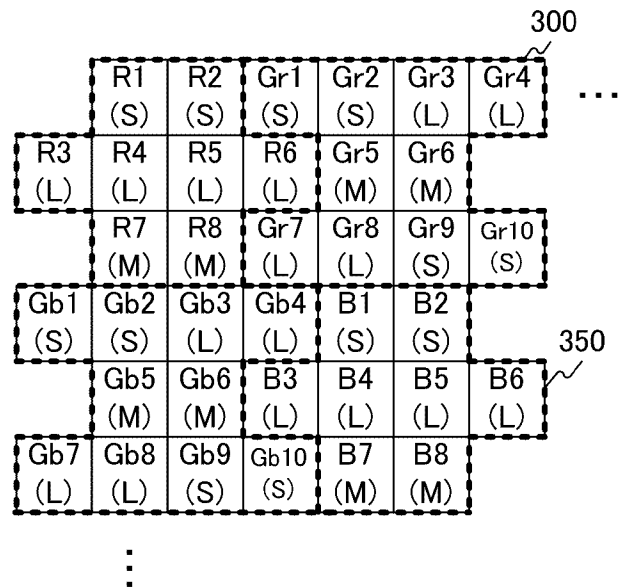




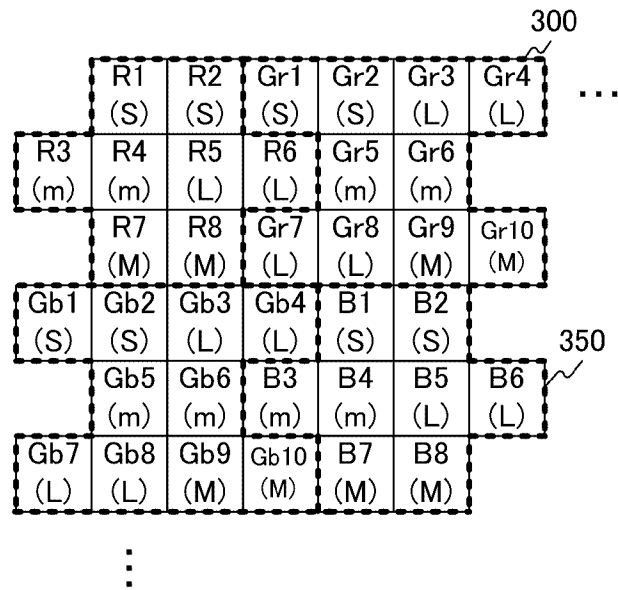
[図11]



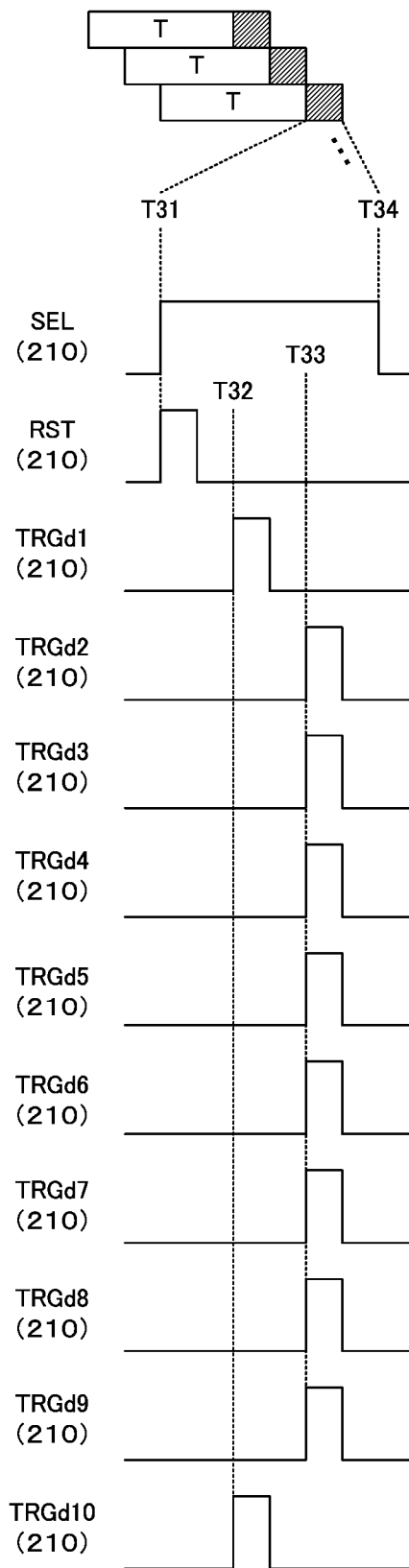
[図12]

ab

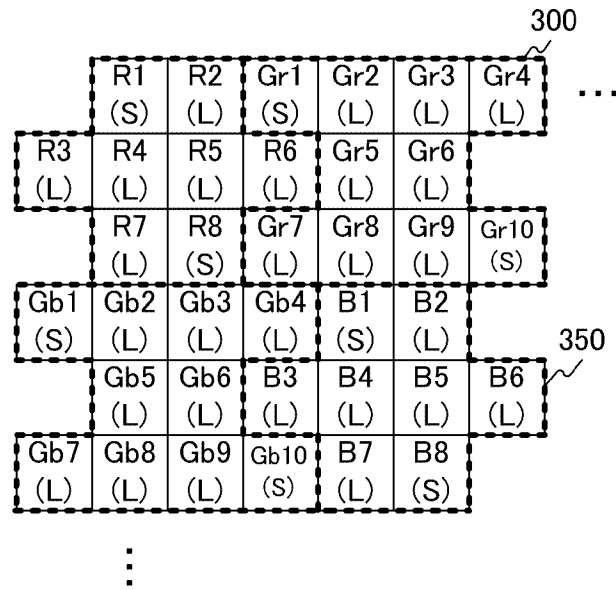
[図13]



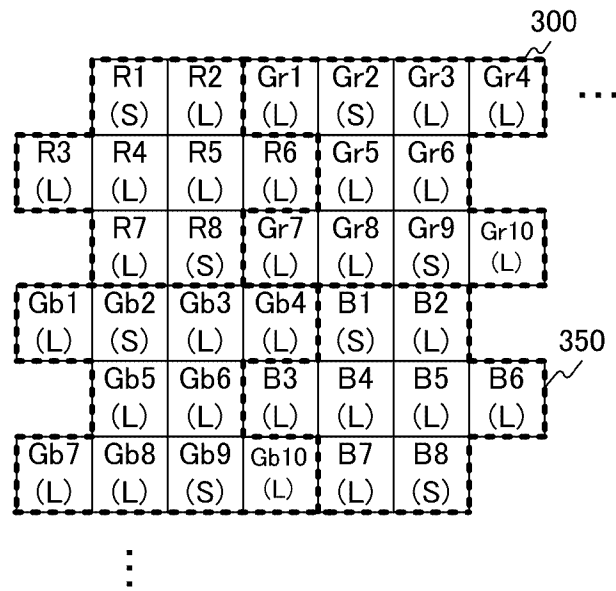
[図14]



[図15]

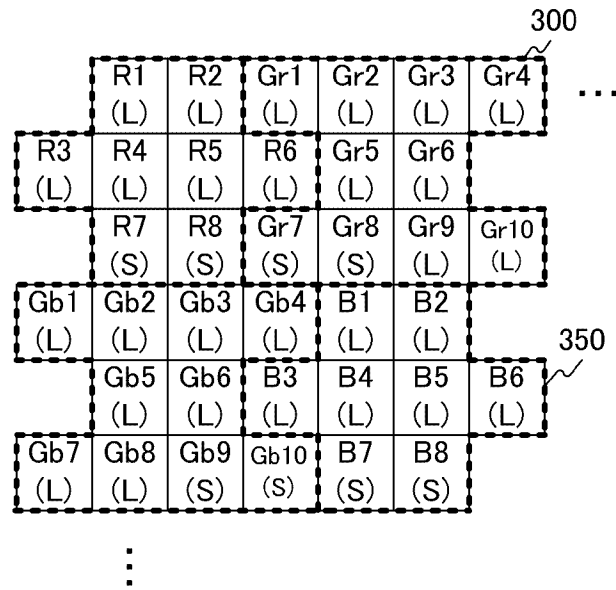


a

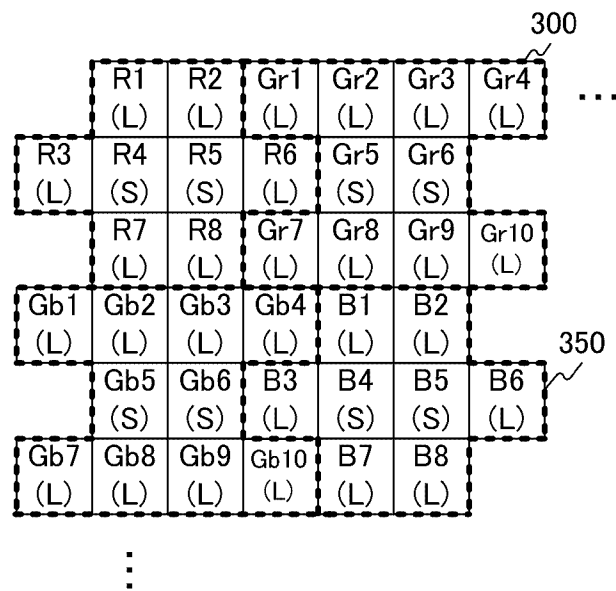


b

[図16]

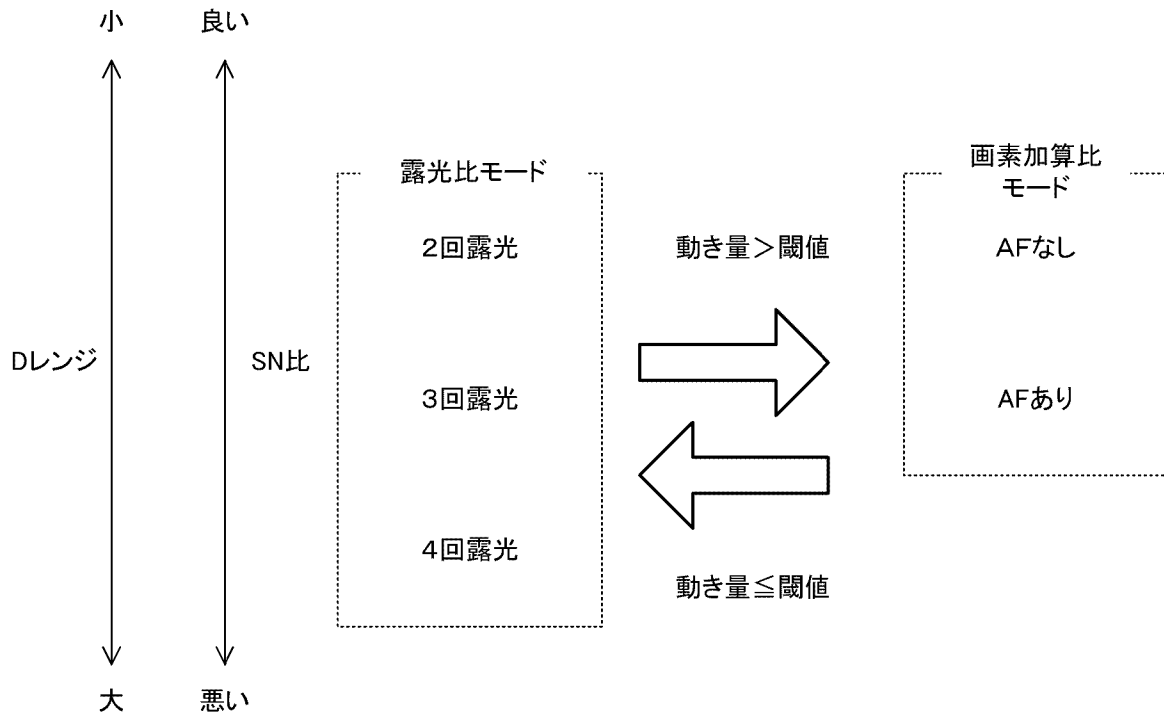


a



b

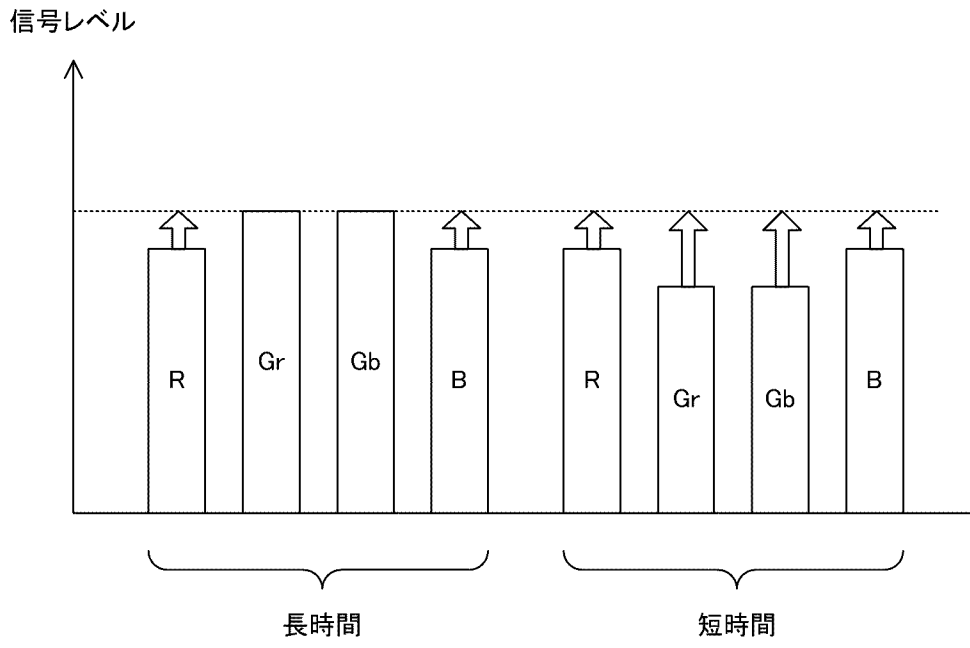
[図17]



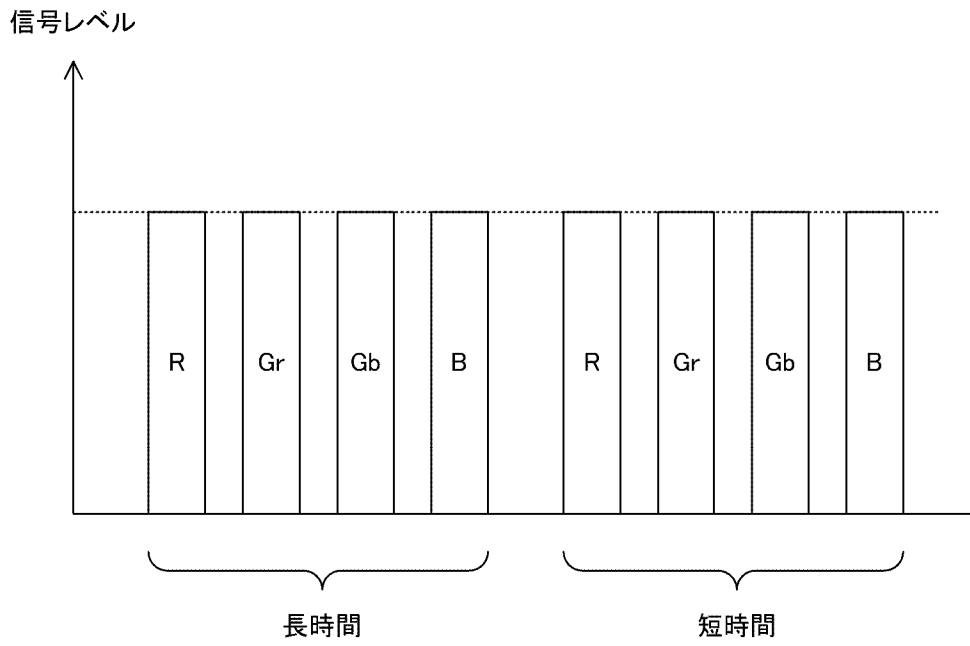
[図18]

露光時間	画素色	画素加算数	電荷電圧 変換効率	ゲイン (倍)
長時間	R, B	4	71.8	1.400
	G	6	67.0	1.000
短時間	R, B	4	71.8	1.400
	G	4	67.0	1.500

[図19]



a



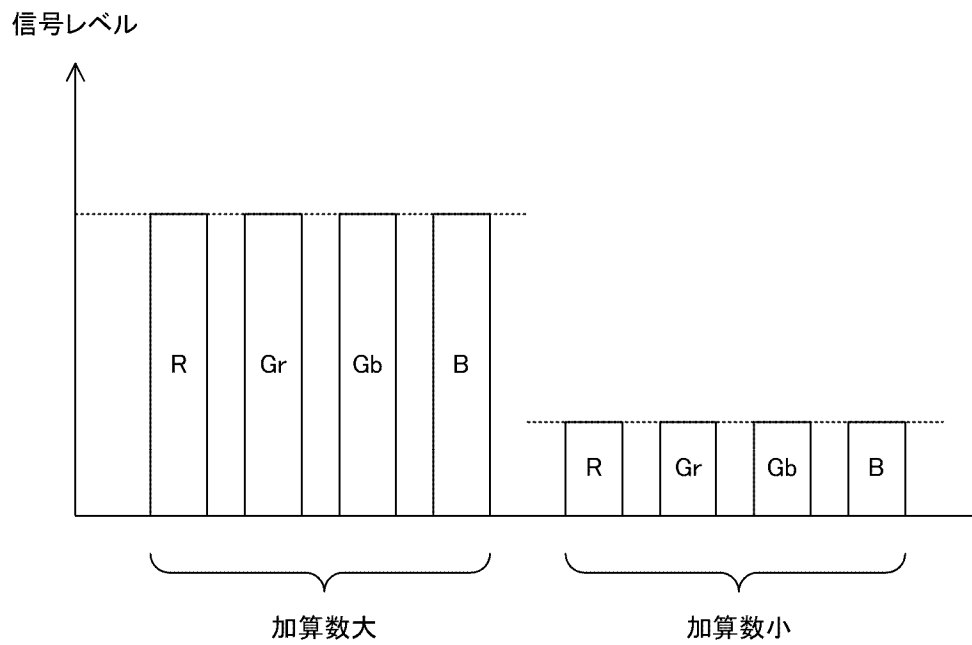
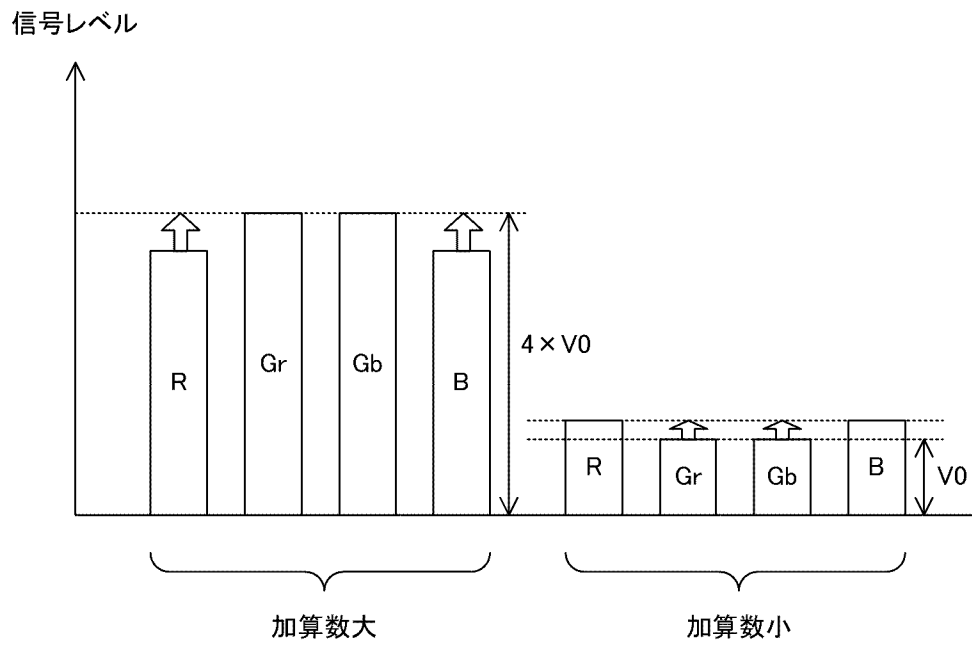
b



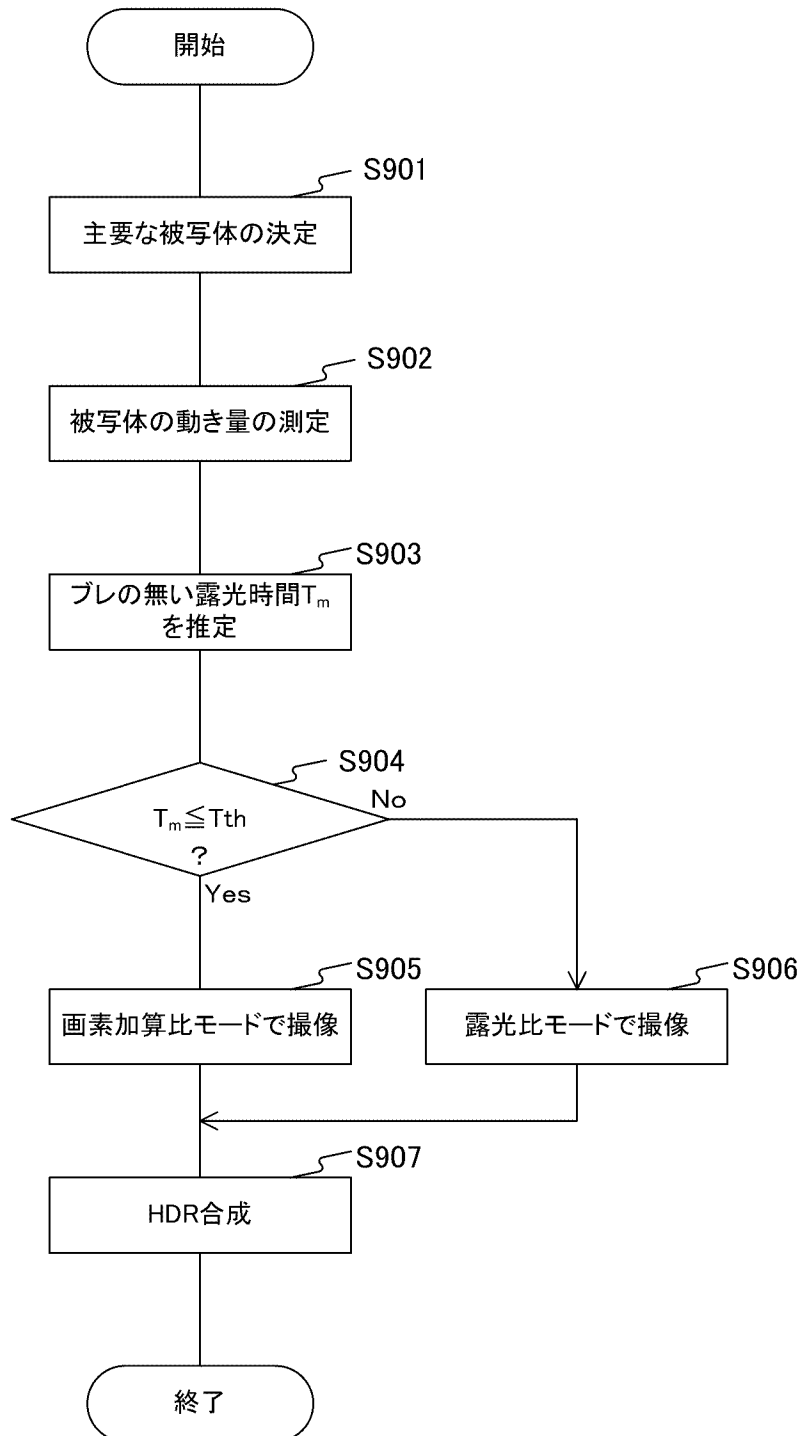
[図20]

加算後のフレーム	画素色	画素加算数	電荷電圧変換効率	ゲイン(倍)
長蓄フレーム	R, B	6	71.8	1.244
	G	8	67.0	1.000
短蓄フレーム	R, B	2	71.8	1.000
	G	2	67.0	1.072

[図21]



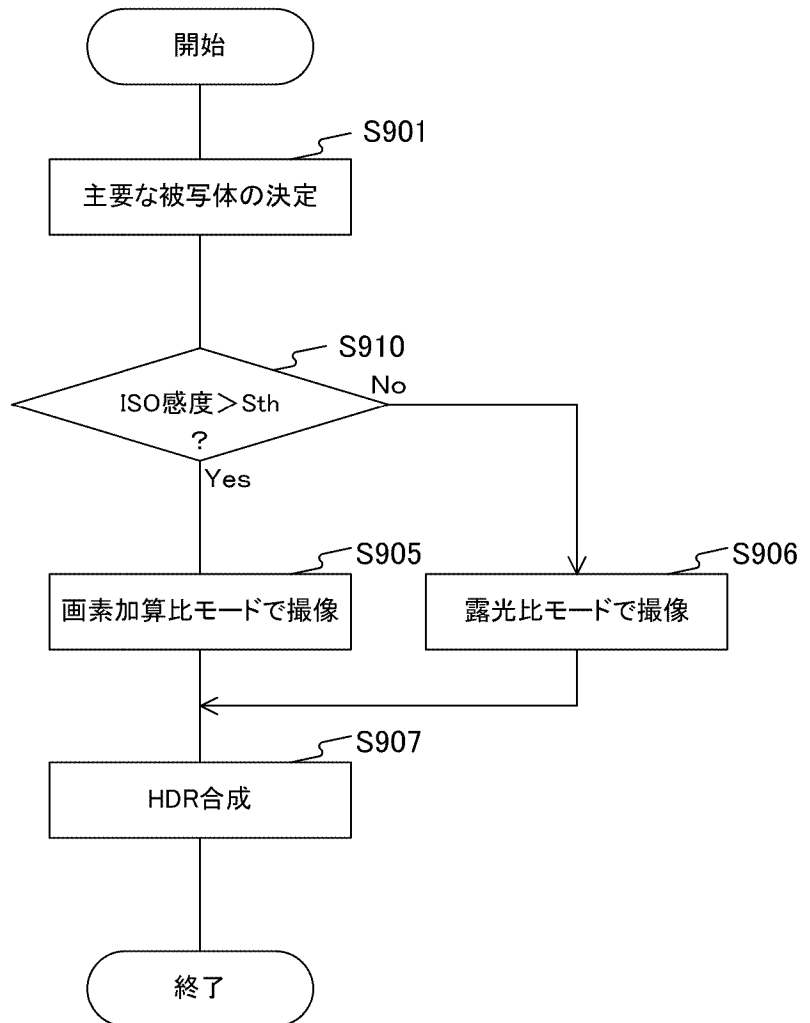
[図22]



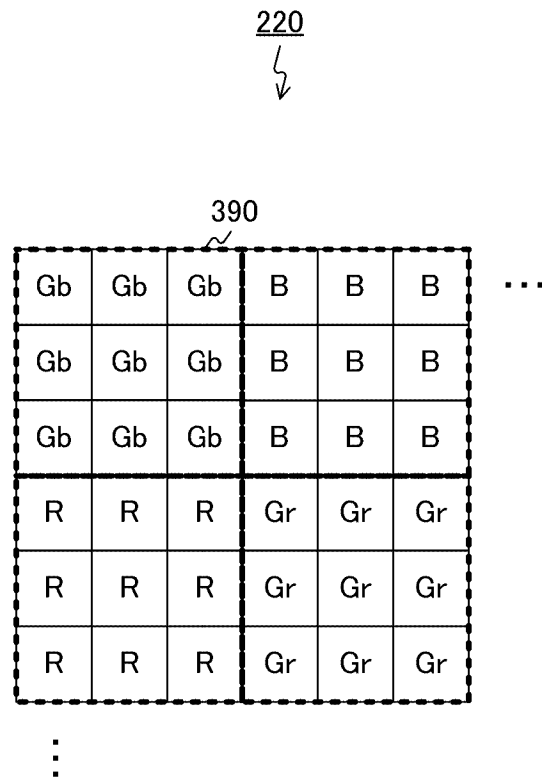
[図23]

モード種別	画素加算数	位相差AF	出力(加算)比	露光時間比	フレームレート (fps)
通常モード	G:10 R/B:8	可	—	—	60
露光比モード	G:6-4 R/B:4-4	可	G 1.5:1 R/B 1:1	1:4	30
	G:4-4-2 R/B:4-2-2	可	G 2:2:1 R/B 2:1:1	1:4:16	20
画素加算比モード	G:8-2 R/B:6-2	可/不可	G 4:1 R/B 3:1	1:1	30

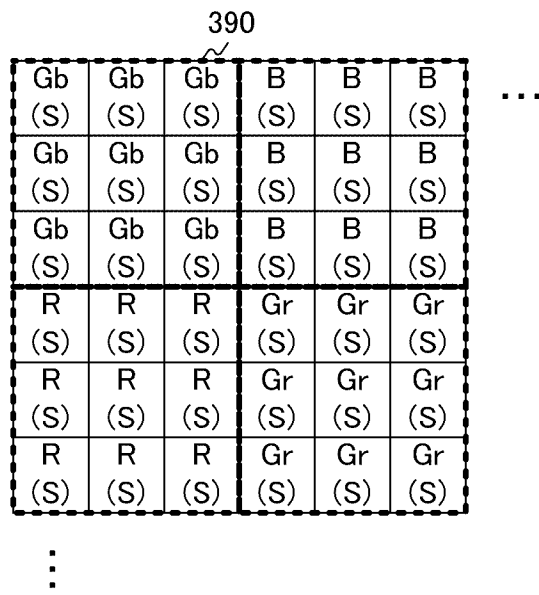
[図24]



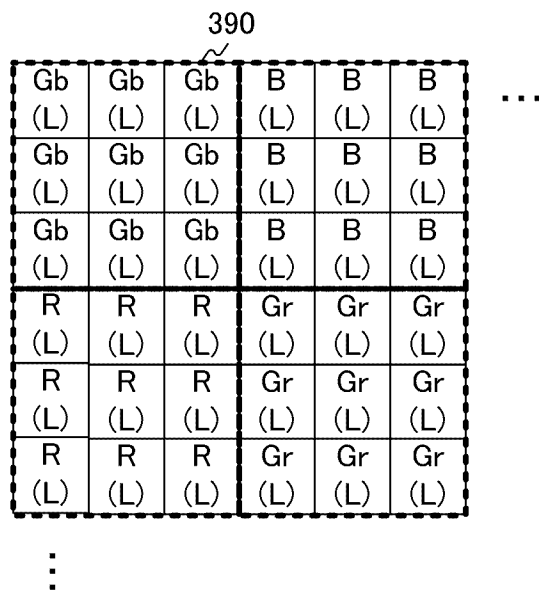
[図25]



[図26]

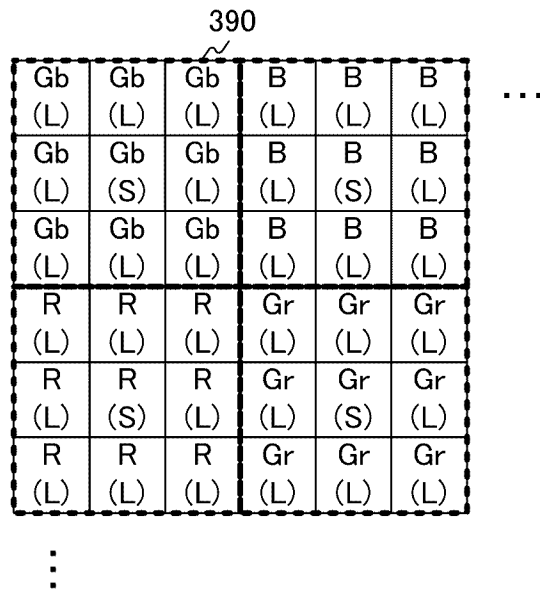


a



b

[図27]

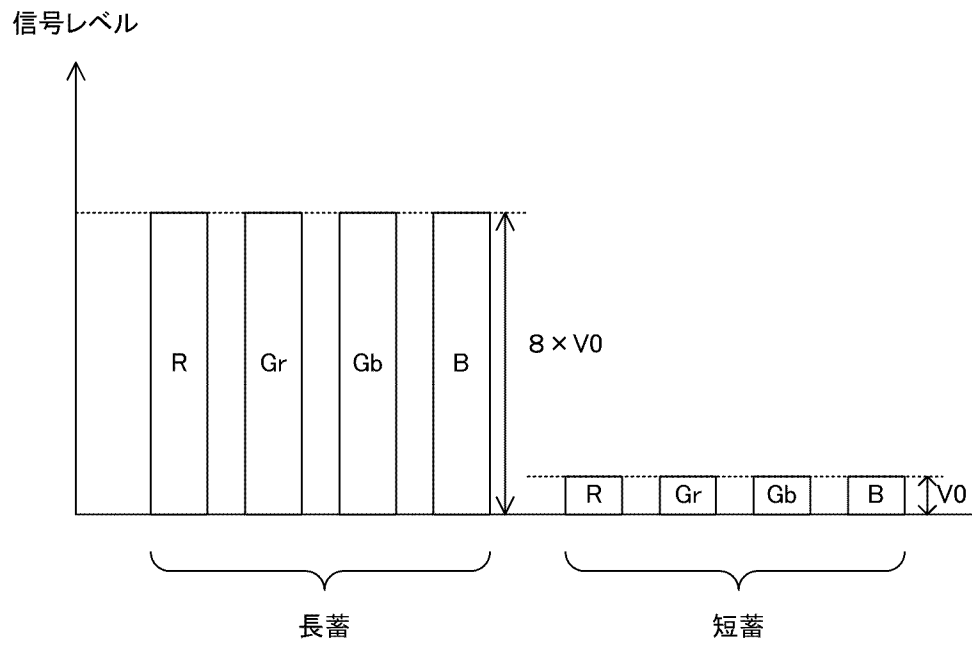


[図28]

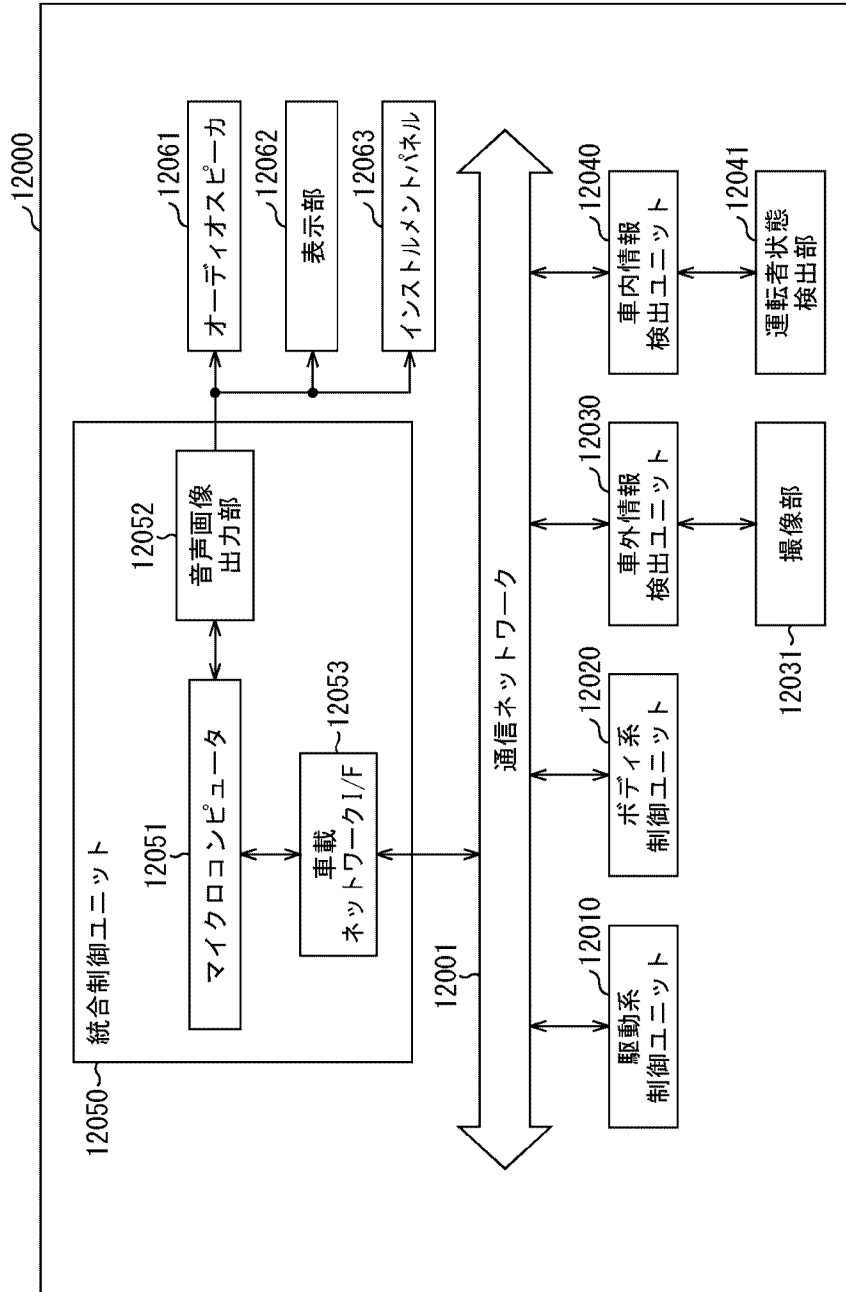
加算後のフレーム	画素色	画素加算数	ゲイン (倍)
長蓄フレーム	R, B	8	1.000
	G	8	1.000
短蓄フレーム	R, B	1	1.000
	G	1	1.000



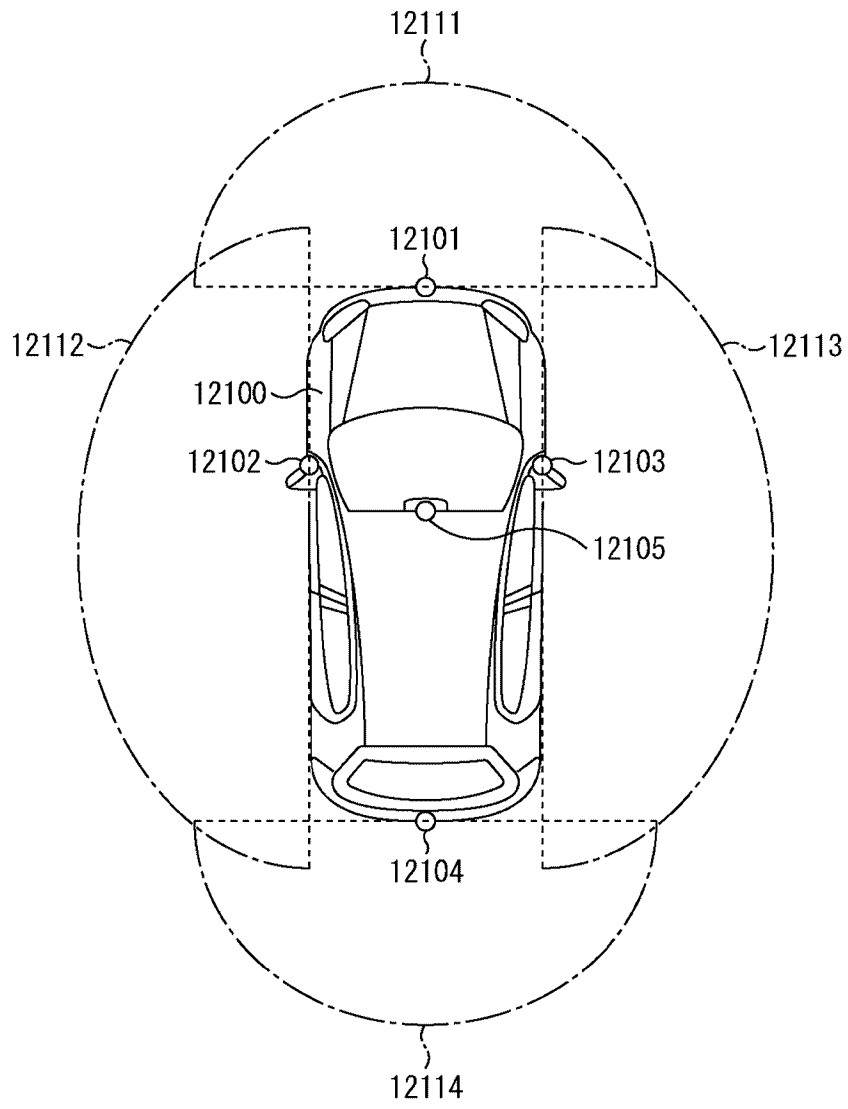
[図29]



[図30]



[図31]



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2022/038089

<b>A. CLASSIFICATION OF SUBJECT MATTER</b>		
<i>H04N 25/581</i> (2023.01)i; <i>H04N 25/46</i> (2023.01)i; <i>H04N 25/583</i> (2023.01)i; <i>H04N 25/778</i> (2023.01)i FI: H04N5/355 450; H04N5/355 540; H04N5/347; H04N5/3745 700		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b>		
Minimum documentation searched (classification system followed by classification symbols) H04N5/355; H04N5/347; H04N5/3745		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2022 Registered utility model specifications of Japan 1996-2022 Published registered utility model applications of Japan 1994-2022		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 2018/012051 A1 (SONY CORP) 18 January 2018 (2018-01-18) paragraphs [0023], [0037], [0041]-[0046], [0082]-[0092], [0108]-[0116], fig. 4-5, 12-14, 18-19	1, 8-11
Y	paragraphs [0023], [0037], [0041]-[0046], [0082]-[0092], [0108]-[0116], fig. 4-5, 12-14, 18-19	2
A	entire text, all drawings	3-7
Y	WO 2020/170565 A1 (SONY SEMICONDUCTOR SOLUTIONS CORP) 27 August 2020 (2020-08-27) paragraphs [0023]-[0044], fig. 4-7	2
A	WO 2021/215093 A1 (SONY SEMICONDUCTOR SOLUTIONS CORP) 28 October 2021 (2021-10-28) paragraphs [0138]-[0175], [0198]-[0227], fig. 17-22, 26-28	3-7
A	WO 2013/100036 A1 (FUJIFILM CORPORATION) 04 July 2013 (2013-07-04) paragraphs [0104]-[0106], [0132]-[0152], fig. 6, 11-12	3-7
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search <b>15 December 2022</b>		Date of mailing of the international search report <b>27 December 2022</b>
Name and mailing address of the ISA/JP <b>Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan</b>		Authorized officer  Telephone No.

**INTERNATIONAL SEARCH REPORT**  
**Information on patent family members**

International application No.

**PCT/JP2022/038089**

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
WO	2018/012051	A1	18 January 2018	US 2019/0364188 A1 paragraphs [0043], [0060], [0064]-[0069], [0105]-[0115], [0131]-[0156], fig. 4-5, 13-14, 18-19 JP 2018-11162 A paragraphs [0023], [0037], [0041]-[0046], [0082]-[0092], [0108]-[0116], fig. 4-5, 12-14, 18-19	
WO	2020/170565	A1	27 August 2020	US 2022/0132014 A1 paragraphs [0077]-[0098], fig. 4-7 EP 3930310 A1 CN 113316929 A KR 10-2021-0128395 A TW 202105994 A	
WO	2021/215093	A1	28 October 2021	CN 115336256 A paragraphs [0188]-[0226], [0250]-[0280], fig. 17-22, 26-28 TW 202201949 A	
WO	2013/100036	A1	04 July 2013	US 2014/0307133 A1 paragraphs [0137]-[0140], [0178]-[0214], fig. 6, 11-12 EP 2800379 A1 CN 104041020 A	

A. 発明の属する分野の分類（国際特許分類（IPC）） H04N 25/581(2023.01)i; H04N 25/46(2023.01)i; H04N 25/583(2023.01)i; H04N 25/778(2023.01)i FI: H04N5/355 450; H04N5/355 540; H04N5/347; H04N5/3745 700		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H04N5/355; H04N5/347; H04N5/3745 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2022年 日本国実用新案登録公報 1996-2022年 日本国登録実用新案公報 1994-2022年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	WO 2018/012051 A1（ソニー株式会社）18.01.2018（2018-01-18） 段落[0023], [0037], [0041]-[0046], [0082]-[0092], [0108]-[0116], 図4-5, 12-14, 18-19	1, 8-11
Y	段落[0023], [0037], [0041]-[0046], [0082]-[0092], [0108]-[0116], 図4-5, 12-14, 18-19	2
A	全文, 全図	3-7
Y	WO 2020/170565 A1（ソニーセミコンダクタソリューションズ株式会社）27.08.2020（2020-08-27） 段落[0023]-[0044], 図4-7	2
A	WO 2021/215093 A1（ソニーセミコンダクタソリューションズ株式会社）28.10.2021（2021-10-28） 段落[0138]-[0175], [0198]-[0227], 図17-22, 26-28	3-7
A	WO 2013/100036 A1（富士フイルム株式会社）04.07.2013（2013-07-04） 段落[0104]-[0106], [0132]-[0152], 図6, 11-12	3-7
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 15.12.2022	国際調査報告の発送日 27.12.2022	
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 豊田 好一 5V 2590 電話番号 03-3581-1101 内線 3541	

国際調査報告  
 パテントファミリーに関する情報

国際出願番号

PCT/JP2022/038089

引用文献			公表日	パテントファミリー文献			公表日
WO	2018/012051	A1	18.01.2018	US	2019/0364188	A1	
				段落[0043], [0060], [0064]-[0069], [0105]- [0115], [0131]-[0156], 図 4-5, 13-14, 18-19			
				JP	2018-11162	A	
				段落[0023], [0037], [0041]-[0046], [0082]- [0092], [0108]-[0116], 図 4-5, 12-14, 18-19			
WO	2020/170565	A1	27.08.2020	US	2022/0132014	A1	
				段落[0077]-[0098], 図4-7			
				EP	3930310	A1	
				CN	113316929	A	
				KR	10-2021-0128395	A	
				TW	202105994	A	
WO	2021/215093	A1	28.10.2021	CN	115336256	A	
				段落[0188]-[0226], [0250]-[0280], 図17-22, 26-28			
				TW	202201949	A	
WO	2013/100036	A1	04.07.2013	US	2014/0307133	A1	
				段落[0137]-[0140], [0178]-[0214], 図6, 11-12			
				EP	2800379	A1	
				CN	104041020	A	