(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.[6]
H04L 27/00

(45) 공고일자 1998년12월01일
(11) 등록번호 특0163237
(24) 등록일자 1998년09월04일

(21) 출원번호 특1995-034824
(22) 출원일자 1995년10월11일
(65) 공개번호 특1996-016299
(43) 공개일자 1996년05월22일

(30) 우선권주장 8/323,282 1994년10월14일 미국(US)

(73) 특허권자 인터내셔널 비지네스 머신즈 코포레이션 윌리암 티. 엘리스
미합중국 뉴욕 10504 아몬크
(72) 발명자 페루벰바 스와미나스 발라수브라 마니안
미합중국 뉴욕 10514 차파쿠아 힐탑 드라이브 20
나탄 준섭 리
미합중국 뉴욕 10956 뉴 시티 스커 드라이브 19
스코트 더글라스 레쿠흐
미합중국 뉴욕 10025 #6비 웨스트엔드 애비뉴 840
(74) 대리인 김창세, 김영, 장성구, 김원준

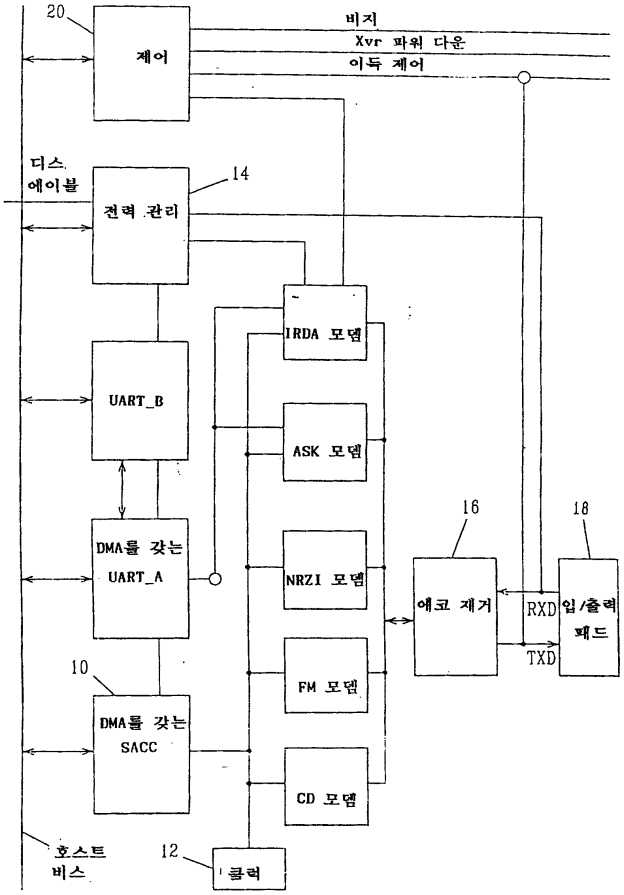
심사관 : 이두한

(54) 제어 시스템, 신호변조 및 복조 방법

요약

본 발명은 프로토콜간의 상호 운용을 지원하고, 2.34Mbps까지의 보율에서 통신할 수 있으며, IRDA 표준뿐 아니라 샤프 500KHz ASK, NRZI 및 2 위상 변조 IR 시스템을 지원할 수 있는 지향성을 갖는 적외선 통신 제어기에 관한 것이다. 본 발명에서는 수신되는 적외선 신호 유형을 자동적으로 결정하는 방법이 또한 개시된다.

대표도



명세서

[발명의 명칭]

제어 시스템, 신호 변조 및 복조 방법

[도면의 간단한 설명]

제1도는 본 발명에 따라 IR 송수신기와 합체되는 제어기 구조의 블럭도.

제2도는 본 발명과 함께 사용되는 다양한 변조 프로토콜의 신호 관계를 도시한 도면.

제3도는 본 발명의 구조에 사용될 수 있는, 동기/비동기 통신 제어기 즉 SACC 내의 일부 구성요소의 블럭도.

제4도는 동기 신호내의 각종 요소의 관계를 도시한 도면.

* 도면의 주요부분에 대한 부호의 설명

10 : 통신 제어기 12 : 클럭

14 : 전력 관리 로직 16 : 에코 제거 로직 회로

18 : 입/출력 패드 20 : 제어 회로

[발명의 상세한 설명]

본 발명은 디지탈 통신의 변조에 관한 것으로, 특히 적외선 통신(infrared (IR) communications) 및 적외선 신호 시스템(infrared (IR) signal systems)과 함께 사용되는 다수의 변조 프로토콜(a multiplicity of modulation protocols)을 제어하는 제어기에 관한 것이다.

지금까지의 적외선 신호 시스템에 대한 대부분의 편재된 응용(ubiquitous applications)은 가정에서 사용되는 원격 제어기(remote controller)였으나, 이제 IR 신호는 컴퓨터 통신과 같은 많은 다른 응용에도 적용되고 있다. 적외선 데이타 액세스 표준 위원회(Infrared Data Access(IRDA) Standard committee)는 다양한 제품들간의 호환성을 향상시키기 위하여 노력해왔다. IRDA가 추천한 표준 방식은 SDLC 형의 통신 프로토콜을 사용하여 저가의 적외선 통신을 달성하기 위해 범용 비동기 수신/전송기(Universal Asynchronous Receiver/Transmitter:UART)를 활용하는 것이다. 이 표준 방식은 UART를 사용하여 구현되므로, 비동기적 설계에 기인한 각종 문제들이 발생한다. 두가지를 들자면 비동기 통신 방안 (asynchronous communication schemes)과 연관된 버스 처리량 병목 현상(bus throughput bottleneck) 및

오버헤드(overhead)를 들 수 있다. UART는 전형적으로 인터럽트(interrupts)를 사용하여 기존 시스템(existing systems)으로 통합되어 시스템으로 부터의 데이타 전송을 시작하게 된다. 이들 인터럽트 요구에 응답하는 시스템 지연시간(system latency)은 데이타 처리량을 제한하는 병목 현상(bottleneck)을 발생시킨다. 또한, 비록 표준 UART가 115.2Kbps까지의 보율(baud rate)에서 동작할 수 있으나, 유효 처리량은 비동기 전송과 연관된 오버헤드 때문에 실제적으로는 이보다 작게 된다. 그 결과, 최대 데이타 전송 속도는 대량의 데이타를 전송하는 응용에는 적합하지 않게 된다. 또한, 표준 방식의 구현은 휴렛 팩커드 스타일의 변조(Hewlett-Packards' style of modulation)만을 지원하므로, 이의 응용은 이 표준을 따르는 장치에만 한정되게 된다.

단일 UART의 사용은 IR 시스템에 대해 또 다른 문제점을 발생시키는데, 이는 왜냐하면, 응용 프로그램은 통상 데이타를 인터셉트할 여지를 남겨두지 않고 직접적으로 UART를 액세스한다는 사실로 부터 비롯된다. 다수의 기존 IR 통신 프로그램의 경우, UART가 전형적인 하드웨어 환경이 아닌 적외선 환경에서 사용된다는 사실에 적응하기 위하여, 약간의 개입을 필요로 한다.

이 기술 분야의 또 다른 문제점은 기존의 멀티프로토콜 통신 제어기는 한번에 단지 한가지 유형의 변조 방안에서만 동작한다는 것이다. 그 결과, 입력 신호를 대기하는 동안, 제어기는 한가지 유형의 신호만을 수신하도록 세트된다. 이로 인해, 입력되고 있는 변조 방안이 검출되어 제어기가 적절한 복조기(demodulator)로 전환될 때 까지는 초기 프레임이 상실되는 결과가 발생한다. 통신 프로토콜이 이러한 문제들을 처리하도록 세트된다면 심각한 문제가 아니겠지만, UART가 IR 통신에 사용된다는 사실을 고려하지 않는 응용의 경우에는 제 1 바이트의 상실은 심각한 문제가 될 수 있다.

본 발명은 전술한 문제들을 해결하고, 이러한 문제들을 해결할 수 있도록 설계된 구조를 갖는 IR 제어기 내에서 구현될 수 있는 자동화된 변조 검출 및 처리 방안을 제공하는 것에 관한 것이다.

본 발명의 목적은 각종 통신 프로토콜사이의 호환성을 지원하는 통신 제어기를 제공하는데 있다.

본 발명의 다른 목적은 또한 수신되고 있는 신호의 유형을 자동적으로 판정하여 적절한 IR 신호를 발생시키는 IP 제어기 및 기법을 제공하는 데 있다.

본 발명의 또 다른 목적은 고속 보율로 통신하고 또한 IRDA 표준을 지원하는 IR 통신 시스템을 제공하는 데 있다.

본 발명은, 고속의 보율로 데이타를 처리하고 IRDA 표준을 지원하는 종래의 문제를 해결하는 통신 제어기, 바람직하게 IR 신호를 사용하는 무선 통신 제어기를 구현한다. 제어기 시스템은 본질적으로 동기/비동기 통신 제어기, 하나 혹은 두개의 UART, 전용 지원 로직(dedicated support logic), 및 병렬로 접속된 IR 모뎀 어레이(IR MODEM array)로 구성될 수 있는 다수의 디지탈 모뎀(digital modems)을 결합한다. 이러한 결합은 다수의 기존 IR 통신 시스템 및 프로토콜과 역호환성(backward compatible)이 있으며, IR 특정 지원 및 고속 데이타 속도라는 면에서 개선된 플랫폼(platform)을 제공한다.

제1도에는 본 발명에 따라 IR 트랜시버로 통합될 수 있는 제어기 구조의 블럭도가 도시되어 있다. 제어기 시스템은 본질적으로 통신 제어기(10), 주 UART인 UART_A, 보조 UART 인 UART_B, 전용 지원 로직(dedicated support logic) 및 병렬로 접속된 IR 모뎀 어레이로 구성될 수 있는 다수의 디지탈 모뎀을 포함한다. 제어기 시스템 및 이의 동작은 이 시스템의 각종 기능의 견지에서 개시될 것이다.

[역 호환성 (Backwards Compatibility)]

표준 UART인 UART_A는 제어기 시스템 구조로 통합되어 IRDA 표준 사양과 완전한 호환성을 제공한다. 제어기 시스템을 포함하는 호스트가 적절한 적외선 통신 프로토콜을 따르도록 작성된 응용 프로그램을 동작시키는 경우에 있어서, UART_A는 호스트 버스 및 임의의 비동기 모뎀, 예를 들면 IR 모뎀 어레이내의 IRDA 모뎀 및 ASK(Amplitude Shift Keying) 모뎀사이에서 직접적으로 연결될 수 있다. 그러나, 응용 프로그램이 적절한 통신 프로토콜에 대한 대책없이 작성되었다면, 제 2 UART인 UART_B가 부가되어 제 1 UART인 UART_A에 접속될 수 있다. 이러한 경우, 이 특징이 인에이블(enable)되면, UART_A를 통해 출력되는 전송 신호는 이 신호가 실제적으로 전송되기 전에 제 2 UART_B에 의해 포착되어, 호스트 버스를 통해 호스트의 중앙 프로세서(central processor)로 궤환된다. 이들 인터셉트 신호는 이후 출력 신호를 제어기(10), IR 모뎀 및 적외선 출력(18)으로 전달하기 전에 이 데이타의 무결성(integrity)을 검사하는 적절한 통신 프로토콜을 통하여 실행될 수 있다. 입력 혹은 수신 데이타는 IR 모뎀 및 제어기(10)를 통해 전달될 것이며, 제 1UART_A에 도달하기 전에 호스트 프로세서에 의해 필터되어 제 2 UART_B를 통해 전달될 수 있다. 따라서, UART_A는 IR 모뎀 어레이에 직접 접속되거나 혹은 UART_B에 접속될 수 있다. 시스템은 따라서 기존의 IR 인식 응용(existing IR aware applications)을 완전히 지원할 수 있으며, 결선(wired) UART 용으로 기록된 통신에 대해 어느 정도의 IR 투명성(some degree of IR transparency)을 제공한다.

[시스템 처리량]

유효 데이타 속도를 향상시키기 위해, 동기 통신 블럭은 제어기(10)로 통합된다. 이 블럭은 본 명세서에서 동기/비동기 통신 제어기(Synchronous/Asynchronous Communication Controller) 혹은 SACC로 칭해질 것이며, UART_A와 마찬가지로 직접 메모리 액세스(Direct Memory Access)가 제공되며, 이는 이하 자세히 개시될 것이다. 미합중국 매사추세츠의 버링톤에 소재한 VLSI 테크놀리지사로 부터 입수할 수 있는 Z85C30의 수정된 버전일 수 있는 이 SACC는 이하 개시되는 바와 같이 동기 모드 혹은 비동기 모드 모두에서 동작하도록 설계되어, IR 모뎀 어레이내의 동기 및 비동기 IR 모뎀 모두에 접속되는 유일한 구성 요소일 것이다.

SACC의 주 기능은 고속 데이타 전송을 위해 데이타를 동기 모드로 전송하고 수신하는 것이다. 동기 데이타 전송의 사용은, 비동기 통신에서 요구되는 시작 및 중단 비트의 오버헤드를 제거함으로써 시스템 처리량을 향상시킨다. 지원 로직이 SACC에 제공되어 SACC에 대한 시스템 클럭 로직 소오스(12)를 변화시켜, 2.34Mbps, 1.152Mbps, 576kbps, 288kbps 및 144kbps의 동기 데이타 속도를 가능하게 한다. 또한, SACC는 통상 시스템 프로세서를 요구하는 다수의 태스크를 떠 맡도록 적응됨으로써 시스템 성능을 향상시킬 수

있다. 예를 들면, SACC는 어드레스 인식(address recognition), CRC 계산 프레임 상태 보존(frame status maintenance)을 하드웨어로 수행할 수 있는 능력을 구비할 수도 있다.

전술한 바와 같이, 고속 데이타 전송에서의 가장 큰 문제점중의 하나는 버스 처리량 병목현상이다. 비록, 지역 프레임 버퍼(local frame buffer)를 사용하는 방법등 이 문제를 해결하는 다양한 방법이 존재하기는 하나, 본 발명의 구조에서는 16x 8 비트 FIFO를 직접 메모리 액세스가 UART_A 및 SACC 호스트 인터페이스 모두의 수신 전송에 사용된다. UART_B도 또한 FIFO를 구비하지만, DMA를 사용하지는 않는다. 호스트 버스상에서의 DMA 채널 수는 일반적으로 제한되어 있으므로, UART_A 및 SACC에 의해 두 채널이 공유될 수도 있다. 각 DMA 채널은 이들 두 채널중의 하나를 사용하도록 프로그램될 수 있거나 혹은 디스에이블될 수도 있다. 호스트의 주의를 획득하기 위해 두 인터럽트 신호가 발생된다. 이들 두 인터럽트중의 하나는 UART_A에 의해서만 단독으로 되며, 다른 신호는 SACC, UART_B 및 전력 관리 로직(14)에 의해 공유된다(제1도 참조).

[다수의 변조 방안(Multiple Modulation Schemes)]

본 시스템은 다수의 변조 방안을 지원하도록 의도되며, 따라서, 바람직하게는 IR 모뎀들인 5개의 유닛 혹은 구성요소들로 구성된 디지탈 모뎀 어레이가 포함된다. 이 어레이는 바람직하게 IRDA 호환 모뎀(IRDA MODEM), 샤프 500KHZ ASK(Amplitude Shift Keying:ASK) 호환 모뎀(ASK MODEM), 분수의 비트 셀 펄스 폭(fractional Bit Cell pulse width)을 갖는 NRZI (Non-Return-to-Zero-Inverted) 플래시(Flash) 모뎀(NRZI MODEM), 분수의 비트 셀 펄스 폭을 갖는 2위상(Biphase) 혹은 FM 플래시 모뎀(FM MODEM) 및 사용자 디바이스 모뎀(Consumer Device Modem:CD MODEM)을 통합한다. 본 발명에 사용되는 ASK 모뎀, NRZI 모뎀, FM 모뎀의 바람직한 실시예는 본 출원인에 의해 특허 출원중인 특허 출원 번호 95-34825 및 95-34826에 개시되어 있으며, 본 발명에 참조로서 인용된다. NRZI 모뎀, FM 모뎀 및 CD 모뎀은 UART_A에 의해 사용되지 않기 때문에, UART_A는 IRDA 모뎀 및 ASK 모뎀에만 접속되는 한편, SACC는 모든 5개의 모뎀에 접속될 수 있다. UART_B는 어떠한 모뎀에도 접속되지 않는다.

IRDA 모뎀의 변조 방안은 IRDA 표준 방안과 동일하다. 기본적인 이해를 위해 간단히 설명하자면, 신호는 개념적으로 비트 셀로 분리되며, 전송기측에서는 전송 데이타가 0이 될 때마다 3/16 비트 셀 폭 혹은 약 1.63 초 길이의 고정된 폭을 갖는 펄스가 발생된다. (제2도의 신호 형태 비교 참조) 수신기 측에서는, 수신된 펄스가 전체 비트 셀 폭동안 연장되며, 이 비트 셀 주기동안 로우 신호가 발생되어 NRZ(Non-Return-to-Zero) 신호 출력을 발생하게 된다. 입력 전송 신호도 또한 NRZ 포맷이다.

ASK 모뎀의 변조 방안은 샤프 500KHz 부반송파 ASK 변조(Sharp's 500KHZ subcarrier ASK modulation)를 따른다. 전송측에서는, 전송 데이타가 0이 될 때 마다 500KHZ 부반송파 구형파 펄스가 전송된다. (제2도 참조) 수신측에서는, 디지탈 대역 필터가 구현되어 ASK 변조 신호를 NRZ 포맷으로 복조한다. 대역 필터 로직의 일부분으로서, 500KHZ 반송파 검출 로직이 사용되어 ASK 변조 신호를 다른 신호로 부터 구별하는데 사용된다.

NRZI 모뎀의 변조 방안은 이하 간략하게 개시되는 바와 같이 동작한다. 전송 신호의 경우, 입력 디지탈 데이타는 우선, 전송 데이타가 0이 될 때마다 전이(transition)를 발생하는 NRZI 포맷으로 인코드된다. 또한, 인코딩전에 5개의 연속적인 1비트가 검출될 때마다 0비트가 입력 데이타에 삽입된다. 이후 인코드된 신호에서 전이가 검출될 때마다 바람직하게는 약 1/4인 분수의 비트 셀 폭을 갖는 IR 플래시 펄스가 전송된다. 수신측에서는, 입력 IR 신호에서의 전이가 검출될 때마다, 출력 신호가 토글(toggle)되어 NRZI 포맷의 신호를 생성하게 된다. NRZI 포맷의 신호는 SACC로 입력되고 SACC는 이 신호를 NRZ 포맷의 데이타로 디코드한다.

2 위상 혹은 FM 모뎀의 변조 방안은 이하 간략하게 개시되는 바와 같이 동작한다. 전송 신호의 경우, 입력 데이타는 우선 2 위상 마크(FM1) 혹은 2 위상 공간(FM0) 포맷으로 인코드되며, 이들 데이타 포맷은 데이타내에서 상이한 전이를 따른다. 그후, 각 포맷으로 인코드된 비트 셀은 1/2 비트 셀로 분리되어 고착된다. 상기 양 포맷에서, 하프 비트 셀(half bit cell)내에 하이 레벨 신호가 존재할 때마다, 바람직하게는 약 1/4인 분수의 비트 셀 폭을 갖는 IR 플래시 펄스가 전송된다. (제2도의 FM1/플래시 및 FM0/플래시 참조) 수신측에서는, 펄스가 검출될 때마다, 이 펄스는 전체 하프 비트 셀 폭으로 연장된다. 수신기 포화가 발생하는 것과 같은 몇몇 경우에는, 수신 펄스는 수신기 회로에 의해 연장될 수도 있다. 따라서, 단일 펄스와 두개의 결합된 연속 펄스 사이의 혼란을 피하기 위해, 제 1 입력 펄스의 선두 에지(leading edge)로 부터 제 2 샘플링 시간(second sampling time)이 결정된다. 이러한 FM 포맷된 수신 신호는 SACC에 의해 NRZ 포맷으로 디코드된다.

CD 모뎀은 단순히 모든 선행 모뎀들을 바이패스하고 SACC의 보율 발생기를 사용하여 전송 펄스에 대한 반송파 주파수를 발생하므로써 성취된다. 모뎀 소프트웨어는 시스템 타이머를 사용하여 펄스 지속시간(pulse duration)을 결정한다. 수신측에서는 CD 복조기를 구현할 수 있는 여러가지 방법이 존재한다. 예를 들면, 소프트웨어가 반송파 주파수를 측정하고 펄스 지속시간을 측정하는데 사용될 수 있도록, 변조되지 않은 신호가 SACC의 데이타 반송파 검출 핀(Data Carrier Detect(DCD) pin)으로 입력될 수도 있다. 당업자라면 사용자 디바이스 적외선 신호를 지원하는 각종 방법을 인지하고 있을 것이다.

[다중 변조 검출 지원(Multiple Modulation Detection Support)]

본 발명의 IR 제어기는 다수의 변조 방안을 지원할 수 있으므로, 특정 통신에 사용될 IR 모뎀을 결정할 수 있어야 한다. IR 변조 검출 전략은, IR 제어기는 비동기 모뎀이 동작할 때와 동시에 동기 모뎀을 동작시키도록 구성될 수 있다는 사실에 기초하여 세워진다. 즉, 제어기가 입력 신호를 수신할 수 있도록 준비된 동안, IRDA 모뎀, ASK 모뎀, CD 모뎀, 및 NRZI 혹은 FM 모뎀이 모두 동시에 인에이블될 수 있다. 비록 기존의 IR 통신 프로그램이 통상 상실된 데이타를 회복하는 어떤 종류의 통신 프로토콜을 가지나, IRDA형 변조 신호를 사용한 존재의 응용은 이러한 프로토콜을 실행시키지 않았다. 따라서, IRDA 변조 검출은 데이타의 상실없이 수행되어야 한다. IRDA 형 신호는 데이타의 제 1 문자의 상실을 회복할 수 없으므로, UART_A는 IRDA 모뎀에 접속되어야 하고 IRDA 데이타를 수신할 수 있도록 준비 되어야 한다. 대조적으로, 이러한 방안이 도입된 이래로 ASK 형 신호는 항상 어떤 종류의 통신 프로토콜을 가지므로, 제 1 문자의 상실도 수용 가능하다. ASK 변조 방안은 문자 상실을 회복할 수 있으므로, 입력 신호를 대기하는

동안 ASK 모뎀의 자동 반송파 검출 로직(auto carrier detection logic)만이 인에이블되어야 한다. IR 제어기는 이후 ASK 반송파의 제 1 비트가 검출된 이후에만 ASK 모뎀을 스위치온(switch on)할 수 있다. 고속 동기 통신은 항상 통신 프로토콜을 실행시키므로, NRZI 변조가 사용될 것인지 혹은 FM 변조가 사용될 것인지를 예측하는 것이 가능할 것이며, 따라서 대기동안 어느 한 쪽의 모뎀이 선택될 수 있다. 최종적으로, CD 모뎀은 항상 SACC의 -DCD 라인에 접속된다.

미지의 신호(unknown signal)가 본 제어기의 수신 라인 RXD에 도달할 때, 입력 신호는 ASK 반송파 검출 로직과 병렬로 IRDA 모뎀, 선택된 동기 모뎀 (NRZI 혹은 FM) 및 CD 모뎀을 통과할 것이다. 입력 신호가 IRDA 형이면, (1) UART_A는 프레임 에러없이 정확한 데이타를 수신해야 하며; (2) ASK 반송파 검출 로직은 어떠한 반송파도 검출하지 않아야 하고; (3) SACC는 유효한 개시 프레임 문자(opening frame character)를 수신하지 않거나 혹은 중지(abort)된 프레임을 수신하여야 한다. SACC의 -DCD 라인은 어떤 레벨 전이를 검출해야 하며, 이러한 검출로 부터, 프로그램은 이 펄스가 사용자 디바이스 신호가 될 수 있을 정도로 충분히 폭이 넓다면, 펄스 폭 및 반송파 주파수를 측정할 수 있어야 한다. 이러한 모든 정황으로 부터, 프로그램은 입력 신호를 IRDA 형이라고 결론지을 수 있다.

입력 신호가 500KHZ ASK 변조 신호이면, (1) IRDA 모뎀은 이 신호를 적절히 복조하지 않고서 UART_A 상에서 가능한 프레임 에러를 유발할 것이며; (2) ASK 반송파 검출 로직은 반송파를 검출해야 하며; (3) SACC는 아마도 중지된 신호를 수신할 수도 있다. SACC의 DCD 입력은 전이를 검출해야 하며, 이러한 검출로 부터, 프로그램은 이 펄스가 사용자 디바이스 신호가 될 수 있을 정도로 충분히 폭이 넓다면, 펄스 폭 및 반송파 주파수를 측정할 수 있어야 한다. 이러한 정황으로 부터, 프로그램은, 수신된 신호가 ASK 신호이고, 제어기가 IRDA 신호 대신 ASK 신호를 수신할 것이라고 결론지을 수 있다.

입력 신호가 고속 동기 신호이면(제4도 참조), SACC는 정확한 CRC와 함께 적절한 플래그 및 중지되지 않은 데이타 프레임을 검출해야 한다. 이러한 검출이 이루어진다면, 수신된 신호가 고속의 동기 신호(NRZI 혹은 FM)임을 명백히 추정할 수 있다. 입력 신호가 전술한 어느 신호도 아니라면, SACC의 -DCD 라인상의 입력 신호의 전이 지속시간을 측정하므로써, 이 신호가 사용자 디바이스 신호인지를 결정할 수 있다. 왜냐하면, 사용자 신호는 상대적으로 저속이지만 IRDA 신호와는 다르게 고정된 반송파 주파수를 가지기 때문이다.

[에코 제거(Echo Cancellation)]

본 시스템은 전송 매체로서 적외선을 사용하였을 때 직면하게 되는 몇몇 문제점을 보상하는 여러가지 특징을 포함한다. 예를 들면, IR 라이트 신호(IR light signal)가 IR 송수신기(transceiver)에 의해 전송될 때, 적외선 신호 혹은 전기적으로 결합된 신호가 송수신기 유닛에 접속된 수신기에 의해 픽업(pick up)될 수 있다. 이러한 유형의 에코는 종종 충돌 검출(collision detection) 혹은 전송 검증(transmission verification)에 유용하지만, 대부분의 경우 이러한 에코는 통신 프로토콜에 대해 이익이 되기 보다는 오히려 다수의 문제점을 야기한다. 따라서, 제어기 구조는 또한 전송 신호에서 에코를 제거하는 옵션을 제공한다. 모든 IR 모뎀의 출력은 결합되어 에코 제거 로직 회로(16)로 전송된다(제1도 참조). 회로(16)는 전송 데이타 라인 TXD 상에서 펄스를 출력하여 수신 데이타 라인 RXD 상에서 펄스를 입력한다. 이들 라인은 IR 라이트 펄스를 발생하고 수신하는 IR 송수신기와 인터페이스하는 입/출력 패드(18)과 연결된다. 에코 제거가 인에이블되면, 수신 데이타 라인 RXD는 전송 펄스의 선두 에지 이후의 약 25ns 동안 게이트 오프되고, 전송 데이타 라인 TXD 상의 전송 펄스의 후미 에지(trailing edge) 이후의 750ns 동안 오프 상태로 남아있게 된다. 에코 제거가 디스에이블되면, 송수신기는 다른 수신기 혹은 송신기로 부터의 어떠한 입력 신호라도 수신할 수 있다. TXD 상의 에코 제거 로직의 출력은 입/출력 패드(18)로 전송되며, 루프 백(loop-back)이 인에이블된 경우에는 수신 라인 RXD로 궤환되어 전송된 자신의 전송 신호를 수신할 수 있도록 해준다. 이러한 루프백 특성은 시스템 진단에 유용하다.

[전력 고찰(Power Considrations)]

다른 유형의 무선 통신에 비해 적외선 무선 통신의 중요한 이점중의 하나는 매우 적은 전력 소비가 매우 적다는 것이다. 따라서 이 적외선 무선 통신은 휴대용 컴퓨터 통신과 같은 저 전력 소비 응용에 적합하다. 그러나, 데이타 전송 속도 및 동작 거리가 늘어날수록, 이러한 적외선 응용에서의 전력 소비는 심각한 문제가 된다. 그 결과, 고성능의 전력 관리 로직(14)이 본 발명의 구조에 통합되어 각종 구성 요소를 선택적으로 활성화하고 활성해제시키게 된다. 특히, UART_A, UART_B 및 SACC는 소프트웨어 제어하에서 개별적으로 셧오프(shutoff)될 수 있다. 물론, UART_A가 없이는 UART_B가 소용없으므로, UART_B를 사용하기 위해서는 UART_A가 온(on)되어야 한다. IR 모뎀 어레이의 현재 선택된 모뎀만이 인에이블될 필요가 있으며, 나머지 모뎀은 디스에이블될 수 있다. 이러한 개별적인 제어에 부가하여, 전체 IR 통신 제어기로 하여금 모든 레지스터 내용은 유지하되 저 전력 상태가 되게하는, 전역 디스에이블 신호(global disable signal)가 존재할 수도 있다. 제어기는 IR 통신의 활동을 나타내는 프로그램가능한 플래그(programmable flag)를 제공할 수도 있으며, 이 플래그는 전역 디스에이블 신호와 더불어 사용되어 통신도중 원하지 않는 디스에이블 신호가 발생하지 않도록 방지할 수 있다. 제어기가 저 전력 상태에 있는 동안, 임의의 입력 적외선 신호는 인터럽트를(이 인터럽트가 인에이블된 경우)발생시킬 수 있으며, 이에 따라 호스트는 제어기를 활성 상태로 복귀시킬 수 있다. 제어기는, 시스템이 하나이상의 방향을 커버하기 위해 두 적외선 윈도우(two infrared windows)를 필요로 하는 경우, 분리된 파워 다운 신호를 갖는 두 개의 적외선 송수신기에 접속될 수도 있다.

본 발명의 구조는 또한, IR 송수신기의 이득을 제어하는데 사용될 수 있는 신호를 발생하는 회로(20)를 제공한다. 이러한 이득 제어 신호는 송수신기 파워 다운 신호, 전송 데이타 TXD 및 수신 데이타 RXD 신호로서 사용되어 수신기 증폭기 이득뿐만 아니라 전송 전력도 제어할 수 있다. 이득 제어 신호는 전송 데이타 TXD 신호와 함께 다중화되어(제1도 참조), 수신기의 이득 제어가 사용되지 않는 경우에는 IR 전송기의 설계가 단순화될 수 있도록 한다. 제어기는 다양한 데이타 전송 속도 및 변조 방안을 커버하므로, 하나의 특정 속도 및 변조에 대해 IR 송수신기를 최적화하기는 매우 어렵다. 고속 및 저속용의 이중 채널 수신기가 설계될 경우에, 제어기는 저속 입력뿐만 아니라 고속 입력도 제공한다. 저속 입력은 비동기 IRDA 모뎀에 접속되고, 고속 입력은 NRZI, ASK 및 FM 모뎀에 접속된다. CD 모뎀 입력은 고속 및 저속 입

력 모두에 접속된다.

[하드웨어(Hardware)

본 발명의 제어기를 조립하고 제조하는데 있어서 설계 시간 및 경비를 줄이기 위해 산업 표준 구성요소(Industry standard components)가 사용될 수 있다. 예를 들면, 전술한 UART_A 및 UART_B는, 미합중국 매사추세츠 주 버링톤에 소재한 VLSI 테크놀리지 사의 16550 FSB(Function System Block)를 이용하여 구현될 수 있다. SACC에 대해서는, 또한 VLSI 테크놀리지 사의(원래는 Zilog 사에 의해 설계된) Z85C30의 수정된 버전이 사용될 수도 있다. 이들 3개의 FSB는, 제어 전력 관리 로직(14), 에코 제거 로직(16), 이득 제어 로직(20), 호스트 인터페이스 로직 및 IR 모뎀과 함께 0.8 미크론 CMOS 표준 셀 설계로 통합될 수 있다.

Z85C30 FSB는 전술한 구조에 따르도록 수정될 수도 있다. SACC는 전형적으로 고속 보율에서 사용되므로, 버스 처리량이 가장 중요하게 된다. 따라서, 수신 및 전송 모두를 위한 FIFO의 깊이는 제3도에 도시된 바와 같이 16으로 증가되며, DMA 지원이 추가된다. 또한, 데이타를 실행하는 동안 호스트 개입을 감소시키기 위해, 자동 두 개방 플래그 삽입(automatic two opening flag insertion)과 같은 몇몇 자동화 특성(automatic features)이 추가된다(제4도 참조). SDLC 형 프레임은 IRDA를 위해 채택되고 있으며, IRDA에 대한 확장으로서, 고속 동기 통신 또한 SDLC 프레임을 사용한다. 이 프레임은, 제4도에 도시된 바와 같이, 최소 폭의 두 개방 플래그(OF), 선택적인 8비트 어드레스 필드(ADDR), 데이타 필드(DATA), 16 비트 CCITT CRC 및 최소의 폐쇄 플래그(a minimum of one closing flag)(CF)를 포함한다. 따라서, Z85C30 FSB 하드웨어는 최소의 두 개방 플래그를 자동적으로 삽입하도록 하기 위해 구성될 수도 있으며, 동기 통신이 인에이블되어 있는 경우 프레임의 종료부에서 16 비트 CCITT CRC를 자동적으로 단정하고, 또한 CRC의 종료부에 최소의 폐쇄 플래그를 부가하도록 수정될 수도 있다.

0 비트 스터핑이 또한 데이타로 부터의 플랙 구별 및 프레임내에 존재하는 몇몇 AC 구성요소를 확인하는데 사용되어, NRZI 모뎀이 사용될 경우, 입력 신호상에서 디지탈 위상 잠금 루프(digital phase lock loop)가 잠겨질 수도 있다.

Z85C30 FBS 구현이 변경되어, 이 FBS의 보속도 발생기(baud rate generator:BRG) 카운터가 전송 바이트 카운터(transmit byte counter)로서 사용될 수 있도록 수정된다. BRG에 대한 PCLK 소스 선택은, 기록 레지스터 14(WR14)의 비트 1이 세트되어 있을 때, PCLK 입력이 아닌 기록 레지스터 7(WR 7) 혹은 전송 FIFO로의 기록 신호를 클럭 입력으로서 수용하도록 변경된다. 이 모드가 선택되어 있을 때, BRG 카운터는, WR 7 혹은 전송 FIFO에 대한 각각의 기록 신호에 응답하여 감소된다. BRG의 0 카운트 출력은, 기록 레지스터(WR10)내의 전송 중지 비트(bit 3)의 비동기적 클리어(asynchronous clear)를 활성화시키기 위해 사용된다. 따라서, 본 구현에서, BRG가 전송될 다수의 바이트에 의해 로드될 수 있으며, 전송 중지 비트는 소프트웨어에 의해 세트될 수 있다. 정확한 수의 바이트가 전송 FIFO에 기록되어 있다면, BRZ 0 카운트 출력이 세트되고, 전송 중지 비트가 리셋되어 프레임은 플래그와 더불어 폐쇄될 것이다. 시스템이 정확한 수의 바이트가 전송되기 전에 프레임을 폐쇄한다면, 전송 중지 비트는 세트 상태로 남아있을 것이며, 프레임은 중지 시퀀스(abort sequence)에 의해 폐쇄될 것이다.

외부의 보조 로직(external miscellaneous logic)을 간결화하기 위해, 본 구현은 SACC의 내장 디지탈 위상 동기 루프(built-in digital phase lock loop(DPLL))와 SACC 및 UART의 직렬화 해제기(deserializers)를 활용한다. 따라서, IR 모뎀 어레이는 반송파 주파수에 동기화되도록 설계되지는 않으며, 단지 최소 디지탈 필터에 의해 신호를 변조 혹은 복조 하도록 설계된다. IR 모뎀의 적절한 구현은 전술한 항에 계류중인 관련 출원에 개시되어 있다. 제2도에 도시된 파형에 있어서, 인코더 및 변조기는 NRZ 파형을 대응하는 변조 신호로 변환한다. 디코더 및 복조기는 변조된 신호를 다시 NRZ 포맷으로 변환한다. UART_A 혹은 SACC는 이후 시작/중단 비트 혹은 플래그를 부가하거나 혹은 삭제하는 책임을 진다.

IRDA 표준에 따르고, 비동기 직렬 COM 포트 응용과 100% 호환성을 제공하기위해, UART_A로는 16550 UART가 선택된다. UART_A의 어드레스는 어떠한 표준 COM 포트 어드레스에도 매핑될 수 있도록 완전히 프로그램가능하다. SACC, UART_B, 제어(20) 및 전력 관리 로직(14)(제1도 참조)의 어드레스는 16개의 연속적인 바이트 위치(16 continuous byte locations)에 예약된다. 별도의 8개의 바이트 어드레스 범위는 칩 구성을 위해 예약된다.

전술한 바와 같이, 본 발명의 IR 통신 제어기는, 시스템이 지원하려고 하는 응용에 따라, UART_B를 구비하여, 혹은 구비하지 않고서, 구현될 수 있다. 제어기와 더불어 실행된 프로그램이 표준 UART를 사용하여 IR 통신을 수행하도록 작성되어 있다면, UART_B는 생략될 수도 있다. 그러나, 제어기가, COM 포트가 적외선 통신 포트로 사용된다는 사실을 인식하지 못하고 작성된 응용 프로그램을 지원해야 한다면, UART_B가 부가되어야 한다. UART_B가 부가되고, UART_A 및 UART_B의 신호 래핑(the wrapping of signals)이 인에이블된다면, UART_A의 직렬 입력 데이타는 UART_B의 직렬 출력에 접속되고, UART_A의 직렬 출력 데이타는 UART_B의 직렬 입력에 접속된다. 모뎀 신호는 널 모뎀 케이블(null MODEM cable)로서 접속된다. 예를 들면, UART_A의 -RTS 핀은 UART_B의 -CTS 핀에 접속되고 UART_B의 -RTS 핀은 UART_A의 -CTS 핀에 접속된다. UART_A의 -DTR은 UART_B의 -DST에 접속되고 UART_B의 -DTR은 UART_A의 -DST에 접속. UART_A의 -DCD핀은 UART_B의 OUT1에 접속되며, UART_A의 -RI는 UART_B의 -OUT2에 접속된다. 래핑이 인에이블하지 않는다면, UART_A 직렬 입력 혹은 직렬 출력 데이타 라인은 IRDA 모뎀 혹은 ASK 모뎀에 접속될 수 있다. -RTS 혹은 -DTR과 같은 모뎀 제어 신호는 래핑이 인에이블되는지의 여부에 관계없이 UART_A 혹은 UART_B 사이에 접속된채 유지된다. UART_A의 보아웃 클럭은 UART_B의 클럭 입력에 접속되어, UART_A 및 UART_B가 항상 동일한 속도로 동작할 수 있게 한다. 그러나, UART_B의 보 디바이저 래치(Baud Divisor Latch)가 항상 1 값을 갖도록 하는 것이 중요하다. 보드 디바이저 래치 액세스 비트인 비트 7을 제외한 UART_B의 라인 제어 레지스터(LCR)는, UART_A의 LCR이 갱신될 때마다, UART_A와 동일한 값을 갖도록 설계되어, UART_A와 UART_B 사이의 통신이 동일한 구성에 의해 수행될 수 있도록 한다. 비록, 산업 표준 16550 UART를 구현하는 제안된 UART_B는 전형적으로 DMA지원없이 사용되지만, 16550은 내장 DMA 지원 로직을 갖는다. 시스템 버스 처리량도 병목의 하나이므로, 본 실시예에서는 UART_A에 대한 DMA 지원 로직이 구현되었다. UART_A와 UART_B의 래핑동안 높은 버스 처리양이 요구되므로, 래핑은 단지 저속의 보율에서만 실행될 것으로 예상되며, 따라서 본 특정 구현에서는 UART_B상에서 DMA가 지원되

지 않는다.

전송 데이타 라인(TXD)은 IRDA 모뎀, ASK 모뎀, NRZI 모뎀, FM 모뎀 및 CD 모뎀의 출력에 접속되며, 수신 데이타 라인(RXD)은 IRDA 모뎀, ASK 모뎀, NRZI 모뎀 및 FM 모뎀의 입력에 접속된다. CD 모뎀의 출력은 SACC의 -DCD 라인에 접속된다. SACC의 전송 데이타 라인은 단지 SACC의 -RTS가 활성인 시간 동안만 활성화되며, 따라서 송신기는 유휴 혹은 수신 상태(idle or receive state)에서는 정지되어 있을 수 있다. 제어 로직은, 이 로직이 동작하는 프로토콜에 따라 한번에 하나의 혹은 그 이상의 모뎀을 인에이블시킬 수 있다. IRDA 모뎀 및 FM 모뎀은 수신 및 전송 모두에 대해 오버샘플링 클럭을 사용한다. NRZI 모뎀도 또한 절대적으로 필요한 것은 아니지만 오버샘플링 클럭을 사용한다. ASK 모뎀은 시스템 클럭을 사용하여 고정된 주파수의 반송파를 발생하고, 수신기 또한 시스템 클럭을 사용하여 디지탈 대역 필터를 합성한다. CD 모뎀은 내장 보율 발생기를 사용한다.

본 발명의 IR 제어기는 어떠한 컴퓨팅 시스템에서도 사용될 수 있을 뿐 아니라 내장 적외선 통신 제어기(embeded infrared communication)와 같은 어떤 인텔리전트 프로세싱 유닛과 함께 어떠한 응용 제어기에서도 사용될 수 있다. 본 IR 제어기는 또한 데스크탑 컴퓨터의 어댑터 카드에서 뿐만 아니라 프린터와 같은 주변장치내에서 사용되어 근거리 무선 통신(local directed wireless communication)을 제공할 수도 있다.

이상 본 발명이 바람직한 실시예에 따라 구체적으로 설명되었지만, 본 발명은 상기 실시예에 한정되는 것은 아니며, 그 사상 및 범주를 이탈하지 않는 범위내에서 여러 가지로 변경 가능함은 물론이다.

(57) 청구의 범위

청구항 1

내부적인 신호 전송을 위해 버스를 갖는 통신 송수신기(a communication transceiver)에서 사용하기 위한 제어 시스템(a controller system)에 있어서, 동기 및 비동기 신호(synchronous and asynchronous signals)를 제각기의 코딩 포맷(respective coding formats)으로 선택적으로 변조(modulating)하고 복조(demodulating)하는 다수의 모뎀 수단(a plurlity of modem means)으로서, 상기 모뎀 수단중의 적어도 하나는 비동기 신호를 인코딩(encoding)하고, 상기 모뎀 수단중의 적어도 하나는 동기 신호를 인코딩하는 상기 다수의 모뎀 수단과; 상기 버스와 상기 비동기 신호 인코딩 모뎀 수단중의 적어도 하나 사이에 접속되어 이들 사이에 비동기 신호를 전송하는 범용 비동기 수신기/전송기(a Universal Asynchronous Receiver/Transmitter : UART)와; 상기 버스와 상기 다수의 모뎀 수단 사이에 접속되어, 상기 버스와 상기 비동기 신호 인코딩 모뎀 수단 사이에서는 비동기 신호를 전송하고, 상기 버스와 상기 동기 신호 인코딩 모뎀 수단 사이에서는 동기 신호를 전송하는 동기/비동기 통신 제어기(a synchronous/asynchronous communication controller:SACC)수단을 포함하므로써 신호를 동기 및 비동기 코딩 포맷으로 신호를 변조하고 복조하는 제어 시스템.

청구항 2

제1항에 있어서, 상기 다수의 모뎀 수단은 IRDA 모뎀 및 NRZI 모뎀을 포함하는 제어 시스템.

청구항 3

제1항에 있어서, 상기 다수의 모뎀 수단은 IRDA 모뎀 및 2 위상 모뎀(Biphase MODEM)을 포함하는 제어시스템.

청구항 4

제1항에 있어서, 상기 다수의 모뎀 수단은 ASK 모뎀을 포함하는 제어 시스템.

청구항 5

제1항에 있어서, 상기 UART 및 상기 SACC 수단에 접속된 직접 메모리 액세스 수단(Direct Memory Access means)을 더 포함하는 제어 시스템.

청구항 6

제1항에 있어서, 상기 UART, SACC 및 상기 다수의 모뎀 수단에 제공되는 전력을 선택적으로 관리하는 수단을 더 포함하는 제어 시스템.

청구항 7

제1항에 있어서, 상기 다수의 모뎀 수단에 접속되어, 변조된 신호(modulated signals)를 수신하고 상기 다수의 모뎀 수단으로 변조된 신호를 공급(feeding)하는 수신 수단과; 상기 다수의 모뎀 수단에 접속되어, 변조된 신호를 상기 다수의 모뎀 수단으로 부터 송신하는 송신 수단을 더 포함하는 제어 시스템.

청구항 8

제7항에 있어서, 상기 수신 수단 및 상기 송신 수단에 접속되어, 상기 변조된 신호의 이득을 제어하는 이득 제어 수단(gain control means)을 더 포함하는 제어 시스템.

청구항 9

제7항에 있어서, 상기 수신 수단 및 상기 송신 수단에 접속되어, 상기 송신 수단상에 송신 신호(a transmitted signal)를 출력한후에 사전결정된 주기(a predertermined period)동안 상기 수신 수단을 게이트 오프(gating off)하는 에코 제거 수단(echo cancelling means)을 더 포함하는 제어 시스템.

청구항 10

제7항에 있어서, 상기 송신 수단에 접속되어, 상기 송신 수단으로 부터의 송신 신호(transmitted signals)를 IR 라이트 신호(IR light signals)로 변환하는 IR 출력 수단을 더 포함하는 제어 시스템.

청구항 11

제1항에 있어서, 신호의 무결성(integrity)을 검사하는 검사 수단(checking means)과; 상기 UART와 상기 버스 사이에 접속되어, 무결성 검사를 위해 입력 신호를 인터셉트하고 상기 검사 수단으로 송신하는 제 2 UART를 더 포함하는 제어 시스템.

청구항 12

제1항에 있어서, 상기 SACC에 접속되어, 2.34Mbps, 1.152Mbps, 576Kbps, 288Kbps 및 144Kbps의 동기 데이타 속도(synchronous data rates)를 발생하는 클럭 수단을 더 포함하는 제어 시스템.

청구항 13

제1항에 있어서, 상기 SACC 수단은, 어드레스 인식(address recognition)을 수행하는 수단과; CRC 계산을 수행하는 수단과; 프레임 상태 보존(frame status maintenance)을 위한 수단을 더 포함하는 제어 시스템.

청구항 14

제1항에 있어서, 상기 다수의 모뎀 수단은, IRDA 모뎀, NRZI 모뎀, 2 위상 모뎀, ASK 모뎀 및 CD 모뎀을 포함하고; 상기 제어 시스템은, 상기 모뎀들이 입력 신호를 수신할 수 있도록 준비된 때, 상기 IRDA 모뎀, ASK 모뎀, CD 모뎀 및 상기 NRZI 혹은 2 위상 모뎀중의 하나를 동시에 인에이블시키는 수단을 더 포함하는 제어 시스템.

청구항 15

제14항에 있어서, 상기 SACC내에서 입력 신호내의 전이(a transition)를 검출하는 수단과; 상기 SACC에 접속되어, 상기 입력 신호의 펄스 폭 및 반송파 주파수를 측정하는 수단을 더 포함하는 제어 시스템.

청구항 16

내부적인 변조된 신호 전송을 위해 버스를 갖는 통신 송수신기에서 동기 및 비동기 코딩 포맷으로 신호를 변조하고 복조하는 방법에 있어서, 제각기의 코딩 포맷으로 동기 및 비동기 신호를 선택적으로 변조하고 복조하기 위해 다수의 모뎀을 병렬(in parallel)로 연결하는 단계로서, 상기 모뎀중의 적어도 하나는 비동기 신호를 인코딩하고, 상기 모뎀중의 적어도 하나는 동기 신호를 인코딩하는 상기 단계와; 상기 버스와 비동기 신호 인코드 수단 사이에 UART를 연결하여 이들사이에 비동기 신호를 전송하는 단계와; 상기 버스와 상기 다수의 모뎀 사이에 동기/비동기 통신 제어기를 연결하여, 상기 버스와 상기 비동기 신호 인코딩 모뎀 사이에서는 비동기 신호를 전송하고, 상기 버스와 상기 동기 신호 인코딩 모뎀 사이에서는 동기 신호를 전송하는 단계를 포함하는 신호 변조 및 복조 방법.

청구항 17

제16항에 있어서, 상기 다수의 모뎀은 IRDA 모뎀 및 NRZI 모뎀을 포함하는 신호 변조 및 복조 방법.

청구항 18

제16항에 있어서, 상기 다수의 모뎀은 IRDA 모뎀 및 2 위상 모뎀을 포함하는 신호 변조 및 복조 방법.

청구항 19

제16항에 있어서, 상기 다수의 모뎀은 ASK 모뎀을 포함하는 신호 변조 및 복조 방법.

청구항 20

제16항에 있어서, 무결성 검사를 위해, 상기 UART와 상기 버스사이에 제 2 UART를 연결하여 상기 UART로부터 입력 신호를 인터셉트하고 상기 버스로 전송하는 단계를 더 포함하는 신호 변조 및 복조 방법.

청구항 21

제16항에 있어서, 2.34Mbps, 1.152Mbps, 576Kbps, 288Kbps 및 144Kbps의 동기 데이타 속도를 발생하기 위해 상기 SACC에 클럭을 연결시키는 단계를 더 포함하는 신호 변조 및 복조 방법.

청구항 22

제16항에 있어서, 어드레스 인식, CRC 계산 및 프레임 상태 보존을 수행하기 위해 상기 SACC를 사용하는 단계를 더 포함하는 신호 변조 및 복조 방법.

청구항 23

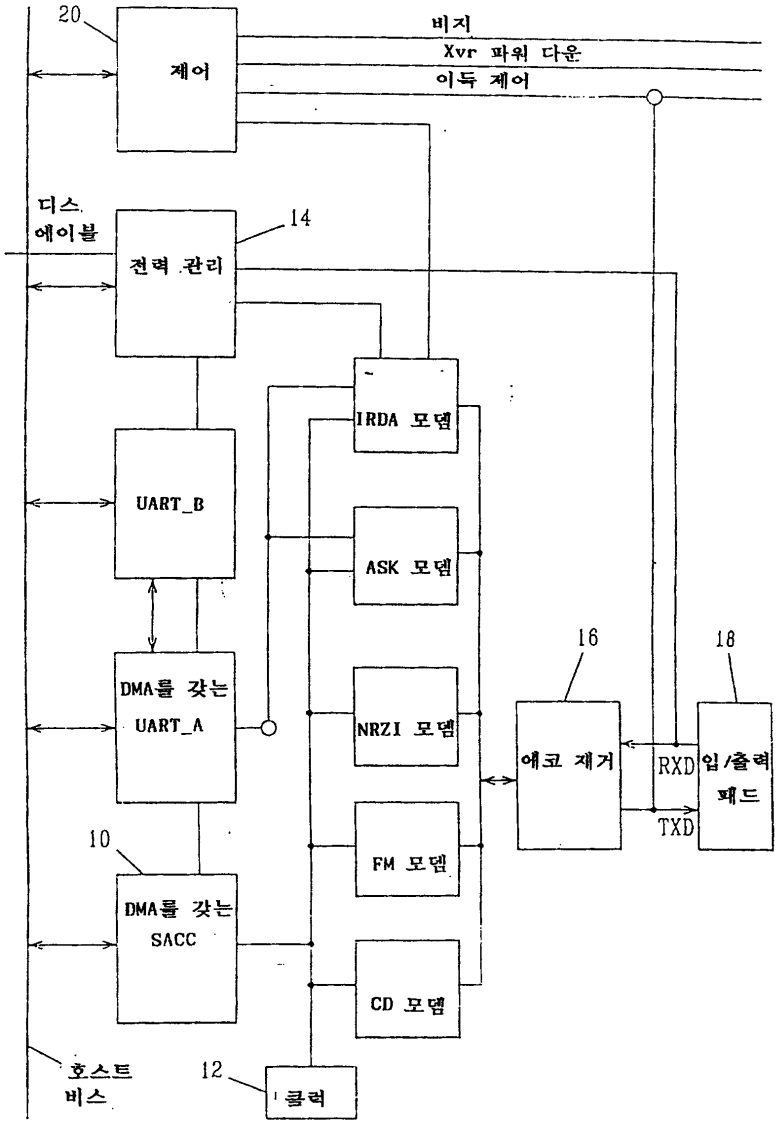
제16항에 있어서, 상기 다수의 모뎀은, IRDA 모뎀, NRZI 모뎀, 2 위상 모뎀, ASK 모뎀 및 CD 모뎀을 포함하고, 상기 제어 시스템은 상기 모뎀들이 입력 신호를 수신할 때 상기 IRDA 모뎀, ASK 모뎀, CD 모뎀 및 상기 NRZI 혹은 2 단계 모뎀중의 하나를 동시에 인에이블하는 단계를 더 포함하는 신호 변조 및 복조 방법.

청구항 24

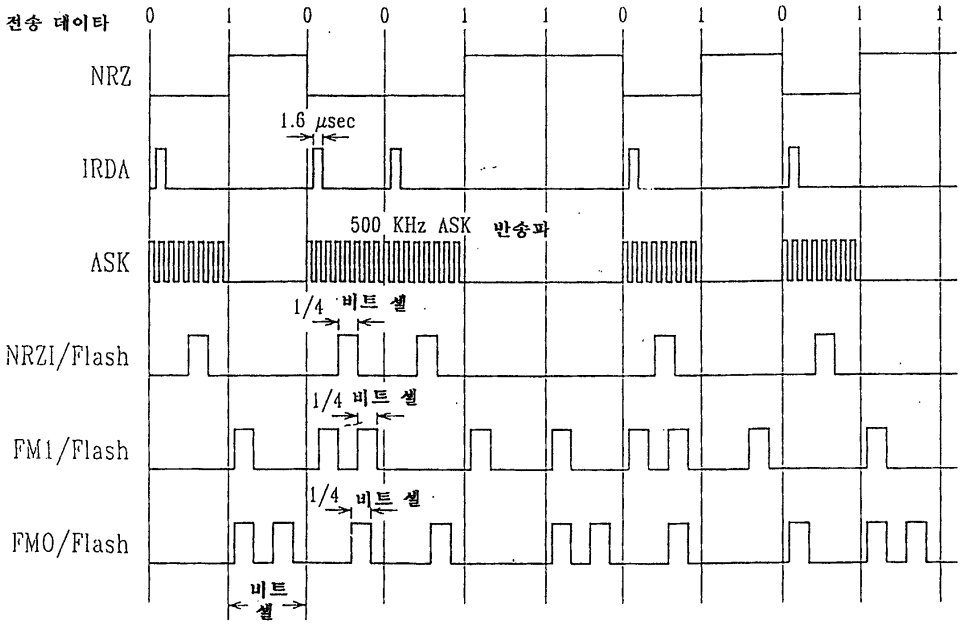
제23항에 있어서, 상기 SACC내에서 입력 신호의 전이를 검출하는 수단과; 상기 SACC에 접속된, 상기 입력 신호의 펄스 폭 및 반송파 주파수를 측정하는 수단을 더 포함하는 신호 변조 및 복조 방법.

도면

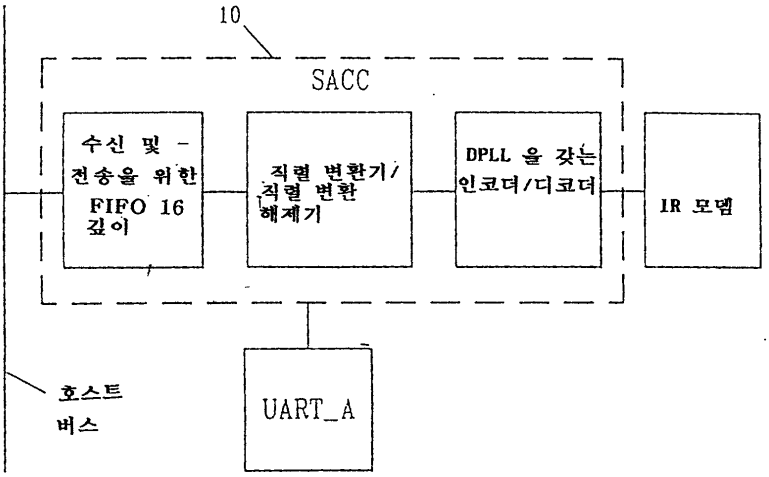
도면1



도면2



도면3



도면4

OF: 개방 플래그, 01111110_2

ADDR: 8 비트 어드레스 필드(선택적)

데이타 : 데이타 필드

16b CRC: CCITT 16 비트 CRC

CF: 폐쇄 플래그, 01111110_2