



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2008년04월28일
(11) 등록번호 10-0825323
(24) 등록일자 2008년04월21일

(51) Int. Cl.
H03F 1/22 (2006.01) H02M 7/155 (2006.01)
(21) 출원번호 10-2007-0021670
(22) 출원일자 2007년03월05일
심사청구일자 2007년03월05일
(56) 선행기술조사문헌
KR 10-2005-0031282
KR 10-2003-0042778

(73) 특허권자
엘에스산전 주식회사
서울 중구 남대문로5가 84-11
(72) 발명자
장한근
경기 수원시 장안구 천천동 572-18
(74) 대리인
박장원

전체 청구항 수 : 총 4 항

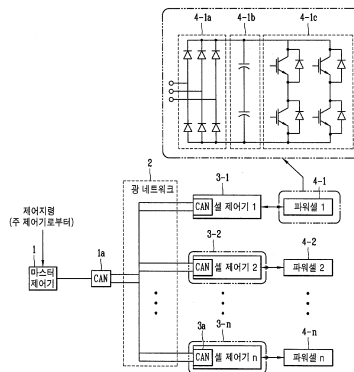
심사관 : 강성철

(54) 단위 셀 역할 동일 제어 장치를 가지는 캐스케이드 방식을이용한 멀티레벨 인버터 및 그 제어방법

(57) 요약

본 발명은 단위 셀 역할 동일 제어 장치를 가지는 캐스케이드 방식을 이용한 멀티레벨 인버터를 제공하려는 것으로서, 설정 제어 지령에 따라서 출력 전압과 출력 주파수의 제어 출력을 발생하는 마스터 제어기, 교류 3상의 각 상 별로 직렬로 접속되는 다수의 파워 셀, 파워 셀 입력 전압 공급용 위상 천이 변압기, 상기 마스터 제어기와 상기 파워 셀간 통신 경로를 제공하는 랜 통신 네트워크, 접속된 해당 파워 셀에 가변 전압 및 가변 주파수의 펄스 폭 변조 제어신호를 제공하기 위해서 펄스 폭 변조의 기준이 되는 삼각 파를 발생하여 상기 펄스 폭 변조 제어신호를 발생시키는 펄스 폭 변조 부를 구비하며, 상기 마스터 제어기로부터의 지령 전압 및 지령 주파수에 따라서 상기 파워 셀의 출력전압과 출력주파수를 제어하되, 상기 다수의 파워 셀의 역할이 동일해지도록, 미리 결정된 한 상에 접속된 상기 파워 셀의 총 개수와 해당 파워 셀의 층 번호(직렬 접속 순위)에 따라 해당 파워 셀의 위상 차 값을 연산하여, 얻은 상기 위상 차 값만큼 상기 삼각 파를 위상 천이시켜서 상기 파워 셀 별 위상 차를 보상하는 셀 제어기를 포함하여 구성되는 것을 특징으로 한다.

대표도 - 도2



특허청구의 범위

청구항 1

셀 역률 동일 제어 장치를 가지는 캐스케이드 방식을 이용한 멀티레벨 인버터에 있어서,

설정 제어 지령에 따라서 출력 전압과 출력 주파수의 제어 출력을 발생하는 마스터 제어기;

상기 마스터 제어기로부터의 제어 출력에 따라서 3상 교류 전원을 직류전원을 변환하는 직류 변환부와, 상기 직류 변환부의 변환 출력을 평활하는 평활 부 및 평활된 직류 전원을 입력 전원으로 하여 교류 출력을 발생하게 동작하는 인버터를 가지는 각각의 3상의 각 상 별로 직렬로 접속되는 다수의 파워 셀;

3상 교류 전원에 접속되는 1차 권선과 상기 다수의 파워 셀에 대응되게 각각 접속되는 다수의 2차 권선을 가지는 파워 셀 입력 전압 공급용 위상 천이 변압기;

상기 마스터 제어기와 상기 파워 셀간에 접속되어 상기 마스터 제어기와 상기 파워 셀간 통신 경로를 제공하는 캔 통신 네트워크;

각각의 상기 파워 셀 및 상기 마스터 제어기에 접속되고, 접속된 해당 파워 셀에 가변 전압 및 가변 주파수의 펄스 폭 변조 제어신호를 제공하기 위해서 펄스 폭 변조의 기준이 되는 삼각 파를 발생하여 상기 펄스 폭 변조 제어신호를 발생시키는 펄스 폭 변조 부를 구비하며, 상기 마스터 제어기로부터의 지령 전압 및 지령 주파수에 따라서 상기 파워 셀의 출력전압과 출력주파수를 제어하되, 상기 다수의 파워 셀의 역률이 동일해지도록, 미리 결정된 한 상에 접속된 상기 파워 셀의 총 개수와 해당 파워 셀의 층 번호(직렬 접속 순위)에 따라 해당 파워 셀의 위상 차 값을 연산하여, 얻은 상기 위상 차 값만큼 상기 삼각 파를 위상 천이시켜서 상기 파워 셀 별 위상 차를 보상하는 셀 제어기;를 포함하여 구성되는 것을 특징으로 하는 단위 셀 역률 동일 제어 장치를 가지는 캐스케이드 방식을 이용한 멀티레벨 인버터.

청구항 2

제 1 항에 있어서,

상기 셀 제어기는,

위상 차 값 = $180\text{도}/2n + 180\text{도}/n \times (\text{해당 파워 셀 층 번호} - 1)$, 여기서 n은 한 상의 파워 셀의 총 개수,의 연산식에 의해서 위상 차 값을 연산하여 결정하도록 구성되는 것을 특징으로 하는 단위 셀 역률 동일 제어 장치를 가지는 캐스케이드 방식을 이용한 멀티레벨 인버터.

청구항 3

설정 제어 지령에 따라서 제어 출력을 발생하는 마스터 제어기, 상기 마스터 제어기로부터의 제어 출력에 따라서 직류 전원을 입력 전원으로 하여 교류 출력을 발생하게 동작하는 인버터를 가지는 각각의 3상의 각 상 별로 직렬로 접속되는 다수의 파워 셀, 3상 교류 전원에 접속되는 1차 권선과 상기 다수의 파워 셀에 대응되게 각각 접속되는 다수의 2차 권선을 가지는 파워 셀 입력 전압 공급용 위상 천이 변압기, 상기 마스터 제어기와 상기 파워 셀간에 접속되어 상기 마스터 제어기와 상기 파워 셀간 통신 경로를 제공하는 캔 통신 네트워크 및 각각의 상기 파워 셀 및 상기 마스터 제어기에 접속되어 상기 마스터 제어기로부터의 지령 전압 및 지령 주파수에 따라서 상기 파워 셀의 출력전압과 출력주파수를 제어하고 접속된 해당 파워 셀에 가변 전압 및 가변 주파수의 펄스 폭 변조 제어신호를 제공하기 위해서 펄스 폭 변조의 기준이 되는 삼각 파를 발생하여 상기 펄스 폭 변조 제어신호를 발생시키는 펄스 폭 변조 부를 구비하는 셀 제어기를 이용하는 멀티레벨 인버터의 단위 셀 역률 일정 제어방법에 있어서,

상기 셀 제어기를 이용하여, 미리 결정된 한 상에 접속된 상기 파워 셀의 총 개수와 해당 파워 셀의 층 번호(직렬 접속 순위)에 따라 해당 파워 셀의 위상 차 값을 산출하는 해당 파워 셀의 위상 차 산출 단계;

상기 다수의 파워 셀의 역률이 동일해지도록, 상기 위상 차 산출 단계에서 얻은 해당 파워 셀의 위상 차 값만큼 상기 셀 제어기의 상기 펄스 폭 변조 부의 삼각 파의 위상을 천이시키는 기준 삼각 파 위상 천이 단계;를 포함하여 구성되는 것을 특징으로 하는 멀티레벨 인버터의 단위 셀 역률 일정 제어방법.

청구항 4

제 3 항에 있어서,

상기 해당 파워 셀의 위상 차 산출 단계는,

위상 차 값 = $180\text{도}/2n + 180\text{도}/n \times (\text{해당 파워 셀 층 번호} - 1)$, 여기서 n은 한 상의 파워 셀의 총 개수,의 연산식에 의해서 위상 차 값을 연산하여 얻는 것을 특징으로 하는 멀티레벨 인버터의 단위 셀 역률 일정 제어방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <15> 본 발명은 고압 인버터에 관한 것으로서, 특히 단위 셀(cell) 역률 동일 제어 장치를 가지는 캐스케이드(cascade) 방식을 이용한 멀티레벨 인버터(multi level inverter)에 관한 것이다.
- <16> 캐스케이드 방식을 이용한 멀티레벨 인버터는 3상 교류의 상마다 여러 개의 단상 인버터(이하 파워 셀로 통칭하기로 함)를 직렬로 접속하여 상기 파워 셀 내에 저전압 전력용 반도체를 사용하여 고전압을 얻을 수 있는 고압 대용량 인버터의 멀티레벨 토폴로지(topology)이다.
- <17> 캐스케이드 방식 멀티레벨 인버터는 상별 여러 개의 단상 파워 셀(셀이라고도 약칭됨)을 직렬로 연결함으로써 저전압 전력용 반도체를 사용하여 고전압을 얻을 수 있고, 또한 캐스케이드 방식 멀티레벨 인버터는 직렬접속 순차에 따라 서로 직렬 연결된 파워 셀 들 간에 위상 차가 발생하는 펄스 폭 변조 위상 전이(Pulse Width Modulation Phase Shift)특성이 있어서 출력 전압 변화율(dv/dt)이 작은 특성도 가진다. 또한 캐스케이드 방식 멀티레벨 인버터는 출력 전압이 멀티레벨 즉 여러 단계이므로 낮은 출력 고조파 왜곡(Total Harmonic Distortion)을 얻을 수 있고, 전압반사 경향이 매우 적기 때문에 캐스케이드 방식 멀티레벨 인버터와 전동기 사이의 거리가 멀어도 전압반사 현상을 방지하기 위한 별도의 장치가 불필요한 장점이 있다.

발명이 이루고자 하는 기술적 과제

- <18> 그러나 캐스케이드 방식 멀티레벨 인버터는 각각의 파워 셀이 독립적인 정류 및 평활 회로부로 구성된 교류입력의 직류 변환 부, 즉 컨버터(converter)를 가지고 있고 따라서 각각의 파워 셀 마다 독립된 절연 전원을 필요로 하여 2차 측 권선이 많고 각각의 출력 당 위상지연을 가지는 위상 천이 변압기를 사용함에 따른 위상 차 발생과 부하의 인덕턴스 성분 등으로 인해 U, V, W의 3상별로 예컨대 8개씩으로 구성되는 파워 셀마다 위상이 달라져 역률 즉, 상기 위상에 코사인(cosine)을 취한 값이 다른 현상이 발생된다.
- <19> 이러한 역률의 차이를 방지할 경우 전동기의 감속 제어시 각각의 파워 셀에 전압 회생량이 달라지며 특히 부하가 작은 경우에 역률의 상기 차이 값을 보상하지 않으면 특정 셀(파워 셀)에 회생 전압이 집중되어 해당 셀에 고장이 발생하거나 소손될 수 있고 그로 인해 캐스케이드 방식 멀티레벨 인버터의 운전이 불가능하게 되는 문제점이 있다.
- <20> 따라서, 본 발명은 종래기술의 문제점을 해소하는 것으로서, 본 발명의 목적은 각각의 단위 셀의 역률이 동일하게 되도록 제어하여 감속시 또는 부하가 작은 경우에 회생 전압이 특정 셀에 집중되는 것을 방지할 수 있는 단위 셀 역률 동일 제어 장치를 가지는 캐스케이드 방식을 이용한 멀티레벨 인버터를 제공하는 것이다.
- <21> 또한 본 발명은 종래기술의 문제점을 해소하는 것으로서, 본 발명의 목적은 각각의 단위 셀의 역률이 동일하게 되도록 제어하여 감속시 또는 부하가 작은 경우에 회생 전압이 특정 셀에 집중되는 것을 방지할 수 있는 멀티레벨 인버터의 단위 셀 역률 일정 제어방법을 제공하는 것이다.

발명의 구성 및 작용

- <22> 상기 본 발명의 목적은, 셀 역률 동일 제어 장치를 가지는 캐스케이드 방식을 이용한 멀티레벨 인버터에 있어서,
- <23> 설정 제어 지령에 따라서 출력 전압과 출력 주파수의 제어 출력을 발출하는 마스터 제어기;

- <24> 상기 마스터 제어기로부터의 제어 출력에 따라서 3상 교류 전원을 직류전원을 변환하는 직류 변환부와, 상기 직류 변환부의 변환 출력을 평활하는 평활 부 및 평활된 직류 전원을 입력 전원으로 하여 교류 출력을 발생하게 동작하는 인버터를 가지는 각각의 3상의 각 상 별로 직렬로 접속되는 다수의 파워 셀;
- <25> 3상 교류 전원에 접속되는 1차 권선과 상기 다수의 파워 셀에 대응되게 각각 접속되는 다수의 2차 권선을 가지는 파워 셀 입력 전압 공급용 위상 천이 변압기;
- <26> 상기 마스터 제어기와 상기 파워 셀간에 접속되어 상기 마스터 제어기와 상기 파워 셀간 통신 경로를 제공하는 캔 통신 네트워크;
- <27> 각각의 상기 파워 셀 및 상기 마스터 제어기에 접속되고, 접속된 해당 파워 셀에 가변 전압 및 가변 주파수의 펄스 폭 변조 제어신호를 제공하기 위해서 펄스 폭 변조의 기준이 되는 삼각 파를 발생하여 상기 펄스 폭 변조 제어신호를 발생시키는 펄스 폭 변조 부를 구비하며, 상기 마스터 제어기로부터의 지령 전압 및 지령 주파수에 따라서 상기 파워 셀의 출력전압과 출력주파수를 제어하되, 상기 다수의 파워 셀의 역률이 동일해지도록, 미리 결정된 한 상에 접속된 상기 파워 셀의 총 개수와 해당 파워 셀의 층 번호(직렬 접속 순위)에 따라 해당 파워 셀의 위상 차 값을 연산하여, 얻은 상기 위상 차 값만큼 상기 삼각 파를 위상 천이시켜서 상기 파워 셀 별 위상 차를 보상하는 셀 제어기;를 포함하여 구성되는 것을 특징으로 하는 단위 셀 역률 동일 제어 장치를 가지는 본 발명에 따른 캐스케이드 방식을 이용한 멀티레벨 인버터를 제공함으로써 달성될 수 있다.
- <28> 상기 본 발명의 목적은, 설정 제어 지령에 따라서 제어 출력을 발출하는 마스터 제어기, 상기 마스터 제어기로부터의 제어 출력에 따라서 직류 전원을 입력 전원으로 하여 교류 출력을 발생하게 동작하는 인버터를 가지는 각각의 3상의 각 상 별로 직렬로 접속되는 다수의 파워 셀, 3상 교류 전원에 접속되는 1차 권선과 상기 다수의 파워 셀에 대응되게 각각 접속되는 다수의 2차 권선을 가지는 파워 셀 입력 전압 공급용 위상 천이 변압기, 상기 마스터 제어기와 상기 파워 셀간에 접속되어 상기 마스터 제어기와 상기 파워 셀간 통신 경로를 제공하는 캔 통신 네트워크 및 각각의 상기 파워 셀 및 상기 마스터 제어기에 접속되어 상기 마스터 제어기로부터의 지령 전압 및 지령 주파수에 따라서 상기 파워 셀의 출력전압과 출력주파수를 제어하고 접속된 해당 파워 셀에 가변 전압 및 가변 주파수의 펄스 폭 변조 제어신호를 제공하기 위해서 펄스 폭 변조의 기준이 되는 삼각 파를 발생하여 상기 펄스 폭 변조 제어신호를 발생시키는 펄스 폭 변조 부를 구비하는 셀 제어기를 이용하는 멀티레벨 인버터의 단위 셀 역률 일정 제어방법에 있어서,
- <29> 상기 셀 제어기를 이용하여, 미리 결정된 한 상에 접속된 상기 파워 셀의 총 개수와 해당 파워 셀의 층 번호(직렬 접속 순위)에 따라 해당 파워 셀의 위상 차 값을 산출하는 해당 파워 셀의 위상 차 산출 단계;
- <30> 상기 다수의 파워 셀의 역률이 동일해지도록, 상기 위상 차 산출 단계에서 얻은 해당 파워 셀의 위상 차 값만큼 상기 셀 제어기의 상기 펄스 폭 변조 부의 삼각 파의 위상을 천이시키는 기준 삼각 파 위상 천이 단계;를 포함하여 구성되는 것을 특징으로 하는 본 발명에 따른 멀티레벨 인버터의 단위 셀 역률 일정 제어방법을 제공함으로써 달성될 수 있다.
- <31> 상기 본 발명의 목적과 이를 달성하는 본 발명의 구성 및 그의 작용효과는 첨부한 도면을 참조로 한 본 발명의 바람직한 실시 예에 대한 이하의 설명으로써 좀 더 명확히 이해될 수 있을 것이다.
- <32> 먼저, 캐스케이드 방식을 이용한 멀티레벨 인버터에 있어서 출력주파수와 파워 셀의 층수에 따라 역률이 달라지는 것을 출력주파수, 파워 셀의 층수 및 역률 간 관계 도로서 보여주는 도 1을 참조하여 설명하면 다음과 같다.
- <33> 도 1에 도시된 바와 같이 출력주파수가 높아짐에 따라서 파워 셀의 역률은 감소함을 알 수 있고 3상 교류의 상마다 직렬 접속된 파워 셀의 층수(접속순서)에 따라 즉 입력 전원 측으로부터 층(접속순서)이 나중일수록 역률은 감소함을 알 수 있다.
- <34> 한편, 본 발명에 따른 캐스케이드 방식을 이용한 멀티레벨 인버터에 있어서 마스터 제어기와 다수의 파워 셀 및 파워 셀 마다 접속되는 셀 제어기간의 통신 구성과 파워 셀 중 대표적인 하나의 세부 구성을 보여주는 도 2를 참조하여 설명하면 다음과 같다.
- <35> 도 2에 도시된 바와 같이 본 발명에 따른 캐스케이드 방식을 이용한 멀티레벨 인버터에 있어서 마스터 제어기와 다수의 파워 셀 및 파워 셀 마다 접속되는 셀 제어기간의 통신 구성은 마스터 제어기(1)와, 마스터 제어기에 내장되거나 별도로 분리되어 접속되는 마스터 제어기 측 캔 드라이버(1a)와, 다수의 셀 제어기1~셀 제어기n(3-1~3-n)과, 각각의 셀 제어기1~셀 제어기n(3-1~3-n)에 내장되거나 별도로 분리되어 접속되는 셀 제어기 측 캔 드라이버(CAN)와, 마스터 제어기(1)와 셀 제어기1~셀 제어기n(3-1~3-n)간 더욱 상세히는 마스터 제어기 측 캔 드

라이버(1a)와 셀 제어기 측 캔 드라이버(CAN) 사이에 접속되는 광 네트워크(2)와, 상기 셀 제어기1~셀 제어기 n(3-1~3-n)에 버스(BUS)를 통해 접속되는 다수의 파워 셀1~파워 셀n(4-1~4-n)을 포함하여 구성된다.

- <36> 도 2에 있어서, 마스터 제어기(1)는 미 도시한 주 제어기로부터 제어지령, 사용자에게 의해 미리 설정되는 속도 지령치, 가 감속 시간을 수신하여 각각의 셀 제어기1~셀 제어기n(3-1~3-n)에 출력 전압과 출력 주파수의 제어 출력을 발출한다.
- <37> 도 2에 있어서, 본 발명에 따른 캐스캐이드 방식을 이용한 멀티레벨 인버터에 있어서 각각의 파워 셀 즉, 파워 셀1~파워 셀n(4-1~4-n)은 대표적으로 파워 셀1(4-1)의 상세 구성 예(이점 쇄선 블록 내)와 같이 정류회로 부(4-1a), 평활회로 부(4-1b) 및 인버터 부(4-1c)를 포함한다.
- <38> 상기 정류회로 부(4-1a)는 도 3에 도시된 바와 같은 위상 천이 변압기(5)로부터의 교류 입력전압을 정류하여 직류 입력전압을 출력하는 다이오드 브릿지(diode bridge)로 구성되고, 평활회로 부(4-1b)는 상기 정류회로 부(4-1a)의 출력단에 접속되어 정류회로 부(4-1a)가 출력하는 직류 입력전압을 평활하여 출력하는 캐패시터(capacitor)로 구성되며, 인버터 부(4-1c)는 평활회로 부(4-1b)의 출력단에 접속되고 셀 제어기1(3-1)에 의해서 제어되어 서로 위상 차를 두고 번갈아 개폐되는 전력용 반도체 스위치, 예컨대 싸이리스터(thyristor), IGBT(Insulated Gate Bipolar Transistor)의 쌍으로 구성된다.
- <39> 도 2에 있어서 셀 제어기1~셀 제어기n(3-1~3-n)는 각각 대응되는 파워 셀1~파워 셀n(4-1~4-n) 및 마스터 제어기(1)에 셀 제어기 측 캔 드라이버(CAN)와 광 네트워크(2)와 상기 마스터 제어기 측 캔 드라이버(1a)를 통해 접속되어, 수신되는 마스터 제어기(1)로부터의 지령 전압 및 지령 주파수에 따라서 파워 셀1~파워 셀n(4-1~4-n)의 출력전압과 출력주파수를 제어한다.
- <40> 도 2에 있어서 본 발명에 따른 캐스캐이드 방식을 이용한 멀티레벨 인버터는 마스터 제어기(1)과 다수의 셀 제어기1~셀 제어기n(3-1~3-n)간의 통신 프로토콜로서 CAN(Controller Area Network)를 사용하고 통신 매체로서 광 네트워크(Optic Fiber Network)를 이용함으로써 노이즈(noise)에 강하고 절연특성이 좋도록 하였다.
- <41> 한편, 본 발명에 따른 캐스캐이드 방식을 이용한 멀티레벨 인버터에 있어서 마스터 제어기와 다수의 파워 셀, 파워 셀 마다 접속되는 셀 제어기들과, 전동기 및 상기 파워 셀에 입력전압을 제공하는 위상 천이 변압기를 포함하여 구성되는 회로 구성을 블록도로서 보여주는 도 3을 참조하여 설명하면 다음과 같다.
- <42> 도 3은 본 발명에 따른 캐스캐이드 방식을 이용한 멀티레벨 인버터에 있어서 부하인 교류 전동기와, 3상 교류의 상 별 파워 셀들 간의 접속구성과, 파워 셀 들 각각에 교류 입력전압을 제공하는 위상 천이 변압기를 중심으로 구성을 보여주는 도면이다.
- <43> 도 3에 있어서, 위상 천이 변압기(5)는 3상 상용 교류 전원에 접속되는 1차 권선과, 상기 1차 권선으로부터 유도되고 각각 위상이 서로 다른 교류 유도 전압을 입력전압으로서 제공하기 위해서 각각의 상 별 파워 셀 들에 접속되는 다수의 2차 권선을 가지는 변압기이다.
- <44> 도 3에 있어서, 파워 셀 들은 서로 직렬로 접속되는 3상 중 U상 파워 셀 들 즉, U상 파워 셀 1~U상 파워 셀 n(4U-1~4U-n)과, 서로 직렬로 접속되는 3상 중 V상 파워 셀 들 즉, V상 파워 셀 1~V상 파워 셀 n(4V-1~4V-n)과, 서로 직렬로 접속되는 3상 중 W상 파워 셀 들 즉, W상 파워 셀 1~W상 파워 셀 n(4W-1~4W-n)들로 구성된다.
- <45> 도 3에 있어서, 교류 전동기(6)는 상기 상 별 직렬접속된 파워 셀 들의 합산 출력 전압, 즉 U상 파워 셀 1~U상 파워 셀 n(4U-1~4U-n)들의 합산 U상 출력 전압과, V상 파워 셀 1~V상 파워 셀 n(4V-1~4V-n)들의 합산 V상 출력 전압과, W상 파워 셀 1~W상 파워 셀 n(4W-1~4W-n)들의 합산 W상 출력 전압을 받아 구동되는 부하이다.
- <46> 마스터 제어기(1)와 셀 제어기1 내지 셀 제어기N(3-1 내지 3-n)의 기본적 구성과 기능은 도 2를 참조하여 설명한 바와 같으므로 생략하기로 하고 셀 제어기1 내지 셀 제어기N(3-1 내지 3-n)의 본 발명에 따른 더욱 상세한 구성과 작용 즉, 각각의 단위 셀의 역률이 동일하게 되도록 제어하여 감속시 또는 부하가 작은 경우에 회생 전압이 특정 셀에 집중되는 것을 방지할 수 있는 단위 셀 역률 동일 제어 장치로서 셀 제어기의 상세한 구성과 작용을 더욱 상세히 설명하기로 한다.
- <47> 본 발명에 따라서 셀 제어기 수행하는 단위 셀 역률 동일 제어방법은 크게 단위 셀 즉, 셀 제어기가 접속되어 제어하는 제어 대상인 해당 파워 셀의 셀 정보 즉, 미리 설정되어 저장된 한 상의 접속 파워 셀의 총 개수 정보와 해당 파워 셀의 층 번호(직렬 접속 순위)정보를 근거로 해당 파워 셀의 위상 차를 산출하는 단계와, 산출된 해당 파워 셀의 위상 차만큼 셀 제어기에 내장된 펄스 폭 변조 부의 펄스 폭 변조 신호를 만들기 위한 기준 삼

각 파(일명 carrier 파)의 위상을 천이하는 단계를 이루어진다.

<48> 먼저, 상기 해당 파워 셀의 위상 차를 산출하는 단계는 다음과 같은 연산 식에 의해 구할 수 있다.

$$\alpha = \frac{180\text{도}}{2n} + \frac{180\text{도}}{n} S(\text{해당 파워 셀 층 번호} - 1) \text{-----}(1)$$

<49>

<50> 여기서, α 는 해당 파워 셀의 위상 차, 일명은 위상 각이고, n 은 미리 설정되어 저장된 한 상(해당 상)의 파워 셀 총 개수이며, 해당 파워 셀 층 번호는 다시 말해 해당 파워 셀의 층수(직렬 접속 순위)로서 역시 미리 설정되어 저장되는 값이다.

<51> 따라서, 예컨대 해당 파워 셀이 V상의 첫 번째 파워 셀(도 3의 교류 전동기에서 가장 먼 파워 셀 1 즉 부호 4V-1)이고, 상당 8개의 파워 셀이 접속된 경우라면, V상 첫 번째 파워 셀(4V-1)의 층 번호는 해당 상에 있어서 첫 번째이므로 1이고 따라서 위상 차는 상기 식(1)에 의해 산출하면 $180\text{도}/16=11.25\text{도}$ 가 된다.

<52> 예컨대 해당 파워 셀이 W상의 세 번째 파워 셀(도 3의 부호 4W-3)이고, 상당 8개의 파워 셀이 접속된 경우라면, W상 세 번째 파워 셀(4W-3)의 층 번호는 해당 상에서 3번째이므로 3이고 위상 차는 상기 식(1)에 의해 구하면 $180\text{도}/16 + 180\text{도}/8 \times (3-1)=56.25\text{도}$ 가 된다.

<53> 즉, 본 발명에 따라서 셀 제어기(3-1 ~ 3-n)는 해당 파워 셀의 위상 차(α)를 상기 식(1)과 같은 연산식에 의해서 구한다.

<54> 산출된 해당 파워 셀의 위상 차만큼 셀 제어기에 내장된 펄스 폭 변조 부의 펄스 폭 변조 신호를 만들기 위한 기준 삼각 파(일명 carrier 파)의 위상을 천이하는 단계를 상세히 설명하면 다음과 같다.

<55> 각각의 셀 제어기(3-1 ~ 3-n)는 상기 마스터 제어기(도 3의 부호 1 참조)로부터의 지령 전압 및 지령 주파수에 따라서 상기 파워 셀의 출력전압과 출력주파수를 제어하고 접속된 해당 파워 셀에 가변 전압 및 가변 주파수의 펄스 폭 변조 제어신호를 제공한다. 이를 위해서 각각의 셀 제어기(3-1 ~ 3-n)는 펄스 폭 변조의 기준이 되는 삼각 파를 발생하여 상기 펄스 폭 변조 제어신호를 발생시키는 펄스 폭 변조 부를 구비한다. 상기 삼각 파는 도 4에 도시된 바를 참조할 수 있으며 도 4에 도시된 바와 같이 예컨대 해당 파워 셀의 위상 차(α)가 250 마이크로 초(μsecond)인 경우 상기 셀 제어기(3-1 ~ 3-n)의 펄스 폭 변조 부는 기준 삼각 파를 250 마이크로 초만큼 위상 천이시켜 결과적으로 같은 상 별로 다수의 파워 셀에 대해서 $\cos\theta$ 의 θ 즉, 위상 각이 같아지므로 역률 즉, $\cos\theta$ 의 값이 동일해지게 된다.

<56> 도 4에 도시된 바와 같은 셀 제어기의 회로 적 및 소프트웨어적 구성은 삼각 파 발전회로, 삼각 파의 위상을 지령 각도만큼 천이시키는 위상 천이기, 프로그램과 저장된 정보를 이용해서 위상 천이기에 위상 천이할 각도를 지령하는 마이크로 프로세서와, 상기 위상 차(α)를 구하는 연산식과 구한 위상 차(α)에 만큼 위상 천이기를 위상 천이하도록 제어하는 프로그램을 저장하고 미리 설정된 해당 파워 셀의 상과 층 번호를 저장하는 예컨대 롬(Read Only Memory)과 플래시 메모리(flash memory)와 같은 메모리로 구현될 수 있다.

<57> 따라서 도 3의 위상 천이 변압기(5)로부터 인가된 교류 입력전압이 도 2에 도시된 바와 같은 파워 셀의 정류 부(4-1a)와 평활 부(4-1b)에 의해 정류 및 평활되어 직류로 변환된 다음 인버터 부(4-1c)에 의해 목적하는 전압과 주파수를 가진 교류로 변환되고, U, V, W의 상 별로 합산되어 최종적으로 고전압의 교류전압이 전동기에 구동전압으로서 제공된다.

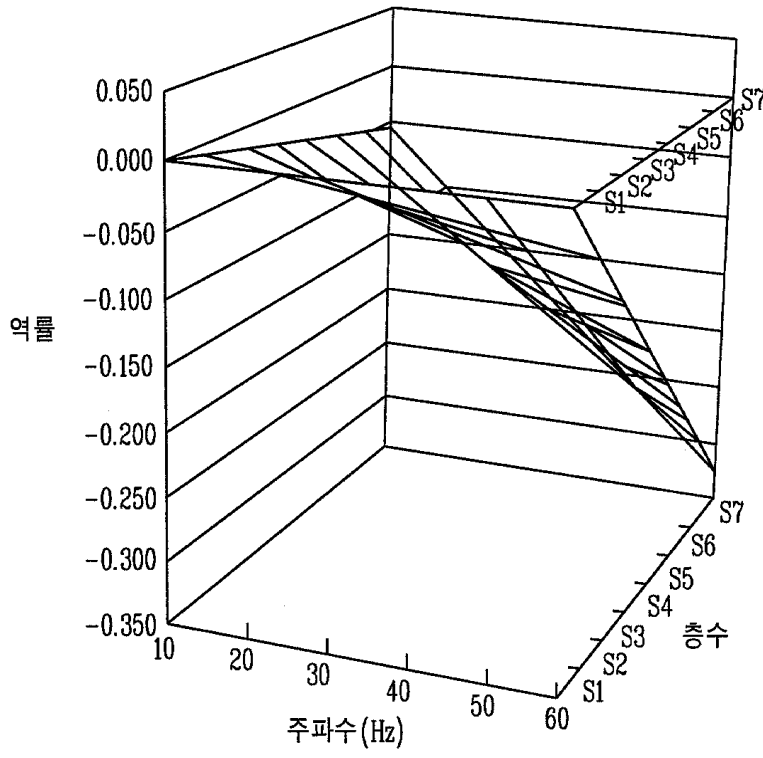
<58> 한편, 본 발명에 따른 캐스케이드 방식을 이용한 멀티레벨 인버터에 있어서 동작 및 그 제어방법을 흐름도로서 보여주는 도 5를 참조하여 설명하면 다음과 같다.

<59> 본 발명에 따른 멀티레벨 인버터의 제어방법은, 셀 제어기를 이용하여, 미리 결정된 한 상에 접속된 상기 파워 셀의 총 개수와 해당 파워 셀의 층 번호(직렬 접속 순위)에 따라 해당 파워 셀의 위상 차 값을 산출하는 해당 파워 셀의 위상 차 산출 단계(ST1); 상기 다수의 파워 셀의 역률이 동일해지도록, 상기 위상 차 산출 단계(ST1)에서 얻은 해당 파워 셀의 위상 차 값만큼 상기 셀 제어기의 상기 펄스 폭 변조 부의 삼각 파의 위상을 천이시키는 기준 삼각 파 위상 천이 단계(ST2)를 포함하여 구성된다.

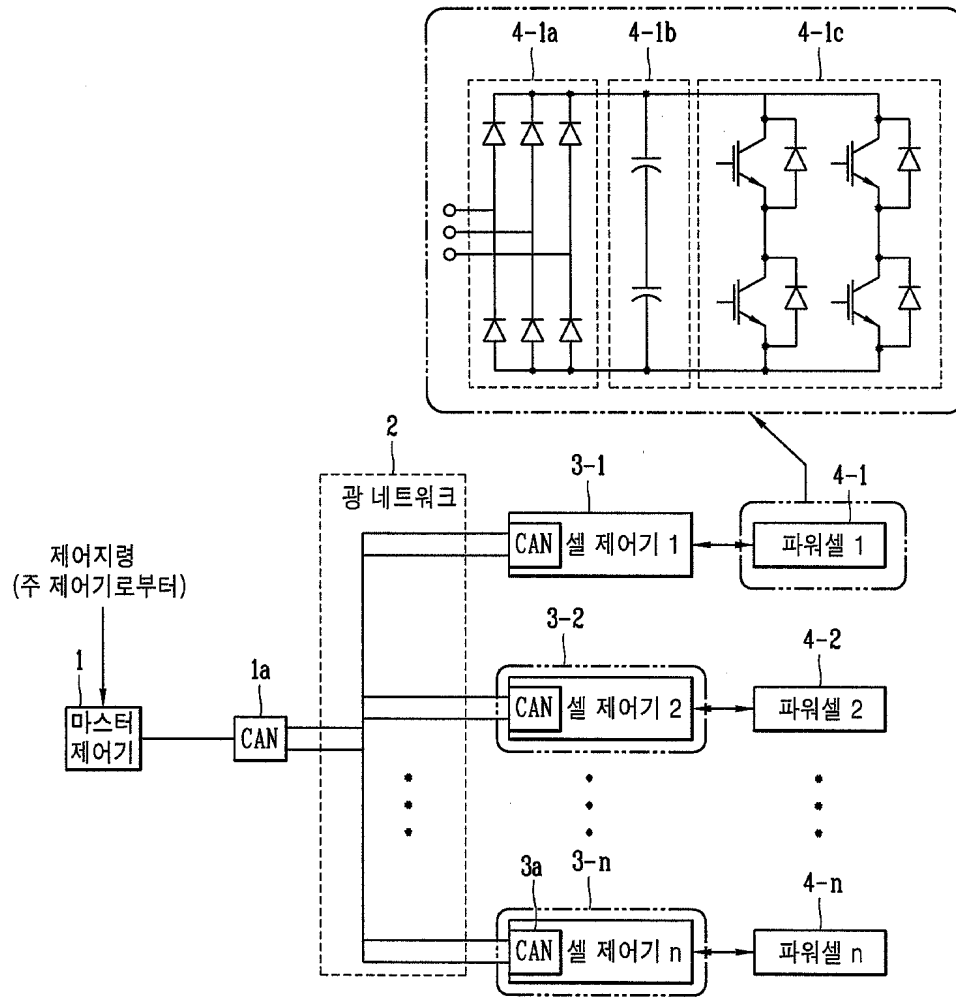
<60> 즉, 단계(ST1)에서 셀 제어기(3-1 ~ 3-n)는 미리 설정되어 저장되어 있는 한 상에 접속된 상기 파워 셀의 총 개수와 해당 파워 셀의 층 번호(직렬 접속 순위)에 따라 상기 연산식 (1)에 의해서 해당 파워 셀의 위상 차를 산출한다.

도면

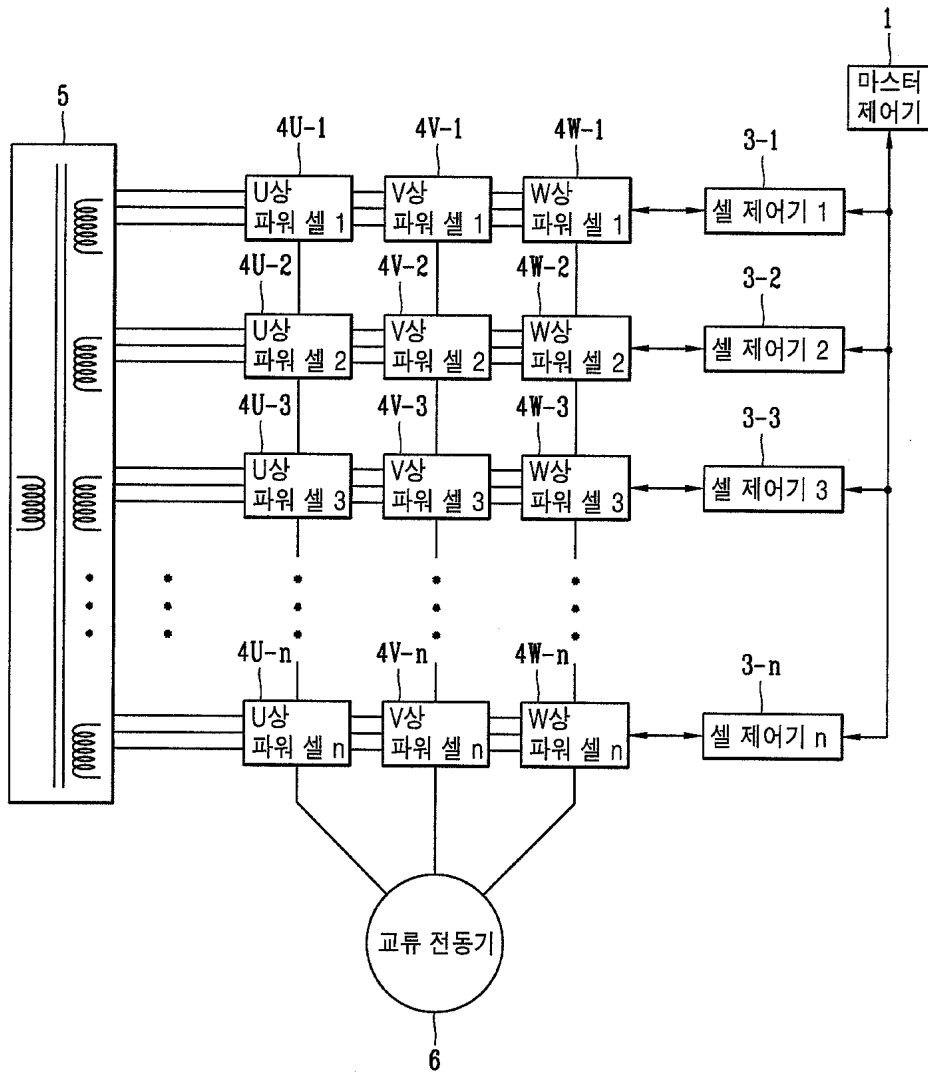
도면1



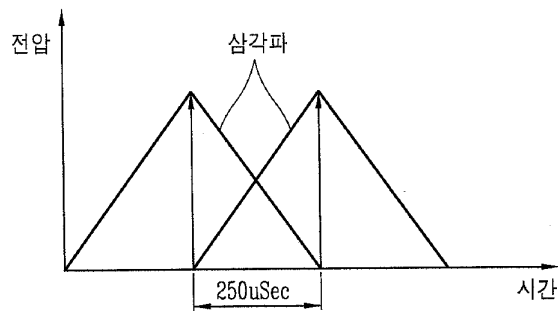
도면2



도면3



도면4



도면5

