

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4421273号  
(P4421273)

(45) 発行日 平成22年2月24日(2010.2.24)

(24) 登録日 平成21年12月11日(2009.12.11)

(51) Int. Cl. F I  
**H03H 11/24 (2006.01)** H03H 11/24 Z  
**H03H 11/20 (2006.01)** H03H 11/20 Z

請求項の数 2 (全 6 頁)

(21) 出願番号	特願2003-402487 (P2003-402487)	(73) 特許権者	000001122
(22) 出願日	平成15年12月2日(2003.12.2)		株式会社日立国際電気
(65) 公開番号	特開2005-167533 (P2005-167533A)		東京都千代田区外神田四丁目14番1号
(43) 公開日	平成17年6月23日(2005.6.23)	(72) 発明者	加賀屋 範行
審査請求日	平成18年9月29日(2006.9.29)		東京都中野区東中野三丁目14番20号
			株式会社日立国際電気内
		(72) 発明者	須藤 雅樹
			東京都中野区東中野三丁目14番20号
			株式会社日立国際電気内
		(72) 発明者	内田 貴
			東京都中野区東中野三丁目14番20号
			株式会社日立国際電気内
		(72) 発明者	▲たか▼田 壽雄
			東京都中野区東中野三丁目14番20号
			株式会社日立国際電気内

最終頁に続く

(54) 【発明の名称】 高周波減衰器

(57) 【特許請求の範囲】

【請求項1】

入力信号の高周波信号を90°分配する2分配器と、当該分配器の0°出力信号を位相制御する第1の移相器と、前記分配器の90°出力信号を位相制御する第2の位相器と、前記第1の移相器の出力信号と前記第2の移相器の出力信号とを合成する合成器とから構成される高周波減衰器であって、

前記第1の移相器と前記第2の移相器とは、単一の制御信号で制御され、

前記第1の移相器に移相量が制御信号に比例した制御信号を供給するための非反転増幅回路と、

前記第2の移相器に移相量が制御信号に反比例した制御信号を供給するための差動増幅回路と、

前記第1の移相器への制御信号と前記第2の移相器への制御信号との遅延差を補償する遅延回路とを有することを特徴とする高周波減衰器。

【請求項2】

前記遅延回路が抵抗とコンデンサとで構成されたことを特徴とする請求項1記載の高周波減衰器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、通信機器に用いられる減衰器に関し、特にVHF帯、UHF帯の高周波信号を可変減衰して出力する高周波減衰器に関するものである。

【背景技術】

【0002】

従来から通信機には、信号を制御信号により振幅を可変する減衰器が用いられている。

例えば、図4に示すように、PINダイオードを用いた減衰器が知られており、PINダイオード40は、このダイオードに流れる電流により高周波抵抗（直列抵抗）が変化するため、この特性を利用して可変減衰器を成している。

【0003】

また、図5に示すように、FETを用いた減衰器が知られており、GaAs（ガリウム・ヒ素）等のFET50は、制御電圧によりFET65のゲート、ソース間電圧の抵抗値が変化するため、この特性を利用して可変減衰器を成している。

10

【0004】

また、2つのハイブリッドトランス間に、可変抵抗器を接続し、可変抵抗器の抵抗値を変化させることにより減衰量を変化させる高周波用可変減衰器がある。（引用文献1参照）

【特許文献1】特開平09-238004号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

20

しかしながら、従来のPINダイオードを用いた可変減衰器では、PINダイオードに数百kHz以上の制御信号使用できないという問題点があり、また、GaAsFETを用いた可変減衰器では、振幅を可変させる場合に移相も変化してしまうという問題点があった。

【0006】

本発明は、上記従来技術の課題に鑑み為されたものであり、振幅を可変にする制御信号を数十MHzまで使用可能であり、移相変化量の少ない高周波可変減衰器を提供することにある。

【課題を解決するための手段】

【0007】

30

本発明の高周波可変減衰器は、入力信号の高周波信号を90°分配する2分配器と、当該分配器の0°出力信号を位相制御する第1の移相器と、分配器の90°出力信号を位相制御する第2の位相器と、第1の移相器の出力信号と第2の移相器の出力信号とを合成する合成器とから構成され、第1の移相器と第2の移相器とは、単一の制御信号で制御され、第1の移相器に制御信号を供給するための非反転増幅回路と、第2の移相器には第1の移相器の制御信号を反転させた制御信号を供給するための差動増幅回路と、第1の移相器への制御信号と第2の移相器への制御信号との遅延差を補償する遅延回路とを有することを特徴とするものである。

【発明の効果】

【0008】

40

本発明による高周波減衰器によれば、単一の数十MHzの制御信号を用いて減衰制御が可能となり、また、移相変化量が少ない高周波減衰器を簡単な回路構成で実現することができるという効果を奏する。

【発明を実施するための最良の形態】

【0009】

本発明の実施の形態について図面を参照しながら説明する。

本発明の実施の形態に係る高周波減衰器の構成について図1を用いて説明する。図1は、本発明の高周波減衰器の構成図である。

図1において、1は高周波信号を入力端子であり、2は入力端子1に入力された高周波信号を90度分配する90度分配器、3は90度分配器で分配された高周波信号を合成す

50

る合成器、4は合成器30で合成された高周波信号を出力する出力端子である。

【0010】

また、9、10、11、12はそれぞれ直流阻止及び高周波パスのコンデンサであり、13、14、15、16はそれぞれ容量可変のパリキャップダイオードであり、17、18、19、20はそれぞれ直流印加及び高周波阻止のチョークコイルである。

また、5及び6は数十MHzまで減衰制御可能な移相器の機能を果たす3dBカプラであり、3dBカプラ5、6それぞれは、制御信号(制御電圧)Vcontにより位相を変化させる移相器である。

【0011】

また、7及び8はオペアンプであり、7はボルテージフォロア回路(非反転増幅回路)、8は差動増幅回路である。

上記差動増幅回路8は、23、24、25の抵抗とで構成され、制御信号Vcontを反転した制御信号を出力する。

また、差動増幅回路8はボルテージ・フォロア回路7に比べて動作の遅延時間が多いため、ボルテージ・フォロア回路(非反転増幅回路)7には、遅延時間を補正するために、21の時定数調整抵抗と22の時定数調整コンデンサとで構成する時定数回路が設けられている。

【0012】

次に、図2及び図3を用いて、本発明の高周波減衰器の動作について説明する。

図2は、本発明の移相器5及び6の特性を示す特性図であり、また、図3は、本発明の高周波減衰器から出力される合成信号を示す図である。

まず、移相器5は、差動増幅回路8の遅延時間を補正する時定数回路及びボルテージ・フォロア回路7を介して制御信号(制御電圧)Vcont( $V_1 < V_0 < V_2$ )により、位相がP1からP2に変化した信号30を合成器3に出力する。

【0013】

また、移相器6は、差動増幅器8で上記ボルテージフォロア回路7が出力する制御信号を反転した制御信号Vcont( $V_1 < V_0 < V_2$ )により、位相がP2からP1に変換した信号31を合成器3に出力する。

この時の移相器5、6から出力信号の振幅は、同図から明らかなように定振幅の信号が出力される。

【0014】

図5に示すように、90度分配器1で直交分配された入力信号は移相器5、6に入力され、移相器5からの出力信号は制御電圧により30のP1、P0、P2の信号、すなわち、電圧V1による出力信号30のP1、電圧V0による出力信号30のP0、電圧V2による出力信号30のP2が出力され、また、移相器6からの出力信号は上記移相器5に入力する制御電圧を反転した制御電圧により31のP2、P0、P1の信号、すなわち、電圧V1による出力信号31のP2、電圧V0による出力信号31のP0、電圧V2による出力信号31のP1が出力される。

【0015】

この移相器5及び移相器6からの出力信号30及び31が合成器3で合成されると、制御電圧V1の時には合成出力信号32が出力され、また、制御電圧V0の時には合成出力信号33が出力され、また、制御信号V2の時には合成出力信号34が出力端子4から出力される。

【0016】

すなわち、90度分配器2で直交分配された入力信号は、移相器5にボルテージ・フォロア回路7からの制御電圧の入力及び移相器6に差動増幅器8で反転された制御電圧の入力により、それぞれの移相器5、6から位相がP0、P1、P2に変化した出力信号に変換されて合成器3に入力され、合成器3で合成された後には振幅が変化するが位相は変化しない合成信号が出力される。

【図面の簡単な説明】

10

20

30

40

50

【 0 0 1 7 】

【 図 1 】 本発明に係る高周波減衰器の構成を示す回路図である。

【 図 2 】 本発明の高周波減衰器の移相器の特性を示す特性図

【 図 3 】 本発明の動作を説明するための図である

【 図 4 】 従来の P I N ダイオードを用いた波減衰器の構成を示す回路図である。

【 図 5 】 従来の F E T を用いた減衰器の構成を示す回路図である。

【 符号の説明 】

【 0 0 1 8 】

1 ... 入力端子

2 ... 90度分配器

3 ... 合成器

4 ... 出力端子

5、6 ... 3dBカプラ

7、8 ... オペアンプ

9、10、11、12 ... コンデンサ

13、14、15、16 ... パリキャップダイオード

17、18、19、20 ... チョークコイル

21 ... 時定数調整抵抗

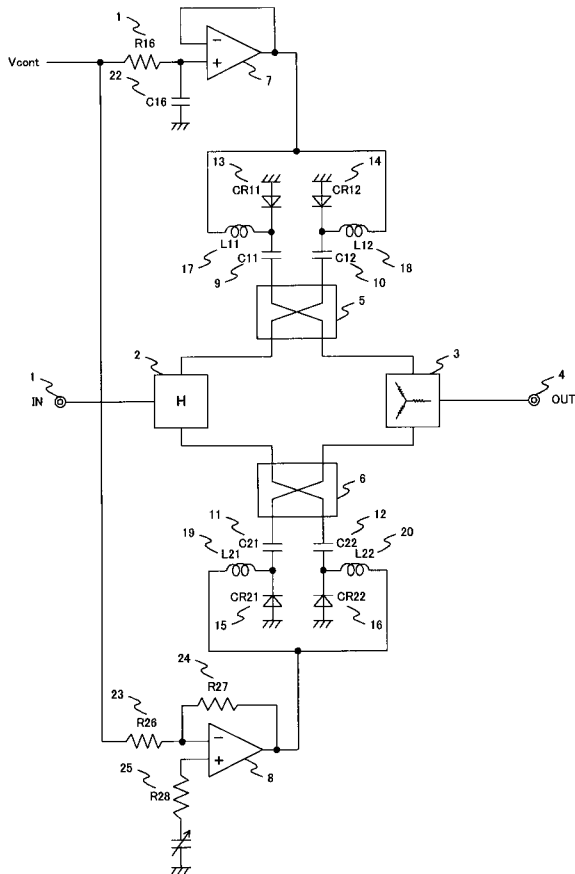
22 ... 時定数調整コンデンサ

23、24、25 ... 抵抗

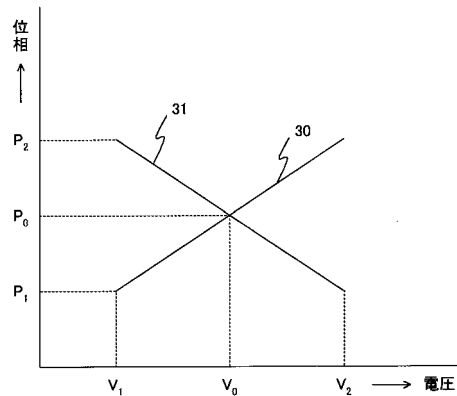
10

20

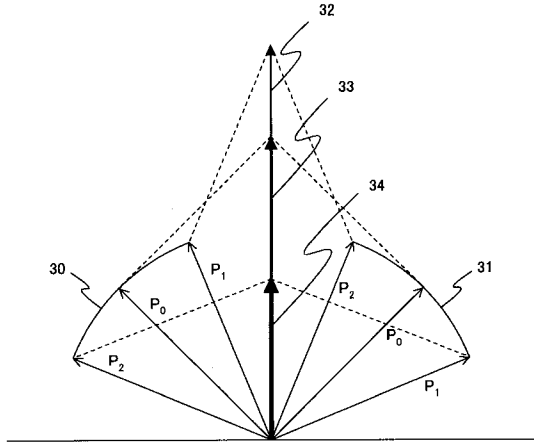
【 図 1 】



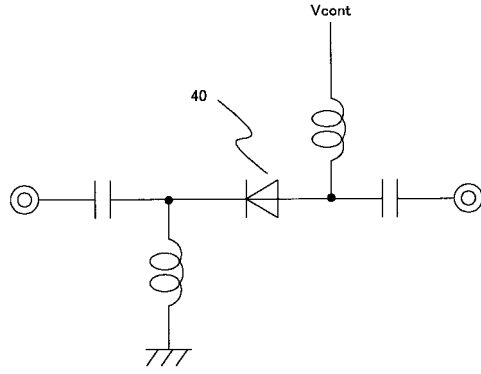
【 図 2 】



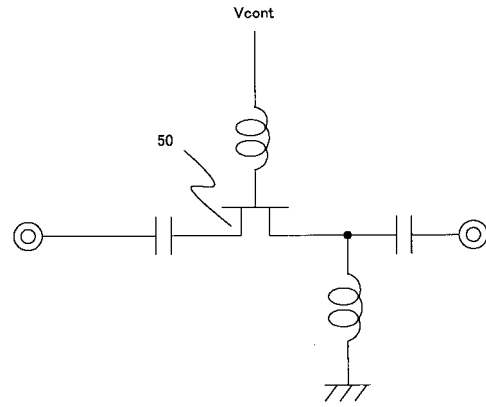
【 図 3 】



【 図 4 】



【 図 5 】



---

フロントページの続き

審査官 崎間 伸洋

- (56)参考文献 特開平05 - 199002 (JP, A)  
特開平05 - 204470 (JP, A)  
特開2002 - 135068 (JP, A)  
特開平07 - 074515 (JP, A)  
特開平09 - 205301 (JP, A)

- (58)調査した分野(Int.Cl., DB名)  
H03H11/00 - 11/54