

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. ⁶ H01L 21/28	(11) 공개번호 특 1996-0026174	(43) 공개일자 1996년 07월 22일
(21) 출원번호 특 1994-0035978	(22) 출원일자 1994년 12월 22일	
(71) 출원인 삼성전자 주식회사 김광호	경기도 수원시 팔달구 매탄동 416번지 (우 : 441-742)	
(72) 발명자 한동화	경기도 용인군 기흥읍 농서리 산 24	
	노준영	
	경기도 안산시 이동 604번지	
	박영우	
(74) 대리인	경기도 군포시 산본동 수리 한양아파트 818동 1903호 이영필, 윤창일, 노민식	

심사청구 : 있음

(54) 반도체 메모리장치의 매몰접촉창 형성방법

요약

접촉창 형성방법에 대해 기재되어 있다. 이는 반도체기판에 트랜지스터를 형성하는 제1공정, 결과물 전면에 제1절연막을 형성하는 제2공정, 상기 제1감광막을 형성하는 제3공정, 상기 제1감광막 상에 제2절연막을 형성하는 제4공정, 상기 제2절연막 상에 제2감광막을 형성하는 제5공정, 매몰접촉창이 형성될 영역의 상기 제2감광막을 제거하여 제2감광막 패턴을 형성하는 제6공정, 상기 제2감광막 패턴을 식각마스크로 하여 상기 제2절연막을 식각하는 제7공정, 상기 제2감광막 패턴을 제거함과 동시에, 매몰접촉창이 형성될 영역의 상기 제1감광막을 제거하여 제1감광막 패턴을 형성하는 제8공정, 결과물 전면에 제3절연막을 형성하는 제9공정, 및 상기 제3절연막 및 제2절연막을 이용하여 상기 제1절연막에 매몰접촉창을 형성하는 제10공정을 포함하는 것을 특징으로 한다. 따라서, 최소피쳐사이즈 보다 더 작은 크기의 접촉창을 형성할 수 있어, 메모리장치의 집적도 향상을 용이하게 한다.

대표도

도4

명세서

[발명의 명칭]

반도체 메모리장치의 매몰접촉창 형성방법

[도면의 간단한 설명]

제2A도 내지 제2G도는 본 발명의 제1실시예에 의한 반도체 메모리장치의 매몰접촉창 형성방법을 설명하기 위한 단면도들이다.

본 내용은 요부공개 건이므로 전문내용을 수록하지 않았음

(57) 청구의 범위

청구항 1

반도체기판에 트랜지스터를 형성하는 제1공정; 결과물 전면에 제1절연막을 형성하는 제2공정; 상기 제1절연막 상에 제1감광막을 형성하는 제3공정; 상기 제1감광막 상에 제2절연막을 형성하는 제4공정; 상기 제2절연막 상에 제2감광막을 형성하는 제5공정; 매몰접촉창이 형성될 영역의 상기 제2감광막을 제거하여 제2감광막 패턴을 형성하는 제6공정; 상기 제2감광막 패턴을 식각마스크로 하여 상기 제2절연막을 식각하는 제7공정; 상기 제2감광막 패턴을 제거함과 동시에, 매몰접촉창이 형성될 영역의 상기 제1감광막을 제거하여 제1감광막 패턴을 형성하는 제8공정; 결과물 전면에 제3절연막을 형성하는 제9공정; 및 상기 제3절연막 및 제2절연막을 이용하여 상기 제1절연막에 매몰접촉창을 형성하는 제10공정을 포함하는 것을 특징으로 하는 반도체 메모리장치의 매몰접촉창 형성방법.

청구항 2

제1항에 있어서, 상기 제1공정 이후에, 트랜지스터의 소오스 및 드레인과 접속하는 패드를 형성하는 공정을 더 포함하는 것을 특징으로 하는 반도체 메모리장치의 매몰접촉창 형성방법.

청구항 3

제1항에 있어서, 상기 제10공정은, 제3절연막을 이방성식각하여 상기 제1감광막 패턴 측벽에 스페이서를 형성하는 공정 및 상기 제2절연막 및 스페이서를 식각함과 동시에 상기 제1절연막을 식각함으로써 매몰접촉창을 형성하는 공정으로 진행되는 것을 특징으로 하는 반도체 메모리장치의 매몰접촉창 형성방법.

청구항 4

제1항에 있어서, 제2공정 이후에, 상기 제1절연막 상에 제1물질층을 형성하는 공정을 더 포함하는 것을 특징으로 하는 반도체 메모리장치의 매몰접촉창 형성방법.

청구항 5

제4항에 있어서, 상기 제10공정은, 상기 제3절연막을 식각하여 제1감광막 패턴 측벽에 스페이서를 형성하는 공정, 상기 스페이서 및 제2절연막을 식각마스크로 하여 상기 제1물질층을 식각함으로써 제1물질층 패턴을 형성하는 공정 및 상기 제1물질층 패턴을 식각마스크로 하여 상기 제1절연막을 식각함으로써 매몰접촉창을 형성하는 공정으로 진행되는 것을 특징으로 하는 반도체 메모리장치의 매몰접촉창 형성방법.

청구항 6

제1항 및 제4항 중 어느 한 항에 있어서, 상기 절연막들을 구성하는 물질은, 소정의 식각에 대해 상기 제1물질층을 구성하는 물질과는 다른 식각율을 갖는 물질인 것을 특징으로 하는 반도체 메모리장치의 매몰접촉창 형성방법.

청구항 7

제5항에 있어서, 상기 절연막들을 구성하는 물질로 산화물을 사용하고, 상기 제1물질층을 구성하는 물질로 다결정실리콘 및 실리콘 나이트라이드 중 어느 하나를 사용하는 것을 특징으로 하는 반도체 메모리장치의 매몰접촉창 형성방법.

청구항 8

반도체기판에 트랜지스터를 형성하는 제1공정; 결과물 전면에 제1절연막을 형성하는 제2공정; 상기 제1절연막 상에 제1물질층을 형성하는 제3공정; 상기 절연막 상에 제1감광막을 형성하는 제4공정; 매몰접촉창이 형성될 영역의 상기 제1감광막을 제거하여 제1감광막 패턴을 형성하는 제5공정; 상기 제1감광막 패턴을 통해 표면으로 노출된 상기 제1물질층을 경사식각하는 제6공정; 및 경사식각된 상기 제1물질층을 식각마스크로 하여 상기 제1절연막을 식각함으로써 매몰접촉창을 형성하는 제7공정을 포함하는 것을 특징으로 하는 반도체 메모리장치의 매몰접촉창 형성방법.

청구항 9

제7항에 있어서, 상기 제4공정 후에, 결과물 상에 제2절연막을 형성하는 공정, 상기 제2절연막 상에 제2감광막을 형성하는 공정, 매몰접촉창이 형성될 부분의 상기 제2감광막을 제거하여 제2감광막 패턴을 형성하는 공정 및 상기 제2감광막 패턴을 식각마스크로 하여 상기 제2절연막을 식각하는 공정을 더 포함하는 것을 특징으로 하는 반도체 메모리장치의 매몰접촉창 형성방법.

청구항 10

제8항에 있어서, 상기 제7공정 시, 상기 제1절연막과 함께 상기 제2절연막도 함께 제거되는 것을 특징으로 하는 반도체 메모리장치의 매몰접촉창 형성방법.

청구항 11

제7항에 있어서, 상기 절연막들을 구성하는 물질은, 소정의 식각에 대해 상기 제1물질층을 구성하는 물질과는 다른 식각율을 갖는 물질인 것을 특징으로 하는 반도체 메모리장치의 매몰접촉창 형성방법.

청구항 12

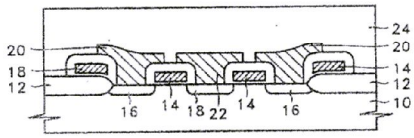
제10항에 있어서, 상기 절연막들을 구성하는 물질로 산화물을 사용하고, 상기 제1물질층을 구성하는 물질로 다결정실리콘 및 실리콘 나이트라이드 중 어느 하나를 사용하는 것을 특징으로 하는 반도체 메모리장치의 매몰접촉창 형성방법.

※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

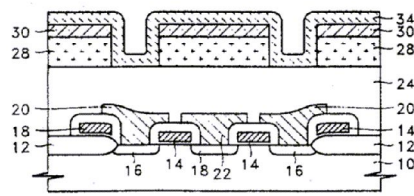
도면

도면2

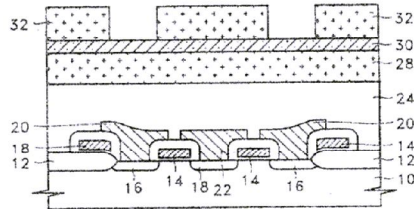
제 2A 도



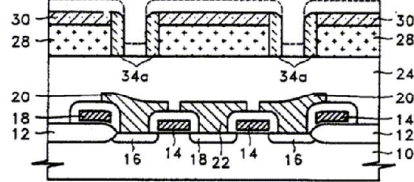
제 2D 도



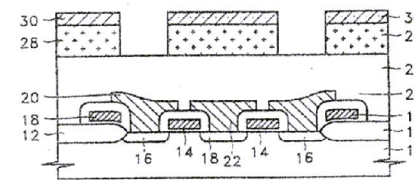
제 2B 도



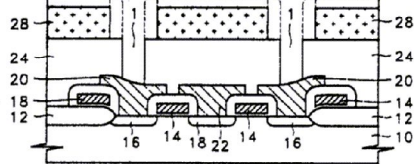
제 2E 도



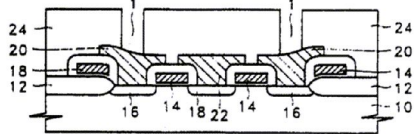
제 2C 도



제 2F 도

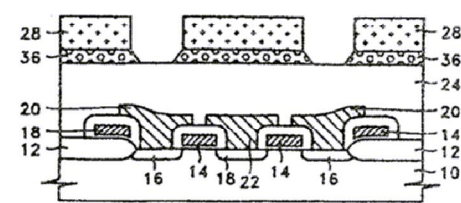


제 2G 도



도면4

제 4A 도



제 4B 도

