

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2018-137311

(P2018-137311A)

(43) 公開日 平成30年8月30日(2018.8.30)

(51) Int.Cl.		F I			テーマコード (参考)	
<b>H01G</b>	<b>4/33</b>	<b>(2006.01)</b>	<b>H01G</b>	4/06	102	5E001
<b>H01G</b>	<b>4/12</b>	<b>(2006.01)</b>	<b>H01G</b>	4/12	394	5E082

審査請求 未請求 請求項の数 3 O L (全 12 頁)

(21) 出願番号 特願2017-30028 (P2017-30028)  
 (22) 出願日 平成29年2月21日 (2017.2.21)

(71) 出願人 000003067  
 TDK株式会社  
 東京都港区芝浦三丁目9番1号  
 (74) 代理人 100088155  
 弁理士 長谷川 芳樹  
 (74) 代理人 100113435  
 弁理士 黒木 義樹  
 (74) 代理人 100124062  
 弁理士 三上 敬史  
 (72) 発明者 角田 晃一  
 東京都港区芝浦三丁目9番1号 TDK株  
 式会社内  
 (72) 発明者 富川 満広  
 東京都港区芝浦三丁目9番1号 TDK株  
 式会社内

最終頁に続く

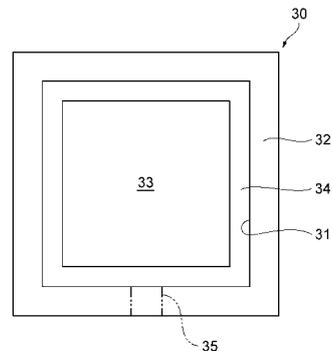
(54) 【発明の名称】 薄膜キャパシタ

(57) 【要約】

【課題】強度の向上が図られた薄膜キャパシタを提供する。

【解決手段】薄膜キャパシタ1においては、電極端子層30は、貫通部31によって複数部分に分断されており、その分断された部分として枠部32を有している。枠部32は、電極端子層30の底面30bから見て電極端子層30の外縁に沿うように設けられており、枠部32が、電極端子層30が厚さ方向や面方向に伸縮したり反ったりする変形を阻害し、そのような変形が抑制され得る。したがって、薄膜キャパシタ1においては、電極端子層30が変形しにくくなっており、強度の向上が実現されている。

【選択図】 図2



**【特許請求の範囲】****【請求項 1】**

金属材料で構成された基板と、

前記基板の一方面上に部分的に形成され、電極層と誘電体層とが交互に積層された積層構造を有する容量部と、

前記基板の前記一方面上の前記容量部が形成された形成領域および前記容量部が形成されていない非形成領域を覆う絶縁層と、

前記絶縁層上に設けられた電極端子と、

前記絶縁層に厚さ方向に沿って貫設され、前記基板および前記容量部の電極層のいずれかに前記電極端子を接続するビア導体と

を備え、

前記基板は、該基板の厚さ方向に貫く貫通部により複数部分に分断されており、前記基板の他方面から見て、前記基板の外縁に沿う枠部と、該枠部内に位置するとともに前記容量部の前記誘電体層を介して前記容量部の前記電極層と対向する電極部とを有する、薄膜キャパシタ。

**【請求項 2】**

前記貫通部内を充たす絶縁樹脂をさらに備える、請求項 1 に記載の薄膜キャパシタ。

**【請求項 3】**

前記枠部が、枠内と枠外とをつなぐ連通部を有する、請求項 2 に記載の薄膜キャパシタ

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は、薄膜キャパシタに関する。

**【背景技術】****【0002】**

従来より、容量部を誘電体薄膜および電極薄膜で構成した薄膜キャパシタが知られている。たとえば下記特許文献 1 には、シリコン基板上に、誘電体薄膜および電極薄膜で構成される容量部が形成された薄膜キャパシタが開示されている。

**【先行技術文献】****【特許文献】****【0003】**

【特許文献 1】特開 2007 81325 号公報

**【発明の概要】****【発明が解決しようとする課題】****【0004】**

上述のような薄膜キャパシタでは、小型の電子機器に搭載するために低背化が求められているが、シリコン基板を薄化すると脆性破壊が生じやすくなる。たとえば、薄膜キャパシタをピックアップしたときや薄膜キャパシタが電子機器に実装された状態において、割れ等の脆性破壊が生じ得る。

**【0005】**

そこで、金属材料で構成した高い延性を有する基板を採用した薄膜キャパシタの開発が進められている。

**【0006】**

発明者らは、金属材料で構成した基板を用いた薄膜キャパシタについて研究を重ね、このような薄膜キャパシタにおいてさらに強度の向上を図ることができる技術を新たに見出した。

**【0007】**

本発明の種々の側面は、強度の向上が図られた薄膜キャパシタを提供することを目的とする。

10

20

30

40

50

## 【課題を解決するための手段】

## 【0008】

本発明の一形態に係る薄膜キャパシタは、金属材料で構成された基板と、基板の一方面上に部分的に形成され、電極層と誘電体層とが交互に積層された積層構造を有する容量部と、基板の一方面上の容量部が形成された形成領域および容量部が形成されていない非形成領域を覆う絶縁層と、絶縁層上に設けられた電極端子と、絶縁層に厚さ方向に沿って貫設され、基板および容量部の電極層のいずれかに電極端子を接続するビア導体とを備え、基板は、該基板の厚さ方向に貫く貫通部により複数部分に分断されており、基板の他方面から見て、基板の外縁に沿う枠部と、該枠部内に位置するとともに容量部の誘電体層を介して容量部の電極層と対向する電極部とを有する。

10

## 【0009】

上記薄膜キャパシタにおいては、金属材料で構成された基板は貫通部によって複数部分に分断されている。そして、基板は、複数部分に分断された部分として枠部を有している。枠部は、基板の他方面から見て基板の外縁に沿うように設けられているため、薄膜キャパシタの強度向上が図られている。

## 【0010】

本発明の他の形態に係る薄膜キャパシタは、貫通部内を充たす絶縁樹脂をさらに備える。この場合、枠部と電極部との間における電気絶縁性を高めることができる。

## 【0011】

本発明の他の形態に係る薄膜キャパシタは、枠部が枠内と枠外とをつなぐ連通部を有する。この場合、絶縁樹脂で貫通部内を容易に充たすことができる。

20

## 【発明の効果】

## 【0012】

本発明の一側面によれば、強度の向上が図られた薄膜キャパシタが提供される。

## 【図面の簡単な説明】

## 【0013】

【図1】図1は、本発明の一実施形態に係る薄膜キャパシタの一部を概略的に示す断面図である。

【図2】図2は、図1の薄膜キャパシタの基板の底面図である。

【図3】図3の(a)～(e)は、図1に示す薄膜キャパシタの製造方法を説明するための図である。

30

【図4】図4の(a)～(d)は、図1に示す薄膜キャパシタの製造方法を説明するための図である。

【図5】異なる態様の薄膜キャパシタの基板の底面図である。

【図6】異なる態様の薄膜キャパシタの基板の底面図である。

## 【発明を実施するための形態】

## 【0014】

以下、図面を参照して種々の実施形態について詳細に説明する。なお、各図面において同一または相当の部分に対しては同一の符号を付し、重複する説明を省略する。

## 【0015】

図1に示すように、一本実施形態に係る薄膜キャパシタ1は、その内部にキャパシタ構造として容量部10を有し、かつ、一方の主面(表面)1aに、容量部10から引き出された電極端子として電極端子20A～20Cを有し、他方の主面(裏面)1bに電極端子層30を有している。

40

## 【0016】

薄膜キャパシタ1は、より詳しくは、電極端子層30と、電極端子層30の一方面30a上に部分的に形成され、電極層11と誘電体層12とが交互に積層された積層構造を有する容量部10と、電極端子層30の一方面(表面)30a上の容量部10が形成された形成領域および容量部10が形成されていない非形成領域を覆う絶縁層40と、絶縁層40上に設けられた電極端子20A～20Cと、絶縁層40に厚さ方向に沿って貫設され、

50

電極端子層 30 および容量部 10 の電極層 11 のいずれかに電極端子 20 A ~ 20 C を接続するピア導体 43 A、43 B とを備えている。

【0017】

電極端子 20 A ~ 20 C は、薄膜キャパシタ 1 に搭載される図示しない電子部品と接続するための電極端子であり、電極端子 20 A ~ 20 C が設けられた側の主面上に、電子部品が搭載され得る。

【0018】

電極端子層 30 は、薄膜キャパシタ 1 上に搭載される電子部品に薄膜キャパシタを介して電力を供給する図示しない配線板と接続し得る。電極端子層 30 が設けられた側の主面 1 b が配線板と対面する姿勢で薄膜キャパシタ 1 が配線板上に搭載され得る。

10

【0019】

電極端子層 30 は、導電性を有する金属材料で構成されている。具体的には、電極端子層 30 を形成する導電性材料としては、主成分としてニッケル (Ni) や白金 (Pt) を含有する合金が好ましく、特に、主成分として Ni を含有する合金が好適に用いられる。電極端子層 30 を構成する Ni の純度は高いほど好ましく、99.99 重量%以上であることが好ましい。なお、電極端子層 30 に微量の不純物が含まれていてもよい。主成分として Ni を含有する合金からなる電極端子層 30 に含まれ得る不純物としては、たとえば、鉄 (Fe)、チタン (Ti)、銅 (Cu)、アルミニウム (Al)、マグネシウム (Mg)、マンガン (Mn)、ケイ素 (Si) またはクロム (Cr)、バナジウム (V)、亜鉛 (Zn)、ニオブ (Nb)、タンタル (Ta)、イットリウム (Y)、ランタン (La)、セシウム (Cs) 等の遷移金属元素あるいは希土類元素等、塩素 (Cl)、硫黄 (S)、リン (P) 等が挙げられる。薄膜キャパシタの製造時に、電極端子層 30 から誘電体膜へ上記の不純物が拡散すると、誘電体層 12 の絶縁抵抗の低下等の性能低下を引き起こす可能性がある。

20

【0020】

電極端子層 30 の厚さは、10 nm ~ 100 μm であることが好ましく、1 μm ~ 70 μm であることがより好ましく、10 μm ~ 30 μm 程度であることがさらに好ましい。電極端子層 30 の厚さが薄過ぎる場合、薄膜キャパシタ 1 の製造時に電極端子層 30 をハンドリンクしにくくなる傾向があり、電極端子層 30 の厚さが厚過ぎる場合、リーク電流を抑制する効果が小さくなる傾向がある。なお、電極端子層 30 の面積は、たとえば  $1 \times 0.5 \text{ mm}^2$  程度である。また、上述の電極端子層 30 は金属箔からなることが好ましく、基板と電極とを兼用している。

30

【0021】

容量部 10 は、電極端子層 30 上に交互に積層された 2 層の電極層 11 および 2 層の誘電体層 12 によって構成されている。

【0022】

電極層 11 は導電性を有する材料から形成されている。具体的には、主成分としてニッケル (Ni) や白金 (Pt) を含有する材料が電極層 11 として好適に用いられ、Ni が特に好適に用いられる。電極層 11 に主成分として Ni を含有する材料を用いる場合、その含有量は、電極層 11 全体に対して、50 mol% 以上であることが好ましい。また、電極層 11 の主成分が Ni である場合、白金 (Pt)、パラジウム (Pd)、イリジウム (Ir)、ロジウム (Rh)、ルテニウム (Ru)、オスミウム (Os)、レニウム (Re)、タングステン (W)、クロム (Cr)、タンタル (Ta) および銀 (Ag) からなる群より選ばれる少なくとも一種 (以下、「添加元素」と記す。) をさらに含有する。電極層 11 が添加元素を含有することによって、電極層 11 の途切れが防止される。なお、電極層 11 は複数種の添加元素を含有してもよい。電極層 11 の厚さは、たとえば 10 nm ~ 1000 nm 程度である。

40

【0023】

誘電体層 12 は、 $\text{BaTiO}_3$  (チタン酸バリウム)、 $(\text{Ba}_{1-x}\text{Sr}_x)\text{TiO}_3$  (チタン酸バリウムストロンチウム)、 $(\text{Ba}_{1-x}\text{Ca}_x)\text{TiO}_3$ 、 $\text{PbTiO}_3$ 、

50

$Pb(Zr_xTi_{1-x})O_3$ 等のペロブスカイト構造を持った(強)誘電体材料や、 $Pb(Mg_{1/3}Nb_{2/3})O_3$ 等に代表される複合ペロブスカイトリラクサー型強誘電体材料や、 $Bi_4Ti_3O_{12}$ 、 $SrBi_2Ta_2O_9$ 等に代表されるビスマス層状化合物、 $(Sr_{1-x}Ba_x)Nb_2O_6$ 、 $PbNb_2O_6$ 等に代表されるタングステンブロンズ型強誘電体材料等から構成される。ここで、ペロブスカイト構造、ペロブスカイトリラクサー型強誘電体材料、ビスマス層状化合物、タングステンブロンズ型強誘電体材料において、AサイトとBサイト比は、通常整数比であるが、特性向上のため、意図的に整数比からずらしてもよい。なお、誘電体層12の特性制御のため、誘電体層12に適宜、副成分として添加物質が含有されていてもよい。誘電体層12の厚さは、たとえば10nm~1000nmである。

10

## 【0024】

絶縁層40は、容量部10が形成された形成領域および容量部10が形成されていない非形成領域を覆っており、パッシベーション層41、第1絶縁層42Aおよび第2絶縁層42Bによって構成されている。

## 【0025】

パッシベーション層41は、各容量部10を直接覆っており、無機絶縁材料(たとえば、 $SiO_2$ )によって構成されている。

## 【0026】

第1絶縁層42Aは、電極端子層30の容量部10が形成された領域(形成領域)それぞれにおいて容量部10を覆っている。第2絶縁層42Bは、第1絶縁層42Aが形成されていない領域、すなわち、容量部10が形成されていない領域(非形成領域)を覆うとともに、非形成領域周縁の第1絶縁層42Aを部分的に覆っている。すなわち、第1絶縁層42Aと第2絶縁層42Bとの2段構成によって電極端子層30が覆われている。

20

## 【0027】

第1絶縁層42Aおよび第2絶縁層42Bは、絶縁性を有する材料であれば特に限定されないが、たとえば、ポリイミドなどの非導電性樹脂、 $SiO_2$ 、アルミナ、 $SiN$ (シリコンナイトライド)等の無機材料、あるいはこれらを混合または積層させた絶縁材料等を用いることができる。第1絶縁層41Aの厚さ(パッシベーション層41の上面と第1絶縁層42Aの上面との距離)は、たとえば、 $0.5\mu m \sim 10\mu m$ であり、第2絶縁層42Bの厚さ(第1絶縁層42Aの上面と第2絶縁層42Bの上面との距離)は、たとえば $0.5\mu m \sim 10\mu m$ である。

30

## 【0028】

第1絶縁層42Aと第2絶縁層42Bの間には、第1絶縁層42Aの上面に沿って第1配線部43Aが形成されている。第1配線部43Aは、第1絶縁層42Aの上面に沿って上下方向に延びるとともにその下端に電極端子層30または電極層11と接する接触部44Aを有する。また、第2絶縁層42B上には、第2絶縁層42Bの上面に沿って第2配線部43Bが形成されている。第2配線部43Bは、第2絶縁層42Bに沿って上下方向に延びるとともにその下端に第1配線部43Aと接する接触部44Bを有する。そして、第2配線部43B上に電極端子20A~20Cが形成されている。

40

## 【0029】

電極端子20Aが形成された第2配線部43Bの接触部44Bは、電極端子層30に接する接触部44Aを有する第1配線部43Aに接している。電極端子20Bが形成された第2配線部43Bの接触部44Bは、容量部10の下側の電極層11に接する接触部44Aを有する第1配線部43Aに接している。電極端子20Cが形成された第2配線部43Bの接触部44Bは、容量部10の上側の電極層11に接する接触部44Aを有する第1配線部43Aに接している。

## 【0030】

上述した第1配線部43Aおよび第2配線部43Bが、絶縁層40に貫設され、電極端子層30および容量部10の電極層11のいずれかに電極端子20A~20Cそれぞれを接続するビア導体となっている。第1配線部43Aおよび第2配線部43Bは、たとえば

50

銅 ( C u ) などの導電性を有する材料から構成されている。また、第 2 配線部 4 3 B と電氣的に接続される電極端子 2 0 A ~ 2 0 C も、たとえば銅 ( C u ) などの導電性を有する材料から構成されている。

【 0 0 3 1 】

薄膜キャパシタ 1 においては、電極端子層 3 0 は、該電極端子層 3 0 の厚さ方向に貫く貫通部 3 1 によって複数部分に分断されている。具体的には、電極端子層 3 0 は、図 2 に示すように、電極端子層 3 0 の表面 3 0 a とは反対側の主面 ( 底面 ) 3 0 b から見て、貫通部 3 1 によって分断された枠部 3 2 および電極部 3 3 を有する。

【 0 0 3 2 】

枠部 3 2 は、電極端子層 3 0 の矩形環状の底面 3 0 b の周縁に沿う矩形環状の部分である。枠部 3 2 は、略均一幅となるように設計されている。

10

【 0 0 3 3 】

貫通部 3 1 は、枠部 3 2 の内周側に位置し、矩形環状を呈している。貫通部 3 1 は、枠部 3 2 同様、略均一幅となるように設計されている。

【 0 0 3 4 】

電極部 3 3 は、枠部 3 2 内に位置する矩形の部分である。電極部 3 3 は、図 1 に示すように、ビア導体 4 3 A、4 3 B を介して電極端子 2 0 A と電氣的に接続されているとともに、容量部 1 0 の誘電体層 1 2 を介して電極層 1 1 と対向している。また、電極部 3 3 は、上述した配線板と接続した場合には、電極端子としての機能も備える。

【 0 0 3 5 】

貫通部 3 1 は、その内部全体が、電極端子層 3 0 の厚さより厚い絶縁樹脂 3 4 によって埋められている。絶縁樹脂 3 4 は、一例としてエポキシ樹脂である。それにより、枠部 3 2 と電極部 3 3 との間の高い電気絶縁性が実現されている。

20

【 0 0 3 6 】

次に、図 3 および図 4 を参照して薄膜キャパシタ 1 の製造方法について説明する。なお、図 3 および図 4 は、製造の途中段階における薄膜キャパシタ 1 の一部を拡大して示しているものである。実際には、複数の薄膜キャパシタ 1 を一度に形成した後、それぞれの薄膜キャパシタ 1 に個片化する。

【 0 0 3 7 】

まず、図 3 ( a ) に示すように、仮貼り材 6 1 を介して支持材 6 0 に支持された電極端子層 3 0 となる金属箔を準備し、電極端子層 3 0 上に容量部 1 0 となるべき誘電体層 1 2 と電極層 1 1 とを交互に形成する。電極端子層 3 0 となる金属箔は、必要に応じてその表面が所定の算術平均粗さ R a となるように研磨される。この研磨は、C M P ( Chemical Mechanical Polishing )、電解研磨、パフ研磨等の方法によりおこなうことができる。電極層 1 1 の形成方法としては、D C スパッタリング等が挙げられる。また、誘電体層 1 2 の形成方法としては、溶液法、スパッタリング法等の P V D ( Physical Vapor Deposition ) 法または C V D ( Chemical Vapor Deposition ) 法等の成膜技術を用いることができるが、スパッタリング法がより好ましい方法である。

30

【 0 0 3 8 】

次に、図 3 ( b ) に示すように、電極層 1 1 および誘電体層 1 2 を貫通する所定の開口 7 0 を形成する。開口 7 0 の形成は、たとえばパターンニングされたレジストをマスクとしたドライエッチングによっておこなわれる。この工程により、電極層 1 1 および誘電体層 1 2 に 2 つの開口 7 1、7 2 が形成される。開口 7 1 では、底面に電極端子層 3 0 が露出すると共に、容量部 1 0 に電極層 1 1 および誘電体層 1 2 による連続した側面が形成される。また、開口 7 2 では底面に下側の電極層 1 1 が露出すると共に、容量部 1 0 に電極層 1 1 および誘電体層 1 2 による連続した側面が形成される。

40

【 0 0 3 9 】

その後、支持材 6 0 を仮貼り材 6 1 とともに剥離し、電極端子層 3 0 上に電極層 1 1 および誘電体層 1 2 が積層された積層体を焼成する。焼成時の温度は、誘電体層が焼結 ( 結晶化 ) する温度とすることが好ましく、具体的には 5 0 0 ~ 1 0 0 0 であることが好ま

50

しい。また、焼成時間は5分～2時間程度とすればよい。また、焼成時の雰囲気は、特に限定されず、酸化性雰囲気、還元性雰囲気、中性雰囲気のいずれでもよいが、少なくとも、電極層11が酸化しない程度の酸素分圧下で焼成することが好ましい。なお、焼成のタイミングはこのタイミングに限定されず、たとえば、開口70を形成する前に焼成をおこなってもよいし、開口70を形成した後におこなってもよい。

#### 【0040】

次に、図3(c)に示すように、電極端子層30に再度仮貼り材61を介して支持材60を貼付し、支持材60で電極端子層30を保持した状態で、パッシベーション層41となるべき無機絶縁層(たとえば、SiO<sub>2</sub>層)を成膜する。

#### 【0041】

続いて、図3(d)に示すように、電極層11および誘電体層12上に第1絶縁層42Aを形成する。第1絶縁層42Aは、たとえば、未硬化の状態の熱硬化性樹脂を塗布した後、加熱して硬化させることによって形成される。また、第1絶縁層42Aは、未硬化の状態の光硬化性樹脂を塗布した後、特定の波長の光を照射して硬化させることによって形成されてもよい。第1絶縁層42Aを構成する絶縁性材料を硬化させた後、ドライエッチング等により第1配線部43Aを設けるための所定の開口73を形成する。本実施形態では、開口73として、3つの開口74、75、76を形成する。開口74は、開口71内の第1絶縁層42Aを貫通するように開口71の中央付近に形成される。また、開口75は、開口72内の第1絶縁層42Aを貫通するように開口72内の中央付近に形成される。さらに、開口76は、所定領域の第1絶縁層42Aを貫通するように形成される。この工程により、開口74では底面に電極端子層30が露出し、開口75では底面に下側の電極層11が露出し、開口76では底面に上側の電極層11が露出する。また、電極層11および誘電体層12は第1絶縁層42Aによって封止された状態となる。

#### 【0042】

次に、図3(e)に示すように、第1絶縁層42Aの開口73内および開口周縁の第1絶縁層42A上に第1配線部43Aを形成する。第1配線部43Aは、たとえば、銅(Cu)等の導電性材料をスパッタまたは蒸着した後、エッチングによるパターンングをおこなうことによって形成される。この工程により、電氣的に互いに独立した複数の第1配線部43Aが形成される。このとき、開口74周辺に形成された第1配線部43Aは電極端子層30と電氣的に接続され、開口75周辺に形成された第1配線部43Aは下側の電極層11と電氣的に接続され、開口76周辺に形成された第1配線部43Aは上側の電極層11と電氣的に接続された状態となる。

#### 【0043】

次に、図4(a)に示すように、第1絶縁層42Aおよび第1配線部43A上に第2絶縁層42Bを形成する。第2絶縁層42Bは、第1絶縁層42Aと同様に、たとえば未硬化の状態の熱硬化性樹脂を塗布した後、加熱して硬化させることによって形成される。第2絶縁層42Bを構成する絶縁性材料を硬化させた後、ドライエッチング等により第2配線部43Bを形成するための3つの開口77を形成する。この工程により、開口77それぞれから第1配線部43Aが露出した状態となる。

#### 【0044】

次に、図4(b)に示すように、第2絶縁層42Bの開口77内および開口周縁の第2絶縁層42B上に第2配線部43Bを形成する。第2配線部43Bも、第1配線部43A同様、たとえば、銅(Cu)等の導電性材料をスパッタまたは蒸着した後、エッチングによるパターンングをおこなうことによって形成される。この工程により、電氣的に互いに独立した複数の第2配線部43Bが形成される。このとき、開口77周辺に形成された第2配線部43Bはそれぞれ第1配線部43Aと電氣的に接続された状態となる。

#### 【0045】

次に、図4(c)に示すように、第2配線部43上に、薄膜キャパシタ1を外部の電子部品と電氣的に接続するための電極端子20A～20Cを形成する。電極端子20A～20Cは、たとえば、メッキ等により銅(Cu)等の導電性材料の層を形成した後、エッチ

10

20

30

40

50

ング等をおこなうことによって形成される。

【0046】

最後に、図4(d)に示すように、支持材60を仮貼り材61とともに剥離する。そして、電極端子層30に貫通部31を形成して、電極端子層30を上述した枠部32と電極部33とに分断する。貫通部31は、たとえばウェットエッチングによって形成する。さらに、貫通部31に、絶縁樹脂34を充填する。絶縁樹脂34の充填は、たとえばフィルムのラミネートによっておこなわれる。その後、ダイシング等によって個片化をおこなうことにより、図1に示すような薄膜キャパシタ1が得られる。

【0047】

上述した薄膜キャパシタ1においては、電極端子層(基板)30は、貫通部31によって複数部分に分断されており、その分断された部分として枠部32を有している。枠部32は、電極端子層30の底面30bから見て電極端子層30の外縁に沿うように設けられており、枠部32が、電極端子層30が厚さ方向や面方向に伸縮したり反ったりする変形を阻害し、そのような変形が抑制され得る。したがって、薄膜キャパシタ1においては、電極端子層30が変形しにくくなっており、強度の向上が実現されている。

【0048】

また、貫通部31は、矩形環状の閉じた形状であるため、絶縁樹脂34を充填した際に、その絶縁樹脂34は貫通部31内に留まり易く、絶縁樹脂34の流動を規制しつつ充填を容易におこなうことができる。また、充填時に絶縁樹脂34が貫通部31から流出した場合には、製品の取扱い性や品質に影響を及ぼすことが考えられるが、貫通部31が閉じた形状であるため、絶縁樹脂34は貫通部31から流出しにくくなっている。ただし、貫通部31は、閉じた形状ではなく、図2に示すような枠部32に設けた連通部35により枠外とつながっていてもよい。連通部35は、枠部32の枠内と枠外とをつなげており、たとえば切り欠きで構成される。絶縁樹脂34を貫通部31に充填した際、樹脂の粘度や樹脂中の気泡等に起因して流動性が低く、均一な充填が困難な場合がある。枠部32に連通部35を設けることで、充填時の樹脂の流動性が向上し、より均一な充填をおこなうことができる。

【0049】

さらに、電極端子層30および容量部10の電極層11が、絶縁層40に厚さ方向に沿って貫設されたビア導体(すなわち、第1配線部43Aおよび第2配線部43B)によって電極端子20A~20Cそれぞれに接続されている。薄膜キャパシタの厚さ方向に直交する面内において配線が這い回される場合には、回路配線の迂回等が生じてしまい配線が長くなるが、薄膜キャパシタ1ではビア導体43A、43Bにより厚さ方向に沿う短い回路配線が実現されている。すなわち、薄膜キャパシタ1では、複数の電極端子20A~20Cでの多端子化を図りつつ、回路配線の短縮が図られており、それにより、低ESL化が図られた薄膜キャパシタが得られる。

【0050】

なお、薄膜キャパシタ1では、第1絶縁層42Aと第2絶縁層42Bとの2段構成を採用することで、再配線をおこなっている。すなわち、第1配線部43Aの位置は、容量部10の直上または近傍に制限されるが、第2配線部43Bの位置はそのような位置に制限されず、自由に位置を決定することができる。そのため、第2配線部43B上に形成される電極端子20A~20Cの位置についても設計自由度が高くなっている。また、一つの第1配線部43Aから複数の第2配線部43Bを引き出すこともでき、この場合には容易に電極端子20A、20B、20Cの多端子化を図ることができる。

【0051】

また、薄膜キャパシタ1は、絶縁層40の厚さが容量部10の厚さより厚くなっている。このように、絶縁層40の厚さが厚い場合にはESLが高くなる傾向になるが、上述のビア導体43A、43Bによる回路配線の短縮で、効果的な低ESL化を図ることができる。電極端子層30の厚さについても、容量部10の厚さより厚くなっている。

【0052】

10

20

30

40

50

なお、薄膜キャパシタは、上述した実施形態に限らず、様々に変形することができる。

【0053】

たとえば、電極端子層30の形状は、上述した形状に限らず、図5、6に示すような形状であってもよい。

【0054】

図5に示す電極端子層30Aは、底面30bの周縁に沿う矩形環状の枠部32A内に、上述した電極部33と同様の構成および機能を備えた4つの電極部33Aを有する。このように複数の電極部33Aを備える電極端子層30Aであっても、上述した電極端子層30と同一または同様の効果を奏する。

【0055】

図6に示す電極端子層30Bは、底面30bの周縁に沿うとともに矩形状の4つの小間に仕切られた形状の枠部32Aを有し、4つの小間のそれぞれに、上述した電極部33と同様の構成および機能を備えた電極部33Bがそれぞれ配置されている。このように複数の仕切られた枠部32Bを備える電極端子層30Bであっても、上述した電極端子層30と同一または同様の効果を奏する。

【0056】

また、電極端子層の枠部の形状は、必ずしも矩形環状ではなくてもよい。たとえば、四角形以外の多角形（三角形や六角形など）の環状であってもよく、円環状や楕円環状であってもよい。

【0057】

また、上述した枠部32、32A、32Bは、電極部33と同様に、ビア導体43A、43Bを介して電極端子20A～20Cのいずれかと電気的に接続されてもよい。さらに、枠部32、32A、32Bについても、上述した配線板と接続して、電極端子として利用することができる。

【0058】

ビア導体は、上述したビア導体43A、43Bの構成に限らず、絶縁層の厚さ方向に沿って真っ直ぐに延びる貫通孔に導体を充填した構成のビア導体であってもよい。また、薄膜キャパシタでは、絶縁層を再配線のために2段構成としたが、3段以上の多段構成としてもよく、1段で構成してもよい。容量部の構成についても、電極層および誘電体層の層数を適宜増減することができる。

【符号の説明】

【0059】

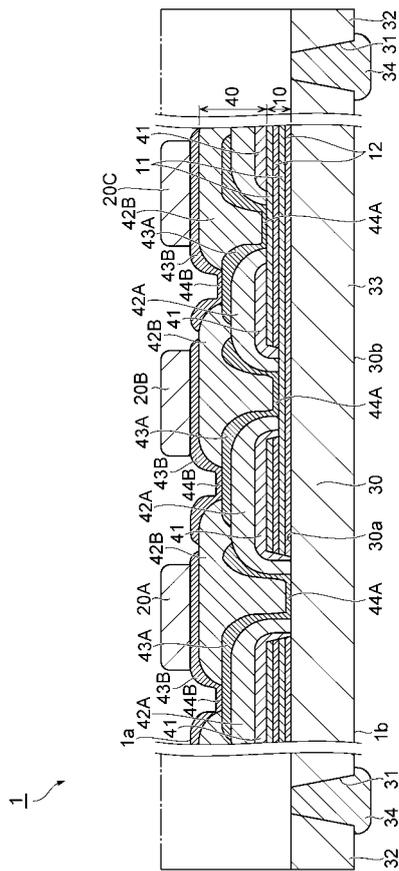
1...薄膜キャパシタ、10...容量部、11...電極層、12...誘電体層、20A～20C...電極端子、30...電極端子層、31...貫通部、32、32A、32B...枠部、33、33A、33B...電極部、34...絶縁樹脂、35...連通部、40...絶縁層、43A...第1配線部、43B...第2配線部。

10

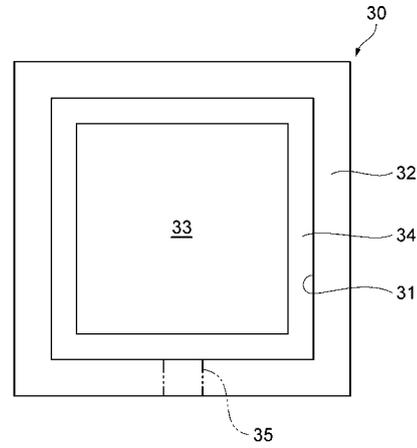
20

30

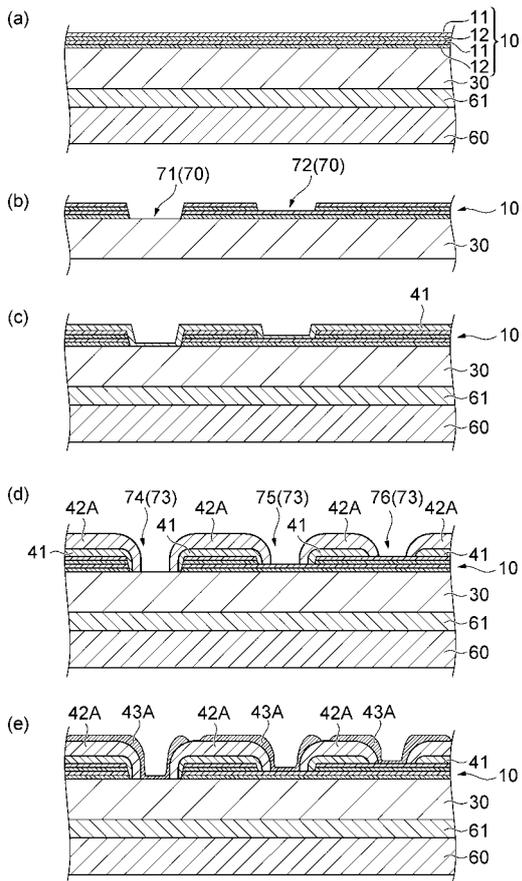
【 図 1 】



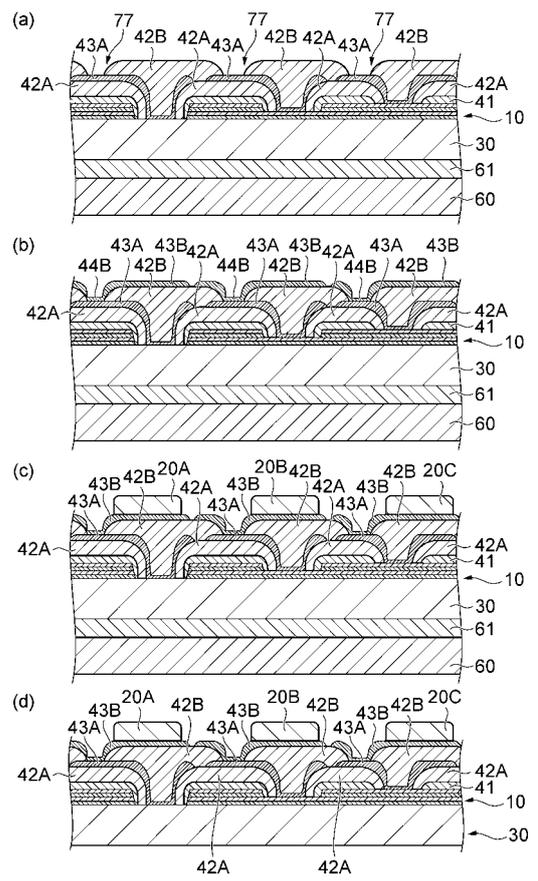
【 図 2 】



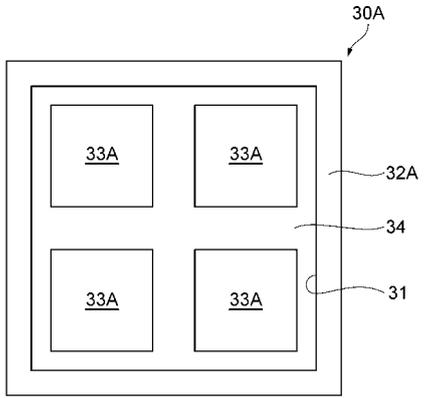
【 図 3 】



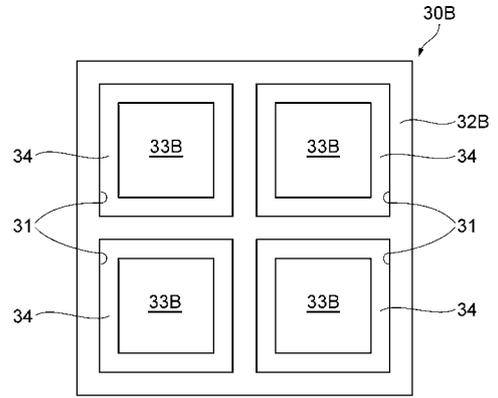
【 図 4 】



【 図 5 】



【 図 6 】



---

フロントページの続き

(72)発明者 吉川 和弘  
東京都港区芝浦三丁目9番1号 TDK株式会社内

(72)発明者 吉田 健一  
東京都港区芝浦三丁目9番1号 TDK株式会社内

Fターム(参考) 5E001 AB06 AH03 AJ01 AJ02 AJ04  
5E082 EE05 EE23 EE37 FF05 FG03 FG26 FG42 HH43