



(12)发明专利申请

(10)申请公布号 CN 107924033 A

(43)申请公布日 2018.04.17

(21)申请号 201680047268.8

(22)申请日 2016.08.08

(30)优先权数据

14/823,962 2015.08.11 US

(85)PCT国际申请进入国家阶段日

2018.02.11

(86)PCT国际申请的申请数据

PCT/US2016/046003 2016.08.08

(87)PCT国际申请的公布数据

W02017/027458 EN 2017.02.16

(71)申请人 甲骨文国际公司

地址 美国加利福尼亚

(72)发明人 I·舒彬 郑学哲 李金洞

K·拉杰 A·V·卡里什纳莫蒂

(74)专利代理机构 中国国际贸易促进委员会专利商标事务所 11038

代理人 边海梅

(51)Int.Cl.

G02B 6/42(2006.01)

G02B 6/12(2006.01)

H01S 5/30(2006.01)

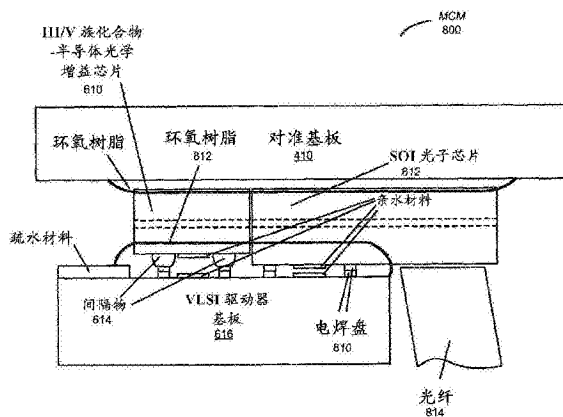
权利要求书2页 说明书9页 附图8页

(54)发明名称

自组装的垂直对准的多芯片组件

(57)摘要

描述了多芯片组件(MCM)。这种MCM包括使用在基板的面对表面上的亲水材料和疏水材料以及作为恢复力的液体表面张力被动地自组装在另一个基板上的两个基板。两个基板上具有亲水材料的区域与另一个基板上具有亲水材料的区域重叠。另一个基板上的这些区域可以被具有疏水材料的区域包围。两个基板中的至少一个基板的表面上的间隔物可以使布置在两个基板上的光波导对准,使得光波导共面。这种制造技术可以允许通过边缘耦合两个基板来制造低损耗混合光源。例如,两个基板中的第一个基板可以是III/V族化合物半导体,并且两个基板中的第二个基板可以是绝缘体上硅光子芯片。



1. 一种多芯片组件 (MCM), 包括:
  - 具有第一表面的第一基板, 其中所述第一基板包括在相对于所述第一表面的第一高度处布置在所述第一基板上的第一光波导;
  - 具有第二表面的第二基板, 其中所述第二基板包括:
    - 在相对于所述第二表面的第二高度处布置在所述第二基板上的第二光波导; 以及
    - 布置在所述第二表面上的具有厚度的间隔物; 以及
  - 具有第三表面的第三基板, 所述第三基板机械地耦合到所述第一表面和所述间隔物, 其中所述间隔物的厚度使所述第一光波导与所述第二光波导对准。
2. 如权利要求1所述的MCM, 其中所述第一基板包括限定在除了硅以外的半导体中的半导体光学放大器。
3. 如权利要求1或2所述的MCM, 其中所述第二基板包括光子芯片。
4. 如权利要求3所述的MCM, 其中所述光子芯片包括:
  - 所述第二基板;
  - 布置在所述第二基板上的掩埋氧化物层; 以及
  - 布置在所述掩埋氧化物层上的半导体层, 其中所述第二光波导限定在所述半导体层中。
5. 如权利要求4所述的MCM, 其中所述第二基板、所述掩埋氧化物层和所述半导体层构成绝缘体上硅技术。
6. 如前述权利要求中任一项所述的MCM, 其中在所述第一基板的所述第一表面的相对侧和所述第二基板的所述第二表面的相对侧上的所述第一基板的后表面和所述第二基板的后表面包括亲水材料。
7. 如前述权利要求中任一项所述的MCM, 其中所述第一表面和所述第三表面包括具有亲水材料的面对区域。
8. 如权利要求7所述的MCM, 其中所述第三表面包括在所述第一表面与所述第三表面之间的重叠区域外部的具有疏水材料的区域。
9. 如权利要求7或8所述的MCM, 其中所述疏水材料包括以下中的一个: 含氟聚合物和聚对二甲苯。
10. 如权利要求7至9中任一项所述的MCM, 其中使用用氧的等离子体处理来制造所述疏水材料。
11. 如前述权利要求中任一项所述的MCM, 其中所述第二表面和所述第三表面包括具有亲水材料的面对区域。
12. 如权利要求11所述的MCM, 其中所述第三表面包括具有疏水材料的区域, 所述区域在所述间隔物的顶表面与所述第三表面之间的重叠区域外部。
13. 如权利要求11或12所述的MCM, 其中所述疏水材料包括以下中的一个: 含氟聚合物和聚对二甲苯。
14. 如权利要求11至13中任一项所述的MCM, 其中使用用氧的等离子体处理来制造所述疏水材料。
15. 如前述权利要求中任一项所述的MCM, 其中所述MCM还包括在所述第一表面与所述第三表面之间的重叠区域之间以及在所述第二表面与所述第三表面之间的重叠区域之间

的环氧树脂层。

16. 如前述权利要求中任一项所述的MCM,其中所述间隔物包括以下中的一个:金属、聚合物和树脂。

17. 如前述权利要求中任一项所述的MCM,其中所述第一高度等于所述第二高度与所述间隔物的厚度的和。

18. 一种系统,包括:

处理器;

存储被配置为由所述处理器执行的程序模块的存储器;以及  
根据前述权利要求中任一项所述的MCM。

19. 一种系统,包括:

处理器;

存储被配置为由所述处理器执行的程序模块的存储器;以及  
MCM,其中所述MCM包括:

具有第一表面的第一基板,其中所述第一基板包括在相对于所述第一表面的第一高度处布置在所述第一基板上的第一光波导;

具有第二表面的第二基板,其中所述第二基板包括:

在相对于所述第二表面的第二高度处布置在所述第二基板上的第二光波导;以及  
布置在所述第二表面上的具有厚度的间隔物;以及

具有第三表面的第三基板,所述第三基板机械地耦合到所述第一表面和所述间隔物,其中所述间隔物的厚度使所述第一光波导与所述第二光波导对准。

20. 如权利要求19所述的系统,其中所述第一表面和所述第三表面包括具有亲水材料的面对区域;以及

其中所述第三表面包括在所述第一表面与所述第三表面之间的重叠区域外部的具有疏水材料的区域。

21. 一种用于制造MCM的方法,包括:

在第一基板的第一表面上用第一亲水材料限定第一区域,其中所述第一基板包括在相对于所述第一表面的第一高度处布置在所述第一基板上的第一光波导;

将具有厚度的间隔物布置在第二基板的第二表面上,其中所述第二基板包括在相对于所述第二表面的第二高度处布置在所述第二基板上的第二光波导;

在所述第二表面上用第二亲水材料限定第二区域;

在第三基板的第三表面上用第三亲水材料限定第三区域;

在所述第三基板的所述第三表面上限定具有疏水材料的一个或多个区域;

在所述第三表面上分配液体;

将所述第一基板和所述第二基板放置在所述液体上,其中所述第一表面面对所述第三表面并且所述第二表面面对所述第三表面;以及

在所述第一基板和所述第二基板已经相对于所述第三基板进行自对准之后,将所述第一表面机械地耦合到所述第三表面并且将所述间隔物的顶表面机械地耦合到所述第三表面,其中所述间隔物的厚度使所述第一光波导与所述第二光波导对准。

## 自组装的垂直对准的多芯片组件

### 技术领域

[0001] 本公开一般而言涉及多芯片组件 (MCM) 和用于制造MCM的技术。更具体而言,本公开涉及包括两个基板的MCM,这两个基板使用间隔物来垂直对准并且使用亲水层和疏水层进行自组装。

### 背景技术

[0002] 基于硅光子技术的光互连在带宽、部件密度、能量效率、时延和物理范围 (reach) 方面具有优于电互连的潜力。因此,光互连是缓解高性能计算系统中的芯片间和芯片内通信瓶颈的有前途的解决方案。

[0003] 虽然在开发绝缘体上硅 (SOI) 电路方面取得了巨大的进步,但硅上的光源仍然是重大的技术挑战。特别地,为了在硅上制作高效的激光源,需要高效的光学增益介质。但是,由于硅的间接带隙结构,硅通常是不良的发光材料。虽然目前正在努力增强硅中的发光效率和光学增益,但硅中的电泵浦室温连续波 (CW) 激光器仍然是难以捉摸的。类似地,虽然使用直接在硅上生长的锗作为光学增益介质已经有了令人兴奋的发展,但是通常需要高拉伸应变和高掺杂来使锗具有直接带隙,这通常导致低激光器效率。此外,由于硅与III/V族化合物半导体之间的大的晶格和热失配,在硅上外延生长III/V族化合物半导体常常是困难的,这也限制了激光器效率和可靠性。因此,由于多种材料、工艺和器件物理问题,这些领域仍然是研究课题。

[0004] 用于在硅上或使用硅构建激光器的替代近期做法是III/V族化合物半导体与硅的混合晶片集成。例如,通过经由或者氧化物与氧化物熔合键合或者启用聚合物的苯并环丁烯键合将氧化铟活性结构晶片键合到硅,渐逝耦合的混合激光器已经成功地得到证明。但是,由于锥度损耗、载流子注入效率和热阻抗,这些混合激光器通常具有相对低的光波导耦合总效率。此外,晶片键合方法通常仅对将III/V族化合物半导体直接键合在具有无源电路的硅晶片上起作用。此外,III/V族化合物-半导体晶片和SOI晶片常常不具有兼容尺寸。特别地,III/V族化合物半导体晶片尺寸通常被限制到150mm,而典型的SOI光子晶片直径为200mm和300mm。因此,将混合激光源与(可以包括多层金属互连和层间电介质的)其它有源硅器件集成仍然是个挑战。

[0005] 具有III/V族化合物-半导体光学增益介质与硅光波导的边对边对接耦合是常见的混合集成方法。它允许维持常规III/V族化合物-半导体激光器的高电注入效率和低热阻抗。而且,使用这种方法,III/V族化合物-半导体光学增益介质和SOI电路二者都可以独立地进行性能优化,并且可以独立制造。使用这种混合集成技术的外腔 (EC) 激光器已经成功地被证明具有高光波导耦合的总体效率。但是,由于III/V族化合物-半导体光波导和硅光波导之间的光学模式不匹配,常常需要在III/V族化合物半导体和硅的任一側或兩側上的特殊模式尺寸转换器。此外,为了获得高效的光学耦合,通常需要III/V族化合物半导体与硅中的光波导的具有亚微米对准容差的精确对准。解决这些问题会降低产率并增加这些混合激光器的成本。

[0006] 因此,所需要的是没有上述问题的混合光源和用于制造混合光源的技术。

### 发明内容

[0007] 本公开的一个实施例提供了一种多芯片组件(MCM)。这种MCM包括具有第一表面的第一基板,其中第一基板包括在相对于第一表面的第一高度处布置在第一基板上的第一光波导。而且,MCM包括具有第二表面的第二基板。这种第二基板包括:在相对于第二表面的第二高度处布置在第二基板上的第二光波导;以及布置在第二表面上的具有厚度的间隔物。此外,MCM包括具有第三表面的第三基板,该第三基板机械地耦合到第一表面和间隔物,其中间隔物的厚度使第一光波导与第二光波导对准。

[0008] 例如,第一高度可以等于第二高度与间隔物的厚度的和。

[0009] 要注意的是,第一基板可以包括在除了硅以外的半导体中限定的半导体光学放大器。而且,第二基板可以包括光子芯片。这种光子芯片可以包括:第二基板;布置在第二基板上的掩埋氧化物层;以及布置在掩埋氧化物层上的半导体层,其中第二光波导限定在该半导体层中。在一些实施例中,第二基板、掩埋氧化物层和半导体层构成绝缘体上硅技术。

[0010] 此外,在第一基板的第一表面的相对侧和第二基板的第二表面的相对侧上的第一基板的后表面和第二基板的后表面可以包括亲水材料。类似地,第一表面和第三表面可以包括具有亲水材料的面对区域。此外,第三表面可以包括在第一表面与第三表面之间的重叠区域外部的具有疏水材料的区域。

[0011] 要注意的是,该疏水材料可以包括:含氟聚合物和/或聚对二甲苯。可替代地或附加地,可以使用用氧的等离子体处理来制造该疏水材料。

[0012] 而且,第二表面和第三表面可以包括具有亲水材料的面对区域。此外,第三表面可以包括在第二表面与第三表面之间的重叠区域外部的具有疏水材料的区域。

[0013] 在一些实施例中,MCM包括在第一表面与第三表面之间的重叠区域之间以及第二表面与第三表面之间的重叠区域之间的环氧树脂层。此外,要注意的是,间隔物可以包括:金属、聚合物和/或树脂。

[0014] 可替代地,间隔物可以布置在第一表面上,并且第三基板的第三表面可以机械地耦合到第二表面和间隔物。

[0015] 另一个实施例提供了一种包括MCM的系统。

[0016] 另一个实施例提供了一种用于制造MCM的方法。在该方法期间,在第一基板的第一表面上用第一亲水材料限定第一区域,其中第一基板包括在相对于第一表面的第一高度处布置在第一基板上的第一光波导。然后,具有厚度的间隔物布置在第二基板的第二表面上,其中第二基板包括在相对于第二表面的第二高度处布置在第二基板上的第二光波导。而且,在第二基板的第二表面上用第二亲水材料限定第二区域。接下来,在第三基板的第三表面上用第三亲水材料限定第三区域,并且在第三基板的第三表面上用疏水材料限定一个或多个区域。此外,在第三表面上分配液体,并且将第一基板和第二基板放置在该液体上,其中第一表面面对第三表面并且第二表面面对第三表面。在第一基板和第二基板已经相对于第三基板进行自对准之后,第一表面机械地耦合到第三表面,并且间隔物的顶表面机械地耦合到第三表面,其中间隔物的厚度使第一光波导与第二光波导对准。

[0017] 可替代地,在一些实施例中,整个第一表面是亲水的和/或整个第二表面是亲水

的。要注意的是,第一亲水材料、第二亲水材料和/或第三亲水材料可以相同或者不同。

[0018] 提供本发明内容仅仅是为了图示一些示例性实施例的目的,以便提供对本文所描述的主题的一些方面的基本理解。因而,将认识到上述特征仅仅是示例并且不应当以任何方式被解释为缩小本文所描述的主题的范围或精神。从下面的具体实施方式、附图和权利要求书中,本文所描述的主题的其它特征、方面和优点将变得清晰。

### 附图说明

[0019] 图1是图示根据本公开的实施例的多芯片组件(MCM)的制造的顶视图的图。

[0020] 图2是图示根据本公开的实施例的图1中MCM的制造的侧视图的图。

[0021] 图3是图示图1的MCM的侧视图的框图。

[0022] 图4是图示根据本公开的实施例的MCM的制造的侧视图的图。

[0023] 图5是图示根据本公开的实施例使用间隔物对MCM中的芯片进行调平(leveling)的侧视图的图。

[0024] 图6是图示根据本公开的实施例的MCM的制造的侧视图的图。

[0025] 图7是图示根据本公开的实施例的MCM的制造的侧视图的图。

[0026] 图8是图示根据本公开的实施例的MCM的侧视图的图。

[0027] 图9是图示根据本公开的实施例的系统的框图。

[0028] 图10是图示根据本公开的实施例的用于制造MCM的方法的流程图。

[0029] 要注意的是,贯穿附图,相同的附图标记指对应的部分。而且,相同类型的部分的多个实例由用横线与实例号隔开的共同前缀表示。

### 具体实施方式

[0030] 描述了多芯片组件(MCM)、包括MCM的系统以及用于制造MCM的技术的实施例。这种MCM包括使用在基板的面对表面上的亲水材料和疏水材料以及作为恢复力的液体表面张力被动地自组装在另一个基板上的两个基板。特别地,两个基板上具有亲水材料的区域与另一个基板上的具有亲水材料的区域重叠。另一个基板上的这些区域可以被具有疏水材料的区域包围。此外,两个基板中的至少一个基板的表面上的间隔物可以使布置在两个基板上的光波导对准,使得光波导共面。这种制造技术可以允许通过边缘耦合两个基板来制造低损耗混合光源。例如,两个基板中的第一个基板可以是(具有有源光学增益介质的)III/V族化合物半导体,并且两个基板中的第二个基板可以是绝缘体上硅光子芯片。

[0031] 这种制造技术可以与大批量生产兼容。特别地,可以使用半导体工艺技术在表面上制造亲水材料和疏水材料。此外,制造技术可以显著降低边缘耦合工艺中对准的复杂性,从而实现无缝晶片级集成。因此,MCM的产率可以增加,并且MCM的成本可以显著降低。

[0032] 我们现在描述MCM和用于制造该MCM的技术的实施例。III/V族化合物-半导体光波导与硅或绝缘体上硅(SOI)光波导的低损耗边缘耦合通常涉及:光学模式匹配、高表面质量耦合边缘和精确的光波导对准。典型的III/V族化合物-半导体光波导具有垂直地直径为大约为 $1\mu\text{m}$ 的光学模式尺寸,这与硅光子的两种流行的SOI平台( $0.25$ 至 $0.3\mu\text{m}$ 的SOI和 $3\mu\text{m}$ 的SOI)都不匹配。在光学模式尺寸较小的一侧上通常需要光斑尺寸转换器(SSC)以将该光学模式尺寸上转换为与具有较大光学模式尺寸的另一侧相匹配。因此,为了将III/V族化合

物-半导体有源增益介质与 $0.25\mu\text{m}$ 至 $0.3\mu\text{m}$  SOI平台集成,在SOI一侧通常需要SSC。而且,为了在横向和垂直上都扩展光学模式,可以使用如下SSC,该SSC使用逆向硅光波导圆锥接着是具有较低折射率对比度的较大介电光波导。此外,为了获得具有良好表面质量的耦合边缘,常常使用劈分(cleaving)或切割和抛光,这迫使在逐个芯片的基础上执行集成。

[0033] 如由Jin Hyoung Lee、Ivan Shubin、Xuezhe Zheng和Ashok V.Krishnamoorthy在于2013年9月11日提交的美国专利申请14/024,227(具有代理人案号ORA13-0931,该专利申请的内容通过引用并入本文)“Back-Side Etching and Cleaving of Substrates”中所讨论的,背面蚀刻辅助的劈分可以在SOI上产生高质量的耦合边缘,而不需要抛光。这种背面制造技术也是允许在单个晶片上产生多个开口的晶片级工艺。这些开口可以通过背面光刻精确地限定,并且可以在SOI光波导刻面处终止。可以使用背面制造技术以及通过高度各向异性干蚀刻的刻面抛光和/或刻面限定来制造在下面描述的制造技术中使用的高质量光波导刻面。

[0034] 本文所描述的MCM可以将三种类型的芯片集成到具有内部生成的激光(以及更一般地,光信号)的单个功能光子模块或收发器中。特别地,MCM可以包括:III/V族化合物-半导体光学增益介质芯片(诸如在磷化铟基板上实现的光学增益介质芯片)、硅基板上具有或不具有光调制电路的外部激光腔光子SOI芯片、以及硅基板上的数据调制和激光驱动VLSI芯片。所有这三种芯片都可以用不同的处理工艺技术来生产,这些技术可以彼此不兼容。因此,所公开的制造技术可以是组装这些不同芯片的混合集成技术。所公开的自对准技术可以依赖粗略(coarse)裸片(die)放置和由表面张力驱动的液滴自对准工艺。这些制造技术可以用于实现仅使用机器人拾放方法不可能实现的具有高产率(接近100%)和高精度(亚微米)的芯片到基板对准。而且,混合微组装的速度通常主要取决于粗略放置工具的速度。在最近在混合微组装工业示范中,已经报道了超过40,000单位的吞吐量。因此,所公开的制造技术中的芯片可以通过自动拾放工具以超过每小时40,000单位的速度放置,而在放置之后发生表面张力驱动的自对准。要注意的是,已经实现了微米和亚微米定位精确度。

[0035] 当表面张力使其势能最小化时,可以进行自对准,其中势梯度被设计为朝着期望的位置来驱动(诸如MCM中的芯片的)部分。在MCM中的部件的表面的图案的液滴限制在自对准中常常是重要的(该限制可以促成液滴自对准的成功或失败),并且这种限制通常可以在平坦和突出的图案上实现。对于平坦的图案,可以基于图案与基板之间的大润湿对比度将液滴限制在图案上。因此,用于组装的图案可以是平坦的或突出的。而且,图案的形状可以与要组装的(微)芯片匹配。液滴的限制可以通过大的润湿对比度在平坦的图案上实现或者用几何实心边缘在突出的图案上实现。此外,取决于施用什么类型的液体和图案材料,可以通过蒸发、固化或热压缩来实现键合。要注意的是,由于在微观长度尺度上的缩放规律,(微)芯片的释放在微组装中可能是困难的。特别地,随着芯片的大小从宏观尺寸减小到微米尺寸,与粘合和摩擦的影响相比,重力和惯性的影响通常变得可忽略不计。因此,在制造技术期间液滴的表面张力可以支配重力,因此表面张力可以驱动芯片与MCM中的表面上的(一个或多个)图案对准,并且可以防止芯片粘到微处理工具上。

[0036] 此外,液滴可以用不同的液体形成,诸如水、溶剂和/或粘合剂,由此提供用于临时的芯片到基板放置以及用于芯片永久附连的替代方案。要注意的是,可以通过精确的分配工具连续地和/或通过同时雾化/喷射MCM中的一个或多个表面或者甚至通过将整个基板或

晶片浸入适当的浴中来施用液体和形成液滴。例如,通常可以使用低表面能含氟聚合物涂层和/或聚对二甲苯实现具有显著降低的润湿性的疏水表面。因为低表面能含氟聚合物涂层可以改变表面的化学组成,所以这会使水或粘性液滴难以在该表面上散布(spread)。因此,液滴可以仅在芯片构图的专用位点形成。

[0037] 因此,在所公开的制造技术中,多个芯片可以在共同基板上同时相对于彼此进行自对准,该共同基板在基板表面上具有适当图案。特别地,两个芯片(即III/V族化合物-半导体光学增益介质裸片或芯片以及SOI外部介质裸片或芯片)可以通过分配校准量的液体(使得液滴被限制到表面上的构图区域)在公共基板的构图表面上进行自对准。要注意的是,如在由Xuezhe Zheng、Ivan Shubin、Ying Luo、Guoliang Li和Ashok V.Krishnamoorthy于2013年10月22日提交的美国专利申请14/060,136(具有代理人案号ORA13-0951,该专利申请的内容通过引用并入本文)“Hybrid Integration of Edge-Coupled Chips”中所描述的,公共基板可以是临时基板,其中随后通过电和热供应转移到永久基板上。可替代地,公共基板可以是具有匹配的电接口的永久集成平台。

[0038] 如以下参考图5进一步描述的,借助于在这些芯片中的至少一个芯片的顶表面上建立的垂直间隔物,MCM中的两个(或更多个)任意结构化的芯片可以抵靠临时基板或永久基板的公共表面彼此垂直地对准。这些垂直间隔物可以包括导电材料(诸如金属)或非导电材料(诸如聚合物、树脂等等),这些材料可以使用物理沉积或旋涂以及随后的构图被布置在芯片中的至少一个芯片的顶表面上至精确的(正确的)厚度。因此,芯片中的光波导可以在垂直平面中进行自对准以用于MCM中的低损耗光学耦合。

[0039] 该制造技术中的集成操作如图1和图2中所示,图1显示了图示多芯片组件(MCM)100的制造的顶视图的图,图2显示了图示MCM 100的制造的侧视图的图。特别地,对准基板110的表面112可以用特定于芯片的以及芯片尺寸的形状来构图,以便指定对应界面的位置和润湿性二者。区域114中的构图的界面可以是亲水的,并且也可以具有(通过设计的)内置的芯片分离116。此外,区域114可以被疏水的区域118包围。

[0040] 在示例性实施例中,亲水材料包括:天然清洁的氧化硅(诸如二氧化硅)、另一种氧化物、氮化物和/或金属(诸如铝和/或铝的氧化物)。此外,疏水材料可以包括:有机硅(诸如聚二甲基硅氧烷或PDMS)、含氟聚合物涂层(诸如聚四氟乙烯或含有氟化碳基团的材料,例如CF<sub>x</sub>)和/或(可以钝化表面的)聚对二甲苯。可替代地或附加地,表面可以被修改变为疏水的,并且通过用氢或氧等离子体或降低液体表面能的其它化学品处理来排斥液体。

[0041] 要注意的是,对准基板110可以是透明的或不透明的。当随后将UV可固化粘合剂施用到区域114中并且通过基板的背面暴露UV可固化粘合剂以用于固化时,透明基板可能是有益的。可替代地,当对准基板110是永久基板或包括其它结构或器件的内插器时,可以使用不透明基板。

[0042] 然后,可以将适当的液体120(水、溶剂和/或粘合剂)分配到对准基板110上或分配到区域114中。可以在自动的、校准的和精确的连续分配操作中或者在通过雾化、旋涂和/或浸入浴中的晶片级并行施用中指定该液体的量。因此可以在区域114中形成适当体积和尺寸的液滴,区域114接收液体120用于对芯片进行自对准。

[0043] 接下来,待配对和对准的芯片122可以通过拾放工具粗略地定位,并且可以面朝下地一次一个地释放到液滴中。然后液体表面张力将待配对和对准的芯片122相对于对准基



板110对准并且最终相对于彼此横向和有角度地对准。对准基板110的表面112的公共平面可以确保垂直自对准。

[0044] 要注意的是,使用液体表面张力的自对准可以相对快。特别地,如果液体120是粘合剂,那么它在这个时候可以固化以将芯片122锁定在对准的位置。例如,取决于粘合剂的性质,可以利用温度或UV光固化粘合剂,用于临时使用和永久使用。(因此,在一些实施例中,芯片122与对准基板110之间的机械耦合可以是可重新配合的,这可以允许对MCM进行返工。)如果是临时的,那么对准芯片122可以以类似于在由Xuezhe Zheng、Ivan Shubin、Ying Luo、Guoliang Li和Ashok V.Krishnamoorthy于2013年10月22日提交的美国专利申请14/060,136(具有代理人案号ORA13-0951)“Hybrid Integration of Edge-Coupled Chips”中所述的方式进一步转移到永久基板上。而且,要注意的是,整个组装序列可以是晶片级适用的。此外,如图3中所示,图3显示了图示MCM 100的侧视图的框图,每个对准的芯片对(诸如芯片122)可以包含诸如光波导310的一个或多个对准且耦合的光波导集合,该光波导集合距离表面112处于公共高度312。

[0045] 图4中显示了在制造技术期间对准的芯片122从对准基板110到基板410的转移,图4显示了图示MCM 400的制造的侧视图的图。要注意的是,芯片122可以使用环氧树脂412机械地耦合到基板410。然后,芯片122可以与对准基板110机械地解耦合。

[0046] 如前所述,该制造技术可以用于垂直对准具有不同结构的芯片。特别地,SOI中的光波导和III/V族化合物-半导体芯片中的光波导由于其制造技术大不相同而可能不垂直地对准。图3示意性地示出了当两个这样不同的芯片的光波导310为了最佳光学耦合而垂直匹配时这两个芯片看起来是什么样的。但是,如果芯片122的顶表面不在相同平面内,那么制造技术中详细的自对准序列可能不会使芯片122进入完整的六轴对准。

[0047] 如图5所示,图5是图示对MCM 500中的芯片进行调平的侧视图的图,通过在芯片122的至少一个表面514(诸如芯片122-1的表面,或者可选地,芯片122-2的表面)上集成合适厚度512(等于高度508之间的差)的间隔物510,通过抵靠对准基板的公共界面或表面(由虚线516示出)设置芯片122,可以垂直地对准光波导310。这些间隔可以包括其顶表面上的电焊盘。通过使用间隔物510,可以使用所描述的芯片到芯片制造技术来确保所有自由度中的自对准。

[0048] 要注意的是,图5中的芯片122-2可以是SOI光子芯片。因此,芯片122-2可以包括:硅基板522;布置在硅基板522上的掩埋氧化物层(BOX)520;以及布置在掩埋氧化物层520上的半导体(硅)层518,其中光波导限定在半导体层518中。

[0049] 此外,要注意的是,表面514和526上的区域524可以是亲水的。区域524可以在尺寸和位置方面与第三基板上的对应亲水区域相匹配。

[0050] 此外,要注意的是,芯片122可以不具有相同的厚度。厚度的差可以通过将足够厚的环氧树脂412(图4)施用到芯片122的背表面来校正。

[0051] 在示例性实施例中,自对准所针对的集成配置是包含III/V族化合物-半导体光源、具有外部光学腔的光调制SOI电路、数据编码VLSI电路和/或光学输入/输出(诸如光纤连接器)的三芯片组装组件。这种MCM可以提供混合集成的全功能收发器。图6显示了图示MCM 600的制造的侧视图的图,MCM 600具有:III/V族化合物-半导体光学增益芯片610、SOI光子芯片612、光波导调平间隔物614、以及III/V族化合物-半导体光学增益芯片610、SOI光

子芯片612和(充当永久有源基板或内插器芯片的)VLSI驱动器基板616的面对的顶表面上的电焊盘的匹配集合。要注意的是,在一些实施例中,电焊盘的匹配集合被包括在具有亲水材料的构图区域之内或之上。

[0052] 在图7中示出当在对准基板410上执行自对准用于与VLSI驱动器基板616进一步集成时光收发器与内部光源集成的另一个示例,图7显示了图示MCM 700的制造的侧视图的图。要注意的是,对准基板110先前用于在转移到对准基板410用于安装到VLSI驱动器基板616上之前的临时对准。因此,图7图示了MCM 400(图4)自对准(或倒装芯片工具对准)到VLSI驱动器基板616上。

[0053] 图8中示出了完整的三芯片组件的示意图,图8显示了图示MCM 800的侧视图的图。特别地,电焊盘的匹配集合(诸如电焊盘)810可以通电并向SOI光子芯片612提供数据,并且可以驱动电流通过III/V族化合物-半导体光学增益芯片610。要注意的是,可以使用永久粘合剂(诸如环氧树脂812)以便固定对准的组装件。此外,完整的组件可以使SOI光子芯片的一部分在另一个后处理操作中暴露,以便获得对用于光学耦合到光纤814的光学输入/输出元件的访问。

[0054] 如前所述,MCM 800可以使用高精度拾放或倒装芯片键合装置来部分地进行组装。这种装置可以将两个芯片中的光波导以高精度且足够的精确度进行对准以确保相对于VLSI有源内插器或VLSI芯片的统一(uniform)键合线。但是,在其它实施例中,自对准是纯粹被动的,即,没有拾放或倒装键合装置。此外,该制造技术可以用于个体芯片或者晶片级集成。

[0055] 在示例性实施例中,在自对准期间,可以使用在一个或多个表面上的间隔物,以将不同芯片中的光波导放在相同平面中。这种自对准可以使用具有第三表面的临时自对准基板来执行。可以在第一表面、第二表面和第三表面上限定亲水区域。在一些实施例中,可以使用单个构图操作来限定亲水区域和疏水区域。例如,首先可以对第一表面、第二表面和第三表面进行毯式处理,使得这些表面是亲水的,然后可以用疏水材料对这些表面进行构图。这种区域构图可以在配准(位置)和区域大小(尺寸)方面都以亚微米级精确度非常精确地执行。这种方法可以允许自对准的精确度在相同的量级上。特别地,对于配准和区域大小,区域构图都可以具有 $0.25\mu\text{m}$ 的精确度。一般而言,第一亲水表面和第二亲水表面可以被配准和定尺寸以匹配第三表面上的亲水区域。当液体被分配时,芯片可以粗略地投下并且进行自对准。当液体或者蒸发或者临时固化时,这种结构可以被锁定或固定住。然后,可以使用永久固化的环氧树脂(诸如图4中的环氧树脂412)将该结构机械地耦合到永久基板(诸如图4中的基板410),并且可以溶解用于自对准的临时固化液体。接下来,可以将所得的MCM(诸如图4中的MCM 400)倒装芯片到VLSI基板(诸如图6中的VLSI驱动器基板616)上,同时使用(如图8所示,可以位于间隔物的顶部,但可以位于表面上的其它地方的)电焊盘的匹配集合将芯片与VLSI基板电连接。如前面所述,如果芯片不具有相同的厚度(这常常是难以确保的),那么它们的厚度差可以被固化和硬化的环氧树脂吸收。

[0056] 因此,虽然图6图示了一次将一个芯片附连到VLSI驱动器基板616上,但是在图7和图8中,芯片610和612可以自对准到基板410上,并且倒装芯片键合装置被用于利用具有降低的精确度并且不太昂贵的组装作业工具将整个组装件(诸如图4中的MCM 400)附连到VLSI驱动器基板616上。可替代地,整个组装件也可以自对准到VLSI驱动器基板616上。因

此,图5中的区域526可以是亲水的或可以不是亲水的,并且可以需要或可以不需要图7和图8中的亲水材料和疏水材料。

[0057] MCM的前述实施例中的一个或多个可以被包括在系统和/或电子设备中。这在图9中示出,图9显示了图示包括MCM 910的系统900的框图。一般而言,MCM可以包括芯片组件(CM)的阵列或单芯片组件(SCM)的阵列,并且给定的SCM可以包括诸如半导体裸片的至少一个基板。要注意的是,MCM有时被称为“宏芯片”。此外,基板可以使用电磁耦合的信号邻近通信(这被称为“电磁邻近通信”)与MCM中的其它基板、CM和/或SCM通信。例如,邻近通信可以包括:电容耦合的信号通信(“电邻近通信”)和/或光信号的通信(诸如“光邻近通信”)。在一些实施例中,电磁邻近通信包括感应耦合的信号和/或传导耦合的信号。

[0058] 此外,MCM的实施例可以用在各种应用中,包括:VLSI电路、通信系统(诸如在波分复用中)、存储区域网络、数据中心、网络(诸如局域网)和/或计算机系统(诸如多核处理器计算机系统)。例如,MCM可以被包括在耦合到多个处理器刀片的背板中,或者MCM可以耦合不同类型的部件(诸如处理器、存储器、输入/输出设备和/或外围设备)。在一些实施例中,MCM执行以下功能:交换机、集线器、桥接器和/或路由器。

[0059] 要注意的是,系统900可以包括但不限于:服务器、膝上型计算机、通信设备或系统、个人计算机、平板电脑、蜂窝电话、工作站、大型计算机、刀片、企业计算机、数据中心、便携式计算设备、超级计算机、网络附连的存储(NAS)系统、存储区域网络(SAN)系统和/或另一个电子计算设备。而且,要注意的是,给定的计算机系统可以在一个位置或者可以分布在多个地理上分散的位置。

[0060] 前述实施例中的MCM可以包括更少的部件或附加的部件。此外,虽然这些实施例被示出为具有多个离散的项,但是这些MCM和系统旨在是可能存在的各种特征的功能描述,而非本文所描述的实施例的结构示意图。因此,在这些实施例中,可以将两个或更多个部件组合成单个部件和/或可以改变一个或多个部件的位置。

[0061] 要注意的是,可以使用加性工艺(即,材料沉积)和/或减性工艺(即,材料移除)来限定MCM 910中的部件。例如,工艺可以包括:溅射、各向同性蚀刻、各向异性蚀刻、光刻技术和/或直接写入技术。此外,这些特征可以使用广泛多种材料制造,该材料包括:半导体、金属、玻璃、蓝宝石、二氧化硅、有机材料、无机材料、树脂和/或聚合物。

[0062] 我们现在描述方法的实施例。图10显示了图示用于制造诸如图3中的MCM 100的MCM的方法1000的流程图。在该方法期间,在第一基板的第一表面上用第一亲水材料限定第一区域(操作1010),其中第一基板包括在相对于第一表面的第一高度处布置在第一基板上的第一光波导。然后,在第二基板的第二表面上布置具有厚度的间隔物(操作1012),其中第二基板包括在相对于第二表面的第二高度处布置在第二基板上的第二光波导。而且,在第二基板的第二表面上用(可以与第一亲水材料相同或不同的)第二亲水材料限定第二区域(操作1014)。接下来,在第三基板的第三表面上用(可以与第一亲水材料和/或第二亲水材料相同或不同的)亲水材料限定第三区域(操作1016),以及在第三基板的第三表面上用疏水材料限定一个或多个区域(操作1018)。要注意的是,第三区域可以在位置和尺寸方面与对应的第一区域和第二区域相匹配。此外,在第三表面上分配液体(操作1020),并且将第一基板和第二基板放置在液体上(操作1022),其中第一表面面对第三表面并且第二表面面对第三表面。在第一基板和第二基板已经相对于第三基板进行自对准之后,第一表面机械地

耦合到第三表面,并且间隔物的顶表面机械地耦合到第三表面(操作1024),其中间隔物的厚度使第一光波导与第二光波导对准。

[0063] 要注意的是,间隔物可以薄,诸如具有至多几微米的厚度。因此,间隔物可以不干扰亲水区域构图或自对准。例如,每个芯片可以有三个或四个间隔物并且间隔物的面积可以小,使得它们的亲水行为不会影响自对准或自对准所需的芯片表面上的区域。

[0064] 在方法1000的一些实施例中,存在附加的操作或更少的操作。而且,可以改变操作的次序和/或可以将两个或更多个操作组合成单个操作。

[0065] 在前面的描述中,我们提到“一些实施例”。要注意的是,“一些实施例”描述了所有可能的实施例的子集,但并不总是指定相同的实施例子集。

[0066] 以上描述旨在使本领域任何技术人员能够制作并使用本公开,并且是在特定应用及其需求的上下文中所提供的。而且,已经显示了本公开的实施例的以上描述仅仅是为了说明和描述的目的。它们不旨在是详尽的或者将本公开局限为所公开的形式。因而,许多修改和变化将对本领域从业人员是清晰的,并且在不背离本公开的精神和范围的情况下,本文所限定的一般原理可以适用于其它实施例和应用。此外,对前述实施例的讨论不旨在限制本公开。因此,本公开不旨在局限于所示出的实施例,而是要符合与本文所公开的原理和特征一致的最广范围。

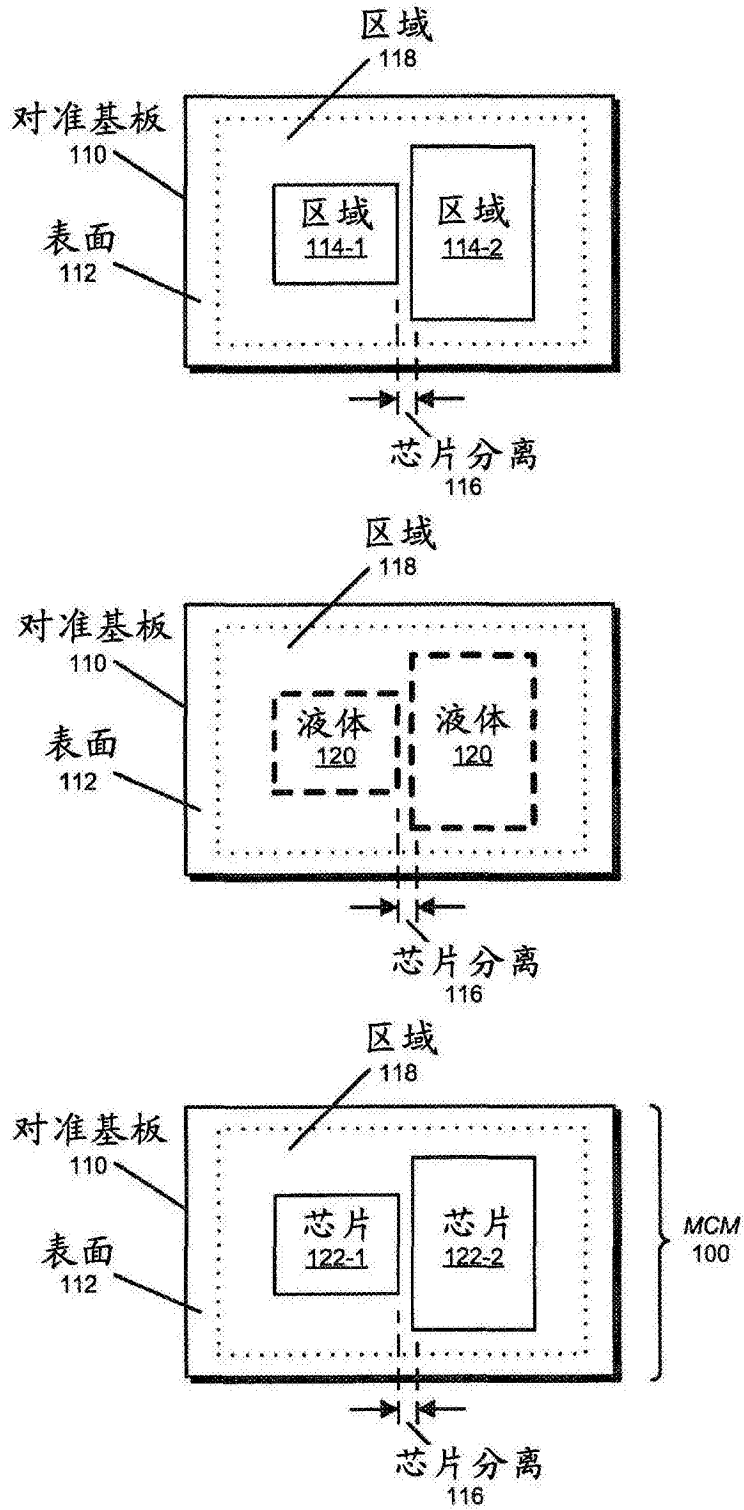


图1

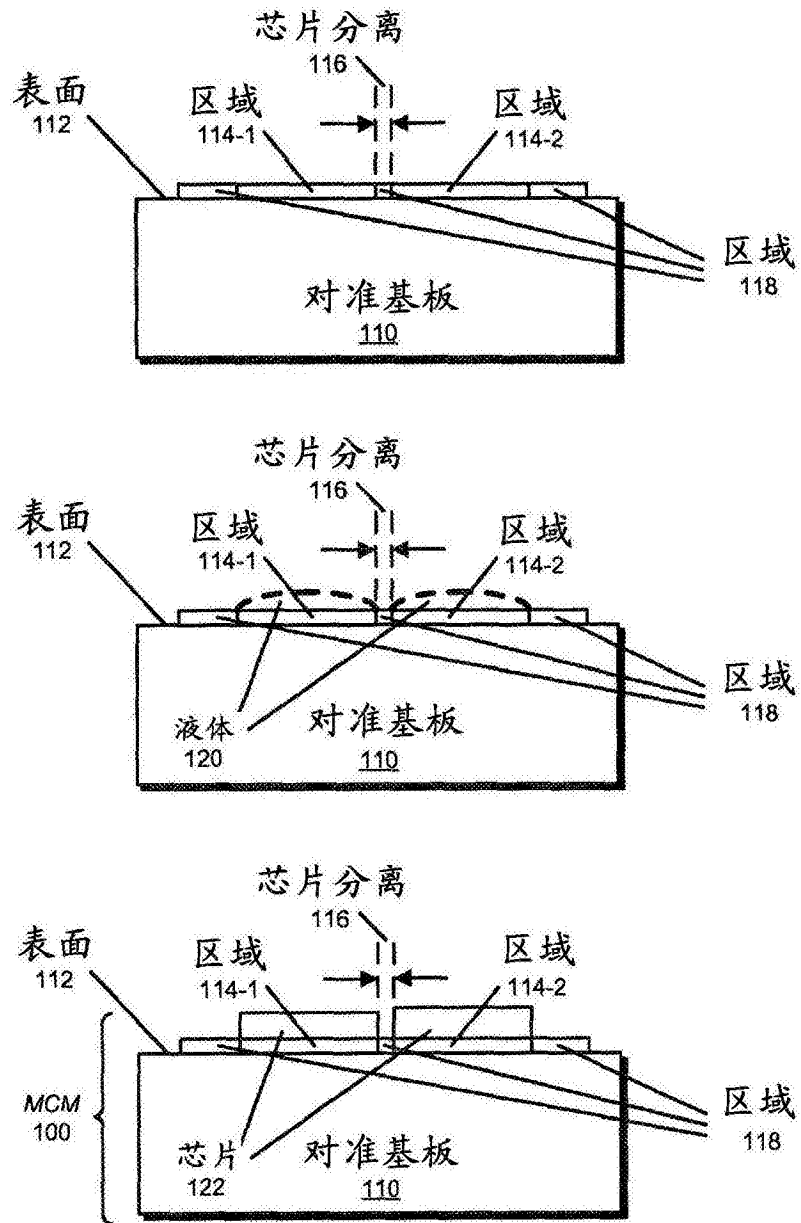


图2

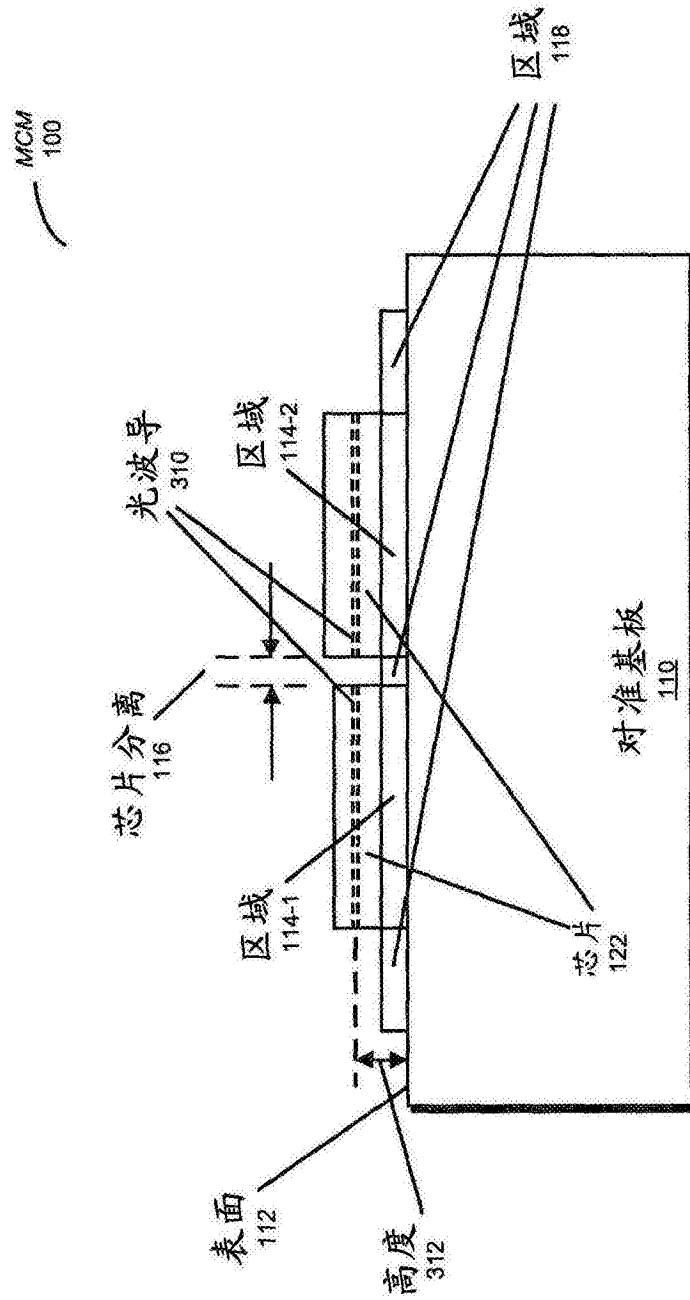


图3

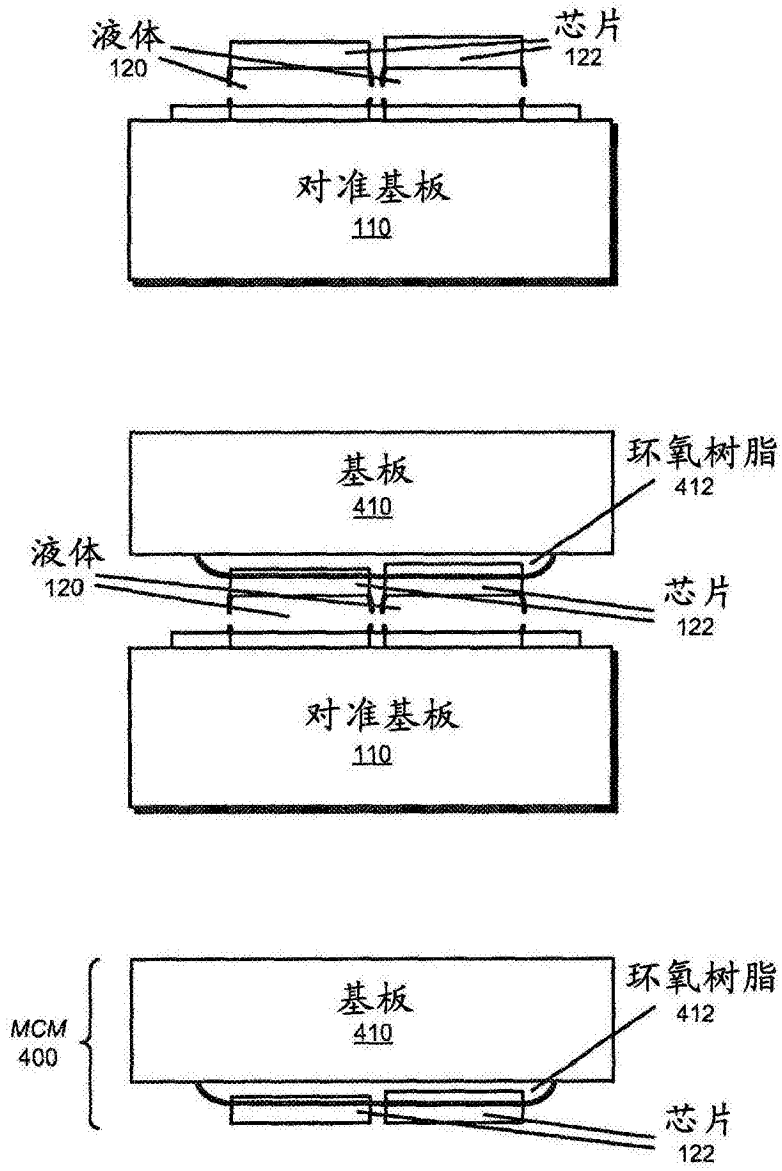


图4



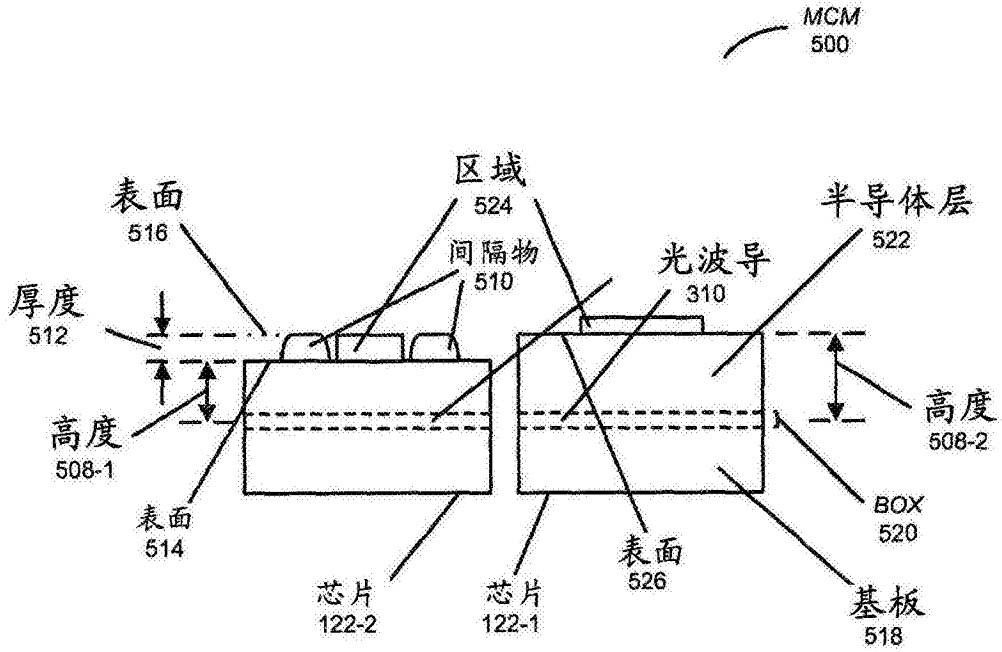


图5

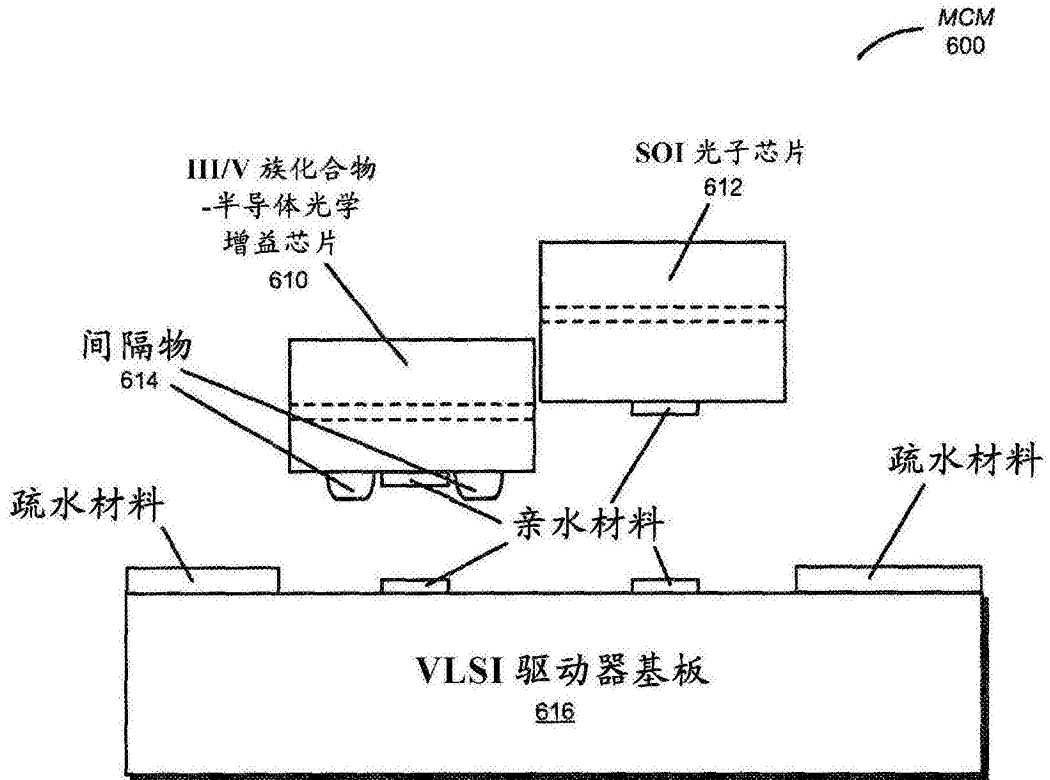


图6

MCM  
700

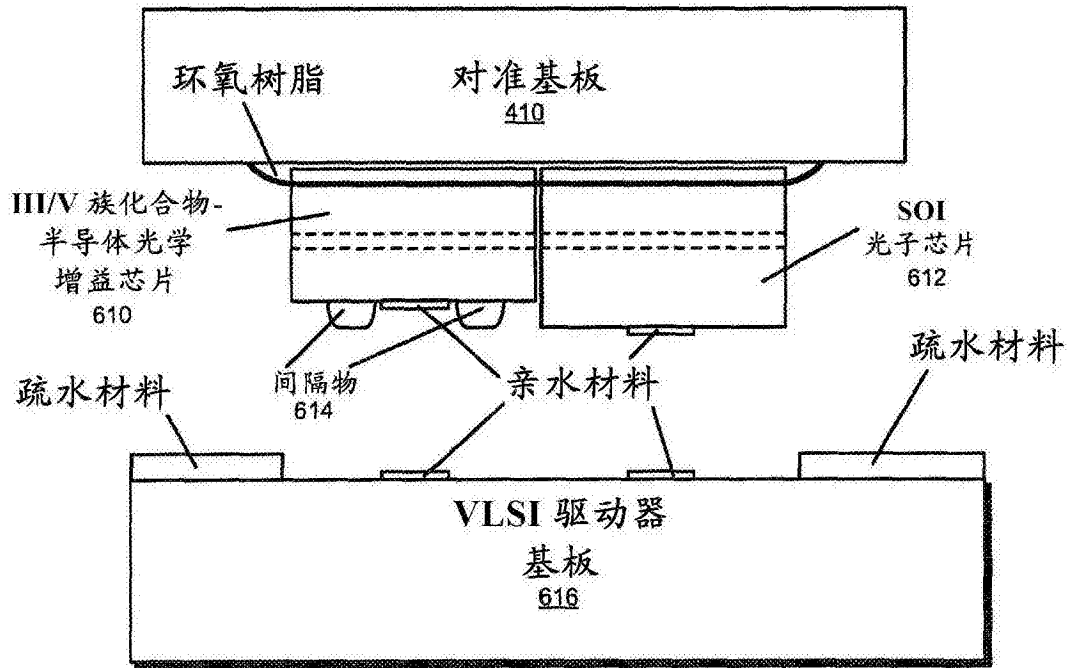


图7

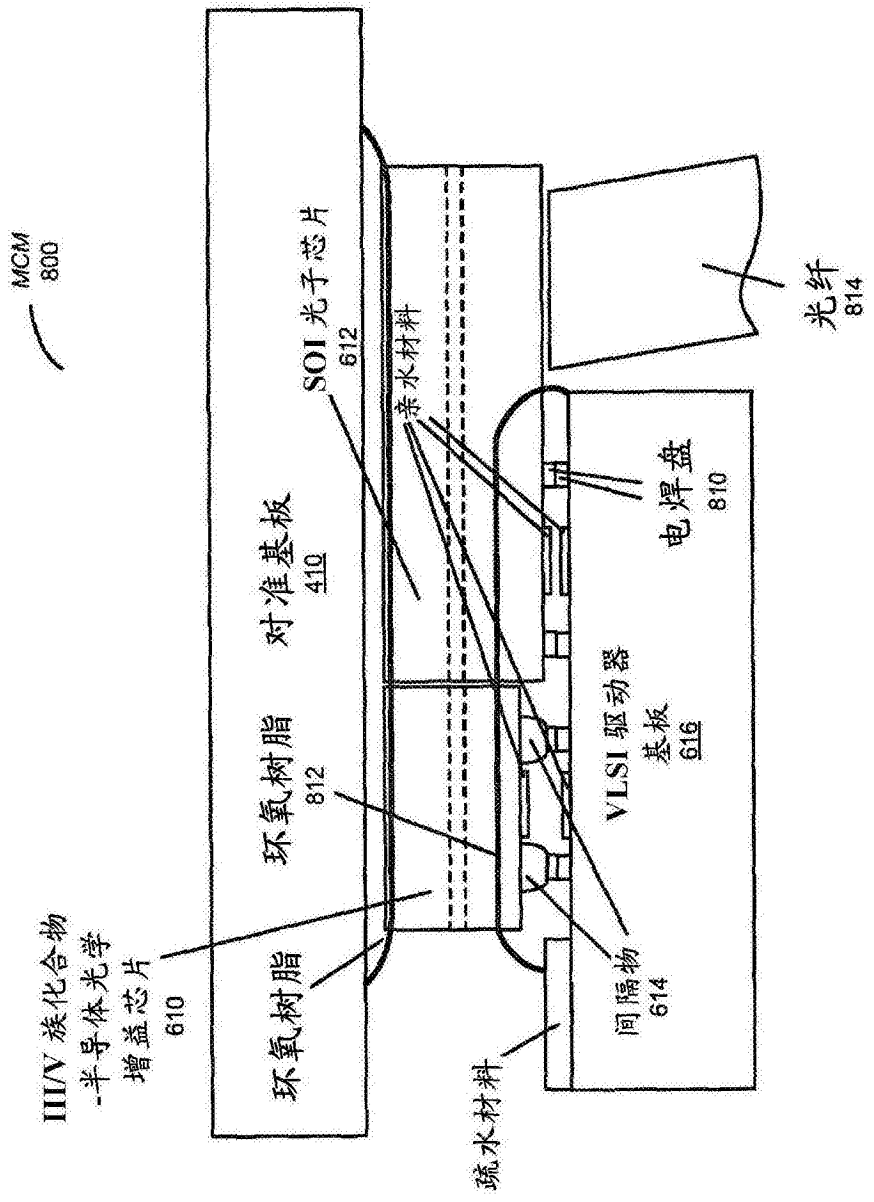


图8

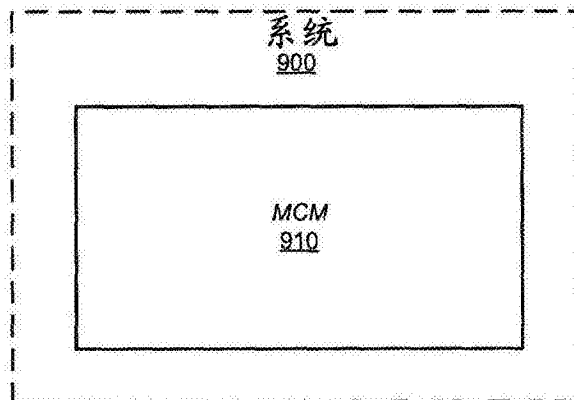


图9

1000

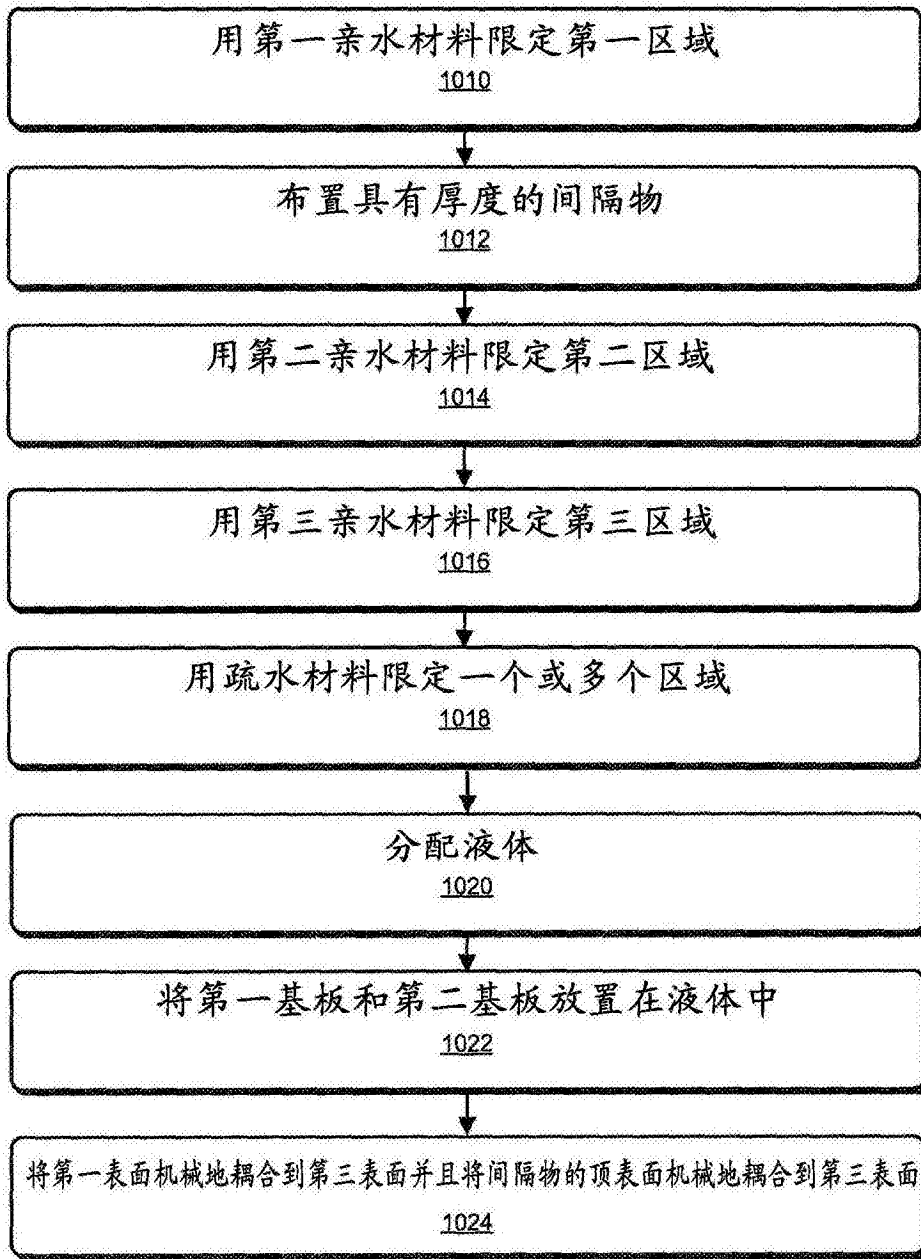


图10