

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)公開番号

特開2024-57500

(P2024-57500A)

(43)公開日 令和6年4月24日(2024.4.24)

(51)国際特許分類	F I	テーマコード(参考)
H 0 1 L 23/29 (2006.01)	H 0 1 L 23/36	A 5 F 1 3 6
H 0 1 L 25/07 (2006.01)	H 0 1 L 25/04	C
H 0 1 L 23/48 (2006.01)	H 0 1 L 23/48	G

審査請求 未請求 請求項の数 7 O L (全12頁)

(21)出願番号	特願2022-164293(P2022-164293)	(71)出願人	000004260 株式会社デンソー
(22)出願日	令和4年10月12日(2022.10.12)		愛知県刈谷市昭和町1丁目1番地
		(74)代理人	矢作 和行
		(74)代理人	100121991 弁理士 野々部 泰平
		(74)代理人	100145595 弁理士 久保 貴則
		(72)発明者	下妻 彩子 愛知県刈谷市昭和町1丁目1番地 株式 会社デンソー内
		Fターム(参考)	5F136 BC03 DA07 DA27 FA03

(54)【発明の名称】 半導体装置

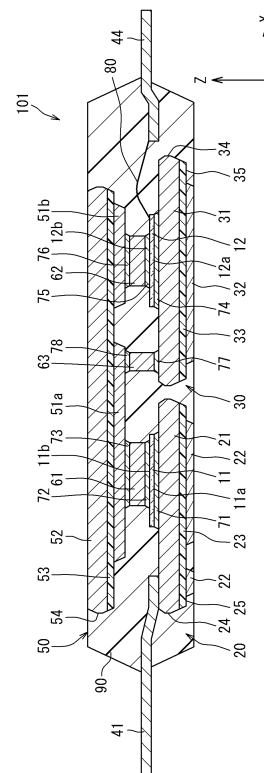
(57)【要約】

【課題】放熱性を向上させつつ、低コスト化が可能な半導体装置を提供すること。

【解決手段】半導体装置101は、一面に設けられたドレイン電極11a、12aと、反対面に設けられたソース電極11b、12bと有した二つ以上の電位が異なる半導体チップ11、12を備えている。また、半導体装置101は、各半導体チップが個別に実装された第1基板20と第2基板30と、各半導体チップを電気的に接続する第3基板50と、半導体チップと各基板を一体的に封止する封止樹脂部90とを備えている。第1基板と第2基板は、半導体チップが実装される実装銅21、31と、半導体チップからの熱を放熱する放熱銅22、32と、実装銅と放熱銅を絶縁する絶縁層23、33とを有している。そして、放熱銅は、絶縁層との対向面の反対面が封止樹脂部から露出している。実装銅は、放熱銅よりも板厚が厚い。

【選択図】図1

図1



**【特許請求の範囲】****【請求項 1】**

一面に設けられた第 1 電極 ( 1 1 a , 1 2 a ) と、前記一面の反対面に設けられた第 2 電極 ( 1 1 b , 1 2 b ) と有し、二つ以上の電位が異なる半導体素子 ( 1 1 , 1 2 ) と、各半導体素子が個別に実装された二つ以上の配線基板 ( 2 0 , 3 0 ) と、

各半導体素子を電気的に接続する配線部材 ( 5 0 ) と、

前記半導体素子と前記配線基板と前記配線部材を一体的に封止する封止樹脂部 ( 9 0 ) と、を備え、

各配線基板は、各半導体素子の実装部位であり前記第 1 電極と接続された実装金属板 ( 2 1 , 3 1 ) と、前記半導体素子から発せられた熱を放熱する放熱金属板 ( 2 2 , 3 2 ) と、前記実装金属板と前記放熱金属板との間に配置され前記実装金属板と前記放熱金属板とを電気的に絶縁する絶縁層 ( 2 3 , 3 3 ) とを有し、

前記放熱金属板は、前記絶縁層との対向面の反対面が前記封止樹脂部から露出し、

前記実装金属板は、前記放熱金属板よりも板厚が厚い半導体装置。

10

**【請求項 2】**

前記放熱金属板は、前記絶縁層の縁部を除く部位に設けられている、請求項 1 に記載の半導体装置。

**【請求項 3】**

前記配線部材は、各半導体素子の前記第 2 電極と対向して配置されており、一つの前記半導体素子の前記第 2 電極と接続された第 1 配線板 ( 5 1 a ) と、他の前記半導体素子の

前記第 2 電極と接続された第 2 配線板 ( 5 1 b ) とが一つの基板として設けられており、さらに、前記第 1 配線板と接続されている前記半導体素子が実装された前記実装金属板に接続された第 1 主端子 ( 4 1 ) と、前記第 2 配線板に接続された第 2 主端子 ( 4 2 ) と

を備え、前記第 1 主端子と前記第 2 主端子は、前記封止樹脂部に対して同一方向に突出している、請求項 1 に記載の半導体装置。

20

**【請求項 4】**

前記第 1 配線板および前記第 2 配線板は、前記第 2 電極に対向して配置された導電性のターミナル ( 6 1 , 6 2 ) とはんだ ( 7 3 , 7 6 ) を介して接続されており、かつ、前記ターミナルの対向領域の周辺に、前記対向領域から溢れた前記はんだを収容可能な凹部 ( 5 5 ) が設けられている、請求項 3 に記載の半導体装置。

30

**【請求項 5】**

前記実装金属板は、側面が凸形状を有しており、前記凸形状の頂点が前記絶縁層との接触面側よりも前記半導体素子の実装面側に位置している、請求項 1 ~ 3 のいずれか 1 項に記載の半導体装置。

**【請求項 6】**

前記実装金属板と前記第 1 主端子は、超音波接合によって接続されている、請求項 3 に記載の半導体装置。

**【請求項 7】**

前記放熱金属板は、前記実装金属板と前記第 1 主端子との接続部の対向領域の周辺に設けられている、請求項 6 に記載の半導体装置。

40

**【発明の詳細な説明】****【技術分野】****【0001】**

本開示は、半導体装置に関する。

**【背景技術】****【0002】**

特許文献 1 には、絶縁層を介して銅板が積層された放熱回路基板と、放熱回路基板に実装された複数の半導体素子を備えた半導体装置が開示されている。放熱回路基板は、半導体素子が実装される実装面である銅板と、冷却器と熱接触する放熱面である銅板とが絶縁

50

層を介して積層されている。また、放熱回路基板は、半導体素子を実装される実装面である銅板の厚さが、冷却器と熱接触する放熱面である銅板の厚さと同一又はより厚くなっている。

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2019-204869号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

ところで、半導体装置は、同電位ではない二つの半導体素子を備えた構成もある。この場合、特許文献1の半導体装置では、放熱回路基板を切削やエッチングなどで加工する必要があるため高コストになってしまうという問題がある。

【0005】

開示される一つの目的は、放熱性を向上させつつ、低コスト化が可能な半導体装置を提供することである。

【課題を解決するための手段】

【0006】

ここに開示された半導体装置は、  
 一面に設けられた第1電極(11a, 12a)と、一面の反対面に設けられた第2電極(11b, 12b)と有し、二つ以上の電位が異なる半導体素子(11, 12)と、  
 各半導体素子が個別に実装された二つ以上の配線基板(20, 30)と、  
 各半導体素子を電氣的に接続する配線部材(50)と、  
 半導体素子と配線基板と配線部材を一体的に封止する封止樹脂部(90)と、を備え、  
 各配線基板は、各半導体素子の実装部位であり第1電極と接続された実装金属板(21, 31)と、半導体素子から発せられた熱を放熱する放熱金属板(22, 32)と、実装金属板と放熱金属板との間に配置され実装金属板と放熱金属板とを電氣的に絶縁する絶縁層(23, 33)とを有し、

放熱金属板は、絶縁層との対向面の反対面が封止樹脂部から露出し、

実装金属板は、放熱金属板よりも板厚が厚いことを特徴とする。

【0007】

このように、半導体装置は、各半導体素子が個別に実装された配線基板を備えているため、電位が異なる半導体素子を実装するために切削などによって配線基板を加工する必要がない。よって、半導体装置は、低コスト化することができる。

【0008】

また、配線基板は、絶縁層よりも半導体素子側に配置されている実装金属板の板厚が、放熱金属板の板厚よりも厚くなっている。このため、半導体装置は、放熱金属板が実装金属板よりも板厚が厚い構成よりも、半導体素子から発せられた熱の放熱性を向上できる。

【0009】

この明細書において開示された複数の態様は、それぞれの目的を達成するために、互いに異なる技術的手段を採用する。請求の範囲およびこの項に記載した括弧内の符号は、後述する実施形態の部分との対応関係を例示的に示すものであって、技術的範囲を限定することを意図するものではない。この明細書に開示される目的、特徴、および効果は、後述の詳細な説明、および添付の図面を参照することによってより明確になる。

【図面の簡単な説明】

【0010】

【図1】実施形態における半導体装置の概略構成を示す断面図である。

【図2】実施形態におけるリードフレームの概略構成を示す平面図である。

【図3】図2のIII-III線に沿う断面図である。

【図4】図2のIV-IV線に沿う断面図である。

10

20

30

40

50

【図 5】実施形態における半導体装置の概略構成を示す透視図である。

【図 6】変形例 1 における半導体装置の概略構成を示す断面図である。

【図 7】変形例 2 における半導体装置の概略構成を示す断面図である。

【発明を実施するための形態】

【0011】

以下において、図面を参照しながら、本開示を実施するための複数の形態を説明する。各形態において、先行する形態で説明した事項に対応する部分には同一の参照符号を付して重複する説明を省略する場合がある。各形態において、構成の一部のみを説明している場合は、構成の他の部分については先行して説明した他の形態を参照し適用することができる。

10

【0012】

なお、以下においては、互いに直交する 3 方向を X 方向、Y 方向、Z 方向と示す。また、X 方向と Y 方向とによって規定される平面を XY 平面と示す。また、Z 方向からみることを平面視とも称する。よって、平面視は、Z 方向から見た場合の平面図とみなすことができる。

【0013】

(実施形態)

図 1 ~ 図 5 を用いて、第 1 実施形態の半導体装置 101 に関して説明する。図 1、図 2 などに示すように、半導体装置 101 は、半導体チップ 11、12、第 1 基板 20、第 2 基板 30、端子 41 ~ 45、第 3 基板 50、ターミナル 61 ~ 63、はんだ 71 ~ 78、ボンディングワイヤ 80、封止樹脂部 90 を備えている。半導体装置 101 は、たとえば、電力変換装置におけるインバータなどに適用することができる。インバータは、三相分の上下アーム回路を備えて構成されている。なお、インバータの回路構成は、たとえば、特開 2022 - 126905 号公報などを適用できる。また、図 1 は、図 5 の I-I 線に沿う断面図に相当する。

20

【0014】

半導体装置 101 は、たとえば一相分の上下アーム回路を構成する。本実施形態では、一つのハイサイドスイッチ 11 と一つのローサイドスイッチ 12 が直接接続された例を採用する。しかしながら、本開示は、複数のハイサイドスイッチ 11 が並列接続され、複数のローサイドスイッチ 12 が並列接続された構成であっても採用できる。

30

【0015】

なお、図 2 は、リードフレーム 1 の一部である正極端子 41、負極端子 42、出力端子 43、信号端子 44、ゲート端子 45 が分割される前の状態を示している。また、図 5 は、封止樹脂部 90 が設けられ、かつ、リードフレーム 1 が分割される前の状態を示している。

【0016】

<半導体チップ 11、12>

図 1 に示すように、半導体装置 101 は、半導体チップ 11、12 として、ハイサイドスイッチ 11 とローサイドスイッチ 12 とを備えている。つまり、半導体装置 101 は、二つ以上の電位が異なる半導体チップ 11、12 を備えているといえる。ハイサイドスイッチ 11 とローサイドスイッチ 12 は、同一の構成を有している。そのため、ハイサイドスイッチ 11 とローサイドスイッチ 12 を区別する必要がない場合は、ハイサイドスイッチ 11 を用いて説明する。ハイサイドスイッチ 11、ローサイドスイッチ 12 は、半導体素子に相当する。

40

【0017】

ハイサイドスイッチ 11 は、シリコン (Si)、シリコンよりもバンドギャップが広いワイドバンドギャップ半導体などを材料とする半導体基板に、素子が形成されてなる。ワイドバンドギャップ半導体としては、たとえばシリコンカーバイド (SiC)、窒化ガリウム (GaN)、酸化ガリウム (Ga<sub>2</sub>O<sub>3</sub>)、ダイヤモンドがある。ハイサイドスイッチ 11 は、半導体素子と称されることがある。

50

## 【0018】

ハイサイドスイッチ11は、板厚方向がZ方向と一致している。ハイサイドスイッチ11に形成された素子は、Z方向に主電流が流れるように縦型構造をなしている。縦型素子として、IGBT、MOSFET、ダイオードなどを採用することができる。本実施形態では、縦型素子として、一つのアームを構成するMOSFETが形成されている。ハイサイドスイッチ11は、図示しないゲート電極を有している。

## 【0019】

ハイサイドスイッチ11は、自身の板厚方向、すなわちZ方向における両面に、素子の主電極を有している。具体的には、主電極として、一面側にドレイン電極11aを有し、一面の反対面側にソース電極11bを有している。一方、ローサイドスイッチ12は、主電極として、一面側にドレイン電極12aを有し、反対面側にソース電極12bを有している。ドレイン電極11a、12aは、第1電極に相当する。ソース電極11b、12bは、第2電極に相当する。

10

## 【0020】

ハイサイドスイッチ11は、平面略矩形状をなしている。ハイサイドスイッチ11は、反対面においてソース電極11bとは異なる位置に形成された複数のパッドを有している。ソース電極11bおよびパッドは、半導体基板の反対面の図示しない保護膜からそれぞれ露出している。ソース電極11bは、ハイサイドスイッチ11の反対面の一部分に形成されている。ドレイン電極11aは、一面のほぼ全面に形成されている。

## 【0021】

パッドは、信号用の電極である。パッドは、ソース電極11bと電氣的に分離されている。パッドは、たとえば、Y方向において、ソース電極11bの形成領域とは反対側の端部に形成されている。パッドは、少なくともゲート電極用のゲートパッドを含む。また、電流センス用、半導体チップ11、12のいずれか（ここでは、ローサイドスイッチ12）の温度を検出する感温ダイオード用の信号パッドなどを含んでもよい。なお、図1に示すように、ローサイドスイッチ12は、信号パッドと信号端子44とがボンディングワイヤ80を介して接続されている。ハイサイドスイッチ11およびローサイドスイッチ12は、ゲートパッドとゲート端子45とがボンディングワイヤ80を介して接続されている。

20

## 【0022】

<ターミナル61～63>

第1ターミナル61と第2ターミナル62と継手ターミナル63は、金属を主成分とする導電性のブロック体である。これらのターミナル61～63は、半導体装置101の配線の一部である。

30

## 【0023】

第1ターミナル61は、ハイサイドスイッチ11のソース電極11b上に配置されている。第1ターミナル61は、一方の端部がはんだ72によってソース電極11bと接続されている。第1ターミナル61は、他方の端部がはんだ73によって第1実装銅51aと接続されている。

## 【0024】

第2ターミナル62は、ローサイドスイッチ12のソース電極12b上に配置されている。第2ターミナル62は、一方の端部がはんだ75によってソース電極12bと接続されている。第2ターミナル62は、他方の端部がはんだ76によって第2実装銅51bと接続されている。

40

## 【0025】

継手ターミナル63は、一方の端部がはんだ77によって実装銅31と接続されている。継手ターミナル63は、他方の端部がはんだ78によって第1実装銅51aと接続されている。なお、実装銅31、第1実装銅51a、第2実装銅51bは、後ほど説明する。

## 【0026】

<第1基板20、第2基板30>

50

図 1 に示すように、第 1 基板 2 0 は、ハイサイドスイッチ 1 1 が実装される配線基板である。第 1 基板 2 0 は、実装銅 2 1、放熱銅 2 2、絶縁層 2 3 を備えている。第 1 基板 2 0 は、実装銅 2 1、絶縁層 2 3、放熱銅 2 2 が、この順番で積層されている。また、実装銅 2 1 は、絶縁層 2 3 と対向する面において絶縁層 2 3 と接している。放熱銅 2 2 は、絶縁層 2 3 と対向する面において絶縁層 2 3 と接している。

【 0 0 2 7 】

実装銅 2 1 は、銅を主成分として構成された配線の一部である。実装銅 2 1 は、表面にめっき膜が設けられていてもよい。実装銅 2 1 は、薄膜とは異なり、板状の部材である。よって、実装銅 2 1 は、金属板や銅板ともいえる。実装銅 2 1 は、ハイサイドスイッチ 1 1 の実装部位でありドレイン電極 1 1 a と接続されている。実装銅 2 1 は、はんだ 7 1 によってドレイン電極 1 1 a と接続されている。実装銅 2 1 は、主端子の一つである正極端子 4 1 と接続されている。実装銅 2 1 は、実装金属板に相当する。実装銅 2 1 は、放熱銅 2 2 よりも板厚が厚い。実装銅 2 1 は、たとえば、板厚が 0 . 8 mm 以上である。なお、板厚は、Z 方向に沿う長さともいえる。正極端子 4 1 は、第 1 主端子に相当する。正極端子 4 1 は、後ほど説明する第 1 実装銅 5 1 a と接続されているハイサイドスイッチ 1 1 が実装された実装銅 2 1 に接続されているといえる。

10

【 0 0 2 8 】

放熱銅 2 2 は、実装銅 2 1 と同様の材料によって構成されている。放熱銅 2 2 は、絶縁層 2 3 との対向面の反対面が封止樹脂部 9 0 から露出している。放熱銅 2 2 は、ハイサイドスイッチ 1 1 から発せられた熱を放熱する部材である。つまり、放熱銅 2 2 は、ハイサイドスイッチ 1 1 から絶縁層 2 3 を介して熱が伝達され、その熱を封止樹脂部 9 0 の外部に放熱する。放熱銅 2 2 は、放熱金属板に相当する。なお、実装銅 2 1 と放熱銅 2 2 は、銅以外の金属を主成分としたものであっても採用できる。

20

【 0 0 2 9 】

絶縁層 2 3 は、実装銅 2 1 と放熱銅 2 2 との間に配置され、実装銅 2 1 と放熱銅 2 2 とを電氣的に絶縁する部材である。

【 0 0 3 0 】

第 2 基板 3 0 は、ローサイドスイッチ 1 2 が実装される配線基板である。第 2 基板 3 0 は、実装銅 3 1、放熱銅 3 2、絶縁層 3 3 を有し、第 1 基板 2 0 と同様に構成されている。実装銅 3 1 は、実装銅 2 1 と同様の構成を有している。放熱銅 3 2 は、放熱銅 2 2 と同様の構成を有している。絶縁層 3 3 は、絶縁層 2 3 と同様の構成を有している。

30

【 0 0 3 1 】

実装銅 3 1 は、はんだ 7 4 によってドレイン電極 1 2 a と接続されている。実装銅 3 1 は、はんだ 7 7 によって継手ターミナル 6 3 と接続されている。さらに、実装銅 3 1 は、主端子の一つである出力端子 4 3 と接続されている。

【 0 0 3 2 】

図 1 に示すように、実装銅 2 1 , 3 1 の側面には、凸形状である V カット部 2 4 , 3 4 が設けられている。つまり、実装銅 2 1 , 3 1 は、側面が V 字形状をなしているといえる。また、実装銅 2 1 , 3 1 は、側面が V カットされているといえる。さらに、実装銅 2 1 , 3 1 は、Z 方向において、凸形状の頂点が絶縁層 2 3 , 3 3 との接触面側よりも半導体チップ 1 1 , 1 2 の実装面側に位置している。V カット部 2 4 , 3 4 は、実装銅 2 1 , 3 1 の側面の全周にわたって設けられている。

40

【 0 0 3 3 】

これによって、半導体装置 1 0 1 は、半導体チップ 1 1、1 2 の周辺における封止樹脂部 9 0 の剥離や、はんだ 7 1、7 4 へかかるストレスを低減できる。なお、実装銅 2 1 , 3 1 は、絶縁層 2 3 , 3 3 側から半導体チップ 1 1、1 2 側にいくにつれて、XY 平面に沿う断面積が広がる形状を有しているといえる。これによっても、半導体装置 1 0 1 は、同様の効果を奏することができる。

【 0 0 3 4 】

図 1 に示すように、放熱銅 2 2 , 3 2 は、絶縁層 2 3 , 3 3 の縁部を除く部位に設けら

50

れている。つまり、放熱銅 2 2 は、Z 方向からの平面視において、絶縁層 2 3 の一部に設けられている。さらに、放熱銅 2 2 は、絶縁層 2 3 の環状の外周部を除く位置に設けられている。絶縁層 2 3 は、放熱銅 2 2 を囲う部位が沿面部 2 5 として設けられているといえる。沿面部 2 5 は、実装銅 2 1 と放熱銅 2 2 との絶縁性を確保するための部位である。言い換えると、沿面部 2 5 は、実装銅 2 1 と放熱銅 2 2 と沿面距離を確保するための部位である。

【 0 0 3 5 】

同様に、放熱銅 3 2 は、絶縁層 3 3 の環状の外周部を除く位置に設けられている。よって、絶縁層 3 3 は、放熱銅 3 2 を囲う部位が沿面部 3 5 として設けられているといえる。沿面部 3 5 は、実装銅 3 1 と放熱銅 3 2 との絶縁性を確保するための部位である。

10

【 0 0 3 6 】

< 第 3 基板 >

図 1 に示すように、第 3 基板 5 0 は、半導体チップ 1 1 , 1 2 上に配置されている。第 3 基板 5 0 は、ソース電極 1 1 b , 1 2 b と対向して配置されている。第 3 基板 5 0 は、ハイサイドスイッチ 1 1 とローサイドスイッチ 1 2 とを電氣的に接続する配線部材である。

【 0 0 3 7 】

第 3 基板 5 0 は、第 1 実装銅 5 1 a と、第 2 実装銅 5 1 b と、放熱銅 5 2 と、絶縁層 5 3 を備えている。第 1 実装銅 5 1 a と第 2 実装銅 5 1 b は、絶縁層 5 3 と対向する面において絶縁層 5 3 と接している。放熱銅 5 2 は、絶縁層 5 3 と対向する面において絶縁層 5 3 と接している。よって、第 3 基板 5 0 は、第 1 実装銅 5 1 a ( 第 2 実装銅 5 1 b )、絶縁層 5 3、放熱銅 5 2 が、この順番で積層されている。

20

【 0 0 3 8 】

図 1 に示すように、第 1 実装銅 5 1 a と第 2 実装銅 5 1 b は、絶縁層 5 3 の同一面に設けられている。しかしながら、図 5 に示すように、第 1 実装銅 5 1 a と第 2 実装銅 5 1 b は、接しておらず、距離を置いて配置されている。このように、第 3 基板 5 0 は、第 1 実装銅 5 1 a と第 2 実装銅 5 1 b が一つの基板として設けられている。なお、第 1 実装銅 5 1 a と第 2 実装銅 5 1 b は、実装銅 2 1 と同様の材料によって構成されている。

【 0 0 3 9 】

第 1 実装銅 5 1 a は、平面視において、矩形形状を有している。第 1 実装銅 5 1 a は、ソース電極 1 1 b の対向領域から、実装銅 3 1 の対向領域にわたって設けられている。

30

【 0 0 4 0 】

第 1 実装銅 5 1 a は、ハイサイドスイッチ 1 1 のソース電極 1 1 b と接続されている。詳述すると、第 1 実装銅 5 1 a は、はんだ 7 3 によって第 1 ターミナル 6 1 と接続されている。そして、第 1 ターミナル 6 1 は、ソース電極 1 1 b と接続されている。よって、第 1 実装銅 5 1 a は、第 1 ターミナル 6 1 を介して、ソース電極 1 1 b と接続されている。

【 0 0 4 1 】

また、第 1 実装銅 5 1 a は、実装銅 3 1 と接続されている。詳述すると、第 1 実装銅 5 1 a は、はんだ 7 8 によって継手ターミナル 6 3 と接続されている。そして、継手ターミナル 6 3 は、実装銅 3 1 と接続されている。よって、第 1 実装銅 5 1 a は、継手ターミナル 6 3 を介して、実装銅 3 1 と接続されている。なお、ハイサイドスイッチ 1 1 は、一つの半導体素子に相当する。第 1 実装銅 5 1 a は、第 1 配線板に相当する。

40

【 0 0 4 2 】

第 2 実装銅 5 1 b は、平面視において、第 1 実装銅 5 1 a を部分的に囲う形状を有している。第 2 実装銅 5 1 b は、X 方向において第 1 実装銅 5 1 a と隣り合う部分と、Y 方向において第 1 実装銅 5 1 a と隣り合う二つの部分とが一体的に設けられている。よって、第 2 実装銅 5 1 b は、電氣的な経路として環状の一部が分断された形状を有している。

【 0 0 4 3 】

第 2 実装銅 5 1 b は、ローサイドスイッチ 1 2 のソース電極 1 2 b と接続されている。詳述すると、第 2 実装銅 5 1 b は、はんだ 7 6 によって第 2 ターミナル 6 2 と接続されて

50

いる。そして、第2ターミナル62は、ソース電極12bと接続されている。よって、第2実装銅51bは、第2ターミナル62を介して、ソース電極12bと接続されている。なお、第2実装銅51bは、X方向において第1実装銅51aと隣り合う部分に第2ターミナル62が接続されている。また、第2実装銅51bは、Y方向において第1実装銅51aと隣り合う二つの部分に負極端子42が接続されている。

#### 【0044】

なお、ローサイドスイッチ12は、他の半導体素子に相当する。第2実装銅51bは、第2配線板に相当する。負極端子42は、第2主端子に相当する。

#### 【0045】

放熱銅52は、実装銅21と同様の材料によって構成されている。放熱銅52は、絶縁層53との対向面の反対面が封止樹脂部90から露出している。放熱銅52は、半導体チップ11, 12から発せられた熱を放熱する部材である。つまり、放熱銅52は、半導体チップ11, 12から絶縁層53を介して熱が伝達され、その熱を封止樹脂部90の外部に放熱する。放熱銅52は、実装銅21, 31と同様、側面にVカット部54が設けられている。

10

#### 【0046】

なお、実装銅51a, 51bと放熱銅52は、銅以外の金属を主成分としたものであっても採用できる。第3基板50では、放熱銅52の方が実装銅51a, 51bよりも板厚が厚くなっている。しかしながら、放熱銅52と実装銅51a, 51bは、同等の板厚であってもよい。さらに、実装銅51a, 51bは、放熱銅52よりも板厚が厚くてもよい。

20

#### 【0047】

絶縁層53は、実装銅51a, 51bと放熱銅52との間に配置され、実装銅51a, 51bと放熱銅52とを電氣的に絶縁する部材である。

#### 【0048】

<封止樹脂部90>

封止樹脂部90は、半導体チップ11, 12、第1基板20、第2基板30、端子41~45、第3基板50、ターミナル61~63、はんだ71~78、ボンディングワイヤ80を一体的に覆っている。これによって、半導体装置101は、半導体チップ11, 12などを外部環境から保護することができる。

30

#### 【0049】

また、各放熱銅22, 32, 52は、各絶縁層23, 33, 53との対向面の反対面が封止樹脂部90から露出している。これによって、半導体装置101は、放熱性を向上できる。

#### 【0050】

図5に示すように、端子41~45は、一部が封止樹脂部90から露出した状態で、残りの部分が封止樹脂部90に覆われている。正極端子41と負極端子42とハイサイドスイッチ11側のゲート端子45は、封止樹脂部90から同一方向に突出している。出力端子43とローサイドスイッチ12側のゲート端子45と信号端子44は、封止樹脂部90から同一方向に突出している。そして、正極端子41と出力端子43は、封止樹脂部90に対して逆方向に突出している。

40

#### 【0051】

以上のように、半導体装置101は、第1基板20および第2基板30と、第3基板50とによって半導体チップ11, 12を挟み込む構成を有している。よって、半導体装置101は、両面放熱構造をなしている。

#### 【0052】

<製造方法>

図2、図3、図4、図5を用いて、半導体装置101の製造方法に関して説明する。まず、図2に示すように、各端子41~45が一体的に設けられたリードフレーム1と、第1基板20、第2基板30を用意する。リードフレーム1は、第1基板20、第2基板3

50



0とともに台座に置かれる。このとき、リードフレーム1は、位置決めピン200によって位置決めされる。また、リードフレーム1は、基準穴として貫通穴411が設けられている。位置決めピン200は、その貫通穴411にも通される。これによって、リードフレーム1は、第1基板20、第2基板30に対して位置決めされる。

#### 【0053】

このとき、図3に示すように、リードフレーム1は、正極端子41の一端が実装銅21上に配置される。また、リードフレーム1は、出力端子43の一端が実装銅31上に配置される。なお、負極端子42は、第1実装銅51aと接続される。このため、図4に示すように、負極端子42は、実装銅21から離れた状態となっている。

#### 【0054】

リードフレーム1は、上記のように位置決めされた状態で、正極端子41の一端と実装銅21が超音波接合によって接続される。同様に、リードフレーム1は、出力端子43の一端と実装銅31が超音波接合によって接続される。

#### 【0055】

その後、負極端子42は、第1実装銅51aと接続される。また、信号端子44とゲート端子45は、ボンディングワイヤ80を介して、半導体チップ11、12のパッドと接続される。そして、図5に示すように、半導体チップ11、12、第1基板20、第2基板30、端子41~45、第3基板50、ターミナル61~63、はんだ71~78、ボンディングワイヤ80を一体的に覆うように封止樹脂部90が形成される。なお、各端子41~45は、封止樹脂部90が形成された、リードフレームの枠部から分割される。

#### 【0056】

<効果>

半導体装置101は、配線基板として、各半導体チップ11、12が個別に実装された第1基板20と第2基板30を備えている。このため、半導体装置101は、電位が異なる半導体チップ11、12を実装するために切削などによって配線基板を加工する必要がない。よって、半導体装置101は、低コスト化することができる。

#### 【0057】

また、第1基板20と第2基板30は、実装銅21、31の板厚が、放熱銅22、32の板厚よりも厚くなっている。このため、半導体装置101は、放熱銅22、32が実装銅21、31よりも板厚が厚い構成よりも、半導体チップ11、12から発せられた熱の放熱性を向上できる。

#### 【0058】

半導体装置101は、ソース電極11b、12b側の第3基板50が上記のような一体物として構成されている。よって、半導体装置101は、正極端子41から出力端子43までの配線と、出力端子43から負極端子42までの配線とを対向させることができる。また、半導体装置101は、正極端子41から負極端子42までのループを小さくすることができる。よって、半導体装置101は、低インダクタンスを実現することができる。

#### 【0059】

以上、本開示の好ましい実施形態について説明した。しかしながら、本開示は、上記実施形態に何ら制限されることはなく、本開示の趣旨を逸脱しない範囲において、種々の変形が可能である。以下に、本開示のその他の形態として、変形例1、2に関して説明する。上記実施形態および変形例1、2は、それぞれ単独で実施することも可能であるが、適宜組み合わせて実施することも可能である。本開示は、実施形態において示された組み合わせに限定されることなく、種々の組み合わせによって実施可能である。

#### 【0060】

(変形例1)

図6を介して、変形例1の半導体装置102に関して説明する。ここでは、主に、半導体装置102における半導体装置101との相違点に関して説明する。半導体装置102は、第1実装銅51aと第2実装銅51bの構成が半導体装置101と異なる。

#### 【0061】

10

20

30

40

50

第1実装銅51aは、第1ターミナル61や継手ターミナル63の対向領域から溢れたはんだ73, 78を収容可能なはんだ吸収溝55が設けられている。第2実装銅51bは、第2ターミナル62の対向領域から溢れたはんだ76を収容可能なはんだ吸収溝55が設けられている。はんだ吸収溝55は、周辺よりも窪んだ部位である。はんだ吸収溝55は、凹部に相当する。

【0062】

(変形例2)

図7を介して、変形例2の半導体装置103に関して説明する。ここでは、主に、半導体装置103における半導体装置101との相違点に関して説明する。半導体装置103は、第1基板20の構成が半導体装置101と異なる。

10

【0063】

放熱銅22は、実装銅21と正極端子41との接続部の対向領域の周辺に設けられている。つまり、絶縁層23は、対向領域に放熱銅22が形成された非形成部26が設けられている。

【0064】

第1基板20は、正極端子41と実装銅21とを超音波接合する際に、絶縁層23にクラックが入る可能性がある。第1基板20は、絶縁層23にクラックが入ったとしても、実装銅21と放熱銅22との絶縁性を確保することができる。

【0065】

本開示は、実施形態に準拠して記述されたが、本開示は当該実施形態や構造に限定されるものではないと理解される。本開示は、様々な変形例や均等範囲内の変形をも包含する。加えて、様々な組み合わせや形態が本開示に示されているが、それらに一要素のみ、それ以上、あるいはそれ以下、を含む他の組み合わせや形態をも、本開示の範疇や思想範囲に入るものである。

20

【符号の説明】

【0066】

11...ハイサイドスイッチ、11a...ドレイン電極、11b...ソース電極、12...ローサイドスイッチ、12a...ドレイン電極、12b...ソース電極、20...第1基板、21...実装銅、22...放熱銅、23...絶縁層、24...Vカット部、25...沿面部、26...非形成部、30...第2基板、31...実装銅、32...放熱銅、33...絶縁層、34...Vカット部、35...沿面部、41...正極端子、42...負極端子、43...出力端子、44...信号端子、45...ゲート端子、411...貫通穴、50...第3基板、51a...第1実装銅、51b...第2実装銅、52...放熱銅、53...絶縁層、54...Vカット部、55...はんだ吸収溝、61...第1ターミナル、62...第2ターミナル、63...継手、71~78...はんだ、80...ボンディングワイヤ、90...封止樹脂部、101~103...半導体装置、200...位置決めピン

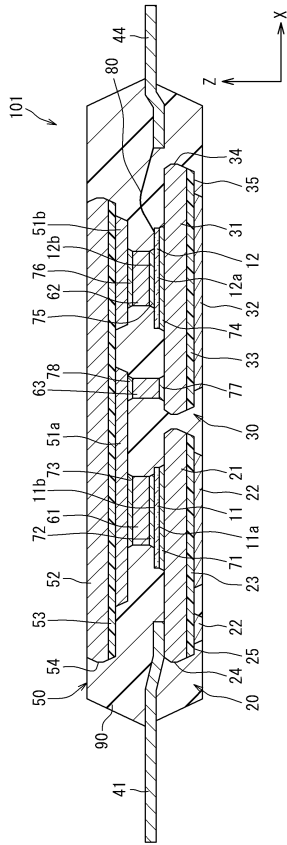
30

40

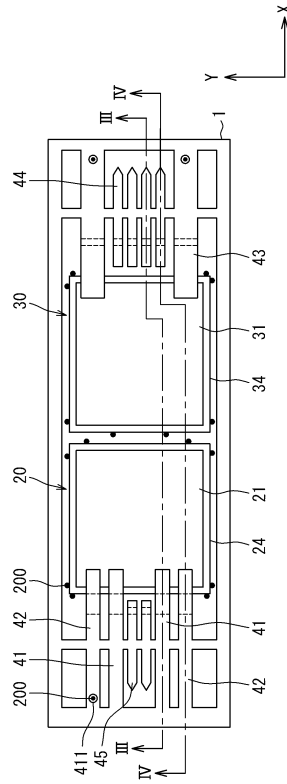
50

【 図面 】  
【 図 1 】

図1



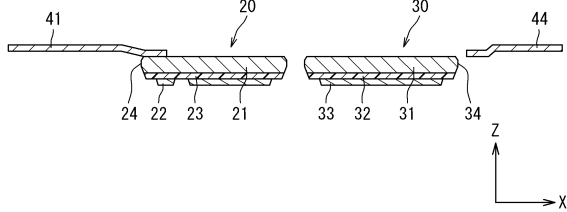
【 図 2 】  
図2



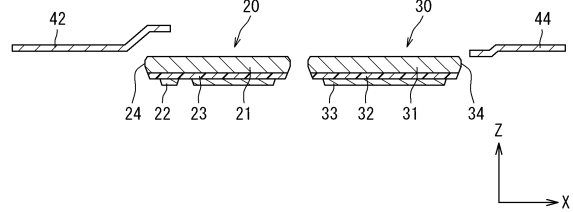
10

20

【 図 3 】  
図3



【 図 4 】  
図4



30

40

50

