



(12)发明专利申请

(10)申请公布号 CN 110399110 A

(43)申请公布日 2019.11.01

(21)申请号 201910672601.X

(22)申请日 2019.07.24

(71)申请人 浙江大华技术股份有限公司

地址 310051 浙江省杭州市滨江区滨安路  
1187号

(72)发明人 贺海振

(74)专利代理机构 北京康信知识产权代理有限  
责任公司 11240

代理人 刘晓燕

(51)Int.Cl.

G06F 3/14(2006.01)

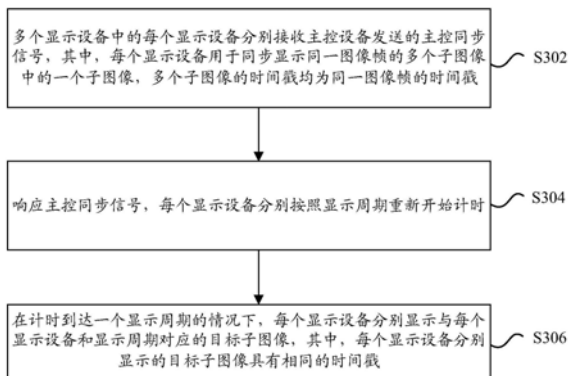
权利要求书3页 说明书10页 附图4页

(54)发明名称

多屏同步显示方法及系统、显示设备和存储  
介质

(57)摘要

本发明公开了一种多屏同步显示方法及系统、显示设备和存储介质。其中,该方法包括:多个显示设备中的每个显示设备分别接收主控设备发送的主控同步信号,其中,每个显示设备用于同步显示同一图像帧的多个子图像中的一个子图像,多个子图像的时间戳均为同一图像帧的时间戳;响应主控同步信号,每个显示设备分别按照显示周期重新开始计时;在计时到达一个显示周期的情况下,每个显示设备分别显示与每个显示设备和显示周期对应的目标子图像,其中,每个显示设备分别显示的目标子图像具有相同的时间戳。通过本发明,解决了相关技术中的多屏同步显示方法存在需要主控显示器和从属显示器不停进行校准,导致资源占用率高的技术问题。



1. 一种多屏同步显示方法,其特征在于,包括:

多个显示设备中的每个显示设备分别接收主控设备发送的主控同步信号,其中,所述每个显示设备用于同步显示同一图像帧的多个子图像中的一个子图像,所述多个子图像的时间戳均为所述同一图像帧的时间戳;

响应所述主控同步信号,所述每个显示设备分别按照显示周期重新开始计时;

在计时到达一个所述显示周期的情况下,所述每个显示设备分别显示与所述每个显示设备和所述显示周期对应的目标子图像,其中,每个所述显示设备分别显示的所述目标子图像具有相同的时间戳。

2. 根据权利要求1所述的方法,其特征在于,在所述每个显示设备分别显示与所述每个显示设备和所述显示周期对应的所述目标子图像之前,所述方法还包括:

在计时到达一个所述显示周期的情况下,所述每个显示设备分别根据系统时间和已计时的所述显示周期的个数,确定出第一时间,其中,所述系统时间携带在所述主控同步信号中;

所述每个显示设备分别从所述每个显示设备缓存的多个子图像中,获取所述目标子图像,其中,所述目标子图像的时间戳与所述第一时间的时间差处于目标时间差范围内。

3. 根据权利要求2所述的方法,其特征在于,所述每个显示设备分别从与所述每个显示设备缓存的多个子图像中,获取所述目标子图像包括:

所述每个显示设备分别确定出第二时间,其中,所述第二时间为所述第一时间与目标个数的帧间隔时间之差;

所述每个显示设备分别从与所述每个显示设备缓存的多个子图像中,获取所述目标子图像,其中,所述目标子图像为所述多个子图像中对应的时间戳小于或者等于所述第二时间、且与所述第二时间最近的子图像。

4. 根据权利要求1所述的方法,其特征在于,在所述每个显示设备分别显示与所述每个显示设备和所述显示周期对应的所述目标子图像之前,所述方法还包括:

所述每个显示设备分别检测到计时到达一个所述显示周期,触发显示中断;

响应所述显示中断,所述每个显示设备分别获取与所述每个显示设备和所述显示周期对应的所述目标子图像。

5. 根据权利要求1所述的方法,其特征在于,在所述每个显示设备分别显示与所述每个显示设备和所述显示周期对应的所述目标子图像之前,所述方法还包括:

所述主控设备接收采集设备发送的携带有目标时间戳的目标图像帧,其中,所述目标图像帧为与所述目标子图像对应的图像帧;

所述主控设备将所述目标图像帧分割成多个子图像,得到多个分割子图像;

所述主控设备将所述目标时间戳分别添加到所述多个分割子图像中的每个分割子图像中,得到多个所述目标子图像;

所述主控设备将多个所述目标子图像发送给所述多个显示设备,其中,所述目标子图像与所述多个显示设备一一对应。

6. 根据权利要求5所述的方法,其特征在于,在所述主控设备接收所述采集设备发送的携带有所述目标时间戳的所述目标图像帧之前,所述方法还包括:

所述采集设备接收所述主控设备发送的所述主控同步信号,其中,所述主控同步信号

中携带有系统时间；

所述采集设备为采集到的采集图像帧添加目标时间戳，得到所述目标图像帧，其中，所述目标时间戳为所述系统时间与目标时间间隔的和，所述目标时间间隔为接收所述系统时间的时刻与当前时刻之间的时间间隔；

所述采集设备将所述目标图像帧发送给所述主控设备。

7. 根据权利要求1至6中任一项所述的方法，其特征在于，所述每个显示设备为现场可编程逻辑门阵列FPGA显示设备。

8. 一种显示设备，其特征在于，包括：

接收单元，用于接收主控设备发送的主控同步信号，其中，所述显示设备所属的多个显示设备中的每个显示设备用于同步显示同一图像帧的多个子图像中的一个子图像，所述多个子图像的时间戳均为所述同一图像帧的时间戳；

计时单元，用于响应所述主控同步信号，按照显示周期重新开始计时；

显示单元，用于在计时到达一个所述显示周期的情况下，显示与所述每个显示设备和所述显示周期对应的目标子图像，其中，每个所述显示设备分别显示的所述目标子图像具有相同的时间戳。

9. 根据权利要求8所述的显示设备，其特征在于，所述显示设备还包括：

第一确定单元，用于在显示与所述每个显示设备和所述显示周期对应的所述目标子图像之前，在计时到达一个所述显示周期的情况下，所述每个显示设备分别根据系统时间和已计时的所述显示周期的个数，确定出第一时间，其中，所述系统时间携带在所述主控同步信号中；

第一获取单元，用于从与所述每个显示设备缓存的多个子图像中，获取所述目标子图像，其中，所述目标子图像的时间戳与所述第一时间的时间差处于目标时间差范围内。

10. 根据权利要求9所述的显示设备，其特征在于，所述第一获取单元包括：

第一确定模块，用于确定出第二时间，其中，所述第二时间为所述第一时间与目标个数的帧间隔时间之差；

第一获取模块，用于从与所述每个显示设备缓存的多个子图像中，获取所述目标子图像，其中，所述目标子图像为所述多个子图像中对应的时间戳小于或者等于所述第二时间、且与所述第二时间最近的子图像。

11. 根据权利要求8至10中任一项所述的显示设备，其特征在于，所述显示设备还包括：

触发单元，用于在所述每个显示设备分别显示与所述每个显示设备和所述显示周期对应的所述目标子图像之前，检测到计时到达一个所述显示周期，触发显示中断；

第二获取单元，用于响应所述显示中断，获取与所述每个显示设备和所述显示周期对应的所述目标子图像。

12. 一种多屏同步显示系统，其特征在于，包括：主控设备和多个如所述权利要求8至11中任一项所述的显示设备，其中，

所述主控设备，用于向所述多个显示设备中的每个显示设备分别发送主控同步信号。

13. 根据权利要求12所述的系统，其特征在于，所述系统还包括：采集设备，其中，

所述采集设备，用于向所述主控设备发送携带有目标时间戳的目标图像帧；

所述主控设备，用于接收采集设备发送的携带有目标时间戳的目标图像帧，其中，所述

目标图像帧为与所述目标子图像对应的图像帧；将所述目标图像帧分割成多个子图像，得到多个分割子图像；分别将所述目标时间戳添加到所述多个分割子图像中的每个分割子图像中，得到多个目标子图像；将多个所述目标子图像发送给所述多个显示设备，以使所述多个显示设备进行同步显示，其中，所述目标子图像与所述多个显示设备一一对应。

14. 根据权利要求13所述的系统，其特征在于，

所述主控设备，还用于向所述采集设备发送所述主控同步信号，其中，所述主控同步信号中携带有系统时间；

所述采集设备，还用于接收所述主控同步信号；为采集到的采集图像帧添加目标时间戳，得到所述目标图像帧，其中，所述目标时间戳为所述系统时间与目标时间间隔的和，所述目标时间间隔为接收所述主控同步信号的时刻与当前时刻之间的时间间隔。

15. 一种存储介质，其特征在于，所述存储介质中存储有计算机程序，其中，所述计算机程序被设置为运行时执行所述权利要求1至7任一项中所述的方法。

16. 一种电子装置，包括存储器和处理器，其特征在于，所述存储器中存储有计算机程序，所述处理器被设置为通过所述计算机程序执行所述权利要求1至7任一项中所述的方法。

## 多屏同步显示方法及系统、显示设备和存储介质

### 技术领域

[0001] 本发明涉及计算机领域,具体而言,涉及一种多屏同步显示方法及系统、显示设备和存储介质。

### 背景技术

[0002] 目前,对大屏显示的需求越来越多,而单一屏幕达不到场景需求,因此,多屏拼接技术越来越被重视,而多屏拼接显示效果的关键点在于同步显示。

[0003] 为实现多屏同步显示,相关技术中采用的方式为:通过在用于进行多屏显示的多个显示器中设置主控显示器和从属显示器,并由主控显示器和从属显示器进行不停交互,以进行校准。

[0004] 例如,主控显示器可以解析接收大屏幕拼接处理器发送的图像帧,并获取图像帧的帧同步信号;将图像的帧同步信号发送至从属显示器;接收从属显示器根据帧同步信号计算的延迟于主控显示器的帧延迟时间;根据帧延迟时间计算主控显示器和从属显示器的播放延迟时间发送至对应的从属显示器。

[0005] 然而,对于上述多屏同步显示方法,需要主控显示器和从属显示器不停进行校准,且由于延迟时间不可控,导致存在多屏同步不准确的问题。

### 发明内容

[0006] 本发明实施例提供了一种多屏同步显示方法及系统、显示设备和存储介质,以至少解决相关技术中的多屏同步显示方法存在需要主控显示器和从属显示器不停进行校准,导致资源占用率高的技术问题。

[0007] 根据本发明实施例的一个方面,提供了一种多屏同步显示方法,包括:多个显示设备中的每个显示设备分别接收主控设备发送的主控同步信号,其中,每个显示设备用于同步显示同一图像帧的多个子图像中的一个子图像,多个子图像的时间戳均为同一图像帧的时间戳;响应主控同步信号,每个显示设备分别按照显示周期重新开始计时;在计时到达一个显示周期的情况下,每个显示设备分别显示与每个显示设备和显示周期对应的目标子图像,其中,每个显示设备分别显示的目标子图像具有相同的时间戳。

[0008] 根据本发明实施例的另一方面,还提供了一种显示设备,包括:接收单元,用于接收主控设备发送的主控同步信号,其中,显示设备所属的多个显示设备中的每个显示设备用于同步显示同一图像帧的多个子图像中的一个子图像,多个子图像的时间戳均为同一图像帧的时间戳;计时单元,用于响应主控同步信号,按照显示周期重新开始计时;显示单元,用于在计时到达一个显示周期的情况下,显示与每个显示设备和显示周期对应的目标子图像,其中,每个显示设备分别显示的目标子图像具有相同的时间戳。

[0009] 根据本发明实施例的又一方面,还提供了一种多屏同步显示系统,包括:主控设备和多个如上述的显示设备,其中,主控设备,用于向多个显示设备中的每个显示设备分别发送主控同步信号。

[0010] 根据本发明实施例的又一方面,还提供了一种存储介质,上述存储介质存储有计算机程序,上述计算机程序被设置为运行时执行上述的方法。

[0011] 根据本发明实施例的另一方面,还提供了一种电子装置,包括存储器、处理器,上述存储器中存储有计算机程序,上述处理器被设置为通过所述计算机程序执行上述的方法。

[0012] 在本发明实施例中,多个显示设备(例如,FPGA显示设备)根据主控设备发送的主控同步信号同时按照显示周期重新开始计时(例如,通过硬件计数方式计时,计数周期为显示周期),并在计时到达一个显示周期时(例如,触发显示中断),各显示设备分别显示与每个显示设备和显示周期对应的目标子图像,从而可以在不需要显示设备之间进行交互的同时,保证显示同步,达到了减少对资源占用的技术效果,进而解决了相关技术中的多屏同步显示方法存在需要主控显示器和从属显示器不停进行校准,导致资源占用率高的技术问题。

### 附图说明

[0013] 此处所说明的附图用来提供对本发明的进一步理解,构成本申请的一部分,本发明的示意性实施例及其说明用于解释本发明,并不构成对本发明的不当限定。在附图中:

[0014] 图1是本发明实施例的一种多屏同步显示方法的显示设备的硬件结构框图;

[0015] 图2是本发明实施例的一种可选的多屏同步显示方法的网络架构的示意图;

[0016] 图3是本发明实施例的一种可选的多屏同步显示方法的流程示意图;

[0017] 图4是本发明实施例的一种可选的多屏同步显示方法的示意图;

[0018] 图5是本发明实施例的另一种可选的多屏同步显示方法的示意图;

[0019] 图6是本发明实施例的另一种可选的多屏同步显示方法的流程示意图;

[0020] 图7是本发明实施例的又一种可选的多屏同步显示方法的流程示意图;

[0021] 图8是根据本发明实施例的一种可选的多屏同步显示装置的结构框图。

### 具体实施方式

[0022] 下文中将参考附图并结合实施例来详细说明本发明。需要说明的是,在不冲突的情况下,本申请中的实施例及实施例中的特征可以相互组合。

[0023] 需要说明的是,本发明的说明书和权利要求书及上述附图中的术语“第一”、“第二”等是用于区别类似的对象,而不必用于描述特定的顺序或先后次序。

[0024] 本实施例中所涉及的缩略词进行如下解释说明:

[0025] (1)FPGA,Field Programmable Gate Array,现场可编辑逻辑门阵列;

[0026] (2)PCI,Peripheral Component Interconnection,外设部件互连标准;

[0027] (3)NOIS,一种嵌入式(软核)处理器。

[0028] 根据本发明实施例的一个方面,提供了一种多屏同步显示方法。上述方法可以在显示设备(例如,FPGA显示设备,FPGA输出设备)、计算机终端或者类似的显示装置中执行。以运行在显示设备为例,图1是本发明实施例的一种多屏同步显示方法的显示设备的硬件结构框图。如图1所示,显示设备10可以包括一个或多个(图1中仅示出一个)处理器102(处理器102可以包括但不限于微处理器MCU或可编程逻辑器件FPGA等的处理装置)和用于存储

数据的存储器104,可选地,上述显示设备还可以包括用于通信功能的传输设备106以及输入输出设备108。本领域普通技术人员可以理解,图1所示的结构仅为示意,其并不对上述显示设备的结构造成限定。例如,显示设备10还可包括比图1中所示更多或者更少的组件,或者具有与图1所示不同的配置。

[0029] 存储器104可用于存储计算机程序,例如,应用软件的程序以及模块,如本发明实施例中的多屏同步显示方法对应的计算机程序,处理器102通过运行存储在存储器104内的计算机程序,从而执行各种功能应用以及数据处理,即实现上述的方法。存储器104可包括高速随机存储器,还可包括非易失性存储器,如一个或者多个磁性存储装置、闪存、或者其他非易失性固态存储器。在一些实例中,存储器104可进一步包括相对于处理器102远程设置的存储器,这些远程存储器可以通过网络连接至显示设备10。上述网络的实例包括但不限于互联网、企业内部网、局域网、移动通信网及其组合。

[0030] 传输装置106用于经由一个网络接收或者发送数据。上述的网络具体实例可包括显示设备10的通信供应商提供的无线网络。在一个实例中,传输装置106包括一个NIC(Network Interface Controller,网络适配器),其可通过基站与其他网络设备相连从而可与互联网进行通讯。在一个实例中,传输装置106可以为RF(Radio Frequency,射频)模块,其用于通过无线方式与互联网进行通讯。

[0031] 本申请实施例可以运行于图2所示的网络架构上,如图2所示,该网络架构包括:采集设备(FPGA设备)、主控设备(例如,x86主控)、多个显示设备,其中,主控设备可以与采集设备和多个显示设备进行交互(例如,通过PCI总线)。

[0032] 可选地,主控设备可以向采集设备和多个显示设备提供携带有相同系统时间的主控同步信号,采集设备和多个显示设备在接收到主控同步信号之后,可以重置硬件计数,每隔一个显示周期触发一次显示终端,保证各个设备的显示中断同时刻到来。

[0033] 根据本发明实施例,提供了一种多屏同步显示方法,该方法可以应用于如图2所示的显示设备、或者,显示设备与主控设备的组合。如图3所示,该方法包括:

[0034] 步骤S302,多个显示设备中的每个显示设备分别接收主控设备发送的主控同步信号,其中,每个显示设备用于同步显示同一图像帧的多个子图像中的一个子图像,多个子图像的时间戳均为同一图像帧的时间戳;

[0035] 步骤S304,响应主控同步信号,每个显示设备分别按照显示周期重新开始计时;

[0036] 步骤S306,在计时到达一个显示周期的情况下,每个显示设备分别显示与每个显示设备和显示周期对应的目标子图像,其中,每个显示设备分别显示的目标子图像具有相同的时间戳。

[0037] 通过上述步骤,多个显示设备根据主控设备发送的主控同步信号同时按照显示周期重新开始计时,并在计时到达一个显示周期时,各显示设备分别显示与每个显示设备和显示周期对应的目标子图像,解决了相关技术中的多屏同步显示方法存在需要主控显示器和从属显示器不停进行校准,导致资源占用率高的技术问题,实现了在不需要显示设备之间进行交互的同时,保证显示同步,减少了对资源占用的技术效果。

[0038] 可选地,上述步骤的执行主体可以为显示设备等,但不限于此。上述显示设备可以是FPGA显示设备,FPGA输出设备等。

[0039] 可选地,上述多屏同步显示方法可以应用于多屏拼接同步显示的过程中,可以应

用于如商场、展厅、会议室、交通控制中心等多种场景中。

[0040] 在步骤S302中,多个显示设备中的每个显示设备分别接收主控设备发送的主控同步信号,其中,每个显示设备用于同步显示同一图像帧的多个子图像中的一个子图像,多个子图像的时间戳均为同一图像帧的时间戳。

[0041] 上述多个显示设备可以用于进行多屏拼接同步显示。多个显示设备的软硬件配置可以相同,也可以部分相同,还可以不同。多个显示设备通过PCI总线与主控设备进行交互,以保证主控设备发送的数据可以同时或者基本同时被各个显示设备接收到。该主控设备可以是x86主控。

[0042] 对于同一图像帧,可以将其分割成多个子图像。分割的方式可以根据预置信息进行执行的。上述预置信息可以包括:子图像的个数,子图像的分割位置关系,以适用于多个显示设备配置相同、配置部分相同、配置完全不同的场景。

[0043] 分割后的多个子图像可以在多个显示设备上同时显示,一个显示设备在一个显示周期内显示一个子图像。多个显示设备在同一显示周期显示的多个子图像具有相同的时间戳。

[0044] 为了保证各个显示设备的显示同步,在主控设备向各个显示设备发送对应的目标子图像之前,主控设备可以向多个显示设备分别发送主控同步信号。

[0045] 主控设备发送的主控同步信号用于触发各个显示设备进行重新开始计时。为了便于统一主控设备和各个显示设备的时间,在同步信号中可以携带有系统时间。除了向多个显示设备发送主控同步信号,主控设备还可以同时向用于进行图像帧采集的采集设备发送该主控同步信号,以便统一主控设备、多个显示设备以及采集设备之间的系统时间。

[0046] 例如,x86主控可以给各个FPGA(采集设备,多个显示设备)提供同步信号及系统时间。

[0047] 可选地,在本实施例中,在采集设备接收采集设备发送的携带有目标时间戳的目标图像帧之前,采集设备接收主控设备发送的主控同步信号,其中,同步信号中携带有系统时间;采集设备为采集到的采集图像帧添加目标时间戳,得到目标图像帧,其中,目标时间戳为系统时间与目标时间间隔的和,目标时间间隔为接收系统时间的时刻与当前时刻之间的时间间隔;采集设备将目标图像帧发送给主控设备。

[0048] 对于采集设备,采集设备在获取到携带有系统时间的主控同步信号之后,采集设备可以重新开始硬件计数,计数周期可以是图像帧的显示周期,也可以是其他周期,根据系统时间以及计数个数,采集设备可以确定出当前的系统时间。

[0049] 采集设备可以将接收到系统时间保存在预定的寄存器中,每计数一次(计时到达一个计时周期),采集设备可以更新一次寄存器中存储的系统时间,从而保证寄存器中保存的是最新的系统时间。

[0050] 在接收到一个图像帧(目标图像帧)之后,采集设备可以从寄存器中获取当前的系统时间,并为该目标图像帧添加目标时间戳(获取的当前系统时间),并将携带有目标时间戳的目标图像帧发送给主控设备。例如,FPGA设备(采集设备)可以对采集到的每一帧图像打上时间戳,该时间戳为系统时间值。

[0051] 通过本实施例,采集设备根据同步信号中携带的系统时间以及目标时间间隔为目标图像帧添加目标时间戳,可以便于采集设备、主控设备和多个显示设备进行时间同



步,提高多屏同步显示的准确度。

[0052] 对于主控设备,在接收到目标图像帧之后,可以对该目标图像帧进行处理,得到多个目标子图像。

[0053] 可选地,在本实施例中,在每个显示设备分别显示与每个显示设备和显示周期对应的目标子图像之前,主控设备接收采集设备发送的携带有目标时间戳的目标图像帧,其中,目标图像帧为与目标子图像对应的图像帧;主控设备将目标图像帧分割成多个子图像,得到多个分割子图像;主控设备将目标时间戳分别添加到多个分割子图像中的每个分割子图像中,得到多个目标子图像;主控设备将多个目标子图像发送给多个显示设备,其中,目标子图像与多个显示设备一一对应。

[0054] 在每个显示设备分别显示与每个显示设备和显示周期对应的目标子图像之前,多个显示设备可以从主控设备接收分别接收到与各显示设备对应的目标子图像。

[0055] 为了获取与多个显示设备一一对应的多个目标子图像,主控设备可以从采集设备接收携带有目标时间戳的目标图像帧,目标图像帧为与目标子图像对应的图像帧。

[0056] 在接收到目标图像帧之后,主控设备可以将完整的图像帧分割成多个子图像,此时该目标图像帧的时间戳(目标时间戳)可以复制(添加)到各个子图像上,并把子图像发送到各个显示设备上。

[0057] 例如,当多屏拼接显示时,一帧完整的图像将被分割成多个子图像,此时将该图像的时间戳复制到子图像上,并把子图像发送到FPGA输出设备上,同时顺序缓存到预设的存储空间(各个FPGA输出设备的多个缓存中)。如图4所示,带有时间戳的图像被分割成多个带时间戳的子图像。

[0058] 通过本实施例,主控设备将目标图像帧的目标时间戳复制到各个目标子图像上,以使多个目标子图像携带相同的时间戳,便于多个显示设备进行目标子图像同步显示。

[0059] 在步骤S304中,响应主控同步信号,每个显示设备分别按照显示周期重新开始计时。

[0060] 在接收到主控同步信号之后,各个显示设备可以按照显示周期重新开始计时。显示周期可以是显示设备显示一个图像帧的周期。例如,对于FPS为16的显示设备,其显示周期为 $1/16s$ 。各个显示设备的显示周期可以是相同的。主控同步信号中还可以携带有系统时间。

[0061] 可选地,在本实施例中,在每个显示设备分别显示与每个显示设备和显示周期对应的目标子图像之前,每个显示设备分别检测到计时到达一个显示周期,触发显示中断;响应显示中断,每个显示设备分别获取与每个显示设备和显示周期对应的目标子图像。

[0062] 各个显示设备计时的方式可以是:通过硬件计数。各个显示器可以设置有一个寄存器,在接收到系统时间之后,各个显示设备可以将系统时间保存到寄存器中,并重新开始硬件计数,计数的周期为:显示周期,每隔一个显示周期,可以认为计数值增加1。在计数一个显示周期之后,可以更新寄存器中保存的系统时间,从而保证寄存器中保存的是最新的系统时间。

[0063] 例如,每个FPGA设备都会进行硬件计数,一个显示周期后触发显示中断,更新显示画面,显示下一个子图像。但是由于每个FPGA的启动时间并不一致,导致各个FPGA设备的显示中断不能一致到来,所以主控通过同步信号,让各个FPGA设备同时开始计数,以保证显示

中断同时到来。如图5所示,主控的同步信号作用为调整FPGA设备的硬件计数。

[0064] FPGA设备接收到同步信号,重新开始计数,计数一个显示周期后,触发显示中断。同时,FPGA将硬件的计数累加到从主控接收的系统时间上,作为FPGA的系统时间,作用是保证各个FPGA设备的系统时间一致。

[0065] 通过本实施例,使用硬件计数的方式控制显示设备的画面更新,可以保证各个显示设备的系统时间保持一致。

[0066] 在步骤S306中,在计时到达一个显示周期的情况下,每个显示设备分别显示与每个显示设备和显示周期对应的目标子图像,其中,每个显示设备分别显示的目标子图像具有相同的时间戳。

[0067] 各个显示设备可以按照显示周期进行计时,每计时一个显示周期,到达下一个显示周期时,可以更新显示画面,显示与当前显示周期对应的目标子画面。

[0068] 为了保证在显示时,各个显示设备均已成功接收到对应的子图像,各个显示设备中可以设置有多个(例如,6个)缓存(缓存器)。多个缓存中可以保存有多个子图像,根据子图像携带的时间戳,可以从多个子图像中确定出目标子图像,并显示获取的目标子图像。

[0069] 可选地,在本实施例中,在每个显示设备分别显示与每个显示设备和显示周期对应的目标子图像之前,在计时到达一个显示周期的情况下,每个显示设备分别根据系统时间和已计时的显示周期的个数,确定出第一时间,其中,系统时间携带在主控同步信号中;每个显示设备分别从每个显示设备缓存的多个子图像中,获取目标子图像,其中,目标子图像的时间戳与第一时间的时间差处于目标时间差范围内。

[0070] 在计时达到一个显示周期时,各个显示设备可以分别确定当前的系统时间:根据主控同步信号携带的系统时间和已计时的显示周期的个数,确定出第一时间。例如,系统时间为13:00:00,显示周期为1/16s,已计时的显示周期的个数为:640,则确定出第一时间为:13:00:40。

[0071] 在确定出第一时间(基准时间)之后,各个显示设备分别从每个显示设备缓存的多个子图像中,获取目标子图像,其中,目标子图像的时间戳与第一时间的时间差处于目标时间差范围内。上述目标时间差范围可以是:第一个数(例如,3个)的帧时间间隔和第二个数(例如,4个)的帧时间间隔之间的范围,其中,第二个数比第一个数大1。

[0072] 通过本实施例,各个显示设备通过获取当前的系统时间(第一时间),并获取时间戳与第一时间的时间差处于目标时间差范围内的子图像作为目标子图像进行显示,可以保证每个显示设备获取的是具有相同时间戳的子图像,提高多屏同步显示的准确性。

[0073] 可选地,在本实施例中,每个显示设备分别从与每个显示设备缓存的多个子图像中,获取目标子图像包括:每个显示设备分别确定出第二时间,其中,第二时间为第一时间与目标个数的帧间隔时间之差;每个显示设备分别从与每个显示设备缓存的多个子图像中,获取目标子图像,其中,目标子图像为多个子图像中对应的时间戳小于或者等于第二时间、且与第二时间最近的子图像。

[0074] 为了查找到时间戳与第一时间的时间差处于目标时间差范围内的子图像,可以确定出第二时间(寻帧基准时间),第一时间与目标个数(例如,3个)的帧间隔时间之差。

[0075] 在确定出第二时间之后,使用第二时间从各个显示设备可以从缓存的多个子图像中进行查找,查找出时间戳小于或者等于第二时间、且与第二时间最近的子图像,作为目标

子图像。

[0076] 下面结合可选示例对上述查找目标子图像的方式进行说明。FPGA的NIOS软件寻找待显示的帧。寻找过程依据显示中断时的基准时间和子图像的时间戳。寻帧过程如图6所示,该寻帧过程可以包括以下步骤:

[0077] 步骤1,显示终端中从FPGA寄存器获取基准时间,计算出寻帧基准时间。

[0078] 在显示中断中从FPGA获取基准时间sysTime,由于各个FPGA设备的显示中断都是同时刻到来,所以各个FPGA设备获取的sysTime都是一样的。同时,计算出寻帧的基准时间syncTime:syncTime=sysTime-3\*帧间隔时间。

[0079] 图像帧的缓存有6个buffer,减去3个帧间隔的目的,是为了找到的待显示图像帧为中间帧,保证了各个FPGA设备的子图像都已经接收到,并且避免使用最新的图像帧,因为最新的图像帧容易存在图像没有接收完成的可能。

[0080] 步骤2,遍历6个图像缓存,找到时间戳与寻帧基准时间最近、且时间戳小于寻帧基准时间的图像帧。

[0081] 通过寻帧基准时间syncTime与缓存的6个图像帧的时间戳进行对比,找到离基准时间syncTime最近且小于基准时间的图像帧,可以确保各个FPGA设备找到的图像帧时间戳完全一致,即找到的子图像对应于同一帧图像。

[0082] 步骤3,输出显示。

[0083] 将找到的子图像帧在显示中断中进行显示。

[0084] 通过本实施例,通过设置系统基准时间与多个帧间隔时间的差作为寻帧基准时间,可以保证各个显示设备的子图像都已经接收到,避免部分显示设备的子图像没有接收完成的可能。

[0085] 下面结合可选示例对本实施例中的多屏同步显示方法进行说明。在本示例中,该方法用于基于FPGA实现多屏拼接同步显示。各个拼接器(FPGA输出设备)的显示不需要和其他拼接器交互,而是按各自硬件中断显示保证显示同步。

[0086] 本示例中的多屏同步显示方法可以应用于多屏拼接显示,保证各输出屏能够完全同步显示。本示例中的多屏同步显示方法,基于x86架构PCI总线系统,挂载多个FPGA输出设备,进行多屏拼接显示。该多屏同步显示方法包括:

[0087] 首先,系统上电并且FPGA设备启动完成后,由x86主控通过PCI总线以广播形式给系统上的各个FPGA设备(采样设备和FPGA输出设备)提供相同的系统时间及同步信号,保证各个FPGA设备的系统时间一致。

[0088] 其次,FPGA设备接收到同步信号后,通过硬件计数,每隔一个显示周期触发一次显示中断,保证了各个FPGA设备的显示中断同时刻到来。

[0089] 另外,将每一帧采集图像打上时间戳,该时间戳为系统时间值,当多个FPGA输出设备拼接显示该图像时,将该时间戳复制到各FPGA输出设备对应的子图像上,并将子图像顺序保存在对应的FPGA输出设备预设的缓存中。

[0090] 最后,根据显示中断提供的系统时间,以及子图像的时间戳,各个FPGA设备独立找到待显示子图像,在显示中断中显示该帧子图像,保证了显示子图像为采集的同一帧图像。

[0091] 如图7所示,该多屏同步显示方法包括以下步骤:

[0092] 步骤S702,x86主控给各个FPGA提供同步信号及系统时间;

[0093] 步骤S704,FGPA输出设备硬件计数提供显示中断,并将该中断此刻的系统时间作为寻帧基准时间提供给FPGA的NIOS;

[0094] 步骤S706,FPGA设备对每帧图像打时间戳;

[0095] 步骤S708,FPGA输出设备的NIOS软件根据图像的时间戳和基准时间进行寻帧。

[0096] 通过本示例,由于FPGA输出设备的显示中断为硬件触发(FPGA硬件控制图像显示的时间),保证各个输出设备的图像能够同时显示;由于FPGA输出设备的系统时间是硬件计数(FPGA通过硬件计数的方式,通过FPGA硬件提供的显示中断和系统时间,实现显示端同时刻显示同一帧图像的效果,保证各个FPGA的系统时间完全一致),保证各个输出设备同步寻帧的基准时间完全一致;由于各个FPGA输出设备的寻帧过程独立,不需要和其他输出设备交互,避免了交互过程存在的不可控影响。

[0097] 通过以上的实施方式的描述,本领域的技术人员可以清楚地了解到根据上述实施例的方法可借助软件加必需的通用硬件平台的方式来实现,当然也可以通过硬件,但很多情况下前者是更佳的实施方式。基于这样的理解,本发明的技术方案本质上或者说对现有技术做出贡献的部分可以以软件产品的形式体现出来,该计算机软件产品存储在一个存储介质(如ROM/RAM、磁碟、光盘)中,包括若干指令用以使得一台终端设备(可以是手机,计算机,服务器,或者网络设备等)执行本发明各个实施例所述的方法。

[0098] 在本实施例中还提供了一种显示设备,该装置用于实现上述实施例及优选实施方式,已经进行过说明的不再赘述。如以下所使用的,术语“模块”可以实现预定功能的软件和/或硬件的组合。尽管以下实施例所描述的装置较佳地以软件来实现,但是硬件,或者软件和硬件的组合的实现也是可能并被构想的。

[0099] 图8是根据本发明实施例的一种可选的显示设备的结构框图,如图8所示,该显示设备包括:

[0100] (1)接收单元82,用于接收主控设备发送的主控同步信号,其中,显示设备所属的多个显示设备中的每个显示设备用于同步显示同一图像帧的多个子图像中的一个子图像,多个子图像的时间戳均为同一图像帧的时间戳;

[0101] (2)计时单元84,用于响应主控同步信号,按照显示周期重新开始计时;

[0102] (3)显示单元86,用于在计时到达一个显示周期的情况下,显示与每个显示设备和显示周期对应的目标子图像,其中,每个显示设备分别显示的目标子图像具有相同的时间戳。

[0103] 在一个可选的实施例中,上述显示设备还包括:

[0104] (1)第一确定单元,用于在显示与每个显示设备和显示周期对应的目标子图像之前,在计时到达一个显示周期的情况下,每个显示设备分别根据系统时间和已计时的显示周期的个数,确定出第一时间,其中,系统时间携带在可控同步信号中;

[0105] (2)第一获取单元,用于从与每个显示设备缓存的多个子图像中,获取目标子图像,其中,目标子图像的时间戳与第一时间的时间差处于目标时间差范围内。

[0106] 在一个可选的实施例中,第一获取单元包括:

[0107] (1)第一确定模块,用于确定出第二时间,其中,第二时间为第一时间与目标个数的帧间隔时间之差;

[0108] (2) 第一获取模块,用于从与每个显示设备缓存的多个子图像中,获取目标子图像,其中,目标子图像为多个子图像中对应的时间戳小于或者等于第二时间、且与第二时间最近的子图像。

[0109] 在一个可选的实施例中,上述显示设备还包括:

[0110] (1) 触发单元,用于在每个显示设备分别显示与每个显示设备和显示周期对应的目标子图像之前,检测到计时到达一个显示周期,触发显示中断;

[0111] (2) 第二获取单元,用于响应显示中断,获取与每个显示设备和显示周期对应的目标子图像。

[0112] 在本实施例中还提供了一种多屏同步显示系统,该多屏同步显示系统可以包括:主控设备和上述任一实施例所示的显示设备,其中,

[0113] 主控设备,用于向多个显示设备中的每个显示设备分别发送主控同步信号。

[0114] 在一个可选的实施例中,上述多屏同步显示系统还包括:采集设备,其中,

[0115] (1) 采集设备,用于向主控设备发送携带有目标时间戳的目标图像帧;

[0116] (2) 主控设备,用于接收采集设备发送的携带有目标时间戳的目标图像帧,其中,目标图像帧为与目标子图像对应的图像帧;将目标图像帧分割成多个子图像,得到多个分割子图像;分别将目标时间戳添加到多个分割子图像中的每个分割子图像中,得到多个目标子图像;将多个目标子图像发送给多个显示设备,以使多个显示设备进行同步显示,其中,目标子图像与多个显示设备一一对应。

[0117] 在一个可选的实施例中,主控设备,还用于向采集设备发送主控同步信号,其中,主控同步信号中携带有系统时间;采集设备,还用于接收主控同步信号;为采集到的采集图像帧添加目标时间戳,得到目标图像帧,其中,目标时间戳为系统时间与目标时间间隔的和,目标时间间隔为接收主控同步信号的时刻与当前时刻之间的时间间隔。

[0118] 需要说明的是,上述各个模块是可以通过软件或硬件来实现的,对于后者,可以通过以下方式实现,但不限于此:上述模块均位于同一处理器中;或者,上述各个模块以任意组合的形式分别位于不同的处理器中。

[0119] 本发明的实施例还提供了一种存储介质,该存储介质中存储有计算机程序,其中,该计算机程序被设置为运行时执行上述任一项方法实施例中的步骤。

[0120] 可选地,在本实施例中,上述存储介质可以包括但不限于:U盘、只读存储器(Read-Only Memory,简称为ROM)、随机存取存储器(Random Access Memory,简称为RAM)、移动硬盘、磁碟或者光盘等各种可以存储计算机程序的介质。

[0121] 本发明的实施例还提供了一种电子装置,包括存储器和处理器,该存储器中存储有计算机程序,该处理器被设置为运行计算机程序以执行上述任一项方法实施例中的步骤。

[0122] 可选地,上述电子装置还可以包括传输设备以及输入输出设备,其中,该传输设备和上述处理器连接,该输入输出设备和上述处理器连接。

[0123] 可选地,本实施例中的具体示例可以参考上述实施例及可选实施方式中所描述的示例,本实施例在此不再赘述。

[0124] 显然,本领域的技术人员应该明白,上述的本发明的各模块或各步骤可以用通用的计算装置来实现,它们可以集中在单个的计算装置上,或者分布在多个计算装置所组成

的网络上,可选地,它们可以用计算装置可执行的程序代码来实现,从而,可以将它们存储在存储装置中由计算装置来执行,并且在某些情况下,可以以不同于此处的顺序执行所示出或描述的步骤,或者将它们分别制作成各个集成电路模块,或者将它们中的多个模块或步骤制作成单个集成电路模块来实现。这样,本发明不限制于任何特定的硬件和软件结合。

[0125] 以上所述仅为本发明的优选实施例而已,并不用于限制本发明,对于本领域的技术人员来说,本发明可以有各种更改和变化。凡在本发明的原则之内,所作的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

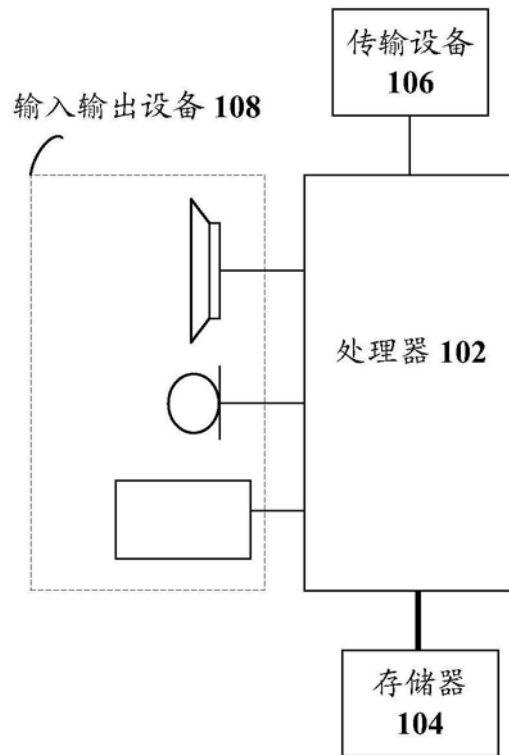


图1

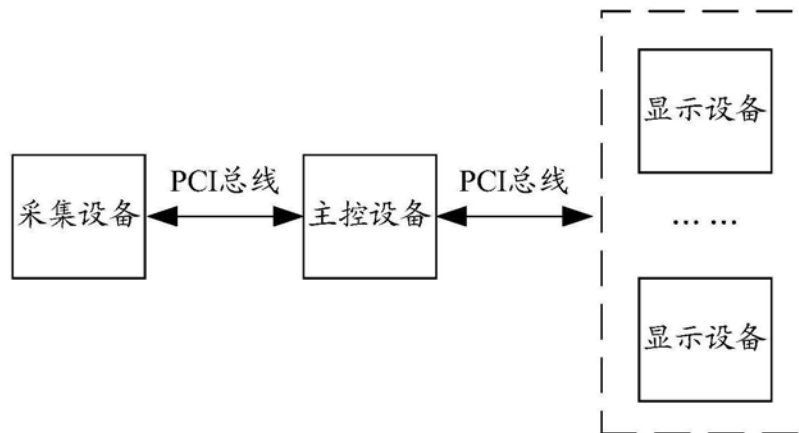


图2

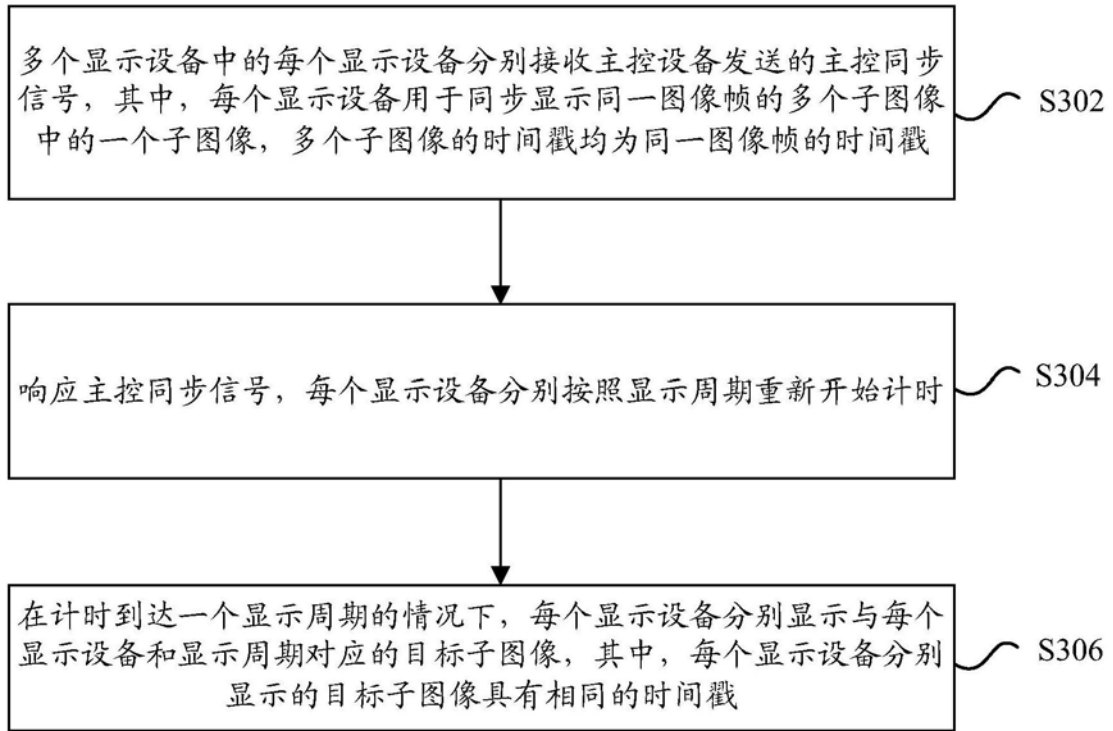


图3

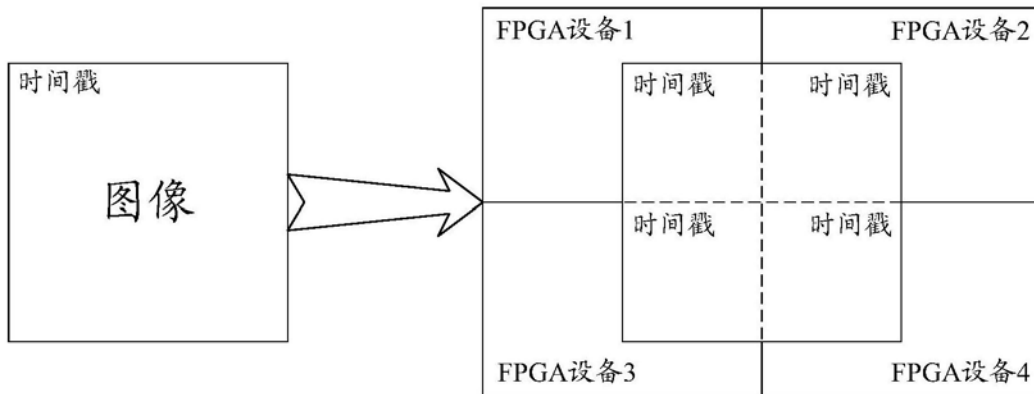


图4



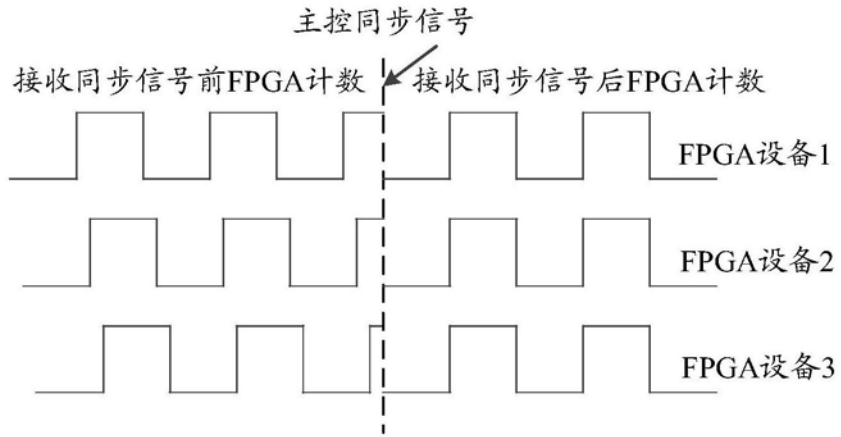


图5

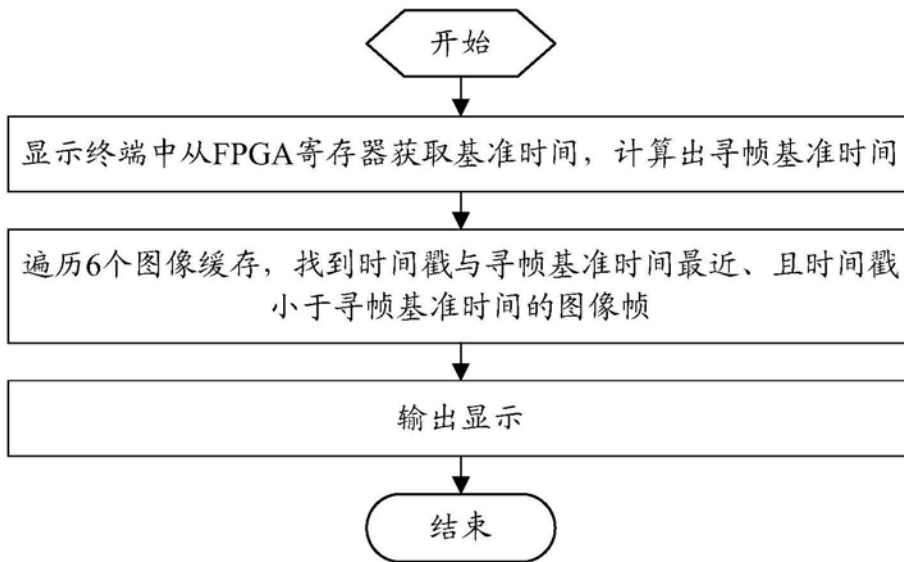


图6

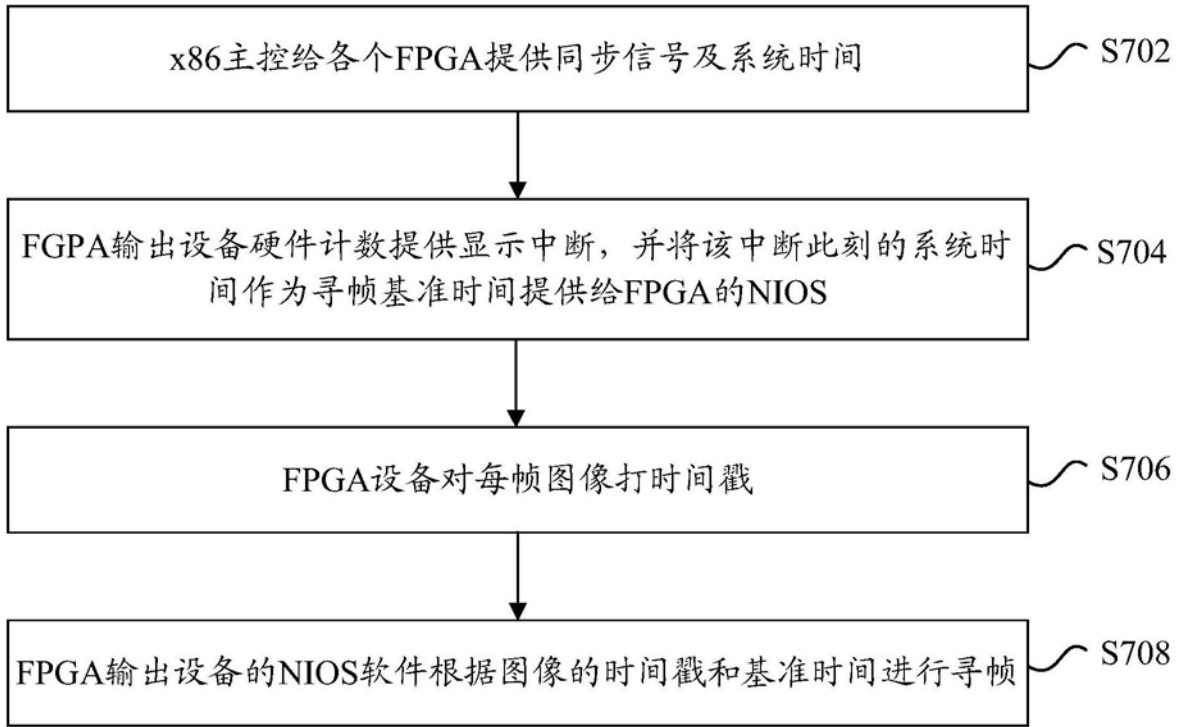


图7

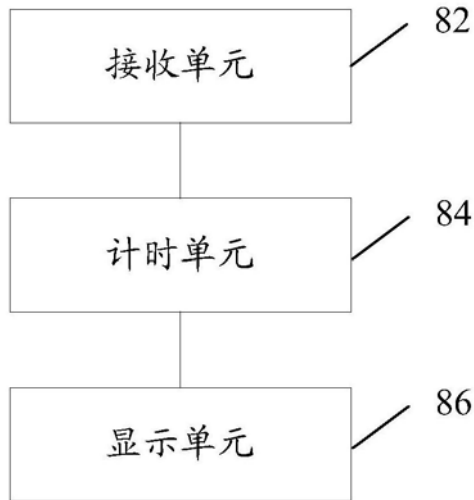


图8