



(21)申請案號：103103599

(22)申請日：中華民國 103 (2014) 年 01 月 29 日

(51)Int. Cl. : **H01L21/3065(2006.01)**

(30)優先權：2013/02/04 美國 13/758,266

(71)申請人：蘭姆研究公司(美國) LAM RESEARCH CORPORATION (US)
美國(72)發明人：木村啓惠 KIMURA, YOSHIE (JP)；坎伯 湯姆 A KAMP, TOM A. (US)；派博
艾利克 PAPE, ERIC (US)；德許龐迪 羅希 DESHPANDE, ROHIT (IN)；高夫 凱
伊斯 GAFF, KEITH (AU)；卡麥希 葛瑞 KAMARTHY, GOWRI (US)

(74)代理人：許峻榮

(56)參考文獻：

US 2007270995A1

US 2010214545A1

US 2011143462A1

審查人員：吳松屏

申請專利範圍項數：22 項 圖式數：2 共 31 頁

(54)名稱

藉由修整時間和溫度逐晶圓控制臨界尺寸及臨界尺寸均勻性

CONTROLLING CD AND CD UNIFORMITY WITH TRIM TIME AND TEMPERATURE ON A
WAFER BY WAFER BASIS

(57)摘要

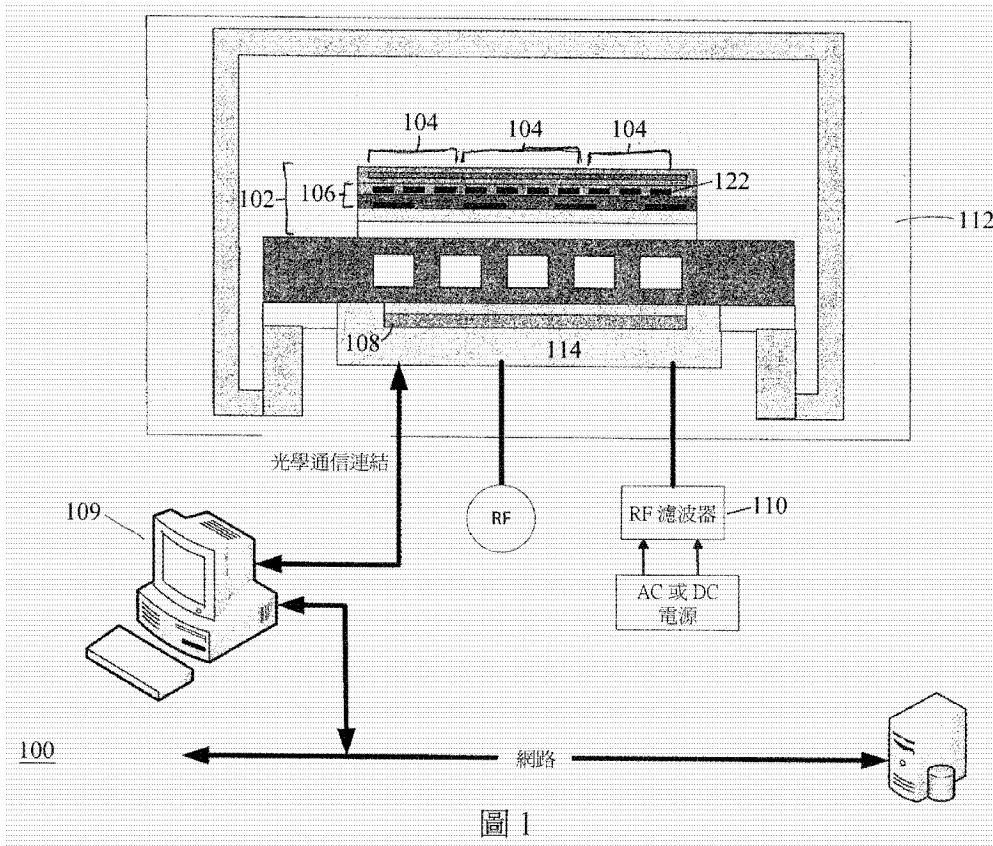
示範實施例涉及藉由控制電漿處理系統中之修整時間及溫度來控制晶圓的 CD 均勻性。電漿處理系統具有：一晶圓支撐組件，其包括遍及夾盤各處之複數可獨立控制的溫度控制區域；以及一控制器，其控制各溫度控制區域。控制器接收跟電漿處理系統之電漿腔室中的至少一先前所處理之晶圓相關的製程控制及溫度資料、以及電漿腔室中的待處理之目前晶圓的關鍵裝置參數。控制器基於這些製程控制及溫度資料和關鍵裝置參數來計算目前晶圓的目標修整時間和目標溫度分佈。目前晶圓係於目標修整時間之期間進行修整，同時基於目標溫度分佈來控制各裝置晶粒位置之溫度。

Exemplary embodiments are directed to controlling CD uniformity of a wafer by controlling trim time on temperature in a plasma processing system. The plasma processing system has a wafer support assembly including a plurality of independently controllable temperature control zones across a chuck and a controller that controls each temperature control zone. The controller receives process control and temperature data associated with at least one wafer previously processed in a plasma chamber of the plasma processing system, and critical device parameters of a current wafer to be processed in the plasma chamber. The controller calculates a target trim time and a target temperature profile of the current wafer based on the process control and temperature data, and the critical device parameters. The current wafer is trimmed during the target trim time while the temperature of each device die location is controlled based on the target temperature profile.

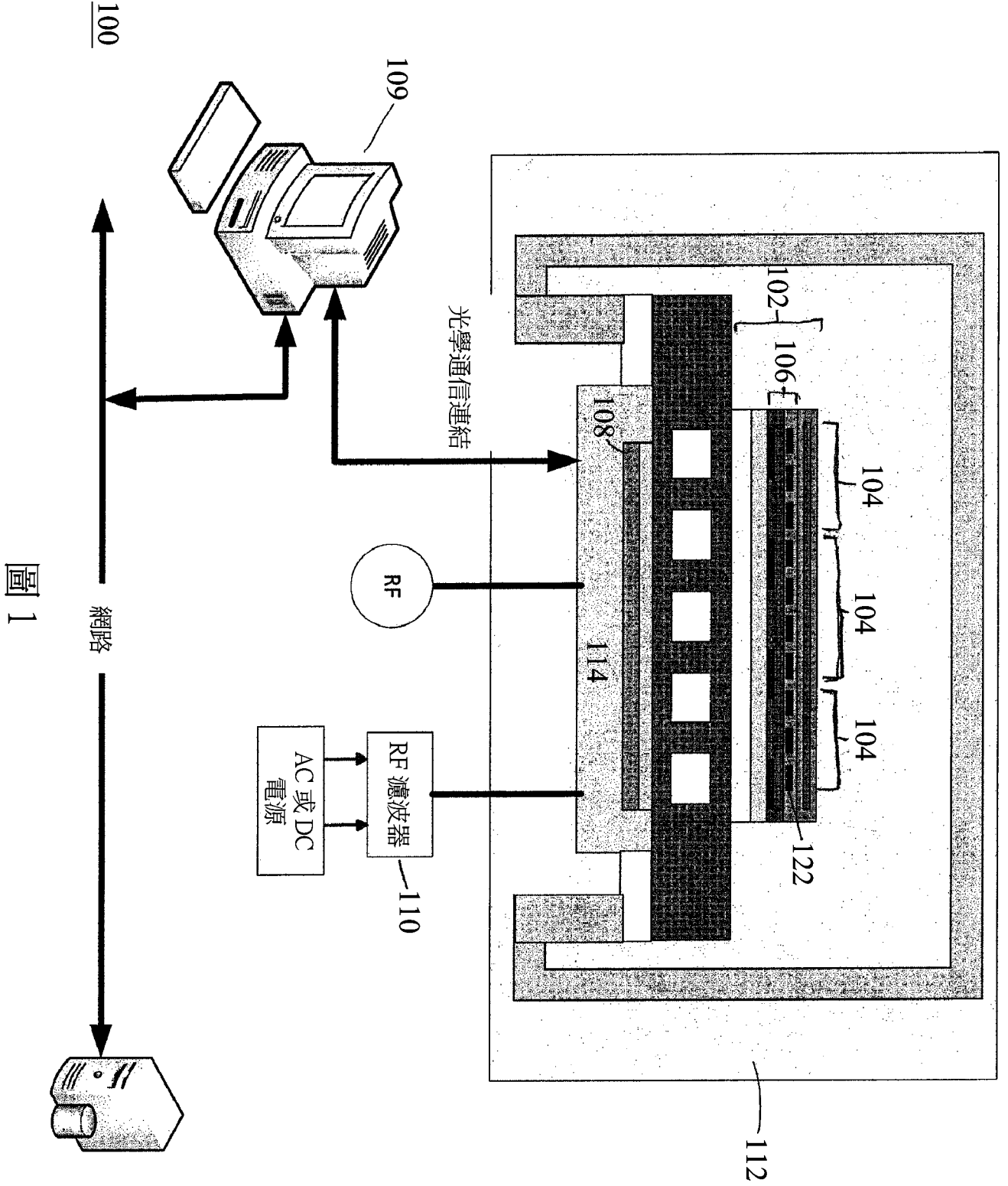
指定代表圖：

符號簡單說明：

- 100 . . . 電漿處理系統
- 102 . . . 晶圓支撐組件
- 104 . . . 溫度控制區域
- 106 . . . 熱板
- 108 . . . 控制器單元
- 110 . . . RF 濾波器
- 112 . . . 電漿腔室
- 114 . . . 法拉第遮蔽
- 109 . . . 使用者介面
- 122 . . . 溫度控制元件



【發明圖式】



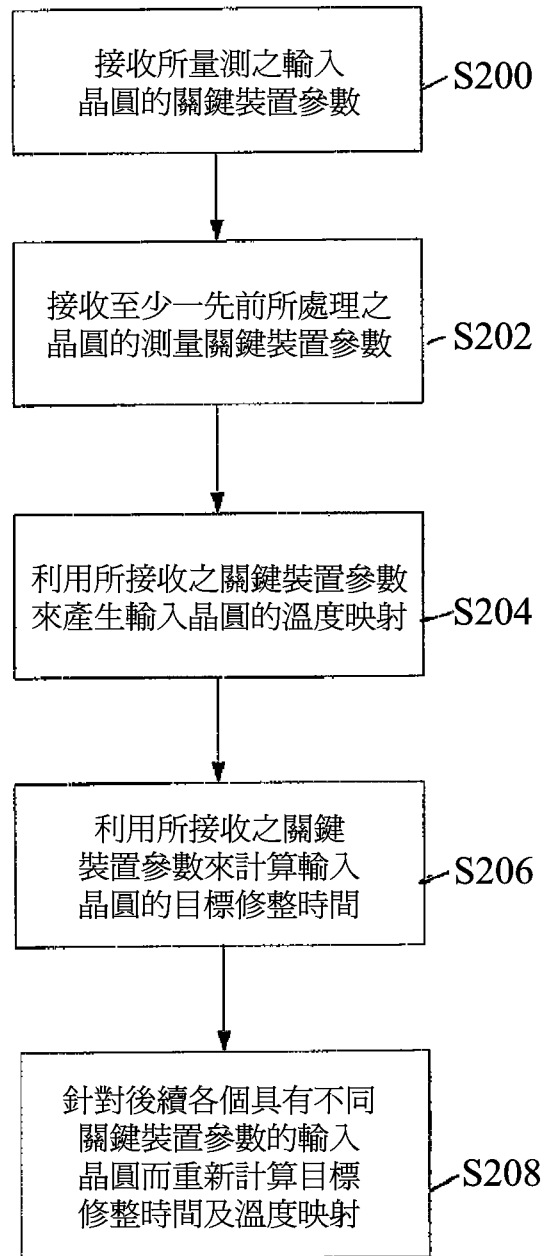


圖 2

【發明說明書】

【中文發明名稱】

藉由修整時間和溫度逐晶圓控制臨界尺寸及臨界尺寸均勻性

【英文發明名稱】

CONTROLLING CD AND CD UNIFORMITY WITH TRIM TIME AND
TEMPERATURE ON A WAFER BY WAFER BASIS

【技術領域】

【0001】此揭露內容涉及用以均勻地控制晶圓的臨界尺寸（CD，critical dimension）之方法及系統，尤其有關在電漿蝕刻期間均勻地控制CD。

【先前技術】

【0002】已知各種製程及技術用來控制蝕刻或修整製程，以減小半導體晶圓上之特徵部輪廓的差異。例如，US 2011/0163420（藉此將其全部併入作為參考）敘述了藉由在晶圓上之底層上方設置一聚合物層以調整光遮罩圖案的製程。將遮罩進行選擇性修整以產生個別遮罩。此製程涉及各種沉積及/或蝕刻階段，其包括修整步驟以形成具有增大之高寬比的特徵部。US 7018780（藉此將其全部併入作為參考）敘述了從半導體層移除光阻材料的技術。該方法係設計成在光阻修整期間藉由在光阻遮罩及未被遮罩所遮蓋的一部分晶圓上塗佈聚合物的保形層，以控制並減小輪廓差異。保形層的厚度依半導體的區域而變化。因此，在修整光阻線的中央至邊緣輪廓差異期間，臨界尺寸便受到控制。

【0003】在其他已知製程中，在晶圓上達到期望臨界尺寸（CD）目標及CD均勻性圖案的沉積及蝕刻製程可能在一生長週期中需要多個最佳化步驟。例如，US 2011/0143462（藉此將其全部併入作為參考）揭露一製程，其中

第 1 頁，共 20 頁(發明說明書)

第一最佳化週期可包含藉由實施修整步驟來調整CD目標，該修整步驟藉由改變步驟時間來控制CD。在達到CD目標之後，可藉由調整靜電夾盤（ESC）溫度（其控制晶圓表面反應溫度）而使均勻性最佳化。此製程可指定使用多數晶圓，且包括每次要求不同的CD目標（輸入CD或CD均勻性改變）時所重建之關鍵參數。由於使用了重覆製程來達到期望的處理後CD及CD均勻性目標，故若輸入晶圓（incoming wafer）與輸出晶圓（outgoing wafer）針對初始CD及CD均勻性相比之下有變化，則無法在逐一晶圓基礎上達到最佳處理後CD及CD均勻性目標。在已知系統中，為特定微影機具而設計之蝕刻機具係用以確保蝕刻機具中所固有的任何系統不均勻性能被微影機具補償。然而，使用此機具卻無法補償起因於該配方之製程參數的不均勻性。

【發明內容】

【0004】第一實施例涉及控制電漿處理系統中的晶圓特徵部之CD均勻性的方法，該系統具有：一晶圓支撐組件，其包括設置在晶圓上的複數裝置晶粒位置附近之複數可獨立控制的溫度控制區域，這些裝置晶粒位置係位於該等溫度控制區域上方；以及一控制器，其控制各溫度控制區域。該方法包含：接收跟電漿處理系統之電漿腔室中的至少一先前所處理之晶圓相關的製程控制及溫度資料；接收目前插入電漿腔室之晶圓的關鍵裝置參數；基於至少一先前所處理之晶圓的製程控制及溫度資料和目前晶圓的關鍵裝置參數，計算待處理之目前晶圓的目標修整時間和目標溫度分佈；以及處理目前晶圓達目標修整時間之期間，其中各裝置晶粒位置的溫度係基於目標溫度分佈而進行調整。

【0005】第二實施例涉及用以控制電漿處理系統中之晶圓的CD均勻性之系統，包含：一晶圓支撐組件，其包括設置在複數裝置晶粒位置附近之複數

可獨立控制的溫度控制區域，該等裝置晶粒位置係位於該等溫度控制區域上方；以及一控制器，其係配置成：在一網路上接收輸入晶圓的關鍵裝置參數和製程配方參數；基於至少一先前所處理之晶圓的製程控制及溫度資料和輸入晶圓的關鍵裝置參數，計算輸入晶圓的目標修整時間和目標溫度分佈；以及基於所計算之目標溫度分佈，調整各裝置晶粒位置的溫度達目標修整時間之期間。

【0006】 第三實施例涉及一種非暫時性電腦可讀媒體，該電腦可讀媒體具有編碼於其上之程式碼，該程式碼係用以執行控制電漿處理系統中之晶圓的CD均勻性之方法，該電漿處理系統具有：一晶圓支撐組件，其包括設置在晶圓上的複數裝置晶粒位置附近之複數可獨立控制的溫度控制區域，該等裝置晶粒位置係位於該等溫度控制區域上方；以及一控制器，其控制各溫度控制區域。該方法包含：接收跟電漿處理系統之電漿腔室中的至少一先前所處理之晶圓相關的製程控制及溫度資料；接收電漿腔室中的待處理之目前晶圓的關鍵裝置參數；基於至少一先前所處理之晶圓的製程控制及溫度資料和目前晶圓的關鍵裝置參數，計算目前晶圓的目標修整時間和目標溫度分佈；以及處理目前晶圓達目標修整時間之期間，其中各裝置晶粒位置的溫度係基於目標溫度分佈而進行調整。

【圖式簡單說明】

【0007】 以下，參考附圖來描述示範實施例，其中：

【0008】 圖1顯示依據一示範實施例之電漿蝕刻系統的概要圖。

【0009】 圖2係依據一示範實施例之使晶圓的CD均勻性最佳化之方法的流程圖。

【實施方式】

【0010】圖1顯示依據一示範實施例之電漿處理系統的概要圖。如圖1所示，電漿處理系統100包括晶圓支撐組件102，該晶圓支撐組件102包括設置在晶圓（未顯示）上的複數裝置晶粒位置附近之複數可獨立控制的溫度控制區域104，該等裝置晶粒位置係位於這些溫度控制區域上方。這些溫度控制區域104係裝設在熱板106之中，並且各自可由控制器單元108獨立控制。控制器單元108可設置在RF濾波器110的高側或低側。當控制器單元108位於RF濾波器110的低側時，則控制器單元108可設置在電漿處理系統100的電漿腔室112內，其中控制器單元108可接附至晶圓支撐組件102或設置在其附近。當控制器單元108位於RF濾波器110的低側時，則控制器單元108被包圍在法拉第遮蔽114之中，以保護控制器單元108的電子元件不受RF干擾。控制器單元108可包括有線或無線通信介面（如光纖佈纜、RF收發器、RF屏蔽佈纜、或其他合適的元件），從而促進控制器單元108與位於RF濾波器110的高側（例如：電漿腔室112或電漿處理系統100的外部）之網路、處理器、或使用者介面109之間的通信。

【0011】根據於此所述之示範實施例，電漿處理系統可用於處理半導體晶圓的表層。例如，所期望之半導體晶圓的任何光阻層、遮罩層、沉積層、或其他層皆可根據指定配方而在沉積階段或蝕刻階段之前或之後所執行的修整階段或週期（或其任何組合）中進行處理。配方指定用以在電漿腔室中建立適當環境的參數，從而實現半導體晶圓上之期望特徵部及特徵部尺寸。配方可指定以特定流速、電漿腔室壓力、及提供至ESC之RF電力的功率及頻率而將一類型的反應物氣體導入電漿腔室。例如，在示範性沉積 - 蝕刻階段中，可將40 sccm的CF₄和90 sccm的H₂氣體導入腔室、可將腔室壓力設定至90毫托耳、以及RF源可在27 MHz頻率下提供1200 W的RF電力。

【0012】在修整階段或週期期間，將沿著晶圓特徵部寬度的材料移除，從而影響高寬比（例如：特徵部高度對特徵部寬度的比例）及晶圓的臨界尺寸（CD）。根據於此所揭露之示範實施例，利用由先前在電漿腔室中處理過之晶圓所獲得及/或推導而得的安定參數可使整批晶圓的待處理晶圓之CD均勻性受到控制。藉由將修整階段或週期期間進行晶圓處理的時間及/或溫度最佳化，可達到所期望之CD均勻性。

【0013】處理系統可包括電腦系統或其他適合的介面以提供用以處理晶圓之特徵部的控制及/或製程參數。

【0014】電腦系統可具有至少一耦合至記憶體或儲存裝置的處理器（例如中央處理單元（CPU））。記憶體可包括隨機存取記憶體（RAM）、唯讀記憶體（ROM）、或所期望之任何其他適合的記憶體裝置。CPU亦可耦合至任何數目的輸入/輸出裝置，如顯示器、鍵盤、滑鼠、或所期望之任何其他適合的裝置。CPU亦可經由網路而耦合至其他處理器或記憶體。

【0015】於操作期間，CPU可配置成根據儲存在記憶體中或在電腦可讀媒體（如磁性儲存媒體（例如：硬碟、軟碟、磁帶）、光學媒體（例如：CD/DVD、ROM）、所期望之其他相容記憶體裝置）上的軟體碼來執行晶圓處理。CPU亦可經由輸入裝置（如滑鼠、鍵盤、或網路）的任何組合來接收製程資料及/或參數。此外，CPU可經由顯示器將處理結果及/或狀態輸出給使用者或操作員。CPU基於軟體碼及使用者所輸入之參數而可產生控制信號，而控制信號被提供至控制器單元108、並經由溫度控制區域104的調諧，以產生適合的溫度分佈。

【0016】藉由在控制器單元108的控制下調諧各溫度控制區域104的電力，處理期間的溫度分佈可在徑向及方位角兩者上塑形。溫度控制區域104可排列成所定義之圖案（如方形網格、六角形網格、或其他適合的圖案），以

便產生所期望之溫度分佈。熱板106的各溫度控制區域104可為晶圓上的單一裝置晶粒之類似尺寸（例如： $\pm 10\%$ ）。控制器單元108包括複數開關（未顯示），其係用以選擇性應對連接至各溫度控制區域104的電力供應線及電力返回線。

【0017】 在一示範性配置中，為了使電性連接的數目降到最低，故將電力供應線及電力返回線排列成使得各電力供應線連接至不同的溫度控制區域104群組、以及各電力返回線連接至不同的溫度控制區域104群組，而各溫度控制區域104係位於連接至一特定電力供應線的群組之一者中且位於連接至一特定電力返回線的群組之一者中。

【0018】 不會有二個溫度控制區域104連接至同一對電力供應線及電力返回線。因此，各別溫度控制區域104可藉由引導電流通過該溫度控制區域104所連接的一對電力供應線及電力返回線而啟動。

【0019】 各溫度控制區域104可包括一或複數溫度控制元件122。供應至各溫度控制區域104之溫度控制元件122的電力可小於20 W，例如：或更佳地在5至10 W的範圍內。溫度控制元件122可為帕耳帖裝置（Peltier device）及/或電阻式加熱器，例如：聚亞醯胺（polyimide）加熱器、矽氧橡膠（silicone rubber）加熱器、雲母（mica）加熱器、金屬加熱器（例如：W、Ni/Cr合金、Mo或Ta）、陶瓷加熱器（例如：WC）、半導體加熱器、碳加熱器、或所期望之任何其他適合類型的加熱或冷卻元件。溫度控制元件122可用各種設計或配置來實現，例如：網印、繞線、蝕刻銅箔加熱器、或所期望之任何其他適合的設計。溫度控制元件122的厚度範圍可從2微米至1毫米，且較佳地在5-80微米的範圍內。為容許溫度控制區域104與/或電力供應線及電力返回線之間的空間，溫度控制區域104的總面積最高可達晶圓支撐組件102的上表面面積的90%（例如面積的50-90%）。電力供應線或電力返回線（統

稱電力線)可排列在介於溫度控制區域104之間的空隙(其範圍從1至10 mm)中、或在藉由電性絕緣層(未顯示)而與溫度控制區域平面隔絕的獨立平面中。

【0020】在一示範實施例中，電力供應線及電力返回線可做成像間距所允許一樣寬，從而傳送大電流並降低焦耳熱效應(Joule heating)。電力線可在與溫度控制區域104相同的平面中、或可在與溫度控制區域104不同的平面上。電力供應線及電力返回線的材料可與溫度控制元件122的材料相同或不同。在一示範實施例中，電力供應線及電力返回線的材料係具有低電阻率的材料，如Cu、Al、W、英高鎳合金(Inconel™)、或Mo。

【0021】晶圓支撐組件102係可操作以控制晶圓溫度及各裝置晶粒位置處的電漿蝕刻製程，以使出自晶圓之裝置的產量最大化。在一示範實施例中，電漿蝕刻系統100較佳地具有至少9個溫度控制區域104。

【0022】圖2係依據一示範實施例之使晶圓的CD均勻性最佳化之方法的流程圖。

【0023】例如，針對在蝕刻階段之修整週期或步驟中、於電漿腔室中進行處理的各輸入晶圓，控制器可接收在晶圓上的複數裝置晶粒位置處所測量之關鍵裝置參數(例如：蝕刻前臨界尺寸)(S200)。關鍵裝置參數可包括線寬、開孔深度、填入百分率、過度填入百分率、蓋層均勻性、或所期望之其他適當的參數。可在控制器單元108處透過有線或無線網路連接、機內量測工具、使用者介面、或外部處理器而從機外量測工具接收所測量之關鍵裝置參數。在一示範實施例中，機外檢查工具可包含光學及/或電子束檢查工具。在另一示範實施例中，使用者介面可包含如已討論之硬體或軟體介面。

【0024】控制器單元108亦接收跟至少一先前所處理之晶圓或輸出晶圓相關的所測量之關鍵裝置參數（S202）。所測量之關鍵裝置參數係於一處理期間獲得，其中對於各步驟而言，修整時間可隨溫度差異而修改（例如調整）。修改過的修整時間可適用於整個晶圓，而溫度差異可獨立施加到各溫度控制區域104，以達到一特定溫度分佈。亦即，在示範性處理階段或週期期間，控制器單元108可將各溫度控制區域獨立調整至一特定溫度，從而控制CD均勻性。先前所處理之晶圓可包括至少一立即接在輸入晶圓之後的時間進行處理之晶圓、及/或至少一在處理目前或輸入晶圓之前的任何時間所處理之晶圓。控制器單元108利用所接收之關鍵裝置參數來產生溫度映射（temperature map）（例如溫度敏感度映射），該溫度映射將一數值與有關控制參數之輸入或目前晶圓（incoming or current wafer）上的各個位置處之關鍵裝置參數的敏感度聯結連結（S204）。溫度敏感度映射是位置的函數，並可就處理時間及/或製程溫度進行測量。

【0025】對於一特定修整階段或週期，控制器單元108利用輸入晶圓及先前所處理之晶圓的測量關鍵裝置參數來計算輸入晶圓的目標修整時間及目標溫度分佈（S206）。目標修整時間係晶圓上的修整處理所執行之持續期間，並且係針對輸入晶圓的整個表面來計算。目標溫度分佈係輸入晶圓欲進行處理以維持CD均勻性之溫度，並且係針對晶圓支撐組件的各溫度控制區域來計算。控制器單元108自電漿蝕刻組件接收資料，以在目標修整時間期間處理輸入晶圓，其中各裝置晶粒位置之溫度係基於目標溫度分佈而進行調整。藉由將溫度控制區域104設定至適當溫度，便可基於目標溫度分佈來控制ESC溫度。正如已討論般，溫度控制區域104係獨立且呈區塊狀（granularity）受到控制，這取決於晶圓支撐組件上之溫度控制區域104的數目。因此，CD均勻性可受到控制而成為ESC溫度的函數。

【0026】當一新的晶圓將要在電漿蝕刻系統中進行處理、而且此晶圓具有與前一晶圓不同的初始臨界尺寸(CD)及CD均勻性時，控制器可基於本文所述之示範方法來重新計算目標修整時間及溫度控制映射，以便為新晶圓達到期望的修整後CD及CD均勻性(S208)。

【0027】示範實施例可根據各種方法加以實現。例如，各個方法可用以下方法修改：於晶圓處理期間調整各修整階段或修整週期之溫度及/或修整時間。各個示範方法中，修整配方參數(其定義目標修整後關鍵裝置參數對所測量之修整前關鍵裝置參數及修整溫度之相依關係)係經由硬體、軟體、及/或記憶體介面而接收在控制器單元108處。利用各種參數(例如：修整處理配方參數、目標蝕刻後和沉積後關鍵裝置參數、以及所測量之關鍵裝置參數)，可針對待處理之輸入或目前晶圓來計算溫度敏感度映射，且溫度敏感度映射可用以決定晶圓上之預定位置於修整階段的最佳溫度。

【0028】在一示範方法中，於修整階段或週期期間，可藉由調整各溫度控制區域104在修整時間的期間之溫度而使CD均勻性最佳化。在此示範方法中，修整時間係已經預定且經由介面而提供至控制器單元108。為決定ESC溫度以使得各溫度控制區域104可受到適當調整，因此控制器單元108利用至少二先前所處理之晶圓的臨界尺寸(CD)參數來計算溫度敏感度映射之溫度係數。舉例而言，第一晶圓 W_1 於 30°C 的製程溫度可具有-5 nm的CD均勻性。第二晶圓 W_2 於 40°C 的ESC溫度可具有-10 nm的CD均勻性。基於 W_1 和 W_2 的臨界尺寸資料，則目前或輸入晶圓的目標CD均勻性 CD_{Bias} 為 $-5\text{nm} < CD_{Bias} < -10\text{nm}$ (或介於 W_1 與 W_2 的偏差之間)，目標ESC溫度 T 為 $30^\circ\text{C} < T < 40^\circ\text{C}$ 。 CD_{Bias} 係定義為蝕刻前之晶圓層的CD與蝕刻後所完成之層的CD間之差距(在 W_1 及 W_2 溫度的 $10^\circ\text{C}/(\pm 5^\circ\text{C})$ 範圍內)。

【0029】控制器單元108接收如先前所處理之第一及第二晶圓（W₁及W₂）之關鍵裝置參數的資料、以及各個先前所處理之晶圓的修整溫度資料。接著，選擇各溫度控制區域104的徑向溫度，且根據所選擇之該溫度來處理晶圓W₁及W₂，以使RadiallyBestWafer（例如：提供最佳CD結果之先前處理的晶圓）能得以確定，並能得到徑向溫度設定點。隨後將來自RadiallyBestWafer之關鍵裝置參數提供至控制器單元108。例如，可將蝕刻後檢查（AEI）（例如在晶圓已從電漿腔室移除之後）所決定之最佳晶圓結果（AEICurrentBest）和顯影後檢查（ADI）（例如在晶圓進入電漿腔室之前）之最佳晶圓結果（ADICurrentBest）的這些關鍵裝置參數經由介面（例如：軟體、硬體、記憶體）或在網路上經由主電腦或處理人工輸入至控制器。來自新晶圓的ADI參數（ADINEW（x,y））亦可輸入至控制器單元108。在決定溫度映射之係數前，必須先由先前所處理之晶圓的資料來決定CDBias相對於修整階段之時間和溫度的斜率，如下：

$$CDBias(Temp) = Slope \times Temp + Intercept \quad (1)$$

$$Slope(x,y) = \frac{CDBiasW2(x,y) - CDBiasW1(x,y)}{b^{\circ}C} \quad (2)$$

其中x值和y值分別指修整溫度和修整時間、以及b為W₁與W₂之間的晶圓支撐組件102之溫度（例如ESC溫度）差。在其他示範實施例中，斜率可為徑向值的函數Slope(r)、或為常數（例如：SlopeConstant）。

【0030】一旦斜率確定後，控制器單元108便利用蝕刻後和沉積後之關鍵裝置參數以及此斜率來執行各種計算，以獲得輸入晶圓的溫度敏感度映射。藉由這些計算，控制器單元108決定了晶圓上之各個空間位置處之溫度係數的逐點數值。在用以產生敏感度映射的示範性製程中，目前晶圓的逐點CDBias數值係利用下式計算：

$$CDBiasCurrentBest(x,y) = AEICurrentBest(x,y) - ADICurrentBest(x,y) \quad (3)$$

其中CDBiasCurrentBest為產生最佳CD結果之晶圓（W1或W2）的逐點數值、AEICurrentBest為晶圓W1或W2之最佳AEI結果的逐點數值、以及ADICurrentBest為晶圓W1或W2之最佳ADI結果的逐點數值。

【0031】由方程式（3）得到最佳晶圓的平均CDBias

（CDBiasCurrentBestWaferAverage），而新晶圓之ADI值的平均

（ADINewWaferAverage）係由下式計算：

$$ADINew(x,y) \rightarrow ADINewWaferAverage \quad (4)$$

其中ADINew(x,y)為待處理之輸入或目前晶圓之顯影後檢查（ADI）逐點目標CD值。這些ADINew數值係經由介面而提供至控制器單元108。控制器單元108計算新晶圓之AEI CD參數的平均（AEINewWaferAverage）作為由方程式（3）計算而得的最佳晶圓之CDBias參數（CDBiasCurrentBestWafer）的平均與由以下方程式（4）計算而得的新晶圓之平均ADI（ADINewWaferAverage）之間的差值，如下：

$$AEINewWaferAverage$$

$$= CDBiasCurrentBestWaferAverage - ADINewWaferAverage \quad (5)$$

【0032】控制器單元108由方程式（5）之新晶圓的AEI CD參數（ADINewWaferAverage）與方程式（4）之新晶圓的ADI CD參數（ADINew）之間的差值來決定新晶圓的逐點CDBias（CDBiasNew(x,y)），如下：

$$CDBiasNew(x,y) = AEINewWaferAverage - ADINew(x,y) \quad (6)$$

【0033】CDBias偏移係計算為目前最佳晶圓的CDBias（方程式（3））與新晶圓的CDBias（方程式（6））之間的差值：

$$CDBiasOffset = CDBiasNew(x,y) - CDBiasCurrentBest(x,y) \quad (7)$$

【0034】一旦由方程式（7）獲得CDBias偏移後，差量溫度需求映射（delta temperature demand map）便可由CDBiasOffset及斜率計算而得，如下：

$$DeltaTemp(x,y) = \frac{CDBiasOffset(x,y)}{Slope} \quad (8)$$

【0035】方程式（1）－（8）係供以計算一批正待處理蝕刻機具進行處理之晶圓中的最初晶圓之溫度映射。至於後續各個待處理晶圓，最佳先前所處理之晶圓的逐點CDBias則由下式獲得：

$$CDBias(x,y) = AEI(x,y) - ADI(x,y) \quad (9)$$

其中AEI(x,y)及ADI(x,y)分別為先前所處理之晶圓的逐點蝕刻後檢查(AEI)參數及顯影後檢查(ADI)參數。AEI及ADI參數和溫度設定點資料一起經由使用者介面輸入至控制器單元108。CDBias(Temp)（方程式1）及斜率(x,y)（方程式2）也是使用者所輸入之數值。

【0036】接著，控制器單元108自提供最佳CD結果之先前所處理的晶圓其中一者來計算平均CDBias(AverageCDBiasPreviousBest)。在獲得此數值之後，控制器單元108基於平均CDBias來計算逐點CDBias偏移，如下：

$$CDBiasOffset(x,y) = CDBias(x,y) - AverageCDBiasPreviousBest \quad (10)$$

【0037】CDBiasOffset及Slope係用以計算由先前晶圓所指出的逐點溫度偏移(DeltaTemp(x,y))，如下：

$$DeltaTemp(x,y) = \frac{CDBiasOffset(x,y)}{Slope} \quad (11)$$

【0038】新晶圓的新溫度需求映射係利用方程式（11）的溫度偏移及先前晶圓的局部調諧檔計算而得，如下：

$$NewTempDemandMap(x,y) = CurrentBestLocalTuningFile(x,y) + DeltaTemp(x,y) \quad (12)$$

【0039】控制器單元108利用溫度需求映射中所提供的數值來設定新晶圓之修整階段（或修整週期）的溫度及時間。

【0040】在使CD均勻性最佳化的第二示範方法中，ESC溫度（例如溫度控制區域104的溫度）及修整時間係於單一步驟中進行調整。在此示範實施例中，目前晶圓的CDBias係確定為溫度及修整時間的函數。例如，CDBias可由下式計算而得：

$$CDBias(Temp, TrimTime) = TrimRate(Temp) \cdot TrimTime + CDBiasWithoutTrim \quad (13)$$

其中TrimRate係目前晶圓進行修整的速率（其為溫度之函數）、TrimTime係為完成修整階段或週期所分配的時間、以及CDBiasWithoutTrim係具有特定ESC溫度且不執行修整階段或週期（例如：TrimTime和TrimRate皆為零(0)）之晶圓的CDBias。

【0041】至少三個先前所處理之晶圓將被用來產生目前晶圓的溫度敏感度映射，其中晶圓1（W1）在TrimRate（ER1）及ESC溫度（T1 = a°C）下進行處理達TrimTime（E1 = m + n）；晶圓2（W2）在TrimRate（ER2）及ESC溫度（T2 = a+b°C）下進行處理達TrimTime（E2 = E1）；且晶圓3（W3）在TrimRate（ER3）及ESC溫度（T3 = T1）下進行處理達TrimTime（E3 = m）。在溫度和TrimTime可以確定之前，必須先得到溫度敏感度映射的係數。

【0042】在第一步驟中，針對晶圓W1、W2、及W3之每一者選擇徑向溫度，並且將這些晶圓進行處理以計算出RadiallyBestWafer。控制器單元108經由使用者介面接收產生最佳CD結果之晶圓的蝕刻後檢查（AEICurrentBest）及顯影後檢查（ADICurrentBest）關鍵裝置參數，其分別為晶圓W1、W2、及W3之最佳結果的溫度設定點（Temperature Setpoint）、以及晶圓W1、W2、及W3之最佳結果的TrimTime值（TrimTimeCurrentBest）。控制器亦接收新晶圓的目標蝕刻後檢查參數AEI（x,y）作為一平均值（AEINewWaferAverage）、以及新晶圓的顯影後檢查（ADINew（x,y））參數。

【0043】接著，在產生輸入晶圓的溫度敏感度映射之前，計算五個額外參數。這些參數包括未被修整之晶圓的CDBias (CDBiasWithoutTrim)、未被修整之晶圓的平均CDBias (CDBiasWithoutTrimAverage)、修整速率的斜率 (TrimRateSlope (x,y))、修整速率截距 (TrimRateIntercept (x,y))、以及平均修整速率 (AverageTrimRate (a + $\frac{b}{2}$ °C))，其係基於逐點基礎或平均而決定。TrimRateSlope係針對一晶圓之CDBias值對TrimRate的比率、以及TrimRateIntercept係當晶圓上之一特定點的CDBias值為零 (0) 時的TrimRate值。

例如，CDBiasWithoutTrim係計算如下：

$$CDBiasWithoutTrim(x,y) = CDBiasW3(x,y) - m \cdot \frac{[CDBiasW1(x,y) - CDBiasW3(x,y)]}{n} \quad (14)$$

其中 CDBiasW3 (x,y) 代表 W3 的逐點 CDBias、CDBiasW1 (x,y) 代表 W1 的逐點 CDBias、m 為 W3 的 TrimTime、以及 n 為 W1 與 W3 之間的 TrimTime 差。

【0044】修整速率的斜率係根據以下方程式 (15) 來計算：

$$TrimRateSlope(x,y) = \frac{\left[\frac{CDBiasW2(x,y) - CDBiasWithoutEtch(x,y)}{m+n} \right] - \left[\frac{CDBiasW1(x,y) - CDBiasW3(x,y)}{n} \right]}{b} \quad (15)$$

其中b為W1與W2之間的溫度差。

【0045】修整速率截距係根據方程式 (16) 來計算：

$$TrimRateIntercept(x,y) = \left[\frac{CDBiasW1(x,y) - CDBiasW3(x,y)}{n} \right] - TrimRateSlope(x,y) \cdot a \quad (16)$$

其中a為W1的ESC溫度。

【0046】平均修整速率係由以下方程式 (17) 來計算：

$$\begin{aligned} AverageTrimRate \left(a + \frac{b}{2} \text{ °C} \right) \\ = TrimRateSlopeWaferAverage \cdot \left(a + \frac{b}{2} \right) + TrimRateInterceptWaferAverage \quad (17) \end{aligned}$$

【0047】基於以上提供至控制器單元108的數值，控制器單元108由輸入或目前晶圓的蝕刻後檢查臨界尺寸參數 (AEINew (x,y)) 獲得輸入或目前晶

圓的蝕刻後檢查平均目標值（AEINewWaferAverage）。平均顯影後檢查目標值（ADINewWaferAverage）亦由待處理之輸入或目前晶圓的沉積後關鍵參數（ADINew（x,y））計算而得。AEINewWaferAverage值及ADINewWaferAverage值係用以計算新晶圓的修整時間，如下：

$$TrimTimeNew = \frac{AEINewWaferAverage - ADINewWaferAverage - CDBiasWithoutTrimWaferAverage}{AverageTrimRate(a + \frac{b}{2}C)} \quad (18)$$

【0048】控制器單元108接著計算輸入或目前晶圓的逐點CDBias，如下：

$$CDBiasNew(x,y) = AEINew(x,y) - ADINew(x,y) \quad (19)$$

【0049】接著，控制器單元108利用新的或輸入晶圓之CDBias來執行輸入晶圓的逐點溫度計算，如下：

$$TempNew(x,y) = \frac{CDBiasNew(x,y) - CDBiasWithoutTrim(x,y) - TrimRateIntercept(x,y)}{TrimRateSlope(x,y)} \quad (20)$$

【0050】控制器單元108計算先前所處理之晶圓的最佳CDBias，如下：

$$DBiasCurrentBest(x,y) = AEICurrentBest(x,y) - ADICurrentBest(x,y) \quad (21)$$

【0051】接著，控制器單元108計算最佳先前所處理之晶圓的逐點溫度計算，如下：

$$TempCurrentBest(x,y) = \frac{CDBiasCurrentBest(x,y) - CDBiasWithoutTrim(x,y) - TrimRateIntercept(x,y)}{TrimRateSlope(x,y)} \quad (22)$$

【0052】為了使新晶圓之臨界尺寸的不均勻性最佳化，控制器單元108計算輸入晶圓與先前所處理之晶圓間的偏移溫度，如下：

$$DeltaTemp(x,y) = TempNew(x,y) - TempCurrentBest(x,y) \quad (23)$$

【0053】接著，利用方程式（23）的溫度偏移及產生最佳CD結果之晶圓的局部調諧檔來計算輸入晶圓之溫度映射，如下：

$$NewTempMap(x,y) = CurrentBestLocalTuningFile(x,y) + DeltaTemp(x,y) \quad (24)$$

【0054】對於各個待處理的新晶圓，控制器單元108可利用由產生最佳結果之晶圓（W1、W2、或W3）所獲得之參數來決定輸入晶圓的溫度映射。

【0055】例如，在由最佳晶圓CDBias (x,y) 逐點計算CDBias之後，便獲得最佳先前晶圓的平均CDBias (AverageCDBiasPreviousBest)。

【0056】接著，由最佳先前晶圓的平均CDBias得到CDBias偏移的逐點計算，如下：

$$CDBiasOffset(x,y) = CDBias(x,y) - AverageCDBiasPreviousBest \quad (25)$$

【0057】由下式決定如最佳先前晶圓所指出的逐點溫度偏移：

$$DeltaTemp(x,y) = \frac{CDBiasOffset(x,y)}{Slope} \quad (26)$$

【0058】控制器單元108利用偏移溫度來計算新晶圓的溫度需求映射，如下：

$$NewTempMap(x,y) = PreviousLocalTuningFile(x,y) + DeltaTemp(x,y) \quad (27)$$

其中PreviousLocalTuningFile (x,y) 為最佳先前所處理之晶圓的溫度映射。

【0059】在本揭露內容之另一示範實施例中，針對一蝕刻製程而決定目標臨界尺寸，其中各製程步驟之溫度及修整時間皆受到調整。在此示範方法中，四個先前所處理之晶圓 (W1、W2、W3、及W4) 的關鍵裝置參數可用以獲得溫度係數並使溫度係數最佳化。例如，晶圓1 (W1) 係於TrimTime (E1=m)、TrimRate (ER1)、及溫度 (T1=a°C) 的情況下進行處理。晶圓2 (W2) 係於TrimTime (E2=E1)、TrimRate (ER2)、及ESC溫度 (T2=a+b°C) 的情況下進行處理。晶圓3 (W3) 係於TrimTime (E3=m+n)、TrimRate (ER3)、及ESC 溫度 (T3=T1) 的情況下進行處理。晶圓4 (W4) 係於TrimTime (E4=m+n)、TrimRate (ER4)、及ESC溫度 (T4=T2) 的情況下進行處理。控制器單元108可利用這四個晶圓的關鍵裝置參數來計算輸入晶圓的CDBias，如下：

$$CDBias = TrimRate(Temp) \cdot TrimTime + CDBiasWithoutTrim(Temp) \quad (29)$$

【0060】為了計算溫度敏感度映射，所有四個先前所處理之晶圓的AEI及ADI參數應提供至控制器單元108。接著，可藉由多樣選擇徑向溫度並在選

定的溫度下處理晶圓而決定徑向溫度區域設定點，以便利用徑向均勻性技術獲得最佳臨界尺寸。

【0061】在確定徑向最佳CD晶圓之後，便能獲得最佳CD晶圓相關的蝕刻後檢查（AEICurrentBest）及顯影後檢查（ADICurrentBest）參數。將晶圓W1至W4的溫度設定點和晶圓W1至W4的修整時間值（TrimTimeCurrentBest）經由介面（例如：軟體、硬體、或記憶體）或在網路上由主電腦（例如：網路上的處理器、伺服器、或其他遠端處理裝置）傳送到控制器單元108。輸入新晶圓之蝕刻後檢查（AEINewWaferAverage或AEINew(x,y)）及顯影後檢查（ADINew(x,y)）的關鍵裝置參數亦傳送到控制器單元108。

【0062】以下所計算之數值亦經由使用者介面而提供至控制器單元108：

$$\text{TrimRate}(\text{Temp} = a, x, y) = \frac{\text{CDBias}W3(x,y) - \text{CDBias}W1(x,y)}{n} \quad (30)$$

其中a為跟晶圓W1和W3相關的ESC 溫度、以及n為晶圓W1與W3之間的TrimTime差；

$$\text{TrimRate}(\text{Temp} = a, x, y) = \frac{\text{CDBias}W4(x,y) - \text{CDBias}W2(x,y)}{n} \quad (31)$$

其中a為W1和W4進行處理時的ESC 溫度、以及n為晶圓W4與W2之間的TrimTime差；

$$\text{CDBiasWithoutTrim}(\text{Temp} = a, x, y) = \text{CDBias}W1(x, y) - \text{TrimRate}(\text{Temp} = a, x, y) \cdot m \quad (32)$$

其中 m 為晶圓 W1 的 TrimTime。

$$\text{TrimRateSlope}(x, y) = \frac{\text{TrimRate}(\text{Temp} = a + b, x, y) - \text{TrimRate}(\text{Temp} = a, x, y)}{b} \quad (33)$$

其中 b 為晶圓 W4 與 W2 之間和晶圓 W3 與 W1 之間的 ESC 溫度差；以及

$$\text{TrimRateIntercept}(x, y) = \text{TrimRate}(\text{Temp} = a, x, y) - \text{TrimRateSlope}(x, y) \cdot a \quad (34)$$

其中TrimRateIntercept係先前所處理晶圓（W1、W2、W3、W4）之TrimRate為零的點。

【0063】控制器單元108亦經由使用者介面接收TrimRateAverage，其係基於以下方程式來計算：

$$\text{TrimRateAverage}\left(\text{Temp} = a + \frac{b}{2}, x, y\right) = \frac{\text{TrimRate}(\text{Temp}=a, x, y) + \text{TrimRate}(\text{Temp}=a+b, x, y)}{2} \quad (35)$$

【0064】控制器單元108接收CDBiasWithoutTrimSlope，其係利用以下方程式（36）來決定：

$$\text{CDBiasWithoutTrimSlope}(x, y) = \frac{\text{CDBiasWithoutTrim}(\text{Temp}=a+b, x, y) - \text{CDBiasWithoutTrim}(\text{Temp}=a, x, y)}{b} \quad (36)$$

其中CDBiasWithoutTrimSlope包括一系列的點，其中TrimTime係固定或未被調整。

【0065】控制器單元108基於方程式（35）及（36）的結果來計算CDBiasWithoutTrimIntercept及CDBiasWithoutTrimAverage，如下：

$$\begin{aligned} \text{CDBiasWithoutTrimIntercept}(x, y) \\ = \text{CDBiasWithoutTrim}(\text{Temp} = a, x, y) - \text{CDBiasWithoutTrimSlope}(x, y) \cdot a \end{aligned} \quad (37)$$

其中CDBiasWithoutTrimIntercept為未進行修整之晶圓的CDBias為零的點；以及

$$\begin{aligned} \text{CDBiasWithoutTrimAverage}\left(\text{Temp} = a + \frac{b}{2}, x, y\right) \\ = \frac{\text{CDBiasWithoutTrim}(\text{Temp} = a, x, y) + \text{CDBiasWithoutTrim}(\text{Temp} = b, x, y)}{2} \end{aligned} \quad (38)$$

其中CDBiasWithoutTrimAverage為未進行修整之晶圓的CDBias值之逐點分析的平均。

【0066】一旦將以上參數提供至控制器單元108，控制器單元108便開始計算溫度敏感度係數。在這過程期間，控制器得到蝕刻後檢查係數的平均（AEINewWaferAverage）。這個值可由控制器單元108在網路上接收、或可被接收成為逐點映射（AEINew（x,y）），控制器單元108可藉其計算出AEINewWaferAverage。

【0067】接著，由輸入晶圓之蝕刻後檢查關鍵參數的逐點映射（ADINew (x,y)）來計算輸入晶圓的平均顯影後檢查參數（ADINewWaferAverage）。

【0068】控制器單元108利用AEI及ADI值來計算TrimTime，如下：

$$TrimTimeNew = \frac{AEINewWaferAverage - ADINewWaferAverage - CDBiasWithoutTrimWaferAverage}{AverageTrimRate(a + \frac{b}{2} \cdot C)} \quad (39)$$

【0069】接著，控制器單元108計算輸入晶圓的逐點CDBias值，如下：

$$CDBiasNew(x,y) = AEINew(x,y) - ADINew(x,y) \quad (40)$$

【0070】接著，控制器單元108利用方程式（39）及（40）的結果（CDBias值）來計算輸入晶圓的逐點溫度值，如下：

$$TempNew(x,y) = \frac{CDBiasNew(x,y) - TrimRateIntercept(x,y) \cdot TrimTimeNew - CDBiasWithoutTrimIntercept(x,y)}{TrimRateSlope(x,y) \cdot TrimTimeNew - CDBiasWithoutTrimSlope(x,y)} \quad (41)$$

【0071】接著，計算最佳先前所處理之晶圓的逐點數值，如下：

$$CDBiasCurrentBest(x,y) = AEICurrentBest(x,y) - ADICurrentBest(x,y) \quad (42)$$

【0072】一旦得到先前所處理之晶圓的CDBias之後，控制器單元108便可根據下式來決定先前所處理之晶圓的逐點溫度值：

$$TempCurrentBest(x,y) = \frac{CDBiasCurrentBest(x,y) - TrimRateIntercept(x,y) \cdot TrimTimeCurrentBest - CDBiasWithoutTrimIntercept(x,y)}{TrimRateSlope(x,y) \cdot TrimTimeCurrentBest + CDBiasWithoutTrimSlope(x,y)} \quad (43)$$

【0073】由最佳先前所處理之晶圓的溫度值（TempCurrentBest (x,y)）與輸入晶圓的溫度值（TempNew (x,y)）之間的差值，控制器單元108藉此來計算輸入晶圓的溫度偏移：

$$DeltaTemp(x,y) = TempNew(x,y) - TempCurrentBest(x,y) \quad (44)$$

【0074】溫度偏移隨後被用來決定輸入晶圓的溫度映射：

$$NewTempMap(x,y) = CurrentBestFile(x,y) + DeltaTemp(x,y) \quad (45)$$

其中CurrentBestFile為最佳先前所處理之晶圓的溫度分佈。

【0075】對於各個下一（例如：輸入、新的）待處理之晶圓，控制器單元108可利用至少四個先前所處理之晶圓中的先前最佳晶圓來決定輸入晶圓之全部溫度敏感度映射的係數。

【0076】本領域中具有通常技術者將瞭解本發明可在不離開其精神或實質特徵的情況下，以其他特定形式實施。目前所揭露之實施例因此在各方面皆被視為為示例性而非限制性。本發明之範圍係由隨附之發明申請專利範圍所指示，而不是由以上敘述所指示，並且本發明意圖將所有在其意義及範圍及均等者之內的變化皆包括在內。

【符號說明】

100 電漿處理系統

102 晶圓支撐組件

104 溫度控制區域

106 熱板

108 控制器單元

110 RF 濾波器

112 電漿腔室

114 法拉第遮蔽

109 使用者介面

122 溫度控制元件

S200、S202、S204、S206、S208 步驟

**公告本**

106年07月04日 修正

申請日: 103/01/29

IPC分類: H01L 21/3065 (2006.01)

【發明摘要】**【中文發明名稱】**

藉由修整時間和溫度逐晶圓控制臨界尺寸及臨界尺寸均勻性

【英文發明名稱】

CONTROLLING CD AND CD UNIFORMITY WITH TRIM TIME AND
TEMPERATURE ON A WAFER BY WAFER BASIS

【中文】

示範實施例涉及藉由控制電漿處理系統中之修整時間及溫度來控制晶圓的CD均勻性。電漿處理系統具有：一晶圓支撐組件，其包括遍及夾盤各處之複數可獨立控制的溫度控制區域；以及一控制器，其控制各溫度控制區域。控制器接收跟電漿處理系統之電漿腔室中的至少一先前所處理之晶圓相關的製程控制及溫度資料、以及電漿腔室中的待處理之目前晶圓的關鍵裝置參數。控制器基於這些製程控制及溫度資料和關鍵裝置參數來計算目前晶圓的目標修整時間和目標溫度分佈。目前晶圓係於目標修整時間之期間進行修整，同時基於目標溫度分佈來控制各裝置晶粒位置之溫度。

【英文】

Exemplary embodiments are directed to controlling CD uniformity of a wafer by controlling trim time on temperature in a plasma processing system. The plasma processing system has a wafer support assembly including a plurality of independently controllable temperature control zones across a chuck and a controller that controls

each temperature control zone. The controller receives process control and temperature data associated with at least one wafer previously processed in a plasma chamber of the plasma processing system, and critical device parameters of a current wafer to be processed in the plasma chamber. The controller calculates a target trim time and a target temperature profile of the current wafer based on the process control and temperature data, and the critical device parameters. The current wafer is trimmed during the target trim time while the temperature of each device die location is controlled based on the target temperature profile.

【指定代表圖】 第（ 1 ）圖

【代表圖之符號簡單說明】

100 電漿處理系統

102 晶圓支撐組件

104 溫度控制區域

106 熱板

108 控制器單元

110 RF 濾波器

112 電漿腔室

114 法拉第遮蔽

109 使用者介面

122 溫度控制元件

【特徵化學式】（無）

【發明申請專利範圍】

【第1項】一種控制電漿處理系統中之晶圓之特徵部的CD均勻性之方法，該系統具有：一晶圓支撐組件，包括設置在該晶圓上的複數裝置晶粒位置附近之複數可獨立控制的溫度控制區域，該等裝置晶粒位置係位於該等溫度控制區域上方；以及一控制器，控制各溫度控制區域；

該方法包含：

接收跟該電漿處理系統之電漿腔室中的至少一先前所處理之晶圓相關的製程控制及溫度資料；

接收目前插入該電漿腔室之一晶圓的關鍵裝置參數；

基於該至少一先前所處理之晶圓的該製程控制及溫度資料和該目前晶圓的該關鍵裝置參數，計算待處理之該目前晶圓的一目標修整時間和一目標溫度分佈；以及

處理該目前晶圓達該目標修整時間之期間，其中各裝置晶粒位置的溫度係基於該目標溫度分佈而進行調整。

【第2項】如申請專利範圍第1項之控制電漿處理系統中之晶圓之特徵部的CD均勻性之方法，其中該至少一先前所處理之晶圓為利用至少一修整時間及至少一溫度分佈來進行處理之一測試晶圓。

【第3項】如申請專利範圍第1項之控制電漿處理系統中之晶圓之特徵部的CD均勻性之方法，其中該目標修整時間係針對該晶圓的整個表面來計算。

【第4項】如申請專利範圍第1項之控制電漿處理系統中之晶圓之特徵部的CD均勻性之方法，其中計算該目前晶圓的該目標溫度分佈之步驟包含：計算各溫度控制區域的操作溫度。

【第5項】如申請專利範圍第1項之控制電漿處理系統中之晶圓之特徵部的CD均勻性之方法，其中跟該至少一先前所處理之晶圓相關的該製程控制及溫度資料係接收自記憶體。

【第6項】如申請專利範圍第1項之控制電漿處理系統中之晶圓之特徵部的CD均勻性之方法，其中該目前晶圓之特徵部尺寸係接收自記憶體。

【第7項】如申請專利範圍第1項之控制電漿處理系統中之晶圓之特徵部的CD均勻性之方法，其中該目前晶圓之特徵部尺寸係接收自使用者介面。

【第8項】如申請專利範圍第1項之控制電漿處理系統中之晶圓之特徵部的CD均勻性之方法，其中跟該至少一先前所處理之晶圓相關的該製程控制資料包含：蝕刻前關鍵裝置參數及蝕刻後參數。

【第9項】如申請專利範圍第1項之控制電漿處理系統中之晶圓之特徵部的CD均勻性之方法，更包含：

利用該至少一先前所處理之晶圓的該製程控制及溫度資料、和分別接收在該電漿處理系統中之後續各晶圓的各自特徵部尺寸，重新計算在該目前晶圓後的待處理之後續各晶圓的一目標蝕刻時間和一目標溫度分佈。

【第10項】如申請專利範圍第1項之控制電漿處理系統中之晶圓之特徵部的CD均勻性之方法，其中該目標溫度分佈為一空間溫度分佈或一時間溫度分佈。

【第11項】如申請專利範圍第1項之控制電漿處理系統中之晶圓之特徵部的CD均勻性之方法，包含：

映射所接收之該關鍵裝置參數的敏感度分佈；以及

基於映射後之該敏感度分佈、該至少一先前所處理之晶圓的該製程控制及溫度資料、以及該目前晶圓的該關鍵裝置參數，計算該目標修整時間和該目標溫度分佈。

【第12項】如申請專利範圍第1項之控制電漿處理系統中之晶圓之特徵部的CD均勻性之方法，其中該至少一先前所處理之晶圓係於時間上與該目前晶圓相鄰的時間進行處理。

【第13項】如申請專利範圍第1項之控制電漿處理系統中之晶圓之特徵部的CD均勻性之方法，其中該至少一先前所處理之晶圓係於將該目前晶圓接收在該電漿處理腔室內之前的任何時間進行處理。

【第14項】如申請專利範圍第1項之控制電漿處理系統中之晶圓之特徵部的CD均勻性之方法，其中該至少一先前所處理之晶圓包含一批晶圓。

【第15項】如申請專利範圍第14項之控制電漿處理系統中之晶圓之特徵部的CD均勻性之方法，其中該至少一先前所處理之晶圓的該製程溫度資料為該批晶圓之該製程溫度資料的平均。

【第16項】如申請專利範圍第1項之控制電漿處理系統中之晶圓之特徵部的CD均勻性之方法，其中該目標修整時間係利用下式來計算：

$$\text{TrimTimeNew} = \frac{\text{AEINewWaferAverage} - \text{ADINewWaferAverage} - \text{CDBiasWithoutTrimWaferAverage}}{\text{AverageTrimRate} \left(a + \frac{b}{2} \text{ } ^\circ\text{C} \right)}$$

其中 AEINewWaferAverage 為該目前晶圓之該蝕刻後檢查參數的平均、ADINewWaferAverage 為該目前晶圓之顯影後檢查晶圓參數的平均、CDBiasWithoutTrimWaferAverage 為未執行修整步驟之該至少一先前所處理之晶圓的平均 CDBias、AverageTrimRate 為該至少一先前所處理之晶圓之修整速率的平均、a 為一第一先前所處理之晶圓的 ESC 溫度、以及 b 為該第一先前所處理之晶圓與一第二先前所處理之晶圓間的 ESC 溫度差。

【第17項】如申請專利範圍第1項之控制電漿處理系統中之晶圓之特徵部的 CD 均勻性之方法，其中該目前晶圓的該目標溫度分佈係利用下式來計算：

$$\text{NewTempMap}(x,y) = \text{CurrentBestFile}(x,y) + \text{DeltaTemp}(x,y)$$

其中 CurrentBestFile 為一最佳先前所處理之晶圓的一溫度分佈、以及 DeltaTemp 為待處理之該目前晶圓的溫度偏移。

【第18項】一種用以控制電漿處理系統中之晶圓的 CD 均勻性之系統，包含：
一晶圓支撐組件，包括設置在複數裝置晶粒位置附近之複數可獨立控制的溫度控制區域，該等裝置晶粒位置係位於該等溫度控制區域上方；以及
一控制器，其係配置成：

在一網路上接收一輸入晶圓的關鍵裝置參數和製程配方參數；

基於至少一先前所處理之晶圓的製程控制及溫度資料和該輸入晶圓的該關鍵裝置參數，計算該輸入晶圓的一目標修整時間和一目標溫度分佈；以及

基於所計算之該目標溫度分佈，調整各裝置晶粒位置的溫度達該目標修整時間之期間。

【第19項】如申請專利範圍第18項之用以控制電漿處理系統中之晶圓的CD均勻性之系統，其中該控制器係配置成利用下式來計算該目標修整時間：

$$\text{TrimTimeNew} = \frac{\text{AEINewWaferAverage} - \text{ADINewWaferAverage} - \text{CDBiasWithoutTrimWaferAverage}}{\text{AverageTrimRate} \left(a + \frac{b}{2} \text{°C} \right)}$$

其中 AEINewWaferAverage 為該目前晶圓之蝕刻後檢查參數的平均、ADINewWaferAverage 為該輸入晶圓之顯影後檢查晶圓參數的平均、CDBiasWithoutTrimWaferAverage 為未執行修整步驟之該至少一先前所處理之晶圓的平均CDBias、AverageTrimRate 為該至少一先前所處理之晶圓之修整速率的平均、a 為一第一先前所處理之晶圓的ESC溫度、以及 b 為該第一先前所處理之晶圓與一第二先前所處理之晶圓間的ESC溫度差。

【第20項】如申請專利範圍第19項之用以控制電漿處理系統中之晶圓的CD均勻性之系統，其中該控制器係配置成利用下式來計算該目前晶圓的該目標溫度分佈：

$$\text{NewTempMap} (x,y) = \text{CurrentBestFile} (x,y) + \text{DeltaTemp} (x,y)$$

其中 CurrentBestFile 為一最佳先前所處理之晶圓的一溫度分佈、以及 DeltaTemp 為待處理之該輸入晶圓的溫度偏移。

【第21項】如申請專利範圍第20項之用以控制電漿處理系統中之晶圓的CD均勻性之系統，其中該控制器係配置成基於一最佳先前所處理之晶圓的溫度值 (TempCurrentBest (x,y)) 與該輸入晶圓的溫度值 (TempNew (x,y)) 之間的差值來計算該 DeltaTemp (x,y)。

【第22項】一種非暫時性電腦可讀媒體，該電腦可讀媒體具有編碼於其上之程式碼，該程式碼係用以執行控制電漿處理系統中之晶圓的CD均勻性之方法，

該電漿處理系統具有：一品圓支撐組件，包括設置在該晶圓上的複數裝置晶粒位置附近之複數可獨立控制的溫度控制區域，該等裝置晶粒位置係位於該等溫度控制區域上方；以及一控制器，控制各溫度控制區域；

該方法包含：

接收跟該電漿處理系統之電漿腔室中的至少一先前所處理之晶圓相關的製程控制及溫度資料；

接收該電漿腔室中的待處理之一目前晶圓的關鍵裝置參數；

基於該至少一先前所處理之晶圓的該製程控制及溫度資料和該目前晶圓的該關鍵裝置參數，計算該目前晶圓的一目標修整時間和一目標溫度分佈；以及

處理該目前晶圓達該目標修整時間之期間，其中各裝置晶粒位置的溫度係基於該目標溫度分佈而進行調整。

each temperature control zone. The controller receives process control and temperature data associated with at least one wafer previously processed in a plasma chamber of the plasma processing system, and critical device parameters of a current wafer to be processed in the plasma chamber. The controller calculates a target trim time and a target temperature profile of the current wafer based on the process control and temperature data, and the critical device parameters. The current wafer is trimmed during the target trim time while the temperature of each device die location is controlled based on the target temperature profile.

【指定代表圖】 第（ 1 ）圖

【代表圖之符號簡單說明】

100 電漿處理系統

102 晶圓支撐組件

104 溫度控制區域

106 熱板

108 控制器單元

110 RF 濾波器

112 電漿腔室

114 法拉第遮蔽

109 使用者介面

122 溫度控制元件

【特徵化學式】（無）