



(12) 发明专利

(10) 授权公告号 CN 103107281 B

(45) 授权公告日 2015. 04. 08

(21) 申请号 201110360297. 9

CN 1427414 A, 2003. 07. 02,

(22) 申请日 2011. 11. 15

US 2005276099 A1, 2005. 12. 15,

(73) 专利权人 中芯国际集成电路制造(北京)有限公司

US 2006054947 A1, 2006. 03. 16,

CN 102160204 A, 2011. 08. 17,

地址 100176 北京市大兴区经济技术开发区文昌大道 18 号

审查员 杜秋雨

(72) 发明人 曾贤成

(74) 专利代理机构 中国国际贸易促进委员会专利商标事务所 11038

代理人 曾晖

(51) Int. Cl.

H01L 43/12(2006. 01)

H01L 43/02(2006. 01)

H01L 43/08(2006. 01)

(56) 对比文件

US 2007241410 A1, 2007. 10. 18,

US 2004161636 A1, 2004. 08. 19,

US 2004161636 A1, 2004. 08. 19,

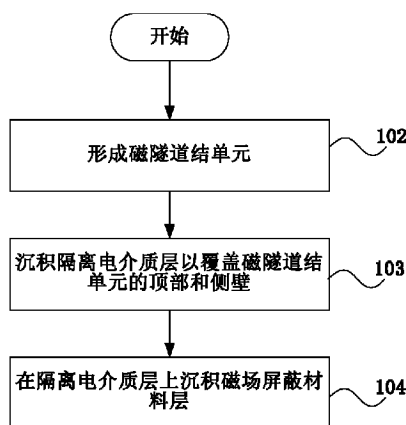
权利要求书2页 说明书6页 附图5页

(54) 发明名称

半导体器件及其制造方法

(57) 摘要

本发明公开了一种半导体器件及其制造方法,旨在消除读写数据时相邻的磁隧道结之间的磁场感应“互扰”(串音)现象。该半导体器件包括磁隧道结单元和围绕磁隧道结单元侧壁的磁场屏蔽材料层。制造半导体器件的方法包括形成磁隧道结单元,沉积隔离电介质层以覆盖磁隧道结单元的顶部和侧壁,在隔离电介质层上沉积磁场屏蔽材料层。磁场屏蔽材料层消除或减弱相邻的磁隧道结之间的磁场感应以及消除磁场感应“互扰”现象。



1. 一种制造半导体器件的方法,其特征在于,包括:
形成磁隧道结单元;
沉积隔离电介质层以覆盖所述磁隧道结单元的顶部和侧壁;以及
在所述隔离电介质层上沉积磁场屏蔽材料层,所述磁场屏蔽材料层具有第一部分和第二部分,所述第一部分位于所述磁隧道结单元上方,所述第二部分隔着所述隔离电介质层与所述磁隧道结单元的侧壁相邻;
对所述磁场屏蔽材料层的第一部分进行蚀刻,以露出所述磁隧道结单元顶部的隔离电介质层;
在所述蚀刻工艺中,所述磁场屏蔽材料层的第一部分的中心部分被去除,而所述磁场屏蔽材料层的第一部分的周边部分被保留,形成封闭环形部分;
对所述磁场屏蔽材料层的所述封闭环形部分进行处理,以使其不导电。
2. 如权利要求 1 所述的方法,其特征在于:所述磁场屏蔽材料层的磁场屏蔽材料为铝。
3. 如权利要求 1 所述的方法,其特征在于,在对所述磁场屏蔽材料层的第一部分进行蚀刻之前,还包括:沉积第一电介质材料层以使其高于所述磁场屏蔽材料层的第一部分;执行化学机械抛光,以露出所述磁场屏蔽材料层的第一部分。
4. 如权利要求 3 所述的方法,其特征在于:所述磁场屏蔽材料层的厚度足以使所述化学机械抛光停止在所述磁场屏蔽材料层中。
5. 如权利要求 1 所述的方法,其特征在于:所述处理是使用氧气进行灰化,以使所述磁场屏蔽材料层的所述封闭环形部分被氧化。
6. 如权利要求 1 所述的方法,其特征在于:通过干法蚀刻工艺来对所述磁场屏蔽材料层的第一部分进行所述蚀刻。
7. 如权利要求 1 所述的方法,其特征在于,还包括:沉积第二电介质材料层,以覆盖所述磁隧道结单元顶部的隔离电介质层;蚀刻所述第二电介质材料层,以形成到达所述磁隧道结单元顶部的隔离电介质层的开口;通过所述开口蚀刻所述磁隧道结单元顶部的隔离电介质层,以露出所述磁隧道结单元的顶部;向所述开口填充导电材料,以形成到所述磁隧道结单元顶部的接触件,所述导电材料与所述磁场屏蔽材料层的剩余部分之间隔着所述第二电介质材料层和所述隔离电介质层的剩余部分而电隔离。
8. 如权利要求 1 所述的方法,其特征在于:所述磁隧道结单元形成于嵌在电介质层中的导电材料上方,并与所述导电材料电连接。
9. 一种半导体器件,其特征在于,包括:磁隧道结单元;围绕所述磁隧道结单元侧壁的磁场屏蔽材料层;以及
位于所述磁隧道结单元侧壁与所述磁场屏蔽材料层之间的隔离电介质层;
其中,所述隔离电介质层在垂直方向上高于所述磁隧道结单元;所述磁场屏蔽材料层在垂直方向上高于所述隔离电介质层,且高出的部分为所述磁场屏蔽材料的氧化物。
10. 如权利要求 9 所述的半导体器件,其特征在于:所述磁场屏蔽材料层的屏蔽材料为 Al。
11. 如权利要求 9 所述的半导体器件,其特征在于,还包括:第一电介质层,所述磁隧道结单元、所述隔离电介质层以及所述磁场屏蔽材料层嵌在所述第一电介质层之中,所述第一电介质层与所述磁场屏蔽材料层的高度基本相同;所述第一电介质层和所述磁隧道结单

元上方的第二电介质层 ;以及穿过所述第二电介质层和所述隔离电介质层而与所述磁隧道结单元的顶部电连接的导电接触件,所述隔离电介质层的上部围绕所述导电接触件,并与所述第二电介质层相接触,所述导电接触件与所述磁场屏蔽材料层之间隔着所述第二电介质材料层和所述隔离电介质层而电隔离。

半导体器件及其制造方法

技术领域

[0001] 本发明涉及半导体领域,特别涉及半导体器件及其制造方法。

背景技术

[0002] 磁性随机存取存储器 (magnetic random memory, MRAM) 是非易失性存储器的一种类型,利用磁特性而非电特性存储数据。MRAM 基于磁隧道结 MTJ (magnetic tunnel junction) 存储数据。MTJ 包括两个磁性膜:固定层和自由层。固定层的磁化方向被固定,自由层的磁化方向可以自由转动。在固定层和自由层之间具有绝缘层。由于 MRAM 基于 MTJ 存储数据,当对 MTJ 读写数据比特时,相邻的 MTJ 与此 MTJ 之间具有磁场感应,产生磁场感应“互扰”(串音)现象,影响此 MTJ 读写数据的准确性和有效性。

[0003] 目前比较常见的 MRAM 有星状曲线 MRAM (Astroid MRAM)、旋转力矩转移 MRAM (STT MRAM) 和跳变位 MRAM (toggle MRAM, 或称为“触发式 MRAM”), 以上几种 MRAM 都不能克服 MTJ 之间的磁场感应“互扰”(串音)现象。

发明内容

[0004] 本发明的一个目的是消除读写数据时相邻的 MTJ 之间的磁场感应“互扰”(串音)现象。

[0005] 根据本发明的第一方面,提供了一种用于一种制造半导体器件的方法,包括:形成磁隧道结单元;沉积隔离电介质层以覆盖所述磁隧道结单元的顶部和侧壁;以及在所述隔离电介质层上沉积磁场屏蔽材料层,所述磁场屏蔽材料层具有第一部分和第二部分,所述第一部分位于所述磁隧道结单元上方,所述第二部分隔着所述隔离电介质层与所述磁隧道结单元的侧壁相邻。

[0006] 优选地,所述磁场屏蔽材料层的磁场屏蔽材料可以为铝。

[0007] 优选地,对所述磁场屏蔽材料层的第一部分进行蚀刻,以露出所述磁隧道结单元顶部的隔离电介质层。

[0008] 优选地,沉积第一电介质材料层以使其高于所述磁场屏蔽材料层的第一部分;执行化学机械抛光,以露出所述磁场屏蔽材料层的第一部分。

[0009] 优选地,所述磁场屏蔽材料层的厚度足以使所述化学机械抛光停止在所述磁场屏蔽材料层中。

[0010] 优选地,在所述蚀刻工艺中,所述磁场屏蔽材料层的第一部分的中心部分被去除,而所述磁场屏蔽材料层的第一部分的周边部分被保留,形成封闭环形部分。

[0011] 优选地,对所述磁场屏蔽材料层的所述封闭环形部分进行处理,以使其不导电。

[0012] 优选地,所述处理是使用氧气进行灰化,以使所述磁场屏蔽材料层的所述封闭环形部分被氧化。

[0013] 优选地,通过干法蚀刻工艺来对所述磁场屏蔽材料层的第一部分进行所述蚀刻。

[0014] 优选地,沉积第二电介质材料层,以覆盖所述磁隧道结单元顶部的隔离电介质层;

蚀刻所述第二电介质材料层,以形成到达所述磁隧道结单元顶部的隔离电介质层的开口;通过所述开口蚀刻所述磁隧道结单元顶部的隔离电介质层,以露出所述磁隧道结单元的顶部;向所述开口填充导电材料,以形成到所述磁隧道结单元顶部的接触件,所述导电材料与所述磁场屏蔽材料层的剩余部分之间隔着所述第二电介质材料层和所述隔离电介质层的剩余部分而电隔离。

[0015] 优选地,所述磁隧道结单元形成于嵌在电介质层中的导电材料上方,并与所述导电材料电连接。

[0016] 根据本发明的第二方面,提供一种半导体器件,包括:磁隧道结单元;以及围绕所述磁隧道结单元侧壁的磁场屏蔽材料层。

[0017] 优选地,所述磁场屏蔽材料层的屏蔽材料可以为 Al。

[0018] 优选地,位于所述磁隧道结单元侧壁与所述磁场屏蔽材料层之间的隔离电介质层。

[0019] 优选地,所述隔离电介质层在垂直方向上高于所述磁隧道结单元。

[0020] 优选地,所述磁场屏蔽材料层在垂直方向上高于所述隔离电介质层,且高出的部分为所述磁场屏蔽材料的氧化物。

[0021] 优选地,第一电介质层,所述磁隧道结单元、所述隔离电介质层以及所述磁场屏蔽材料层嵌在所述第一电介质层之中,所述第一电介质层与所述磁场屏蔽材料层的高度基本相同;所述第一电介质层和所述磁隧道结单元上方的第二电介质层;以及穿过所述第二电介质层和所述隔离电介质层而与所述磁隧道结单元的顶部电连接的导电接触件,所述隔离电介质层的上部围绕所述导电接触件,并与所述第二电介质层相接触,所述导电接触件与所述磁场屏蔽材料层之间隔着所述第二电介质材料层和所述隔离电介质层而电隔离。

[0022] 本发明的一个优点在于,通过在 MTJ 周围围绕磁场屏蔽材料,消除读写数据时相邻的 MTJ 之间的磁场感应“互扰”(串音)现象,提高了 MRAM 读写数据的准确性和有效性。

[0023] 通过以下参照附图对本发明的示例性实施例的详细描述,本发明的其它特征及其优点将会变得清楚。

附图说明

[0024] 构成说明书的一部分的附图描述了本发明的实施例,并且连同说明书一起用于解释本发明的原理。

[0025] 参照附图,根据下面的详细描述,可以更加清楚地理解本发明,其中:

[0026] 图 1 是示出根据本发明的第一个实施例的制造半导体器件的方法的各步骤的流程图。

[0027] 图 2A-2C 是根据本发明的第一实施例的半导体器件在其制造过程中的各个阶段的示意性截面图。

[0028] 图 3A-3K 是根据本发明的另一实施例的半导体器件在其制造过程中的各个阶段的示意性截面图。

[0029] 图 4 示出根据本发明的一个实施例的半导体器件的结构示意图。

[0030] 图 5 示出根据本发明的另一个实施例的半导体器件的结构示意图。

[0031] 图 6 示出根据本发明的又一个实施例的半导体器件的结构示意图。

具体实施方式

[0032] 现在将参照附图来详细描述本发明的示例性实施例。应注意到：除非另外具体说明，否则在这些实施例中阐述的部件和步骤的相对布置、数字表达式和数值不限制本发明的范围。

[0033] 同时，应当明白，为了便于描述，附图中所示出的各个部分的尺寸并不是按照实际的比例关系绘制的。

[0034] 以下对至少一个示例性实施例的描述实际上仅仅是说明性的，决不作为对本发明及其应用或使用的任何限制。

[0035] 对于相关领域普通技术人员已知的技术、方法和设备可能不作详细讨论，但在适当情况下，所述技术、方法和设备应当被视为说明书的一部分。

[0036] 在这里示出和讨论的所有示例中，任何具体值应被解释为仅仅是示例性的，而不是作为限制。因此，示例性实施例的其它示例可以具有不同的值。

[0037] 应注意到：相似的标号和字母在下面的附图中表示类似项，因此，一旦某一项在一个附图中被定义，则在随后的附图中不需要对其进行进一步讨论。

[0038] 图 1 是示出根据本发明的第一个实施例的制造半导体器件的方法的各步骤的流程图。

[0039] 如图所示，首先，在步骤 102，形成磁隧道结单元。形成磁隧道结单元可以采用各种公知的技术来形成，例如首先在衬底上形成磁隧道结叠层，然后通过干法刻蚀形成磁隧道结单元。

[0040] 在步骤 103，沉积隔离电介质层以覆盖磁隧道结单元的顶部和侧壁。隔离电介质层的材料可以采用各种公知的电介质材料，例如 SiN、SiO₂、NDC(Nitrogen doped SiC, 氮掺杂 SiC)、BD(black diamond, 黑钻石低 K 电介质材料) 和 BLK(Black low K, 黑色低 K 电介质材料)。

[0041] 在步骤 104，在隔离电介质层上沉积磁场屏蔽材料层，形成的磁场屏蔽材料层具有第一部分和第二部分，第一部分位于磁隧道结单元上方，第二部分隔着隔离电介质层与磁隧道结单元的侧壁相邻。磁场屏蔽材料可以采用各种的屏蔽材料，例如可以为铝。

[0042] 图 2A-2C 是根据本发明的第一实施例的半导体器件在其制造过程中的各个阶段的示意性截面图。

[0043] 首先，如图 2A 所示，在衬底上的电介质层 205 上形成磁隧道结单元 201。电介质层 205 中具有导电接触件 207，例如铜插塞。导电接触件 207 位于磁隧道结单元 201 之下。磁隧道结单元 201 可以采用各种公知的技术来形成。在磁隧道结单元 201 与衬底 205 中的导电接触件 207 之间可以有隔离层 204，隔离层 204 的材料可以是 TaN 或 TiN。

[0044] 接下来，如图 2B 所示，在磁性隧道结单元 201 的顶部和侧壁沉积电介质，以覆盖磁隧道结单元的顶部和侧壁，形成隔离电介质层 202。隔离电介质层的材料可以采用各种公知的电介质材料，例如 SiN 或 SiO₂。

[0045] 然后，如图 2C 所示，在隔离电介质层 202 上沉积磁场屏蔽材料层 203，形成的磁场屏蔽材料层 203 具有第一部分和第二部分，第一部分位于磁隧道结单元 201 上方，第二部分隔着隔离电介质层 202 与磁隧道结单元 201 的侧壁相邻。磁场屏蔽材料可以采用各种屏蔽

材料,例如可以为铝等。

[0046] 由于磁场屏蔽材料层围绕磁隧道结单元,磁场屏蔽材料可以消除读写数据时相邻的磁隧道结单元之间的磁场感应强度,可以消除或减弱“互扰”(串音)现象,提高了 MRAM 读写数据的准确性和有效性。

[0047] 图 3A-3K 是根据本发明的另一实施例的半导体器件在其制造过程中的各个阶段的示意性截面图。

[0048] 如图 3A 所示,在衬底上的电介质层 305 上形成磁隧道结单元 301。电介质层 305 中具有导电接触件 314,例如铜插塞。导电接触件 314 位于磁隧道结单元 301 之下。在磁隧道结单元 301 与电介质层 305 中的导电接触件 314 之间可以有隔离层 304,将导电接触件 314 与磁隧道结单元 301 隔开,隔离层 304 的材料可以是 TaN 或 TiN。

[0049] 接下来,如图 3B 所示,在磁性隧道结单元 301 的顶部和侧壁沉积电介质,形成隔离电介质层 302。隔离电介质层 302 的材料可以采用各种电介质材料,例如 NDC、BD、SiN 或 SiO₂。

[0050] 然后,如图 3C 所示,在隔离电介质层 302 上沉积磁场屏蔽材料层 303,形成的磁场屏蔽材料层 303 具有第一部分和第二部分,第一部分位于磁隧道结单元 301 上方,第二部分隔着隔离电介质层 302 与磁隧道结单元 301 的侧壁相邻。磁场屏蔽材料可以采用各种公知的屏蔽材料,例如可以为铝等。

[0051] 接下来,如图 3D 所示,在磁场屏蔽材料层 303 上沉积第一电介质材料层 306,第一电介质材料层 306 完全覆盖磁场屏蔽材料层 303,使其高于磁场屏蔽材料层 303 的第一部分(磁场屏蔽材料层 303 在磁隧道结单元 301 上方的部分)。

[0052] 然后,如图 3E 所示,对第一电介质材料层 306 的表面进行化学机械抛光,露出磁场屏蔽材料层 303 的第一部分(磁场屏蔽材料层 303 在磁隧道结单元 301 上方的部分),磁场屏蔽材料层 303 具有一定的厚度,化学机械抛光停止在磁场屏蔽材料层 303 中,并且保留磁场屏蔽材料层 303 的第一部分。

[0053] 接下来,如图 3F 所示,对磁场屏蔽材料层 303 的第一部分(磁场屏蔽材料层 303 在磁隧道结单元 301 上方的部分)进行蚀刻,露出磁隧道结单元 301 顶部的隔离电介质层 302,形成开口 309。开口 309 可以采用各种公知的技术来形成,例如在光刻胶 307 上布置光掩模 308,通过光刻和干法蚀刻的工艺,形成开口 309。在蚀刻工艺中,磁场屏蔽材料层 303 的第一部分(磁场屏蔽材料层 303 在磁隧道结单元 301 上方的部分)的中心部分被去除,而磁场屏蔽材料层 303 的第一部分的周边部分被保留,形成封闭环形部分。

[0054] 接下来,如图 3G 所示,对磁场屏蔽材料层 303 的封闭环形部分进行处理,以使其不导电。可以使用氧气对磁场屏蔽材料层 303 的封闭环形部分进行灰化处理,以使封闭环形部分被氧化,形成氧化层 310。当磁场屏蔽材料层 303 的材料为铝时,氧化层 310 的材料为三氧化二铝。

[0055] 然后,如图 3H 所示,在第二电介质材料层 311 中形成到达磁隧道结单元 301 顶部的隔离电介质层的开口。此步骤例如可以通过以下步骤实现,在半导体器件(去除光掩模和光刻胶之后)上方沉积第二电介质材料层 311,覆盖磁隧道结单元 301 顶部的隔离电介质层 302,蚀刻第二电介质材料层 311,以形成到达磁隧道结单元 301 顶部的隔离电介质层 302 的开口 312。开口 312 可以采用各种公知的技术来形成,例如采用光刻和干法蚀刻的工艺。

[0056] 优选地,如图 3I 所示,可以采用双大马士革工艺,对第二电介质材料层 311 再次进行蚀刻,将开口 312 改变为楔形开口 312,以便于后续工艺中导电材料的注入。

[0057] 接下来,如图 3J 所示,通过开口 312 蚀刻磁隧道结单元顶部 301 的隔离电介质层 302,以露出磁隧道结单元 301 的顶部。

[0058] 接下来,如图 3K 所示,通过开口 312 填充导电材料 313。向开口 312 填充导电材料 313,以形成到磁隧道结单元 301 顶部的接触件 313,导电材料 313 与磁场屏蔽材料层 303 的剩余部分之间隔着第二电介质材料层 311 和隔离电介质层 302 的剩余部分而电隔离。磁隧道结单元 301 形成于嵌在电介质层 305 的导电材料(铜电极)上方,并与导电材料 313 电连接。接触件 313 的导电材料可以为各种公知的导电材料,优选铜,填充工艺可以为电镀工艺。

[0059] 由此,在通过图 3A-3K 所示的步骤得到的半导体器件中,磁场屏蔽材料层围绕磁隧道结单元,可以消除读写数据时相邻的磁隧道结单元之间的磁场感应强度,可以消除或减弱“互扰”(串音)现象,提高半导体材料读写数据的准确性和有效性。

[0060] 图 4 示出根据本发明的一个实施例的半导体器件的结构示意图。

[0061] 如图 4 所示的一种半导体器件包括磁隧道结单元 401,以及围绕磁隧道结单元 401 侧壁的磁场屏蔽材料层 402。

[0062] 磁场屏蔽材料层 402 可以消除读写数据时相邻的磁隧道结单元之间的磁场感应强度,可以消除或减弱“互扰”(串音)现象。磁场屏蔽材料可以采用各种公知的屏蔽材料,例如铝。

[0063] 图 5 示出根据本发明的另一个实施例的半导体器件的结构示意图。

[0064] 如图 5 所示的另一种半导体器件包括磁隧道结单元 501,以及围绕磁隧道结单元 501 侧壁的磁场屏蔽材料层 502。磁隧道结单元 501 侧壁与磁场屏蔽材料层 502 之间具有隔离电介质层 503。

[0065] 隔离电介质层 503 在垂直方向上高于磁隧道结单元 501。

[0066] 磁场屏蔽材料层 503 在垂直方向上高于隔离电介质层 502,且高出的部分为磁场屏蔽材料的氧化物 504。

[0067] 磁场屏蔽材料层 503 的材料可以选择铝,则氧化物 504 的材料为三氧化二铝。

[0068] 图 6 示出根据本发明的又一个实施例的半导体器件的结构示意图。

[0069] 如图 6 所示的一种半导体器件包括磁隧道结单元 601 以及围绕磁隧道结单元 601 侧壁的磁场屏蔽材料层 603。磁隧道结单元 601 侧壁与磁场屏蔽材料层 603 之间具有隔离电介质层 602。

[0070] 隔离电介质层 602 在垂直方向上高于所述磁隧道结单元 601。

[0071] 磁场屏蔽材料层 603 在垂直方向上高于隔离电介质层 602,且高出的部分为磁场屏蔽材料的氧化物 609。

[0072] 该半导体器件还包括电介质层 604,电介质层 604 中具有导电接触件 610,例如铜插塞。第一电介质层 605,磁隧道结单元 601、隔离电介质层 602 以及磁场屏蔽材料层 603 嵌在第一电介质层 605 之中。第一电介质层 605 与磁场屏蔽材料层 603 的高度基本相同。

[0073] 第一电介质层 605 和磁隧道结单元 601 上方具有第二电介质层 606。

[0074] 半导体器件还包括穿过第二电介质层 606 和隔离电介质层 602 与磁隧道结单元

601 的顶部电连接的导电接触件 607。

[0075] 隔离电介质层 602 的上部围绕导电接触件 607, 并与第二电介质层 606 相接触。

[0076] 导电接触件 607 与磁场屏蔽材料层 603 之间隔着第二电介质材料层 606 和隔离电介质层 602 而电隔离。

[0077] 由此, 上述半导体材料中的磁场屏蔽材料层围绕磁隧道结单元, 磁场屏蔽材料可以消除读写数据时相邻的磁隧道结单元之间的磁场感应强度, 可以消除或减弱“互扰”(串音) 现象, 提高半导体材料读写数据的准确性和有效性。

[0078] 至此, 已经详细描述了根据本发明的制造半导体器件的方法和所形成的半导体器件。为了避免遮蔽本发明的构思, 没有描述本领域所公知的一些细节。本领域技术人员根据上面的描述, 完全可以明白如何实施这里公开的技术方案。

[0079] 虽然已经通过示例对本发明的一些特定实施例进行了详细说明, 但是本领域的技术人员应该理解, 以上示例仅是为了进行说明, 而不是为了限制本发明的范围。本领域的技术人员应该理解, 可在不脱离本发明的范围和精神的情况下, 对以上实施例进行修改。本发明的范围由所附权利要求来限定。

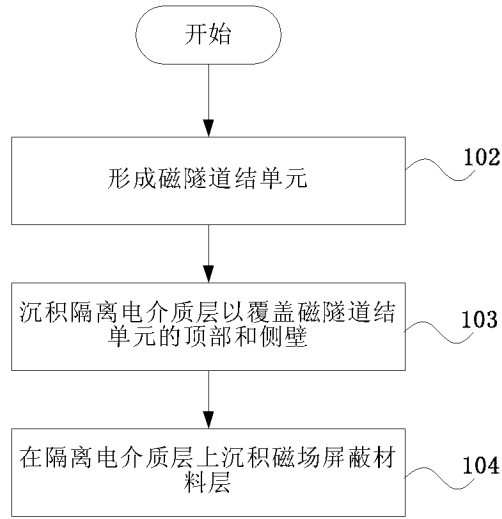


图 1

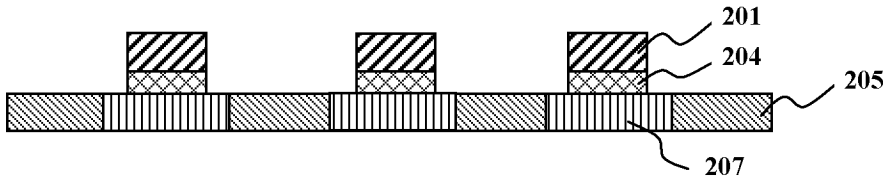


图 2A

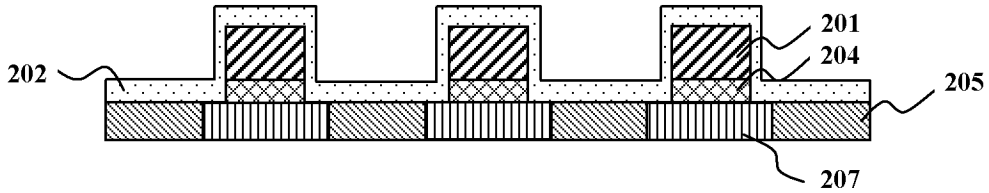


图 2B

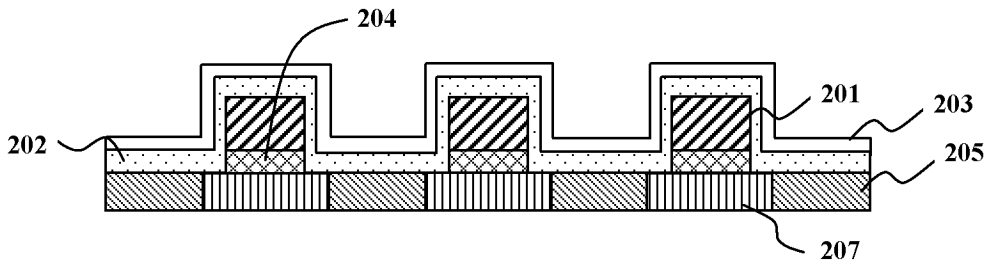


图 2C

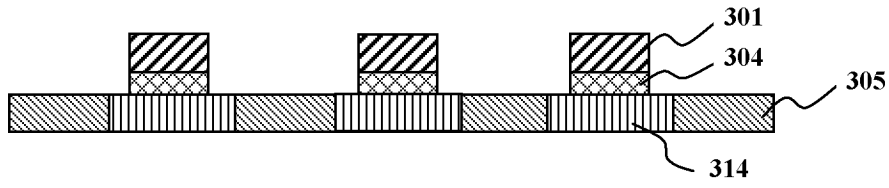


图 3A

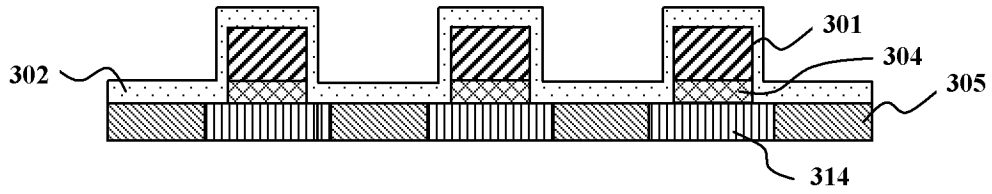


图 3B

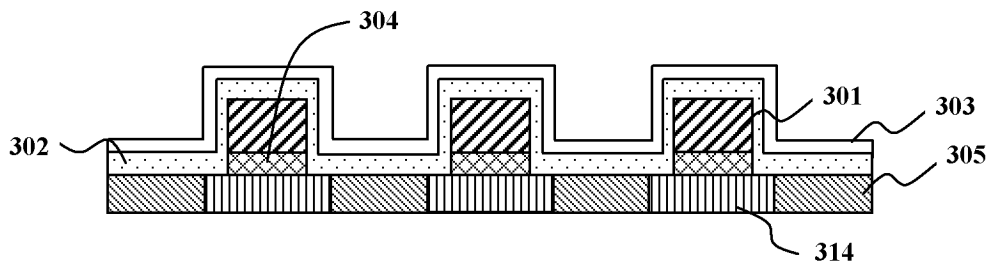


图 3C

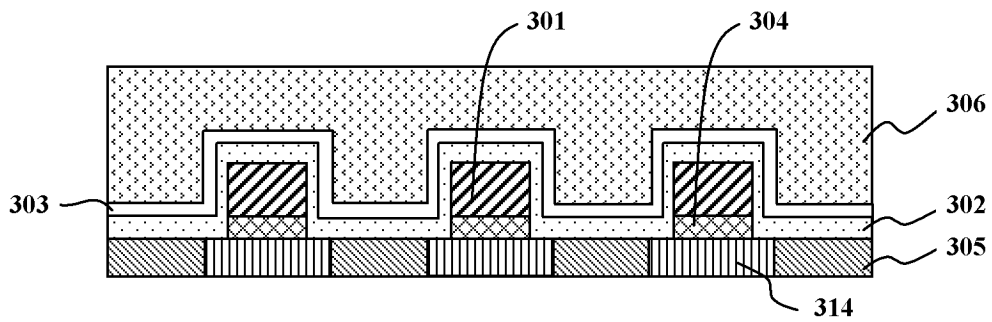


图 3D

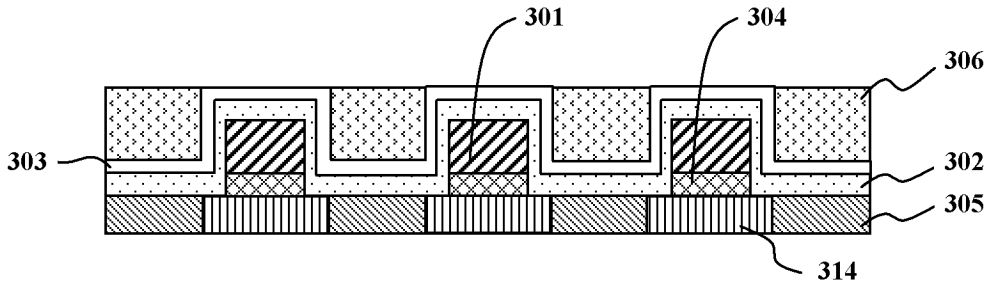


图 3E

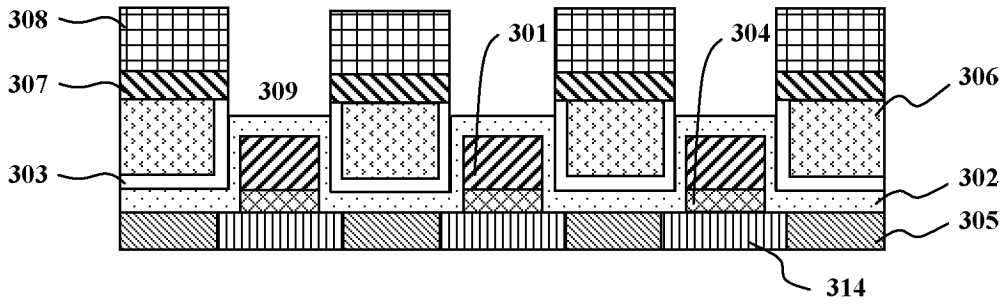


图 3F

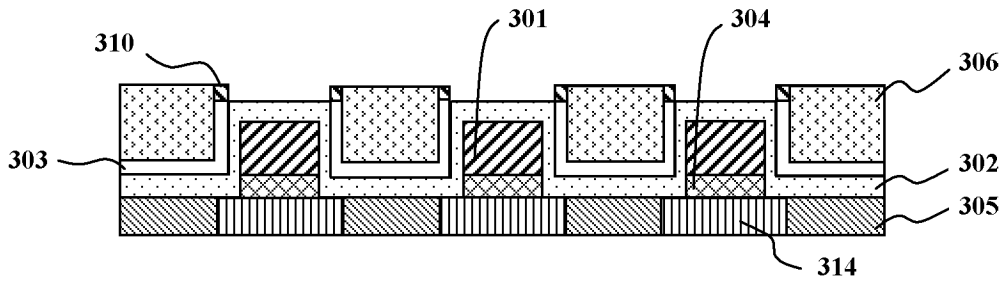


图 3G

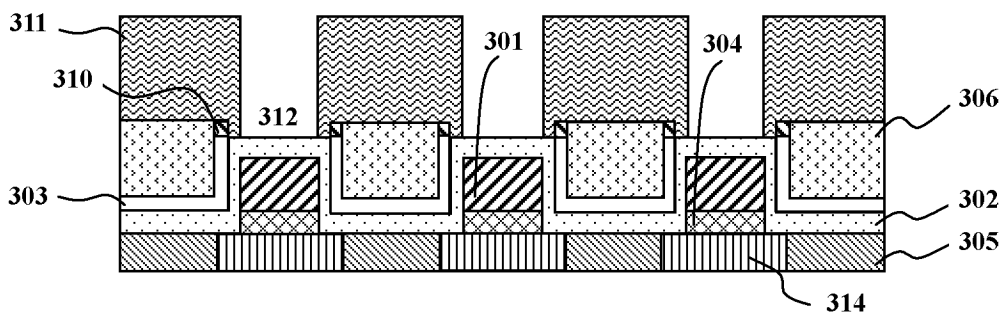


图 3H

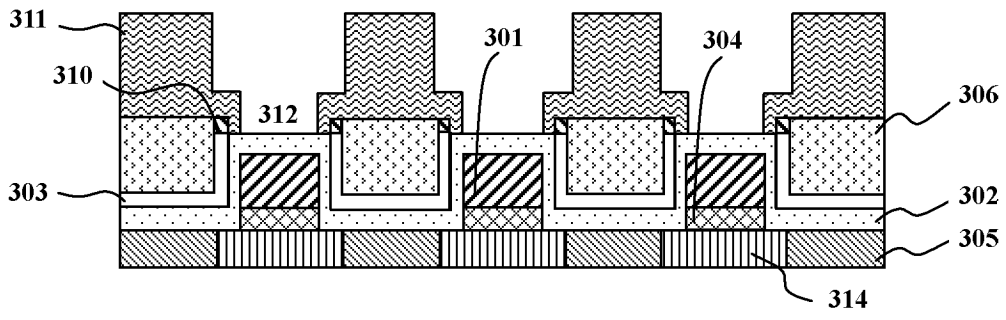


图 3I

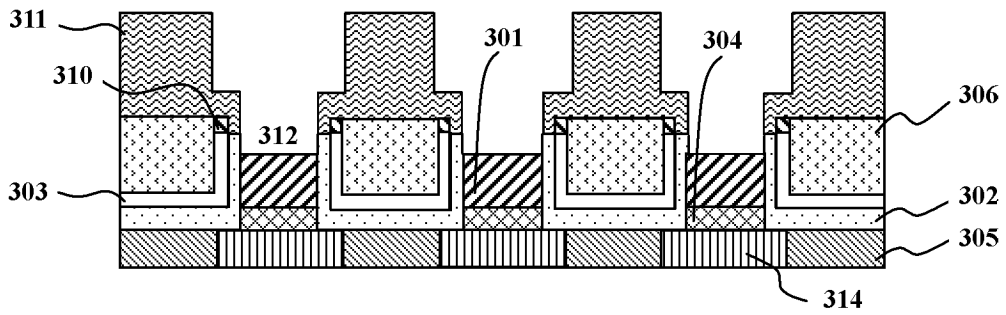


图 3J

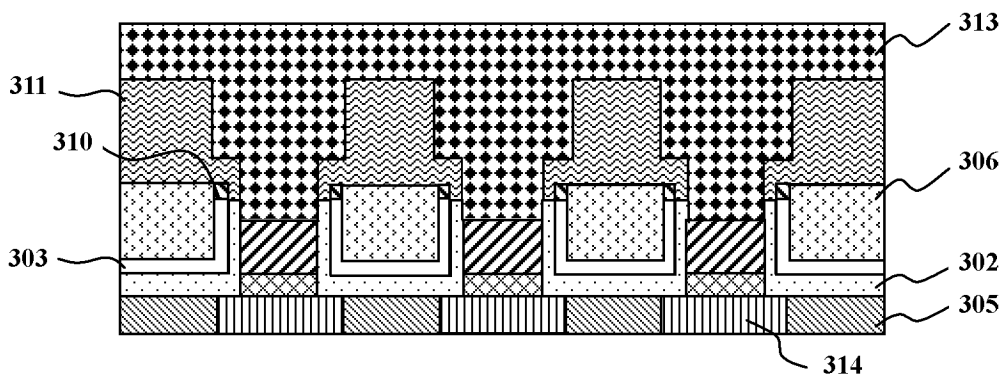


图 3K

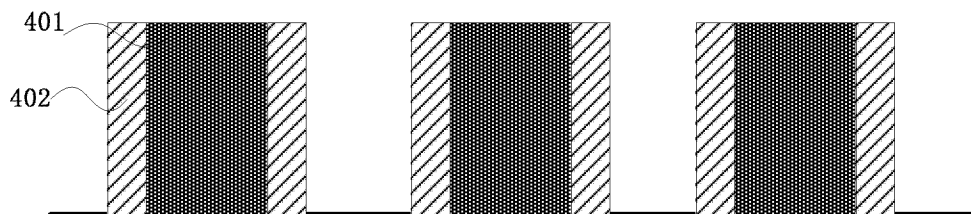


图 4

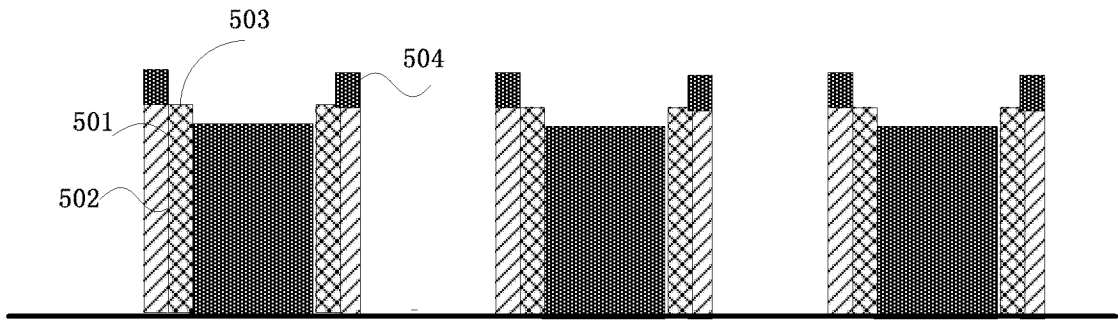


图 5

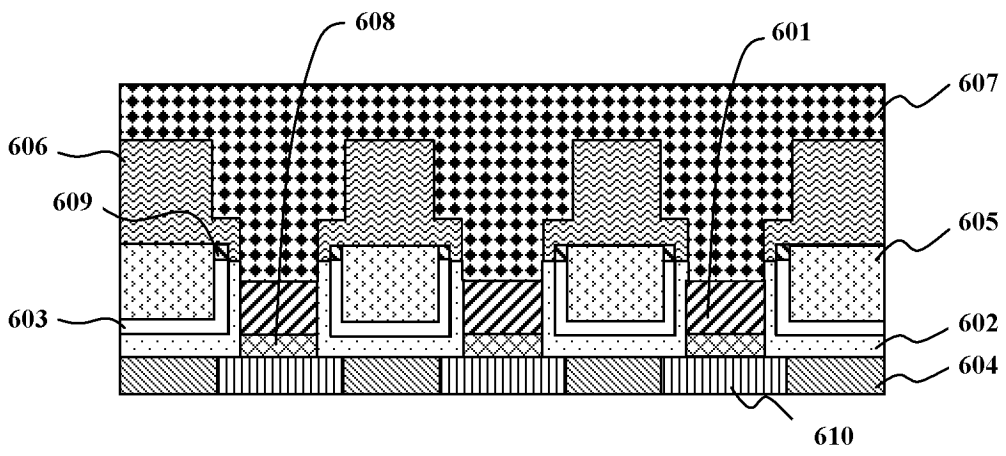


图 6