

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl.<sup>6</sup>  
H01L 23/12

(11) 공개번호 특2001-0012977

(43) 공개일자 2001년02월26일

(21) 출원번호	10-1999-7010947		
(22) 출원일자	1999년11월25일		
번역문제출일자	1999년11월25일		
(86) 국제출원번호	PCT/JP1999/01408	(87) 국제공개번호	WO 1999/50906
(86) 국제출원출원일자	1999년03월19일	(87) 국제공개일자	1999년10월07일
(81) 지정국	AP ARIPO특허 : 케냐 레소토 말라위 수단 스와질랜드 우간다 가나 감비아 짐바브웨 시에라리온		
	EA 유라시아특허 : 아르메니아 아제르바이잔 벨라루스 키르기즈 카자흐스탄 몰도바 러시아 타지키스탄 투르크메니스탄		
	EP 유럽특허 : 오스트리아 벨기에 스위스 독일 덴마크 스페인 프랑스 영국 그리스 아일랜드 이탈리아 룩셈부르크 모나코 네덜란드 포르투갈 스웨덴 핀란드 사이프러스		
	OA OAPI특허 : 부르키나파소 베냉 중앙아프리카 콩고 코트디부와르 카메룬 가봉 기네 말리 모리타니 니제르 세네갈 차드 토고 기네비소		
	국내특허 : 알바니아 아르메니아 오스트리아 오스트레일리아 아제르바이잔 보스니아-헤르체고비나 바베이도스 불가리아 브라질 벨라루스 캐나다 스위스 중국 쿠바 체코 독일 덴마크 에스토니아 스페인 핀란드 영국 그루지아 헝가리 이스라엘 아이슬란드 케냐 키르기즈 북한 대한민국 카자흐스탄 세인트루시아 스리랑카 라이베리아 레소토 리투아니아 룩셈부르크 라트비아 몰도바 마다가스카르 마케도니아 몽고 말라위 멕시코 노르웨이 뉴질랜드 슬로베니아 슬로바키아 타지키스탄 투르크메니스탄 터키 트리니다드토바고 우크라이나 우간다 우즈베키스탄 베트남 폴란드 포르투갈 루마니아 러시아 수단 스웨덴 싱가포르 감비아 기네비소 인도네시아 시에라리온 유고슬라비아		
(30) 우선권주장	98-100580	1998년03월27일	일본(JP)
	99-41119	1999년02월19일	일본(JP)
(71) 출원인	세이코 엡슨 가부시카가이샤 야스카와 히데아키		
(72) 발명자	일본 도쿄도 신주쿠구 니시신주쿠 2초메 4-1 하시모토노부아키		
(74) 대리인	일본나가노켄스와의시오와3-3-5세이코엡슨가부시카가이샤내 이병호		

**심사청구 : 있음**

**(54) 반도체 장치 및 그 제조방법, 회로기판 및 전자기기**

**요약**

본 발명은 외부전극의 크랙을 방지할 수 있는 반도체 장치 및 그 제조방법, 회로기판 및 전자기기에 관한 것이다. 반도체 장치는 관통구멍(14a)이 형성된 절연 필름(14)과, 전극(13)을 갖는 반도체 칩(12)과, 절연 필름(14)의 한쪽 면에 있어서의 관통구멍(14a)상을 포함하는 영역에 접착제(17)를 개재시켜 접착되어 반도체 칩(12)의 전극(13)에 전기적으로 접속되는 배선 패턴(18)과, 관통구멍(14a)을 통하여, 배선 패턴(18)에 설치됨과 동시에 배선 패턴(18)과는 반대측 면으로부터 돌출하는 외부전극(16)을 가지고, 관통구멍(14a)과 외부전극(16)과의 사이에, 접착제(17)의 일부가 인입되어 개재된다.

**대표도**

**도1**

**색인어**

전극, 접착제, 관통 구멍, 배선 패턴, 외부 전극

**명세서**

**기술분야**

본 발명은 반도체 장치 및 그 제조방법, 회로기판 및 전자기기에 관한 것이다.

### 배경기술

근년의 전자기기의 소형화에 따라, 고밀도 실장에 적합한 반도체 장치의 패키지가 요구되고 있다. 이것에 대응하기 위해서, BGA(Ball Grid Array)나 CSP(Chip Scale/Size Package)와 같은 표면 실장형 패키지가 개발되어 있다. 표면 실장형 패키지에서는 반도체 칩에 접속되는 배선 패턴의 형성된 기판이 사용되는 경우가 있다. 또한, 기판에는 관통구멍이 형성되어, 이 관통구멍을 통하여, 배선 패턴과는 반대측 면으로부터 돌출하도록, 외부전극이 형성되는 경우가 있었다.

이러한 구성의 패키지가 적용된 반도체 장치에 의하면, 회로기판에 실장된 후, 회로기판과 반도체 장치와의 열 팽창율의 차에 의해, 외부전극에 응력이 가해지면, 이 외부전극에 크랙이 생기는 경우가 있었다.

본 발명은 이러한 문제점을 해결하는 것으로, 그 목적은 외부전극의 크랙을 방지할 수 있는 반도체 장치 및 그 제조방법, 회로기판 및 전자기기를 제공하는 것에 있다.

### 발명의 상세한 설명

(1) 본 발명에 관계되는 반도체 장치는 관통구멍이 형성된 기판과, 전극을 갖는 반도체 소자와, 상기 기판의 한쪽 면측에 있어서 상기 관통구멍상을 포함하는 상기 한쪽 면의 임의의 영역에 접착부재를 개재시켜 접착됨과 동시에, 상기 접착부재에 접착된 면의 반대측 면에서 상기 반도체 소자의 전극에 전기적으로 접속되는 도전부재와, 상기 관통구멍을 통하여 상기 도전부재와 접속됨과 동시에, 상기 기판의 다른쪽 면보다도 외측까지 형성된 외부전극을 가지고, 상기 관통구멍내에 있어서, 상기 관통구멍을 형성하는 내벽면과 상기 외부전극과의 사이에 상기 접착부재의 일부가 개재된다.

본 발명에 의하면, 관통구멍 내부로부터 외부전극이 형성되고, 외부전극과 관통구멍과의 사이에는 접착부재의 일부가 개재된다. 따라서, 접착부재가 응력 완화 부재로 되기 때문에, 회로기판과의 열 팽창율의 차에 의해서 생긴 응력(열 스트레스)이나 회로기판에 외부로부터 가해지는 기계적 스트레스를 흡수할 수 있다. 이렇게 하여, 외부전극에 크랙이 생기는 것을 방지할 수 있다.

또, 본 발명에서 접착부재는 기판과 도전부재와의 사이로부터 관통구멍의 내벽면에 도달할 때까지 연속성을 유지하고 있어도 되고, 비연속적으로 관통구멍내에 존재해도 된다.

(2) 이 반도체 장치에 있어서, 상기 관통구멍 내에 있어서, 상기 접착부재의 일부가 인입되어 개재되어도 된다.

(3) 본 발명에 관계되는 반도체 장치는 관통구멍이 형성된 기판과, 전극을 갖는 반도체 소자와, 상기 기판의 한쪽 면측에 있어서 상기 관통구멍상을 포함하는 상기 한쪽 면의 임의의 영역에 직접 형성되어 상기 반도체 소자의 전극에 전기적으로 접속되는 도전부재와, 상기 관통구멍을 통하여 상기 도전부재와 접속됨과 동시에, 상기 기판의 다른쪽 면보다도 외측까지 형성된 외부전극을 가지며, 상기 기판은 상기 외부전극보다도 탄력성이 높은 재료로 형성되고, 상기 관통구멍의 내벽면에는 상기 기판을 구성하는 상기 재료에 의해서 볼록부가 형성된다.

본 발명에 의하면, 관통구멍의 내벽면에 볼록부가 형성되어 있는 것으로, 평탄한 내벽면보다도 변형하기 쉽게 되어 있고, 회로기판과의 열 팽창율의 차에 의해서 생긴 응력(열 스트레스)이나 회로기판에 외부로부터 가해지는 기계적 스트레스를 흡수할 수 있다. 이렇게 하여, 외부전극에 크랙이 생기는 것을 방지할 수 있다.

(4) 이 반도체 장치에 있어서, 상기 외부전극은 상기 관통구멍의 안쪽에 위치하는 기단부의 직경(d)과, 상기 관통구멍으로부터 돌출하는 돌출부의 직경( $\psi$ )이  $\psi \leq d$ 의 관계를 가져도 된다.

이것에 의하면, 외부전극은 관통구멍에 의해서 직경이 좁혀지지 않게 되어, 수축이 형성되지 않는다. 따라서, 회로기판과의 열 팽창율의 차에 의해서 생긴 응력(열 스트레스)이나 회로기판에 외부로부터 가해지는 기계적 스트레스가 집중하지 않기 때문에, 외부전극에 크랙이 생기는 것을 방지할 수 있다.

(5) 본 발명에 관계되는 반도체 장치는 관통구멍이 형성된 기판과, 전극을 갖는 반도체 소자와, 상기 기판의 한쪽 면측에 있어서 상기 관통구멍상을 포함하는 상기 한쪽 면의 임의의 영역에 접착부재를 개재시켜 접착됨과 동시에, 상기 접착부재에 접착된 면의 반대측 면에서 상기 반도체 소자의 전극에 전기적으로 접속되는 도전부재와, 상기 관통구멍을 통하여 상기 도전부재와 접속됨과 동시에, 상기 기판의 다른쪽 면보다도 외측까지 형성된 외부전극을 가지고, 상기 외부전극은 상기 관통구멍의 안쪽에 위치하는 기단부의 직경(d)과, 상기 관통구멍으로부터 돌출하는 돌출부의 직경( $\psi$ )이  $\psi \leq d$ 의 관계를 갖는다.

본 발명에 의하면, 관통구멍내로부터 외부전극이 형성된다. 여기서, 외부전극의 기단부의 직경(d)과 돌출부의 직경( $\psi$ )은  $\psi \leq d$ 의 관계를 갖는다. 즉, 외부전극은 관통구멍에 의해서 직경이 좁혀지지 않게 되어, 수축이 형성되지 않는다. 따라서, 회로기판과의 열 팽창율의 차에 의해서 생긴 응력(열 스트레스)이나 회로기판에 외부로부터 가해지는 기계적 스트레스가 집중하지 않기 때문에, 외부전극에 크랙이 생기는 것을 방지할 수 있다.

(6) 상기 기판은 절연기판이라도 된다.

(7) 상기 기판은 프린트 기판이라도 된다.

(8) 상기 외부전극은 뿔납으로 형성해도 된다.

(9) 이 반도체 장치에 있어서, 상기 기판의 외형은 반도체 소자의 외형보다도 커도 된다.

(10) 이 반도체 장치에 있어서, 상기 반도체 소자의 상기 전극은 도전성 입자가 접착제에 분산되어 이루어지는 이방성 도전재료를 개재시켜 상기 도전부재에 전기적으로 접속해도 된다.

(11) 이 반도체 장치에 있어서, 상기 반도체 소자의 상기 전극은 와이어를 통하여 상기 도전부재에 전기적으로 접속해도 된다.

(12) 본 발명에 관계되는 회로기판에는 상기 반도체 장치가 실장된다.

(13) 본 발명에 관계되는 전자기기는 상기 회로기판을 갖는다.

(14) 본 발명에 관계되는 반도체 장치의 제조방법은 접착부재가 한쪽 면에 형성된 기판을 준비하는 공정과, 상기 기판을 상기 접착부재가 형성된 면측으로부터 그 반대측면을 향하여 형발(다이싱 커팅; dies cutting)을 행함으로써, 관통구멍을 형성함과 동시에, 상기 관통구멍내에 상기 접착부재의 일부를 인입하는 공정과, 상기 접착부재를 개재시켜, 상기 기판에 있어서의 상기 관통구멍상을 포함하는 상기 한쪽 면의 임의의 영역에 도전부재를 접착하는 공정과, 상기 관통구멍 및 해당 관통구멍내에 인입된 상기 일부 접착부재의 안쪽을 통하여, 상기 도전부재에 외부전극의 형성재료를 설치하고, 상기 도전부재의 형성면의 반대측 면으로부터 돌출하는 외부전극을 형성하는 공정과, 상기 도전부재에 반도체 소자의 전극을 전기적으로 접속하는 공정을 포함한다.

본 발명에 의하면, 기판의 형발을 행하여 관통구멍을 형성할 때, 동시에 관통구멍내에 접착부재의 일부를 인입시킬 수 있다. 계속하여, 관통구멍을 통하여 외부전극을 형성하면, 이 외부전극과 관통구멍과의 사이에 접착부재의 일부가 개재되게 된다. 이렇게 하여 얻어진 반도체 장치에 의하면, 접착부재가 응력 완화 부재가 되기 때문에, 회로기판과의 열 팽창율의 차에 의해서 생긴 응력(열 스트레스)이나 회로기판에 외부로부터 가해지는 기계적 스트레스를 흡수하여, 외부전극에 크랙이 생기는 것을 방지할 수 있다.

(15) 본 발명에 관계되는 반도체 장치의 제조방법은 내벽면에 볼록부를 갖는 관통구멍이 형성되는 동시에, 상기 관통구멍상을 포함하는 영역에 도전부재가 직접 형성되며, 외부전극보다도 탄력성이 높은 재료로 이루어지는 기판을 준비하는 공정과, 상기 관통구멍을 통하여, 상기 도전부재에 외부전극의 형성재료를 설치하고, 상기 도전부재의 형성면의 반대측 면으로부터 돌출하는 외부전극을 형성하는 공정과, 상기 도전부재에, 반도체 소자의 전극을 전기적으로 접속하는 공정을 포함한다.

본 발명에 의하면, 관통구멍의 내벽면에 볼록부가 형성되어 있음으로써, 평탄한 내벽면보다도 변형하기 쉽게 되어 있고, 회로기판과의 열 팽창율의 차에 의해서 생긴 응력(열 스트레스)이나 회로기판에 외부로부터 가해지는 기계적 스트레스를 흡수할 수 있다. 이렇게 하여, 외부전극에 크랙이 생기는 것을 방지할 수 있다.

(16) 이 제조방법에 있어서, 상기 도전부재를 형성하기 전에, 상기 기판을 형발하는 공정을 포함하여, 상기 형발하는 공정에서, 상기 기판의 일부를 상기 관통구멍에 인입시켜 상기 볼록부를 형성해도 된다.

이것에 의하면, 형발을 하는 공정에서 볼록부를 간단히 형성할 수 있다.

(17) 이 제조방법에 있어서, 레이저를 사용하여 상기 관통구멍을 형성해도 된다.

레이저를 사용하면, 볼록부가 필연적으로 생긴다.

(18) 이 제조방법에 있어서, 웨트 에칭에 의해서 상기 관통구멍을 형성해도 된다.

웨트 에칭을 적용하면, 볼록부가 필연적으로 생긴다.

(19) 이 제조방법에 있어서, 상기 외부전극은 상기 관통구멍의 안쪽에 위치하는 기단부의 직경( $d$ )과, 상기 관통구멍으로부터 돌출하는 돌출부의 직경( $\psi$ )이  $\psi \leq d$ 의 관계를 가져도 된다.

이것에 의하면, 외부전극은 관통구멍에 의해서 직경이 좁혀지지 않게 되어, 수축이 형성되지 않는다. 따라서, 회로기판과의 열 팽창율의 차에 의해서 생긴 응력(열 스트레스)이나 회로기판에 외부로부터 가해지는 기계적 스트레스가 집중하지 않기 때문에, 외부전극에 크랙이 생기는 것을 방지할 수 있다.

(20) 본 발명에 관계되는 반도체 장치의 제조방법은 관통구멍이 형성됨과 동시에 상기 관통구멍상을 포함하는 영역에 도전부재가 형성된 기판을 준비하는 공정과, 상기 관통구멍을 통하여, 상기 도전부재에 외부전극의 형성재료를 설치하고, 상기 도전부재와는 반대측 면으로부터 돌출하는 외부전극을 형성하는 공정과, 상기 도전부재에, 반도체 소자의 전극을 전기적으로 접속하는 공정을 포함하며, 상기 외부전극은 상기 관통구멍의 안쪽에 위치하는 기단부의 직경( $d$ )과, 상기 관통구멍으로부터 돌출하는 돌출부의 직경( $\psi$ )이,  $\psi \leq d$ 의 관계를 갖는다.

본 발명에 의해서 제조된 반도체 장치에 의하면, 외부전극의 기단부의 직경( $d$ )과 돌출부의 직경( $\psi$ )이  $\psi \leq d$ 의 관계를 갖는다. 즉, 외부전극은 관통구멍에 의해서 직경이 좁혀지지 않게 되어, 수축이 형성되지 않는다. 따라서, 회로기판과의 열 팽창율의 차에 의해서 생긴 응력(열 스트레스)이나 회로기판에 외부로부터 가해지는 기계적 스트레스가 집중하지 않기 때문에, 외부전극에 크랙이 생기는 것을 방지할 수 있다.

(21) 상기 기판은 절연 필름 또는 프린트 기판이라도 된다.

(22) 상기 외부전극의 형성재료는 땀납이라도 된다.

(23) 이 반도체 장치의 제조방법에 있어서, 상기 도전부재에 상기 반도체 소자의 상기 전극을 전기적으로 접속하는 공정의 뒤에, 상기 기판을 반도체 소자의 외측에서 타발(펀칭; punching)하는 공정을 포함해도 된다.

(24) 이 제조방법에 있어서, 상기 도전부재에 상기 반도체 소자의 상기 전극을 전기적으로 접속하는 공정에서, 도전성 입자가 접착제에 분산되어 이루어지는 이방성 도전재료를 개재시켜, 상기 전극을 상기 도전부재에 전기적으로 접속해도 된다.

(25) 이 제조방법에 있어서, 상기 도전부재에 상기 반도체 소자의 상기 전극을 전기적으로 접속하는 공정에서, 와이어를 개재시켜 상기 도전부재에 상기 전극을 전기적으로 접속해도 된다.

## 도면의 간단한 설명

- 도 1은 제 1 실시예에 관계되는 반도체 장치를 도시하는 단면도.  
 도 2a 및 도 2b는 제 1 실시예에 관계되는 반도체 장치의 제조방법을 도시하는 도면.  
 도 3은 제 1 실시예의 변형예에 관계되는 반도체 장치를 도시하는 도면.  
 도 4는 제 2 실시예에 관계되는 반도체 장치를 도시하는 단면도.  
 도 5는 제 3 실시예에 관계되는 반도체 장치를 도시하는 도면.  
 도 6은 제 4 실시예에 관계되는 반도체 장치를 도시하는 도면.  
 도 7은 제 5 실시예에 관계되는 반도체 장치를 도시하는 단면도.  
 도 8a 및 도 8b는 제 5 실시예에 관계되는 반도체 장치의 제조방법을 도시하는 도면.  
 도 9는 제 5 실시예에 관계되는 반도체 장치의 제조방법을 도시하는 도면.  
 도 10은 제 5 실시예에 관계되는 반도체 장치의 제조방법을 도시하는 도면.  
 도 11은 본 실시예에 관계되는 반도체 장치가 실장된 회로기판을 도시하는 도면.  
 도 12는 본 실시예에 관계되는 반도체 장치가 실장된 회로기판을 구비하는 전자기기를 도시하는 도면.

## 실시예

이하, 본 발명이 적합한 실시예에 대하여 도면을 참조하여 설명한다.

(제 1 실시예)

도 1은 제 1 실시예에 관계되는 반도체 장치를 도시하는 도면이다. 이 반도체 장치(10)는 반도체 소자의 일 예인 반도체 칩(12) 및 기판의 일 예인 절연 필름(14)을 포함하여, CSP형의 패키지가 적용된 것이다. 절연 필름(14)에는 외부전극(16)이 형성되어 있고, 반도체 칩(12)은 복수의 전극(13)을 갖는다. 도 1에 있어서, 전극(13)은 반도체 칩(12)의 대향하는 2변에만 형성되어 있지만, 주지하는 바와 같이 4변에 형성해도 된다.

절연 필름(14)은 폴리이미드 수지 등으로 이루어지고, 복수의 관통구멍(14a)을 갖는다. 폴리이미드 수지로 이루어지는 기판으로서, 열 팽창 계수가  $12\text{ppm}/^\circ\text{C}$ 이고, 탄성율이  $900\text{kg}/\text{mm}^2$  정도인 것이나, 열 팽창 계수가  $20\text{ppm}/^\circ\text{C}$ 이고, 탄성율이  $302\text{kg}/\text{mm}^2$  정도인 것을 사용할 수 있다. 또한, 절연 필름(14)의 한쪽 면에, 도전부재의 일 예인 배선 패턴(18)이 정착되어 있다. 상세하게는 배선패턴(18)은 접착제(17)를 개재시켜, 절연 필름(14)에 정착되어 있다. 접착부재의 일 예인 접착제(17)로서, 열 팽창 계수(50 내지  $150^\circ\text{C}$ )가 70 내지  $165\text{ppm}/^\circ\text{C}$ 이고, 탄성율( $150^\circ\text{C}$ )이 0.1 내지  $0.9 \times 10^8\text{Pa}$ 이고, 파단 신장이 13 내지 29% 정도인 것을 사용할 수 있고, 예를 들면, 열 팽창 계수(50 내지  $150^\circ\text{C}$ )가  $70\text{ppm}/^\circ\text{C}$ 이고, 탄성율( $150^\circ\text{C}$ )이  $0.1 \times 10^8\text{Pa}$ 이며, 파단 신장이 21% 정도인 것을 사용할 수 있다.

접착제(17)의 일부는 관통구멍(14a)내에 인입되어 있다. 또, 접착제(17) 대신에, 접착 테이프 등을 사용해도 된다. 또한, 배선 패턴(18)은 관통구멍(14a) 상을 통과하도록 형성되어 있고, 도 1에 도시되지 않지만, 관통구멍(14a)상을 포함하는 부분은 다른 부분보다도 폭이 넓은 랜드로 되어 있다.

또한, 절연 필름(14)에는 관통구멍(14a)을 통하여, 배선 패턴(18)에(도면에 있어서는 아래에) 외부전극(16)이 형성되어 있다. 외부전극(16)은 관통구멍(14a) 내에 위치하여 배선 패턴(18)과 접합되는 기단부(16a)와, 배선 패턴(18)과는 반대측에 절연 필름(14)으로부터 돌출하는 돌출부(16b)를 포함한다. 또, 외부전극(16)은 땀납, 구리 또는 니켈 등으로 이루어진다.

본 실시예에서는 도 1에 확대하여 도시하는 바와 같이, 외부전극(16)의 기단부(16a)와, 관통구멍(14a)의 사이에, 접착제(17)의 일부가 개재하고 있다. 이 접착제(17)의 일부에 의해서, 외부전극(16)에 가해진 응력(열 스트레스나 기계적 스트레스)이 완화되도록 이루어져 있다. 여기서, 응력은 가열되었을 때에 생기는 경우가 많기 때문에, 접착제(17)는 적어도 가열되었을 때에, 응력 완화 기능을 다할 수 있는 정도의 유연성 또는 탄력성을 가지는 것이 필요하다.

각각의 배선 패턴(18)에는 볼록부(18a)가 형성되어 있다. 각 볼록부(18a)는 반도체 칩(12)의 각 전극(13)에 대응하여 형성되어 있다. 따라서, 전극(13)이, 반도체 칩(12)의 외주를 따라 4변에 나란히 배열되어 있는 경우에는 볼록부(18a)도 4변에 나란히 배열하도록 형성된다. 전극(13)은 볼록부(18a)에 전기적으로 접속되고, 배선 패턴(18)을 통하여 외부전극(16)과 도통하게 되어 있다. 또한, 볼록부(18a)가 형성됨으로써, 절연 필름(14)과 반도체 칩(12)과의 사이, 또는 배선 패턴(18)과 반도체 칩(12)과의 사이에는 넓은 간격을 둘 수 있다.

전극(13)과 볼록부(18a)와의 전기적인 접속은 이방성 도전재료의 일 예인 이방성 도전막(20)에 의해서 도모된다. 이방성 도전막(20)은 수지 중의 금속 미립자 등의 도전입자를 분산시켜 시트형으로 한 것이다. 전극(13)과 볼록부(18a)와의 사이에서 이방성 도전막(20)이 찌그러지면, 도전입자도 찌그러뜨려지고, 양자간을 전기적으로 도통시키게 된다. 또한, 이방성 도전막(20)을 사용하면, 도전입자가 찌그러뜨려지는 방향으로만 전기적으로 도통하고, 그 이외의 방향으로는 도통하지 않는다. 따라서, 복수의 전극(13)의 위예, 시트형의 이방성 도전막(20)을 정착하더라도, 인접한 것끼리의 전극(13)간에는 전기적으로 도통하지 않는다.

상술한 예에서는 볼록부(18a)를 배선 패턴(18)측에 형성하였지만, 반도체 칩(12)의 전극(13)상에 범프를

형성해도 되고, 그 경우에는 배선 패턴(18)측에 볼록부(18a)의 형성은 불필요하다.

본 실시예에서는 이방성 도전막(20)은 전극(13)과 볼록부(18a)와의 사이 및 그 부근에만 형성되어 있지만, 전극(13)과 볼록부(18a)와의 사이에만 형성해도 되고, 후술하는 수지(22)가 주입되는 영역을 포함시켜, 반도체 칩(12)의 전면에 형성해도 된다.

그리고, 절연 필름(14)과 반도체 칩(12)과의 사이에 형성되는 빈틈에는 겔 주입구멍(24)으로부터 수지(22)가 주입되어 있다. 또, 반도체 칩(12)의 전면에 이방성 도전막(20)을 형성하는 경우에는 주입구멍(24)이 불필요하고, 또한, 수지(22)의 주입 공정도 불필요하다.

여기서, 수지(22)로서, 영 탄성율(Young's modulus)이 낮고 응력 완화의 작용을 다할 수 있는 재질을 사용하면, 상술한 접착제(17)에 의한 응력 완화 기능에 더하여, 더욱 응력 완화를 도모할 수 있다. 예를 들면, 폴리이미드 수지, 실리콘 수지, 실리콘 변성 폴리이미드 수지, 에폭시 수지, 실리콘 변성 에폭시 수지, 아크릴 수지 등을 사용함으로써, 수지(22)가 응력 완화 기능을 다한다.

다음에, 본 실시예에 관계되는 반도체 장치(10)의 제조방법에 대해서, 주요한 공정을 설명한다.

먼저, 한쪽 면에 접착제(17)가 형성된 절연 필름(14)을 준비하여, 절연 필름(14)에 관통구멍(14a)을 형성한다. 그 공정을 도 2a 및 도 2b에 도시한다. 즉, 도 2a에 도시하는 바와 같이, 우선, 접착제(17)가 형성된 양측에 타발 지그(jig; 1) 및 수용 지그(2)를 배치한다. 상기 도면에 있어서는 접착제(17)를 갖는 면을 위로 하여 절연 필름(14)이 위치하고, 그 위에 타발 지그(1)가 위치하고 있다. 또, 절연 필름(14)은 도시하지 않는 받침대의 위에 놓여져 있다. 그리고, 도 2b에 도시하는 바와 같이, 타발 지그(1)로써 절연 필름(14)을 관통시켜, 관통구멍(14a)을 형성한다. 여기서, 타발 지그(1)는 수용 지그(2)에 안내되어 접착제(17)를 인입시키면서 절연 필름(14)을 관통한다. 따라서, 접착제(17)의 일부는 관통구멍(14a)의 내부에 인입된 상태가 된다. 또한, 관통구멍(14a)내에 인입된 접착제(17)는 타발 지그(1)를 빼내더라도 원래로 되돌아가지 않고, 관통구멍(14a)내에 남는다. 또, 접착제(17)를 관통구멍(14a)내에 인입시키기 위해서는 타발 지그(1)와 수용 지그(2)와의 사이에, 10 내지 50  $\mu\text{m}$  정도의 간극(clearance)이 존재하는 것이 바람직하다.

또한, 바람직하게는 관통구멍(14a)의 형성과 동시에, 절연 필름(14)에 겔 주입 구멍(24)도 형성한다.

그리고, 절연 필름(14)에 구리박 등의 도전박을 접착하고, 에칭에 의해 배선 패턴(18)을 형성한다. 볼록부(18a)의 형성영역을 마스크하고, 그 이외의 부분을 얇은 두께로 하도록 에칭하여, 마스크를 제거하면, 볼록부(18a)를 형성할 수 있다.

계속하여, 절연 필름(14)에는 볼록부(18a)의 위로부터 이방성 도전막(20)을 접착한다. 상세하게는 복수의 볼록부(18a)가 대향하는 2면을 따라서 나란히 배열하는 경우는 평행하는 2개의 직선형으로 이방성 도전막(20)을 접착하고, 볼록부(18a)가 4면에 나란히 배열하는 경우는 이것에 대응하여 직사각형 형상을 그리도록 이방성 도전막(20)을 접착한다.

이렇게 하여, 상기 절연 필름(14)을 볼록부(18a)와 전극(13)을 대응시켜, 반도체 칩(12)상에 가압하여, 볼록부(18a)와 전극(13)으로 이방성 도전막(20)을 찌그러뜨린다. 이렇게 하여, 볼록부(18a)와 전극(13)의 전기적 접촉을 도모할 수 있다.

다음에, 겔 주입 구멍(24)으로부터, 수지를 주입하여, 절연 필름(14)과 반도체 칩(12)의 사이에, 수지(22)를 형성한다.

그리고, 관통구멍(14a)를 통하여 배선 패턴(18)상에 땀납을 형성하고, 볼 형상의 외부전극(16)을 형성한다. 구체적으로, 예를 들면, 땀납 페이스트를 사용한 땀납 인쇄나, 땀납 볼을 배선 패턴(18)상에 재치함으로써, 외부전극(16)을 형성한다.

이들 공정에 의해서, 반도체 장치(10)를 얻을 수 있다. 또, 본 실시예에서는 이방성 도전막(20)을 사용하였지만, 그 대신에 이방성 도전 접착제를 사용해도 된다. 이방성 도전 접착제는 시트형을 하고 있지 않는 점을 제외하고는 이방성 도전막(20)과 같은 구성이다.

본 실시예에 의하면, 절연 필름(14)에 형성된 관통구멍(14a)과 외부전극(16)과의 사이에, 접착제(17)가 개재하기 때문에, 외부전극에 가해진 응력(열 스트레스나 기계적 스트레스)을 흡수할 수 있다. 이러한 구성을 얻기 위해서는 상술한 바와 같이, 절연 필름(14)에 미리 접착제(17)를 형성해 두고, 이 접착제(17)의 측으로부터, 관통구멍(14a)의 타발 공정을 행하면 된다. 이렇게 함으로써, 관통구멍(14a)의 타발 공정과 동시에, 접착제(17)의 일부를 관통구멍(14a)내에 인입시킬 수 있다.

다음에, 도 3은 본 실시예의 변형예를 도시하는 도면이다. 이 변형예에서는 절연 필름(14)의 관통구멍(14a)내에 접착제(17)가 들어가지 않고, 외부전극(26)의 형상에 특징을 갖는다. 접착제(17)가 관통구멍(14a)내에 들어가 있지 않아도 되기 때문에, 접착제(17)를 가지지 않는 프린트 기판을, 절연 필름(14) 대신에 사용할 수도 있다.

즉, 외부전극(26)의 기단부(26a)의 직경(d)과, 돌출부(26b)의 직경( $\psi$ )이,  $\psi \leq d$ 의 관계를 갖는다. 바꿔 말하면, 관통구멍(14a)의 개구단부에 위치하는 기단부(26a)가 관통구멍(14a)의 외측에서 절연 필름(14)으로부터 돌출하는 돌출부(26b)와 거의 같거나, 또는, 기단부(26a)가 돌출부(26b)보다도 커지고 있다. 특히, 양자가 거의 같은 것이 바람직하다. 이렇게 함으로써, 돌출부(26b)로부터 기단부(26a)에 걸쳐서, 좁혀진 형상이 형성되지 않도록 되어 있다.

이 구성에 의하면, 외부전극(26)에 좁혀지는 형상이 없기 때문에, 외부전극(26)에 가해지는 응력이 집중하지 않는다. 그리고, 응력을 분산시켜 크랙을 방지할 수 있다. 또, 관통구멍(14a)내에 접착제(17)가 들어가 있는 구조를 받아들이면, 응력 완화 성능은 더욱 향상한다.

또한, 그 제조방법은 상술한 실시예와 같다. 단, 관통구멍(14a)내에 접착제(17)를 들어가게 하는 공정이 반드시 필요하지는 않기 때문에, 관통구멍(14a)을 타발하는 방향이 한정되지 않는다. 또한, 배선 패턴(18)을 절연 필름(14)상에 스퍼터링에 의해서 형성하는 등, 이 변형예에서는 접착제(17)를 생략해도

된다. 단, 이 변형예에서는 관통구멍(14a)과 외부전극(26)과의 사이에, 접착제(17)가 개재하는 것을 방해하는 것은 없다.

#### (제 2 실시예)

도 4는 제 2 실시예에 관계되는 반도체 장치를 도시하는 도면이다. 이 반도체 장치(110)는 반도체 소자(112)와, 기판의 일 예인 절연 필름(14; 제 1 실시예와 같은 구성)과, 복수의 외부전극(16)(제 1 실시예와 같은 구성)을 포함한다. 반도체 소자(112)의 복수의 전극(도시하지 않음)에는 범프(113)가 설치되어 있다. 범프(113)는 금 볼 범프, 금 도금 범프인 것이 많지만, 땀납 볼이라도 된다. 절연 필름(14)은 반도체 소자(112)보다도 큰 형상을 이루고 있다.

절연 필름(14)의 한쪽 면에, 도전부재(118)가 접착되어 있다. 도전부재(118)는 도 1에 도시하는 배선 패턴(18)으로부터 볼록부(18a)를 생략한 구성을 이루고, 접착제(17)에 의해서 절연필름(14)에 접착되어 있다.

범프(113)와 도전부재(118)와의 전기적인 접속은 절연 필름(14)에 있어서의 도전부재(118)가 형성된 면의 전체에 형성된 이방성 도전재료(120)에 의해서 도모된다. 이방성 도전재료(120) 자체는 도 1에 도시하는 이방성 도전막(20)과 같은 것을 사용할 수 있다. 이렇게 함으로써, 반도체 소자(112)와 절연 필름(14)과의 사이에 이방성 도전재료(120)가 개재하여, 반도체 소자(112)에 있어서의 전극이 형성된 면과, 절연 필름(14)에 있어서의 도전부재(118)가 형성된 면이 덮혀져서 보호된다. 그 밖의 구성은 제 1 실시예와 같다.

본 실시예에 관계되는 반도체 장치(110)의 제조방법에 대해서는 이방성 도전재료(120)를 절연 필름(14)의 전면에 설치하는 점을 제외하고, 제 1 실시예에서 설명한 방법을 적용할 수 있다. 반도체 장치(110)를 제조할 때에는 기판에 반도체 소자(112)를 탑재한 후, 이 기판을 절연 필름(14)의 형상으로 타발해도 된다. 또한, 본 실시예에서도, 외부전극(16)의 형상에 대해서 도 3에 도시하는 형태를 적용할 수 있다.

#### (제 3 실시예)

도 5는 본 발명의 제 3 실시예에 관계되는 반도체 장치를 도시하는 도면이다. 상기 도면에 도시하는 반도체 장치(30)에서는 배선 패턴(38)과 반도체 칩(32)의 전극(33)이, 와이어(40)에 의해서 접속되어 있다. 배선 패턴(38)은 접착제(37)를 개재시켜 기판(34)에 접착됨으로써 형성되어 있다. 기판(34)은 제 1 실시예와 같이 절연 필름의 경우나, 또는 프린트 기판의 경우가 있다.

또한, 기판(34)의 배선 패턴(38)의 형성면에는 응력 완화층(42)이 형성되어 있다. 응력 완화층(42)은 제 1 실시예의 수지(22)로서 선택 가능한 재료로 형성되어 있다. 이 응력 완화층(42)에 접착제(46)를 개재시켜, 반도체 칩(32)의 전극(33)을 갖는 면과는 반대측 면이 접착되어 있다.

기판(34)에는 관통구멍(34a)이 형성되어 있다. 이 관통구멍(34a)을 통하여, 배선 패턴(38)에 외부전극(36)이 형성되어 있다. 상세하게는 기판(34)에 있어서의 배선 패턴(38)과는 반대측 면에 돌출하도록, 배선 패턴(38)상에 외부전극(36)이 형성되어 있다. 그리고, 반도체 칩(32)의 외주 및 기판(34)의 배선 패턴(38)을 갖는 면이 수지(44)로 밀봉되어 있다.

외부전극(36)은 도 1에 도시하는 구성, 또는 도 3에 도시하는 외부전극(26)과 같은 구성을 하여, 같은 효과를 달성할 수 있도록 되어 있다. 또는 도 1에 도시하는 실시예와 같이, 관통구멍(34a)과 외부전극(36)의 사이에 접착제(37)가 개재하도록 구성해도 된다.

본 실시예는 제 1 실시예와 비교하여, 반도체 칩(32)의 전극(33)과 배선 패턴(38)의 접속에 와이어(40)를 사용한 점과, 반도체 칩(32) 등이 수지(44)에 의해서 밀봉되어 있는 점에서 상이하지만, 응력 완화에 관한 기능은 제 1 실시예와 같다.

#### (제 4 실시예)

도 6은 본 발명의 제 4 실시예에 관계되는 반도체 장치를 도시하는 도면이다. 상기 도면에 도시하는 반도체 장치(130)는 관통구멍(34a)과 외부전극(136)의 사이에 접착제(37)가 개재하는 점에서 도 5에 도시하는 반도체 장치(30)와 다르다.

#### (제 5 실시예)

도 7은 본 발명의 제 5 실시예에 관계되는 반도체 장치를 도시하는 도면이다. 상기 도면에 도시하는 반도체 장치(210)는 도전부재(118)가 접착부재 없이 기판(214)에 직접 형성되어 있는 점에서, 도 4에 도시하는 반도체 장치(110)와 다르다. 도 7에 있어서, 도 4에 도시하는 반도체 장치(110)와 같은 구성에는 같은 부호를 붙인다. 또, 본 실시예에서는 반도체 소자(112)가 페이스 다운 실장되어 있지만, 도 6에 도시하는 페이스 업 실장을 적용해도 된다.

기판(214)은 외부전극(16)보다도 탄력성이 높은 재료로 형성되어 있다. 또한, 기판(214)의 관통구멍(214a)의 내벽면에는 볼록부(220)가 형성되어 있다. 볼록부(220)의 형성방법을 도 8a 및 도 8b에 도시한다.

기판(214)은 접착제가 형성되어 있지 않은 점에서 도 2에 도시하는 절연 필름(14)과 다르다. 도 8a에 도시하는 바와 같이 수용 지그(2)에 재치된 기판(214)을, 타발 지그(1)에 의해서, 도 8b에 도시하는 바와 같이 타발하여 관통구멍(214a)을 형성한다. 이렇게 함으로써, 기판(214)을 구성하는 재료가 관통구멍(214a)의 내부에 돌출하여 볼록부(220)가 형성된다. 예를 들면, 기판(214)의 한쪽 면에 있어서 관통구멍(214a)의 단부를 형성하는 부분의 일부가, 관통구멍(214a)내에 인입되어 볼록부(220)를 형성해도 되고, 기판(214)의 두께의 중간부분에 있어서, 관통구멍(214a)의 내벽면에 볼록부(220)를 형성해도 된다. 또한, 볼록부(220)는 관통구멍(214a)의 주변 단부의 전체가 관통구멍(214a)의 안쪽에 돌출하여 링형상을 이루어도 되고, 관통구멍(214a)의 주변 단부의 일부만이 관통구멍(214a)의 안쪽에 돌출하여 구성해도 된다. 볼록부(220)가 형성되어 있음으로써, 도 4에 도시하는 바와 같이, 접착제(17)가 관통구멍(14a)내에 개재하는 구성과 같은 효과를 달성할 수 있다. 즉, 관통구멍(214a)의 내벽면이 평탄한 경우보다도, 볼록

부(220)가 변형하기 쉽기 때문에, 외부전극(16)에 가해지는 응력을 완화할 수 있다.

이렇게 해서, 관통구멍(214a)이 형성된 후, 기판(214)에 도전부재(118)를 형성하여 2층 기판을 구성한다. 예를 들면, 기판(214)이 열가소성인 경우에는 이것을 가열하여 연화시켜, 도전박을 밀착시킴으로써 접착제 없이 접착하고, 이것을 에칭하여 도전부재(218)를 형성할 수 있다. 또는 스퍼터링을 적용해도 된다.

또는, 도 9에 도시하는 바와 같이, 도전부재(310)가 형성된 기판(300)에, 레이저(320)를 사용하여 관통구멍(330)을 형성해도 된다. 이 경우에도, 관통구멍(330)에는 볼록부(332)가 형성된다. 레이저(320)로서, CO<sub>2</sub> 레이저를 사용하면 볼록부(332)가 형성되기 쉽지만, 엑시머 레이저를 사용해도 된다.

또는 도 10에 도시하는 바와 같이, 도전부재(410)가 형성된 기판(400)에, 관통구멍에 대응한 개구(422)를 갖는 레지스터(420)를 형성하여, 웨트 에칭을 실시함으로써, 관통구멍(430)을 형성해도 된다. 이 경우에도, 관통구멍(430)의 내벽면에는 요철이 있기 때문에, 볼록부(432)가 형성된다.

또, 상술한 실시예는 CSP 형의 패키지를 적용한 반도체 장치이지만, 본 발명은 다판화를 도모하기 위해서 반도체 칩보다도 넓은 기판이 사용되는 BGA 형의 패키지에 적용할 수도 있다.

도 11에는 상술한 실시예에 관계되는 방법에 의해서 제조된 반도체 장치(1100)를 실장한 회로기판(1000)이 도시되어 있다. 회로기판(1000)에는 예를 들면 유리 에폭시 기판 등의 유기계 기판을 사용하는 것이 일반적이다. 회로기판(1000)에는 예를 들면 구리로 이루어지는 배선 패턴이 원하는 회로가 되도록 형성되는 동시에, 이 회로기판(1000)에 땀납 볼이 설치되어 있다. 그리고, 배선 패턴의 땀납 볼과 반도체 장치(1100)의 외부전극을 기계적으로 접속함으로써 그것들의 전기적 도통이 도모된다.

이 경우, 반도체 장치(1100)에는 외부와의 열 팽창차나 기계적 스트레스에 의해 생기는 왜곡을 흡수하는 구조가 형성되어 있기 때문에, 본 반도체 장치(1100)를 회로기판(1000)에 실장하더라도 접속시 및 그 이후의 신뢰성을 향상할 수 있다.

또, 실장 면적도 베어칩으로써 실장한 면적으로까지 작게 할 수 있다. 그러므로, 이 회로기판(1000)을 전자기기에 사용하면 전자기기의 자체의 소형화가 가능하다. 또한, 동일 면적내에서는 보다 설치 공간을 확보할 수 있어, 고기능화를 도모하는 것도 가능하다.

그리고, 이 회로기판(1000)을 구비하는 전자기기로서, 도 12에는 노트형 퍼스널 컴퓨터(1200)가 도시되어 있다.

또, 능동부품이든 수동 부품을 막론하고, 여러가지의 면 실장용의 전자부품에 본 발명을 응용하는 것도 가능하다. 전자부품으로서, 예를 들면, 저항기, 콘덴서, 코일, 발진기, 필터, 온도 센서, 서미스터(thermistor), 배리스터(varistor), 볼륨 또는 퓨즈 등이 있다.

## (57) 청구의 범위

### 청구항 1

관통구멍이 형성된 기판과,

전극을 갖는 반도체 소자와,

상기 기판의 한쪽 면측에 있어서 상기 관통구멍상을 포함하는 상기 한쪽 면의 임의의 영역에 접착부재를 개재시켜 접착됨과 동시에, 상기 접착부재에 접착된 면의 반대측 면에서 상기 반도체 소자의 전극에 전기적으로 접속되는 도전부재와,

상기 관통구멍을 통하여 상기 도전부재와 접속됨과 동시에, 상기 기판의 다른쪽 면보다도 외측까지 형성된 외부전극을 가지며,

상기 관통구멍내에서, 상기 관통구멍을 형성하는 내벽면과 상기 외부전극과의 사이에 상기 접착부재의 일부가 개재되는 반도체 장치.

### 청구항 2

제 1 항에 있어서, 상기 관통구멍내에서, 상기 접착부재의 일부가 인입되어 개재되는 반도체 장치.

### 청구항 3

관통구멍이 형성된 기판과,

전극을 갖는 반도체 소자와,

상기 기판의 한쪽 면측에 있어서 상기 관통구멍상을 포함하는 상기 한쪽 면의 임의의 영역에 직접 형성되어 상기 반도체 소자의 전극에 전기적으로 접속되는 도전부재와,

상기 관통구멍을 통하여 상기 도전부재와 접속됨과 동시에, 상기 기판의 다른쪽 면보다도 외측까지 형성된 외부전극을 가지며,

상기 기판은 상기 외부전극보다도 탄력성이 높은 재료로 형성되고,

상기 관통구멍의 내벽면에는 상기 기판을 구성하는 상기 재료에 의해서 볼록부가 형성되는 반도체 장치.

### 청구항 4

제 1 항에 있어서, 상기 외부전극은 상기 관통구멍의 안쪽에 위치하는 기단부의 직경( $d$ )과, 상기 관통구멍으로부터 돌출하는 돌출부의 직경( $\psi$ )이  $\psi \leq d$ 의 관계를 갖는 반도체 장치.

**청구항 5**

제 3 항에 있어서, 상기 외부전극은 상기 관통구멍의 안쪽에 위치하는 기단부의 직경(d)과, 상기 관통구멍으로부터 돌출하는 돌출부의 직경( $\psi$ )이  $\psi \leq d$ 의 관계를 갖는 반도체 장치.

**청구항 6**

관통구멍이 형성된 기판과,  
전극을 갖는 반도체 소자와,

상기 기판의 한쪽 면측에 있어서 상기 관통구멍상을 포함하는 상기 한쪽 면의 임의의 영역에 접촉부재를 개재시켜 접촉됨과 동시에, 상기 접촉부재에 접촉된 면의 반대측 면에서 상기 반도체 소자의 전극에 전기적으로 접속되는 도전부재와,

상기 관통구멍을 통하여 상기 도전부재와 접속됨과 동시에, 상기 기판의 다른쪽 면보다도 외측까지 형성된 외부전극을 가지며,

상기 외부전극은 상기 관통구멍의 안쪽에 위치하는 기단부의 직경(d)과, 상기 관통구멍으로부터 돌출하는 돌출부의 직경( $\psi$ )이  $\psi \leq d$ 의 관계를 갖는 반도체 장치.

**청구항 7**

제 1 항에 있어서, 상기 기판은 절연기판인 반도체 장치.

**청구항 8**

제 3 항에 있어서, 상기 기판은 절연기판인 반도체 장치.

**청구항 9**

제 6 항에 있어서, 상기 기판은 절연기판인 반도체 장치.

**청구항 10**

제 1 항에 있어서, 상기 기판은 프린트 기판인 반도체 장치.

**청구항 11**

제 3 항에 있어서, 상기 기판은 프린트 기판인 반도체 장치.

**청구항 12**

제 6 항에 있어서, 상기 기판은 프린트 기판인 반도체 장치.

**청구항 13**

제 1 항에 있어서, 상기 외부전극은 뿔납으로 형성되는 반도체 장치.

**청구항 14**

제 3 항에 있어서, 상기 외부전극은 뿔납으로 형성되는 반도체 장치.

**청구항 15**

제 6 항에 있어서, 상기 외부전극은 뿔납으로 형성되는 반도체 장치.

**청구항 16**

제 1 항에 있어서, 상기 기판의 외형은 반도체 소자의 외형보다도 큰 반도체 장치.

**청구항 17**

제 3 항에 있어서, 상기 기판의 외형은 반도체 소자의 외형보다도 큰 반도체 장치.

**청구항 18**

제 6 항에 있어서, 상기 기판의 외형은 반도체 소자의 외형보다도 큰 반도체 장치.

**청구항 19**

제 1 항에 있어서, 상기 반도체 소자의 상기 전극은 도전성 입자가 접촉체에 분산되어 이루어지는 이방성 도전재료를 개재시켜 상기 도전부재에 전기적으로 접속되는 반도체 장치.

**청구항 20**

제 3 항에 있어서, 상기 반도체 소자의 상기 전극은 도전성 입자가 접촉체에 분산되어 이루어지는 이방성 도전재료를 개재시켜 상기 도전부재에 전기적으로 접속되는 반도체 장치.

**청구항 21**

제 6 항에 있어서, 상기 반도체 소자의 상기 전극은 도전성 입자가 접촉체에 분산되어 이루어지는 이방성 도전재료를 개재시켜 상기 도전부재에 전기적으로 접속되는 반도체 장치.



**청구항 22**

제 1 항에 있어서, 상기 반도체 소자의 상기 전극은 와이어를 개재시켜 상기 도전부재에 전기적으로 접속되는 반도체 장치.

**청구항 23**

제 3 항에 있어서, 상기 반도체 소자의 상기 전극은 와이어를 개재시켜 상기 도전부재에 전기적으로 접속되는 반도체 장치.

**청구항 24**

제 6 항에 있어서, 상기 반도체 소자의 상기 전극은 와이어를 개재시켜 상기 도전부재에 전기적으로 접속되는 반도체 장치.

**청구항 25**

제 1 항, 제 2 항, 제 4 항, 제 7 항, 제 10 항, 제 13 항, 제 16 항, 제 19 항, 제 22 항 중 어느 한 항에 기재된 반도체 장치가 실장된 회로기판.

**청구항 26**

제 3 항, 제 5 항, 제 8 항, 제 11 항, 제 14 항, 제 17 항, 제 20 항, 제 23 항 중 어느 한 항에 기재된 반도체 장치가 실장된 회로기판.

**청구항 27**

제 6 항, 제 9 항, 제 12 항, 제 15 항, 제 18 항, 제 21 항, 제 24 항 중 어느 한 항에 기재된 반도체 장치가 실장된 회로기판.

**청구항 28**

제 25 항에 따른 회로기판을 갖는 전자기기.

**청구항 29**

제 26 항에 따른 회로기판을 갖는 전자기기.

**청구항 30**

제 27 항에 따른 회로기판을 갖는 전자기기.

**청구항 31**

접착부재가 한쪽 면에 설치된 기판을 준비하는 공정과,

상기 기판을 상기 접착부재가 설치된 면측으로부터 그 반대측면을 향하여 형발을 행함으로써 관통구멍을 형성함과 동시에, 상기 관통구멍내에 상기 접착부재의 일부를 인입시키는 공정과,

상기 접착부재를 개재시켜, 상기 기판에서의 상기 관통구멍상을 포함하는 상기 한쪽 면의 임의의 영역에 도전부재를 접착하는 공정과,

상기 관통구멍 및 해당 관통구멍내에 인입된 상기 일부의 접착부재의 안쪽을 개재시켜, 상기 도전부재에 외부전극의 형성재료를 설치하고, 상기 도전부재의 형성면의 반대측 면으로부터 돌출하는 외부전극을 형성하는 공정과,

상기 도전부재에 반도체 소자의 전극을 전기적으로 접속하는 공정을 포함하는 반도체 장치의 제조방법.

**청구항 32**

내벽면에 볼록부를 갖는 관통구멍이 형성됨과 동시에, 상기 관통구멍상을 포함하는 영역에 도전부재가 직접 형성되고, 외부전극보다도 탄력성이 높은 재료로 이루어지는 기판을 준비하는 공정과,

상기 관통구멍을 통하여 상기 도전부재에 외부전극의 형성재료를 설치하여 상기 도전부재의 형성면의 반대측 면으로부터 돌출하는 외부전극을 형성하는 공정과,

상기 도전부재에 반도체 소자의 전극을 전기적으로 접속하는 공정을 포함하는 반도체 장치의 제조방법.

**청구항 33**

제 32 항에 있어서, 상기 도전부재를 형성하기 전에, 상기 기판을 형발하는 공정을 포함하여, 상기 형발 공정에서, 상기 기판의 일부를 상기 관통구멍에 인입시켜 상기 볼록부를 형성하는 반도체 장치의 제조방법.

**청구항 34**

제 32 항에 있어서, 레이저를 사용하여 상기 관통구멍을 형성하는 반도체 장치의 제조방법.

**청구항 35**

제 32 항에 있어서, 웨트 에칭에 의해서 상기 관통구멍을 형성하는 반도체 장치의 제조방법.

**청구항 36**

제 31 항에 있어서, 상기 외부전극은 상기 관통구멍의 안쪽에 위치하는 기단부의 직경(d)과, 상기 관통구멍으로부터 돌출하는 돌출부의 직경( $\psi$ )이  $\psi \leq d$ 의 관계를 갖는 반도체 장치의 제조방법.

**청구항 37**

제 32 항에 있어서, 상기 외부전극은 상기 관통구멍의 안쪽에 위치하는 기단부의 직경(d)과, 상기 관통구멍으로부터 돌출하는 돌출부의 직경( $\psi$ )이  $\psi \leq d$ 의 관계를 갖는 반도체 장치의 제조방법.

**청구항 38**

관통구멍이 형성됨과 동시에 상기 관통구멍상을 포함하는 영역에 도전부재가 형성된 기판을 준비하는 공정과,

상기 관통구멍을 통하여 상기 도전부재에 외부전극의 형성재료를 설치하고, 상기 도전부재와는 반대측 면으로부터 돌출하는 외부전극을 형성하는 공정과,

상기 도전부재에 반도체 소자의 전극을 전기적으로 접속하는 공정을 포함하며,

상기 외부전극은 상기 관통구멍의 안쪽에 위치하는 기단부의 직경(d)과, 상기 관통구멍으로부터 돌출하는 돌출부의 직경( $\psi$ )이  $\psi \leq d$ 의 관계를 갖는 반도체 장치의 제조방법.

**청구항 39**

제 31 항에 있어서, 상기 기판은 절연 필름 또는 프린트 기판인 반도체 장치의 제조방법.

**청구항 40**

제 32 항에 있어서, 상기 기판은 절연 필름 또는 프린트 기판인 반도체 장치의 제조방법.

**청구항 41**

제 31 항에 있어서, 상기 외부전극의 형성재료는 땀납인 반도체 장치의 제조방법.

**청구항 42**

제 32 항에 있어서, 상기 외부전극의 형성재료는 땀납인 반도체 장치의 제조방법.

**청구항 43**

제 38 항에 있어서, 상기 외부전극의 형성재료는 땀납인 반도체 장치의 제조방법.

**청구항 44**

제 31 항에 있어서, 상기 도전부재에 상기 반도체 소자의 상기 전극을 전기적으로 접속하는 공정의 이후에, 상기 기판을 반도체 소자의 외측에서 타발하는 공정을 포함하는 반도체 장치의 제조방법.

**청구항 45**

제 32 항에 있어서, 상기 도전부재에 상기 반도체 소자의 상기 전극을 전기적으로 접속하는 공정의 이후에, 상기 기판을 반도체 소자의 외측에서 타발하는 공정을 포함하는 반도체 장치의 제조방법.

**청구항 46**

제 38 항에 있어서, 상기 도전부재에 상기 반도체 소자의 상기 전극을 전기적으로 접속하는 공정의 이후에, 상기 기판을 반도체 소자의 외측에서 타발하는 공정을 포함하는 반도체 장치의 제조방법.

**청구항 47**

제 31 항에 있어서, 상기 도전부재에 상기 반도체 소자의 상기 전극을 전기적으로 접속하는 공정에서, 도전성 입자가 접착제에 분산되어 되는 이방성 도전재료를 개재시켜, 상기 전극을 상기 도전부재에 전기적으로 접속하는 반도체 장치의 제조방법.

**청구항 48**

제 32 항에 있어서, 상기 도전부재에 상기 반도체 소자의 상기 전극을 전기적으로 접속하는 공정에서, 도전성 입자가 접착제에 분산되어 이루어지는 이방성 도전재료를 개재시켜, 상기 전극을 상기 도전부재에 전기적으로 접속하는 반도체 장치의 제조방법.

**청구항 49**

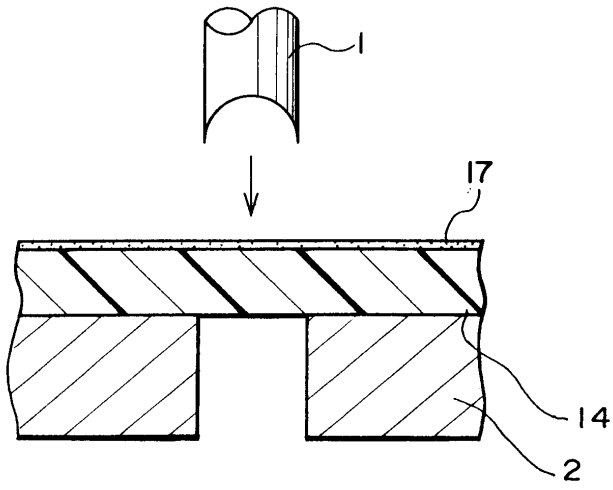
제 38 항에 있어서, 상기 도전부재에 상기 반도체 소자의 상기 전극을 전기적으로 접속하는 공정에서, 도전성 입자가 접착제에 분산되어 이루어지는 이방성 도전재료를 개재시켜, 상기 전극을 상기 도전부재에 전기적으로 접속하는 반도체 장치의 제조방법.

**청구항 50**

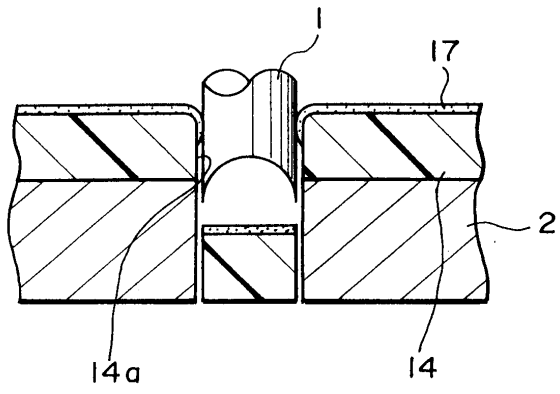
제 31 항에 있어서, 상기 도전부재에 상기 반도체 소자의 상기 전극을 전기적으로 접속하는 공정에서, 와이어를 개재시켜 상기 도전부재에 상기 전극을 전기적으로 접속하는 반도체 장치의 제조방법.



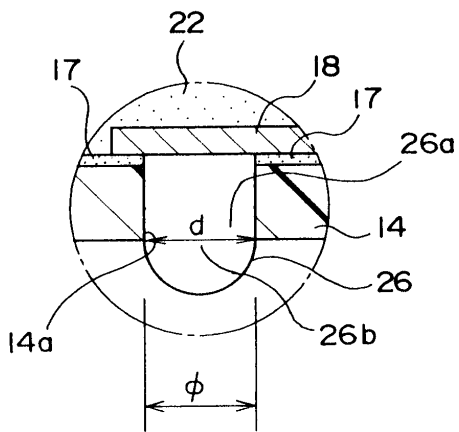
도면2a



도면2b

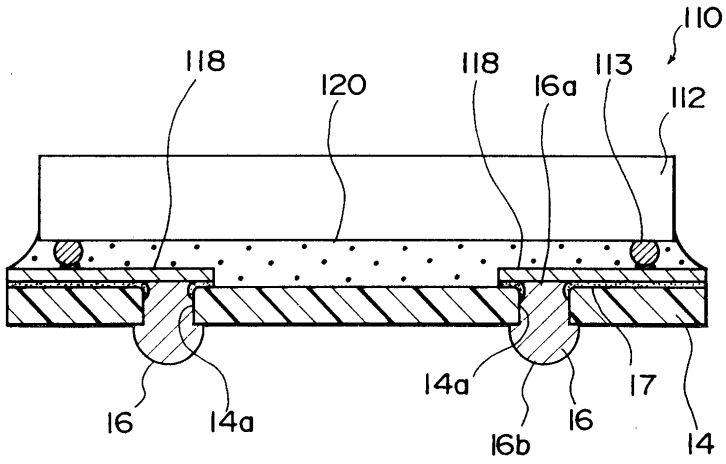


도면3

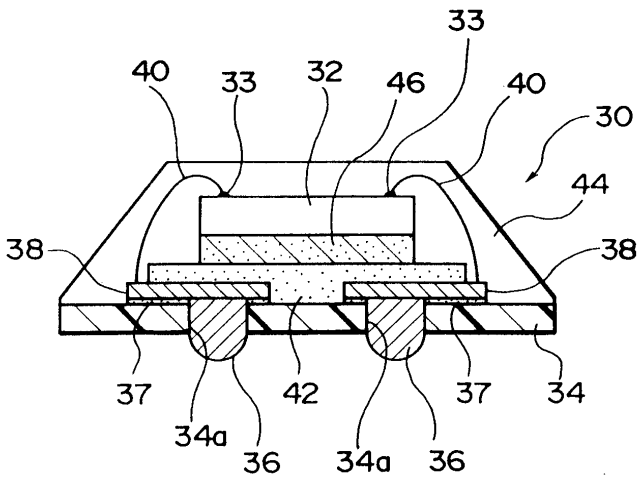


$$\phi \leq d$$

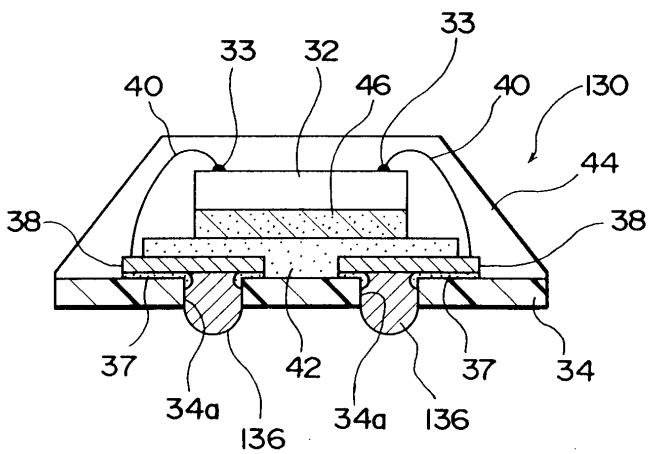
도면4



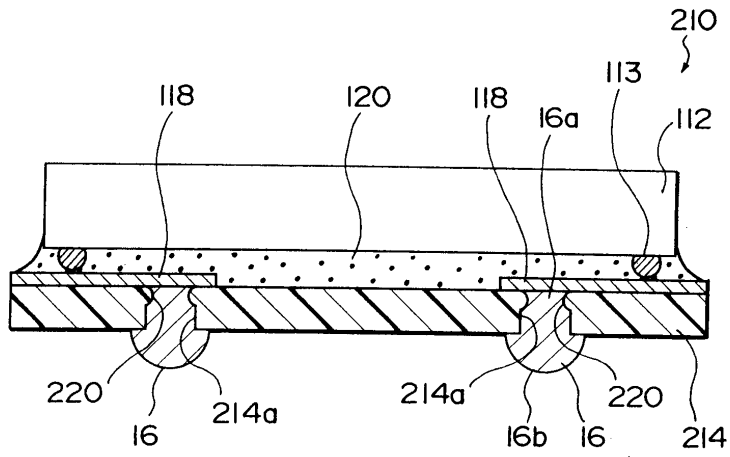
도면5



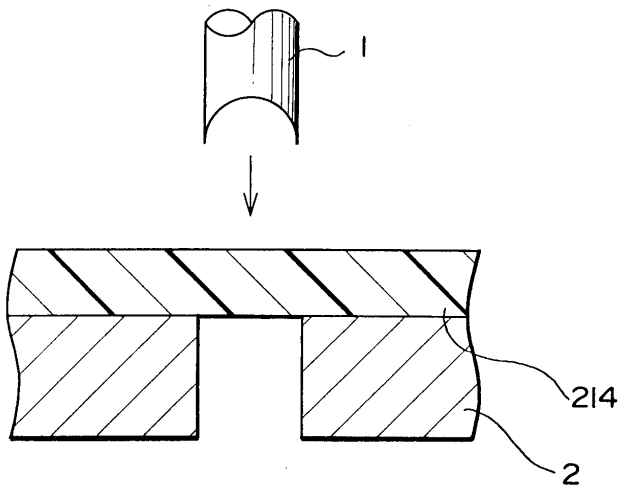
도면6



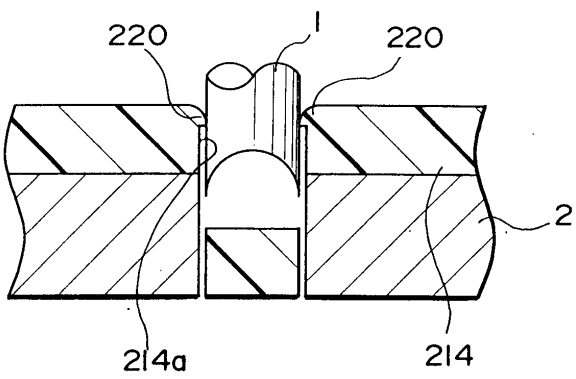
도면7



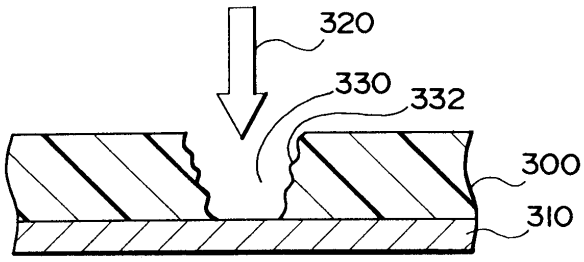
도면8a



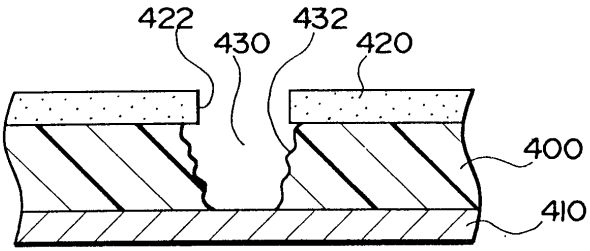
도면8b



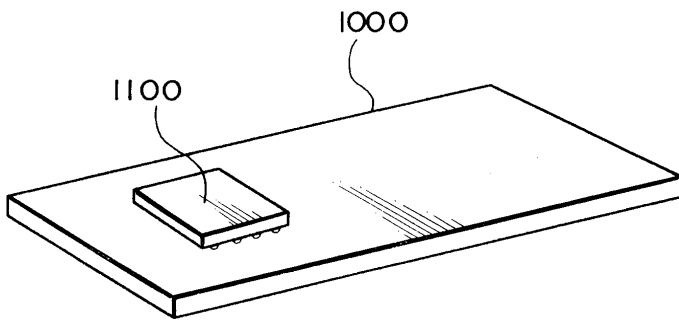
도면9



도면10



도면11



도면12

