

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3760688号

(P3760688)

(45) 発行日 平成18年3月29日(2006.3.29)

(24) 登録日 平成18年1月20日(2006.1.20)

(51) Int. Cl.

H O 1 L 21/265 (2006.01)

F I

H O 1 L 21/265 G O 2 A

請求項の数 3 (全 8 頁)

(21) 出願番号	特願平11-240172	(73) 特許権者	000005234
(22) 出願日	平成11年8月26日(1999.8.26)		富士電機ホールディングス株式会社
(65) 公開番号	特開2001-68428(P2001-68428A)		神奈川県川崎市川崎区田辺新田1番1号
(43) 公開日	平成13年3月16日(2001.3.16)	(74) 代理人	100088339
審査請求日	平成16年2月17日(2004.2.17)		弁理士 篠部 正治
		(72) 発明者	辻 崇
			神奈川県川崎市川崎区田辺新田1番1号
			富士電機株式会社内
		審査官	綿引 隆

最終頁に続く

(54) 【発明の名称】 炭化けい素半導体素子の製造方法

(57) 【特許請求の範囲】

【請求項1】

炭化けい素結晶板の表面層に不純物のドーピングとその後のアニールにより不純物領域を形成する炭化けい素半導体素子の製造方法において、マスクを用いた選択的なドーピングをおこない、マスクを除去した後、表面にダイヤモンドライクカーボン膜または有機膜の保護膜を堆積してアニールをおこない、アニール後その保護膜を除去することを特徴とする炭化けい素半導体素子の製造方法。

【請求項2】

ドーピング方法がイオン注入法またはガス拡散法であることを特徴とする請求項1に記載の炭化けい素半導体素子の製造方法。

【請求項3】

保護膜を酸素プラズマにより除去することを特徴とする請求項1または2に記載の炭化けい素半導体素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は炭化けい素(以下SiCと記す)を材料とする半導体素子の製造方法に関する

。

【0002】

【従来の技術】

10

20

近年、けい素（以下Siと記す）に代わる半導体材料の一つとしてSiCが注目されている。SiCは、バンドギャップが4H-SiCで3.25eVと、Siのそれ（1.12eV）に比べて3倍近く大きいため、動作上限温度を高くできる。また、絶縁破壊電界強度が4H-SiCで3.0MV/cmと、Siのそれ（0.25MV/cm）に比べて約1桁大きい。ため、絶縁破壊電界強度の3乗の逆数で効いてくるオン抵抗が低減され、定常状態での電力損失を低減できる。更に、熱伝導度も4H-SiCで4.9W/cmKとSiのそれ（1.5W/cmK）に比べて3倍以上高いので、熱冷却効果が高く冷却装置を小型化できるという利点も生まれる。飽和ドリフト速度が $2 \times 10^7$ cm/sと大きいため、高速動作にも優れている。

【0003】

10

このようなことからSiCは、電力用半導体素子（以下パワーデバイスと呼ぶ）や高周波デバイス、高温動作デバイスなどへの応用が期待されている。現在、MOSFET、pnダイオード、ショットキーダイオード等が試作され、絶縁耐圧とオン抵抗（=通電時の順方向電圧/順方向電流）に関してはSiの特性を越えるデバイスが続出している。

【0004】

これらの素子作成には、選択された領域において導電型やキャリア濃度を制御する技術が必要である。その方法には、熱拡散法とイオン注入法がある。SiC中においては不純物の拡散係数が非常に小さいため、Si半導体子で広く用いられている熱拡散法はSiCには適用が難しい。そのため、SiCでは通常イオン注入法が用いられている。

【0005】

20

注入されるイオン種としては、n型に対しては窒素（以下Nと記す）リン（以下Pと記す）が用いられ、p型に対してはアルミニウム（以下Alと記す）またはほう素（以下Bと記す）が多く用いられる。

【0006】

図3(a)～(e)はイオン注入とそれに引き続くプロセスの工程を説明する工程順の断面図である。

【0007】

下地層1上にエピタキシャル層2を成長したエピタキシャルウェハを有機溶剤や酸等で前処理した後、酸化膜3を形成する〔図3(a)〕。

【0008】

30

フォトレジスト4を塗布し、酸化膜3をパターニングする〔同図(b)〕。

【0009】

Bイオン5を注入する〔同図(c)〕。イオン注入用のマスクとしてはフォトレジストでも良い。しかし、イオン注入による結晶ダメージを最小限に抑えるため時として数100～1000の雰囲気中においてイオン注入が行われる。その場合は、当然その温度に耐える材料のマスクでなければならない。

【0010】

注入後高温アニールする前に、フォトレジストや酸化膜などを全て除去し、SiC表面が露出した状態にする〔同図(d)〕。これは、その後の高温アニール時にSiC上に熱酸化膜などが堆積されているとSiCとの反応が起こり、エッチングが起こることを防ぐためである。特に、イオン注入された領域には結晶ダメージがあり、各原子間の結合力が弱いため他の領域よりエッチングされやすいので注意が必要である。

40

【0011】

その後、注入された不純物を電気的に活性化するための高温アニールをおこなう〔同図(e)〕。不純物を完全に活性化するためには、Nでは1300、Alでは1500、Bでは1700の高温が必要である。このようにAlはイオン注入後のアニール温度をBより100～200程度低くできるが、Bより原子量が大きいためイオン注入時のダメージは大きい。

【0012】

また、高温アニール時には、イオン注入したSiCのサンプルは多結晶SiC容器中に

50

入れられる。これは、高温における表面近傍の原子の昇華を防止して表面荒れを防ぐためである。

【0013】

この後、例えば絶縁ゲート構造のMOS素子の場合には、熱酸化膜を形成する。また、ショットキーダイオードの場合は、ショットキー電極を形成する。

【0014】

【発明が解決しようとする課題】

Bのような比較的原子量の小さい原子の場合、イオン注入後の1700℃アニール時にB原子が外方・内方拡散するという問題が発生する。特にイオン注入深さが浅いと、外方拡散により表面からB原子が真空中に抜け出してしまふ。

10

【0015】

また、アニール温度を高くすること、イオン注入ドーズ量を大きくすること、原子量の大きなイオン注入種を注入することのいずれにおいても、ステップバンチングによる表面荒れが激しくなるという問題がある。

【0016】

ステップバンチングとは次のような現象のことである。例えば4H-SiCの(0001)面から[11-20]方向に8度程度傾けた(この角度をオフ角度という)下地基板上に成長したエピタキシャル層で、各原子層が横方向に成長していくため、各原子層の端にある成長ステップが、ある条件下において統合されて、表面の凹凸が激しくなる現象である。

【0017】

20

一方、熱拡散法はイオン注入に比べて工程が少なくて済み、深い接合を容易に形成することができる。しかしながら、先に述べたようにSiC中における不純物の拡散係数は非常に小さい。従って、熱拡散法により接合を形成するためには2000℃近くの高温にする必要があり、そのような高温に耐え、かつパターニングなどの加工が容易な適当なマスク材料が見当たらないため、これまで拡散法は殆ど実施されなかった。

【0018】

このような問題に鑑み本発明の目的は、アニール後のSiC表面を清浄かつ平滑に保ち、良好な特性のデバイスを作製する方法を提供することにある。

【0019】

【課題を解決するための手段】

30

上記の課題を解決するため本発明は、炭化けい素結晶板の表面層に不純物のドーピングとその後のアニールにより逆導電型領域を形成する炭化けい素半導体素子の製造方法において、マスクを用いた選択的なドーピングをおこない、マスクを除去した後、表面にダイアモンドライクカーボン膜(以下DL C膜と記す)または有機膜の保護膜を堆積してアニールをおこない、アニール後その保護膜を除去するものとする。

【0020】

ドーピング方法はイオン注入法またはガス拡散法のいずれでも良い。

【0021】

アニールの高温加熱時にDL C膜や有機膜中のH原子、O原子が脱離し、グラファイト化したC薄膜となる。グラファイトの融点は3550℃であり、熱拡散に必要な温度の2000℃に十分耐え得る。従って、注入されたBの表面からの蒸発を抑制してBの濃度勾配を減少させ、その結果として外方拡散を防止できる。また、表面のSi、C原子がC層の原子と結合しているためにSiCウェハの最表面の原子の表面拡散を抑制して表面荒れが低減される。

40

【0022】

保護膜の除去方法としては、酸素プラズマにより除去するものとする。

【0023】

このC膜はO<sub>2</sub>プラズマによりCO、CO<sub>2</sub>などとなって除去される。

【0024】

【0025】

50

【 0 0 2 6 】

【 0 0 2 7 】

【 0 0 2 8 】

【 0 0 2 9 】

【 発明の実施の形態 】

以下実施例に基づき、本発明の実施の形態を説明する。

【 0 0 3 0 】

[ 実施例 1 ]

図 1 ( a ) ~ ( f ) は本発明第一の製造方法を説明する工程順の断面図である。

【 0 0 3 1 】

ウェハとしては、(0001) Si 面から 8 ° オフした面の n 型 4 H - Si C の下地層 1 上にエピタキシャル層 2 を成長したエピタキシャルウェハを用いた。下地層 1 のキャリア濃度は  $1 \times 10^{18} / \text{cm}^3$  であり、エピタキシャル層 2 のキャリア濃度は  $1 \times 10^{16} / \text{cm}^3$ 、厚さ  $10 \mu\text{m}$  である。

【 0 0 3 2 】

このウェハー上にまず、 $1100$ 、5 時間のパイロジェニック酸化により厚さ  $30 \text{nm}$  の酸化膜 3 を形成する〔図 1 ( a )〕。

【 0 0 3 3 】

ついで、スピコートにより厚さ約  $5 \mu\text{m}$  のフォトレジスト 4 を塗布する。 $100$  のベーキングによりフォトレジスト 4 と熱酸化膜 3 との密着性を高めた後、フォトリソグラフィによりフォトレジスト 4 をパターニングし、その後バッファードフッ酸により熱酸化膜 3 の露出部分をエッチングする〔同図 ( b )〕。

【 0 0 3 4 】

その後、室温で B イオン 5 の注入をおこなう〔同図 ( c )〕。加速電圧は  $30$ 、 $60$ 、 $100 \text{kV}$ 、総ドーズ量は  $5 \times 10^{13} \text{cm}^{-2}$  である。

【 0 0 3 5 】

イオン注入後、フォトレジスト 4 は、基板温度  $100$  において  $\text{O}_2$  プラズマアッシングにより除去する。また、熱酸化膜 3 をバッファードフッ酸によりすべて除去する。その後、メタン ( $\text{CH}_4$ ) を用いた ECR - CVD 法により、厚さ約  $100 \text{nm}$  の DLC 膜 6 を成膜する〔同図 ( d )〕。DLC 膜成膜時に Si C ウェハからの剥離を防ぐために、内部応力を小さくする必要があり、そのためには ECR - CVD 法において成膜中に基板への負バイアスはかけない方がよい。

【 0 0 3 6 】

その後、Ar 雰囲気中で  $1700$ 、30 分間のアニールをおこない、注入された B 原子を活性化する。これにより深さ約  $0.5 \mu\text{m}$ 、濃度  $1 \times 10^{18} \text{cm}^{-3}$  の不純物領域 7 が形成される〔同図 ( e )〕。この時、Si C サンプルは多結晶 Si C 容器中に入れられる。

【 0 0 3 7 】

アニール後、DLC 膜 6 を約 4 分間の  $\text{O}_2$  プラズマアッシングにより除去する〔同図 ( f )〕。アッシングの条件はパワー  $300 \text{W}$ 、 $\text{O}_2$  ガス圧  $50 \text{Pa}$ 、基板温度  $100$  である。

【 0 0 3 8 】

上記のプロセスを実施した表面の AFM (Atomic Force Microscope: 原子間力顕微鏡) 観察をおこなったところ、表面粗さ Ra は約  $0.3 \text{nm}$  であった。この値は、保護膜を剥着しないでアニールした場合の表面粗さ  $3 \text{nm}$  に比べ、表面荒さが  $1/10$  に低減されたことになる。

【 0 0 3 9 】

また、同様の条件のイオン注入およびアニールにより、従来のプロセスでは B のピーク濃度が  $50\%$  減少していたのに対し、本発明によるプロセスにおいては  $20\%$  のピーク濃度の減少に抑えることができた。

【 0 0 4 0 】

10

20

30

40

50

すなわち、本発明の方法では、全面にDLC膜を被着するだけで、表面荒さの低減、濃度の保持に大きな効果が得られたことがわかる。

【0041】

なお、DLC膜をスパッタ法により成膜してもよいし、また、DLC膜の代わりにフォトレジストを用いてもよい。

【参考例】

図2(a)～(d)は参考例の製造方法を説明する工程順の断面図である。

【0042】

実施例1と同様に、下地層1上にエピタキシャル層2を成長した4H-SiCウェハを使用した。

【0043】

エピタキシャル層2上にスピコートにより厚さ約5 $\mu$ mのフォトレジスト4を塗布した後、そのフォトレジスト4のパターニングをおこなって選択的ドーピングを行う部分を露出させる〔図2(a)〕。

【0044】

次いで、選択的ドーピングをおこなうための加熱過程で、フォトレジスト4は炭化シグラファイト膜8となるが、熱拡散時のマスクとして十分適用できる〔同図(b)〕。

【0045】

2000、1時間のドーピングおよび拡散をおこない、不純物領域7を形成する〔同図(c)〕。ドーピングガス9としては、例えばBの場合にはジボラン〔B<sub>2</sub>H<sub>6</sub>〕が使用できる。キャリアガスはArである。この時の拡散深さは、5 $\mu$ mとなる。表面不純物濃度は $1 \times 10^{19} \text{cm}^{-3}$ であった。

【0046】

20分間のO<sub>2</sub>プラズマアッシングにより、グラファイト膜9を除去する〔同図(d)〕。

【0047】

この場合も表面粗さは0.5nm以下であった。

【0048】

この方法では、マスク材料が有機膜であれば良いが、フォトレジストであればパターニングのための加工が容易であるという利点がある。

【0049】

なお、ドーピングガス9としては、Alの場合にはトリメチルアルミニウム〔Al(CH<sub>3</sub>)<sub>3</sub>〕が使用でき、同じアニールで拡散深さは約1 $\mu$ mとなる。

【0050】

【発明の効果】

以上説明したように本発明によれば、マスクを用いた選択的なドーピングをおこない、マスクを除去した後、表面にダイヤモンドライクカーボン膜または有機膜等の保護膜を堆積してアニールをおこない、アニール後その保護膜を酸素プラズマ等により除去することにより、SiC表面を清浄かつ平滑に保ち、良好な特性のSiC半導体デバイスを作製することができる。

【0051】

【0052】

従って本発明は、炭化けい素半導体素子の普及、発展に大きな貢献をなすものである。

【図面の簡単な説明】

【図1】 (a)～(f)は本発明第一の製造方法による半導体素子の製造工程順の断面図

【図2】 (a)～(d)は参考例の製造方法による半導体素子の製造工程順の断面図

【図3】 (a)～(e)は従来の製造方法による半導体素子の製造工程順の断面図

【符号の説明】

1 ... 下地層

10

20

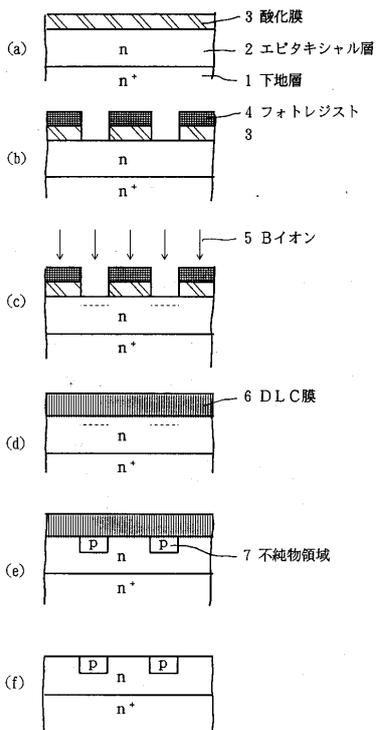
30

40

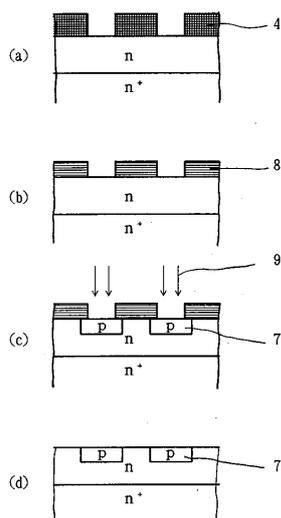
50

- 2 ... エピタキシャル層
- 3 ... 熱酸化膜
- 4 ... フォトレジスト
- 5 ... B イオン
- 6 ... DLC 膜
- 7 ... 不純物領域
- 8 ... グラファイト膜
- 9 ... ドーピングガス

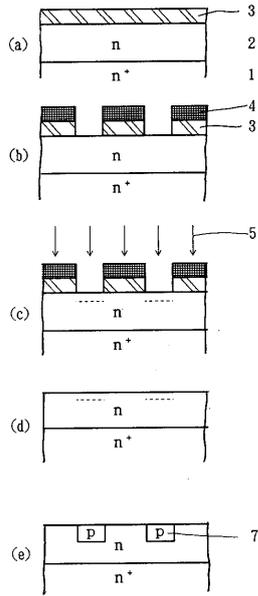
【 図 1 】



【 図 2 】



【 図 3 】



---

フロントページの続き

- (56)参考文献 特開平08 - 107223 (JP, A)  
特開平11 - 135450 (JP, A)  
特開平07 - 086199 (JP, A)  
特開平11 - 340158 (JP, A)  
特開平11 - 195613 (JP, A)

(58)調査した分野(Int.Cl. , DB名)

H01L 21/22  
H01L 21/265