

公告本

申請日期：91 6 20 案號：91107808

類別：H01L 23/28

(以上各欄由本局填註)

發明專利說明書

550770


一、發明名稱	中文	光學積體電路元件之封裝構造及其製造方法
	英文	Optical Integrated Circuit Element Package And Process For Making The Same
二、發明人	姓名 (中文)	1. 陶恕 2. 余國寵 3. 高仁傑 4. 陳智龍
	姓名 (英文)	1. Tao, Su 2. Yee, Kuo-Chung 3. Kao, Jen-Chieh 4. Chih-Lung, Chen
	國籍	1. 中華民國 2. 中華民國 3. 中華民國 4. 中華民國
	住、居所	1. 高雄市左營區崇實新村72之2號 2. 台北市文山區樟腳里木新路3段172巷2弄7號3樓 3. 高雄市苓雅區林靖里17鄰德安街7巷5號5樓之1 4. 高雄縣鳳山市新泰街6號5F
三、申請人	姓名 (名稱) (中文)	1. 日月光半導體製造股份有限公司
	姓名 (名稱) (英文)	1. Advanced Semiconductor Engineering Inc.
	國籍	1. 中華民國
	住、居所 (事務所)	1. 高雄市楠梓加工出口區經三路26號
	代表人姓名 (中文)	1. 張虔生
代表人姓名 (英文)	1. CHANG, Chien-Sheng	



申請日期：	案號：
類別：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中文	
	英文	
二、 發明人	姓名 (中文)	5. 廖祥忠
	姓名 (英文)	5. Liao , Hsing-Jung
	國籍	5. 中華民國
	住、居所	5. 高雄市楠梓區後勁東路97號
三、 申請人	姓名 (名稱) (中文)	
	姓名 (名稱) (英文)	
	國籍	
	住、居所 (事務所)	
	代表人 姓名 (中文)	
	代表人 姓名 (英文)	
		

本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

有關微生物已寄存於

寄存日期

寄存號碼

無



五、發明說明 (1)

【發明領域】

本發明係關於一種光學積體電路元件之封裝構造，尤其係關於一種具有光學積體電路元件之球格陣列(ball grid array ; BGA)封裝構造。

【先前技術】

隨著光-電技術的進步，已有越來越多的光-電元件，例如光源發散元件(light emitting device)或感光元件(photosensitive device)，廣泛地用於各類不同的光學產品裡，諸如掃描器，電腦條碼讀取機，數據通訊系統等…。而在一般的光-電應用上，係將積體電路晶片型式之光-電元件，置於一封裝結構中，且該封裝結構具有一透明密封之窗口(window)，利用光學原理，光束穿過該封裝結構之透明密封窗口，使得該感光元件得以感應光學訊號，或從光源發散元件產生之光束得以藉由該窗口發散出去。

先前的技術中已有許多關於積體電路晶片型式之光-電元件之封裝構造，如2000年4月18日頒於Webb之美國專利第6,051,848號，發明名稱為"包含一光學傳輸晶粒之光學元件封裝構造(Optical device packages containing an optical transmitter die)"，其揭示一種光學裝置，包含一光學傳輸晶粒以及一封裝結構，該封裝結構具有封閉(encapsulate)該晶粒之模造(mold)材料。然而，該封裝結構之製造步驟係為黏晶，打線，封膠，彎腳成形之傳統方式，其所佔的體積太大，製造上耗時且昂貴。

光學
封裝

五、發明說明 (2)

再者，積體電路晶片產生之熱量如何有效且迅速地從該封裝構造逸散出去，一直是吾人所關心的。又，為了能夠滿足電子單元低外型 (low-profile) 要求，更高密度之多晶片模組 (multichip module) 已成為現今之發展的趨勢。

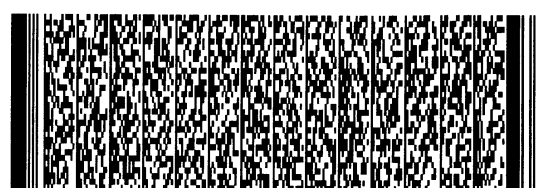
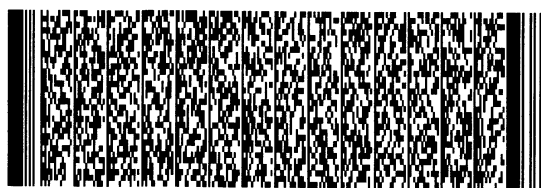
因此，對於光學元件之封裝業者，便有需要提供一種光學元件之封裝構造，符合低外型的要求，能夠提供高密度組裝之半導體構件，並且能夠以較低的成本製造。

【發明概要】

本發明之主要目的係提供一種光學積體電路元件之封裝構造，符合低外型的要求，具有高密度的組裝結構，良好的散熱性，並能夠以較低的成本製造。

本發明之次要目的在於提供一種光學積體電路元件之封裝構造之製造方法，其中該封裝構造符合低外型的要求，具有高密度的組裝結構，良好的散熱性，並能夠以較低的成本製造。

為達上述目的，本發明提供一種光學積體電路元件之封裝構造，包括：一基板，具有複數個錫球 (solder ball) 位於該基板之一表面上、複數個錫墊電性連接至該錫球、一外蓋加裝於該基板之另一表面、以及一開口用以裸露出該外蓋；一上部晶片，具有複數個凸塊，且藉由一熱間隙填充料 (thermal gap fill) 黏著於該開口處之該外蓋上；一底部晶片，具有複數個錫墊電性連接於該上部晶片之該複數個凸塊，以及複數個凸塊電性連接至該基板




五、發明說明 (3)

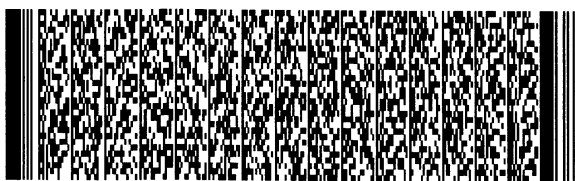
之該複數個鐸墊；一光學透明填充料，位於該底部晶片以及該上部晶片間；以及一密封塑料，密封地填充於該底部晶片與該基板間之空隙。

本發明另提供一種光學積體電路元件封裝構造之製造方法，其包括步驟：提供一基板，具有複數個鐸錫球

(solder ball) 位於該基板之一表面上、複數個鐸墊電性連接至該鐸錫球、一外蓋加裝於該基板之另一表面、以及一開口用以裸露出該外蓋；提供一上部晶片，具有複數個凸塊；提供一底部晶片，具有複數個鐸墊以及複數個凸塊；將該上部晶片連接至該底部晶片，且該上部晶片之複數個凸塊電性連接至該底部晶片之複數個鐸墊；於該底部晶片以及該上部晶片間注入一光學透明填充料；將該底部晶片連接至該基板，且該底部晶片之複數個凸塊電性連接至該基板之複數個鐸墊，其中該上部晶片與該外蓋間填充一熱間隙填充料(thermal gap fill)。

如前所述，根據本發明之該光學元件封裝構造係為一  強散熱之球格陣列(Thermo Enhance Ball Grid Array)封裝結構，具有光學元件之晶片係藉由熱間隙填充料與一散熱外蓋相接觸，藉此提供了一迅速散熱之路徑。又，於根據本發明之封裝構造中，該具有光學元件之晶片係以覆晶(flip chip)方式封裝，省去傳統打線(wire bonding)之步驟，藉此降低製造成本，並可達到高密度的組裝結構。

為了讓本發明之上述和其他目的、特徵、和優點能更明



五、發明說明(4)

顯特徵，下文特舉本發明較佳實施例，並配合所附圖示，作詳細說明如下。

【發明說明】

雖然本發明可表現為不同形式之實施例，但附圖所示者及於下文中說明者係為本發明可之較佳實施例，並請了解本文所揭示者係考量為本發明之一範例，且並非意圖用以將本發明限制於圖示及/或所描述之特定實施例中。

現請參考第1圖所示，根據本發明之較佳實施例之一光學積體電路元件之封裝構造1，包含一基板10、一上部晶片(upper chip)20、一底部晶片(lower chip)30、以及一外蓋60。

該基板10具有一第一表面11具有複數個錫錫球(solderballs)14、一第二表面12用以與該外蓋60相結合、以及一矩形之開口13(見於第2圖中)。

該上部晶片20具有一光-電元件，諸如垂直凹穴表面發射雷射驅動器(Vertical Cavity Surface Emitting Laser Driver; VCSEL Driver)晶片或光學接收器晶片。該上部晶片20之主動表面(active surface)上具有複數個凸塊(bump)35(見於第3a圖中)與該底部晶片30之主動表面上之複數個錫墊25(見於第3a圖中)電性連接。該底部晶片30係包括一光學透明基板(optical-transparent substrate)42，其上可形成多種主動元件，諸如該光電元件之驅動電路、類比訊號與數位訊號之轉換電路、以及電子式可清除程式化唯讀記憶體(EEPROM)。該透明基板



五、發明說明 (5)

42 可為銅石 (sapphire ; 亦稱為藍寶石) 基板、玻璃基板、石英、以及透明的塑膠基板。該上部晶片20之凸塊35係由金 (Au) 或錫鉛 (solder) 構成。該底部晶片30具有複數個凸塊26(見於第4b圖中), 用以電性連接至該基板10之該第一表面11上之複數個錫墊16(見於第4b圖中)。精於本技藝者將可瞭解該凸塊35、26係分別成形於該上部晶片20之錫墊24及該底部晶片30之錫墊15上(見於第4a及4b圖中)。如第1圖所示, 該底部晶片30覆蓋該基板10之該開口13。

一光學透明填充料 (optical-transparent underfill) 40係注入於該底部晶片30與該上部晶片20間, 用以阻擋水氣滲透導致短路。一密封塑料38係密封地填充於該底部晶片30之周圍與該基板10之開口13之周圍間之空隙。一熱間隙填充料 (thermal gap fill) 50係填充於該上部晶片20與該外蓋60之間。該外蓋60一般係由良好的熱傳導金屬材料所製造, 諸如銅、鋁等, 且該熱間隙填充料50具有^{良好}的導熱性, 藉此使該上部晶片20所產生的熱量能夠^{迅速}的藉由該外蓋60散發。

精於本技藝者將可瞭解, 根據本發明之該光學積體電路元件之封裝構造1可用以與多個光學元件相聯結, 諸如光纖、導波管 (waveguide)、反射鏡或透鏡, 藉此使該基板上之該電氣訊號可與該光學元件上之光學訊號交互作用。

現請參考第2-5圖, 其顯示根據本發明之製造方法。如



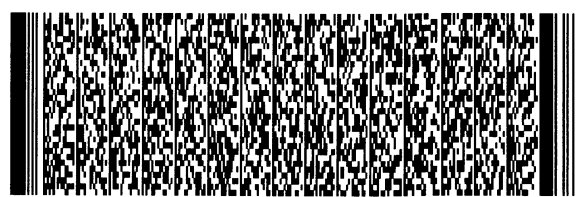
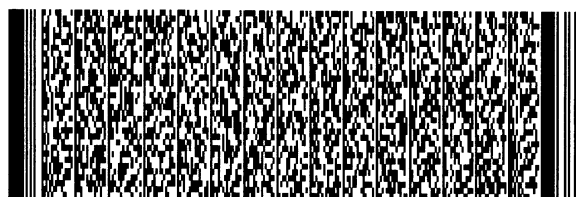
五、發明說明 (6)

第2圖所示，一基板10具有一第一表面11具有複數個銲錫球 (solderballs) 14、一第二表面12用以與該外蓋60相結合、以及一矩形之開口13。又，該基板10另包括複數個銲墊16位於該基板10之第一表面11。該基板10一般係以玻璃纖維強化BT(bismaleimide-triazine)樹脂製成之印刷電路板。

現請參考第3及3a圖，一上部晶片20之主動表面上具有複數個銲墊24，其上形成複數個凸塊35。該底部晶片30之主動表面上有複數個銲墊25，該凸塊35係以熱壓銲 (thermal compression) 加工，接合至該底部晶片30之相對應的銲墊25，並且電性連接。一光學透明填充料40係填充於該上部晶片20與該底部晶片30間之間隙，用以防止水氣的滲入，並增加該凸塊35之抗疲勞壽命。較佳者，該光學透明填充料40之射率範圍在1.4~1.6之間。

再請參考第4及4a圖，該底部晶片30之周邊具有複數個銲墊15，其上形成複數個凸塊26。該凸塊26係藉由熱壓銲加工，電性連接至該該基板10上之銲墊16。精於本技藝者亦可瞭解，一密封塑料38係密封地填充於該底部晶片30之周圍與該基板10之開口13之周圍間之空隙。同時，於該上部晶片20的背面塗佈一熱間隙填充料50，用以黏著至該外蓋60，即完成根據本發明之該光學積體電路元件之封裝構造1。

請注意，精於本技藝者將可瞭解，該外蓋60通常係為散熱良好之金屬材料所製造，且可藉由任何加工，諸如黏



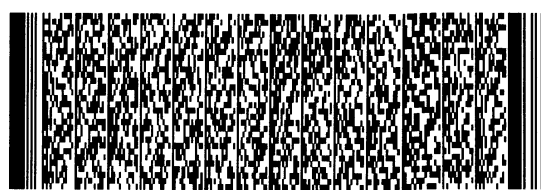
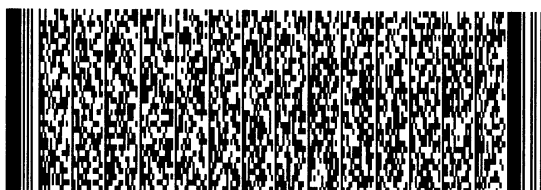
五、發明說明 (7)

著，加裝至該基板10上。再者，該外蓋60亦可於該底部晶片30加裝至該基板10之後，再加裝於該基板10。該上部晶片可塗佈該熱間隙填充料50，而於加裝至該基板10時，該上部晶片10亦藉由該熱間隙填充料50黏著至該開口13處之該基板60。

此外，精於本技藝者將可瞭解，該底部晶片30之光學透明基板具有一開口窗 (open window)，使該上部晶片20上之光電元件能夠透過該開口窗接收或發散光線。

如前所述，根據本發明之該光學積體電路元件封裝構造，具有良好的散熱性，能夠使該晶片所產生的熱量迅速的由該外蓋散發。

雖然前述的描述及圖示已揭示本發明之較佳實施例，必須瞭解到各種增添、修改和取代可能使用於本發明較佳實施例，而不會脫離如所附申請專利範圍所界定的本發明原理之精神及範圍。熟悉該技藝者將可體會本發明可能使~~刪~~於很多形式、結構、佈置、比例、材料、元件和組件的修~~改~~。因此，本文於此所揭示的實施例於所有觀點，應被視為用以說明本發明，而非用以限制本發明。本發明的範圍應由後附申請專利範圍所界定，並涵蓋其合法均等物，並不限於先前的描述。



圖式簡單說明

【圖示說明】

第1圖：係為根據本發明之一較佳實施例之一光學積體電路元件之封裝構造之剖面視圖。

第2圖：係為根據本發明之該實施例之一基板之剖面視圖。

第3圖：係為根據本發明之該實施例之一上部晶片連接至下部晶片之剖面視圖。

第3a圖：係為第3圖中區域3a的局部放大視圖。

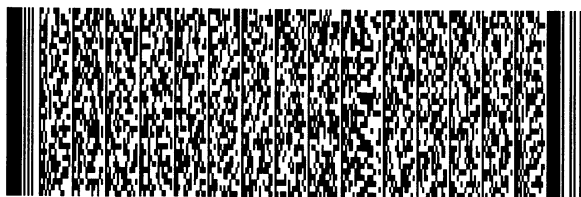
第4圖：係將第3圖中該上部晶片及該下部晶片之結合體連接至第2圖中之該基板上。

第4a圖：係為第4圖中區域4a的局部放大視圖。

【圖號說明】

1	光學積體電路元件之封裝構造		
10	基板		
11	第一表面	12	第二表面
13	開口	14	第一表面
15	第一表面	16	第二表面
17	第一表面	18	第二表面
19	第一表面	20	第二表面
21	第一表面	22	第二表面
23	第一表面	24	第二表面
25	第一表面	26	第二表面
27	第一表面	28	第二表面
29	第一表面	30	第二表面
31	第一表面	32	第二表面
33	第一表面	34	第二表面
35	第一表面	36	第二表面
37	第一表面	38	第二表面
39	第一表面	40	第二表面
41	第一表面	42	第二表面
43	第一表面	44	第二表面
45	第一表面	46	第二表面
47	第一表面	48	第二表面
49	第一表面	50	第二表面
51	第一表面	52	第二表面
53	第一表面	54	第二表面
55	第一表面	56	第二表面
57	第一表面	58	第二表面
59	第一表面	60	第二表面

光學積體電路

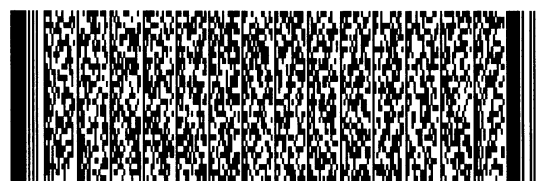
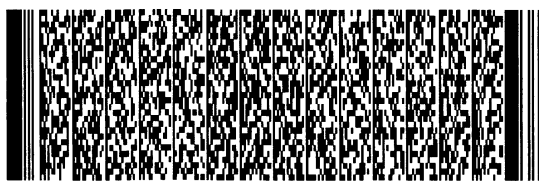


四、中文發明摘要 (發明之名稱：光學積體電路元件之封裝構造及其製造方法)

一種光學積體電路元件之封裝構造，包括：一基板，具有複數個錫鉛球 (solder ball) 位於該基板之一表面上、複數個錫墊電性連接至該錫鉛球、一外蓋加裝於該基板之另一表面、以及一開口用以裸露出該外蓋；一上部晶片，具有複數個凸塊，且藉由一熱間隙填充料 (thermal gap fill) 黏著於該開口處之該外蓋上；一底部晶片，具有複數個錫墊電性連接於該上部晶片之該複數個凸塊，以及複數個凸塊電性連接至該基板之該複數個錫墊；一光學透明填充料，位於該底部晶片以及該上部晶片間；以及一密封塑料，密封地填充於該底部晶片與該基板間之空隙。

英文發明摘要 (發明之名稱：Optical Integrated Circuit Element Package And Process For Making The Same)

An Optical Integrated Circuit Element Package comprises a substrate, an upper chip, a lower chip, an optical-transparent underfill, and a sealing compound. The substrate has a plurality of solder balls deposited on one surface of the substrate, a plurality of bonding pads electrically connected to the solder balls, a cover attached to the other surface of the substrate, and a cavity to expose the cover. The upper chip is provided with a plurality of bumps and is adhered to the exposed

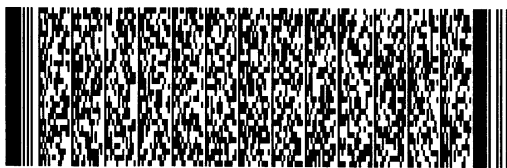


四、中文發明摘要 (發明之名稱：光學積體電路元件之封裝構造及其製造方法)

英文發明摘要 (發明之名稱：Optical Integrated Circuit Element Package And Process For Making The Same)



cover in the cavity by a thermal gap fill. The lower chip has a plurality of bonding pads electrically connected to the plurality of bumps of the upper chip and has a plurality of bumps electrically connected to the plurality of bonding pads of the substrate. The optical-transparent underfill is deposited between the lower chip and the upper chip. The sealing compound hermetically seals the space between the lower chip and the substrate.



六、申請專利範圍

1. 一種光學積體電路元件之封裝構造，包括：

一基板，具有複數個鉚錫球 (solder ball) 位於該基板之一表面上、複數個鉚墊電性連接至該鉚錫球、一外蓋加裝於該基板之另一表面、以及一開口用以裸露出該外蓋；

一上部晶片，具有複數個凸塊，且藉由一熱間隙填充料 (thermal gap fill) 黏著於該開口處之該外蓋上；

一底部晶片，具有複數個鉚墊電性連接於該上部晶片之該複數個凸塊，以及複數個凸塊電性連接至該基板之該複數個鉚墊；

一光學透明填充料，位於該底部晶片以及該上部晶片間；以及

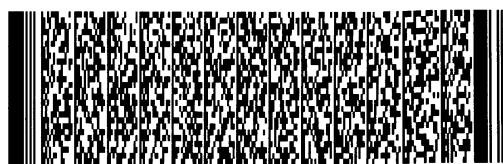
一密封塑料，密封地填充於該底部晶片與該基板間之空隙。

2. 依申請專利範圍第1項之光學積體電路元件之封裝構造，其中該上部晶片具有光-電元件。

3. 依申請專利範圍第1項之光學積體電路元件之封裝構造，其中該上部晶片為一垂直凹穴表面發射雷射驅動器 (Vertical Cavity Surface Emitting Laser Driver; VCSEL Driver) 晶片。

4. 依申請專利範圍第1項之光學積體電路元件之封裝構造

光學
專利



六、申請專利範圍

造，其中該上部晶片為一光學接收器晶片。

5. 依申請專利範圍第1項之光學積體電路元件之封裝構造，其中該底部晶片係為一光學透明基板，具有電路元件。

6. 依申請專利範圍第5項之光學積體電路元件之封裝構造，其中該光學透明基板係為一藍寶石 (sapphire) 基板。

7. 依申請專利範圍第1項之光學積體電路元件之封裝構造，其中該光學透明填充料之折射率範圍係介於1.4至1.6之間。

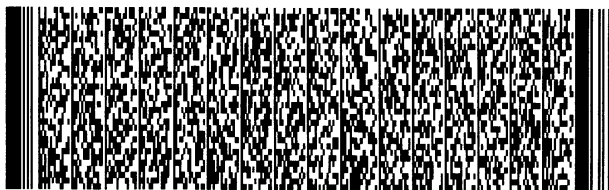
8. 一種光學積體電路元件封裝構造之製造方法，其包括步驟：

提供一基板，具有複數個錫鉛球 (solder ball) 位於該基板之一表面上、複數個錫墊電性連接至該錫鉛球、一外蓋加裝於該基板之另一表面、以及一開口用以裸露出該外蓋；

提供一上部晶片，具有複數個凸塊；

提供一底部晶片，具有複數個錫墊以及複數個凸塊；

將該上部晶片連接至該底部晶片，且該上部晶片之複數個凸塊電性連接至該底部晶片之複數個錫墊；



六、申請專利範圍

於該底部晶片以及該上部晶片間注入一光學透明填充料；

將該底部晶片連接至該基板，且該底部晶片之複數個凸塊電性連接至該基板之複數個鐳墊，其中該上部晶片與該外蓋間填充一熱間隙填充料(thermal gap fill)。

9. 依申請專利範圍第8項之製造方法，其中該上部晶片具有光-電元件。

10. 依申請專利範圍第8項之製造方法，其中該上部晶片為一垂直凹穴表面發射雷射驅動器(Vertical Cavity Surface Emitting Laser Driver ; VCSEL Driver)晶片。

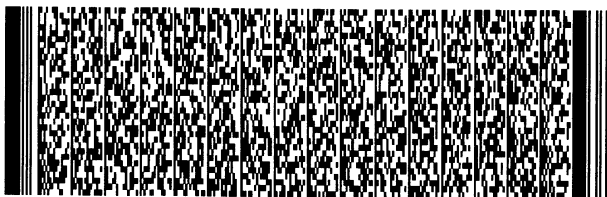
11. 依申請專利範圍第8項之製造方法，其中該上部晶片為一光學接收器晶片。

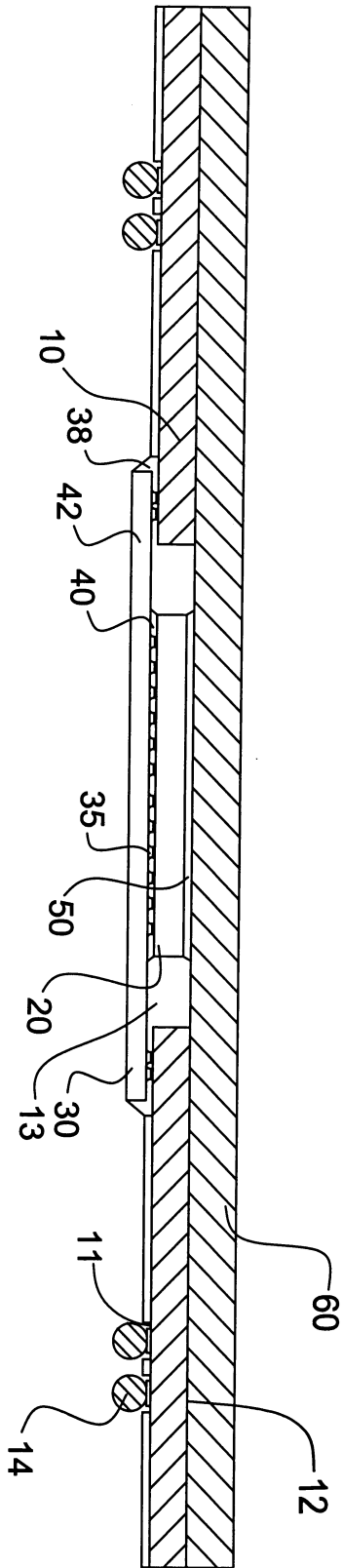
12. 依申請專利範圍第8項之製造方法，其中該底部晶片係為一光學透明基板，具有電路元件。

13. 依申請專利範圍第12項之製造方法，其中該光學透明基板係為一藍寶石(sapphire)基板。

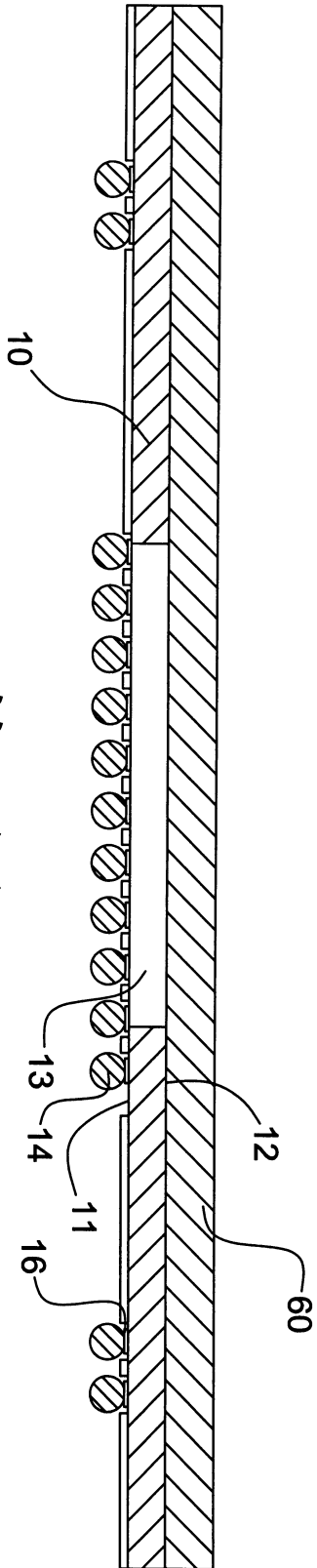
14. 依申請專利範圍第8項之製造方法，其中該光學透明填充料之折射率範圍係介於1.4至1.6之間。

光
德
事
務



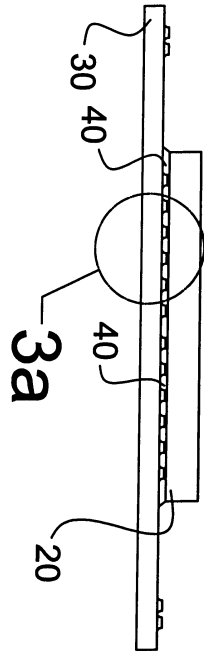


第 1 圖

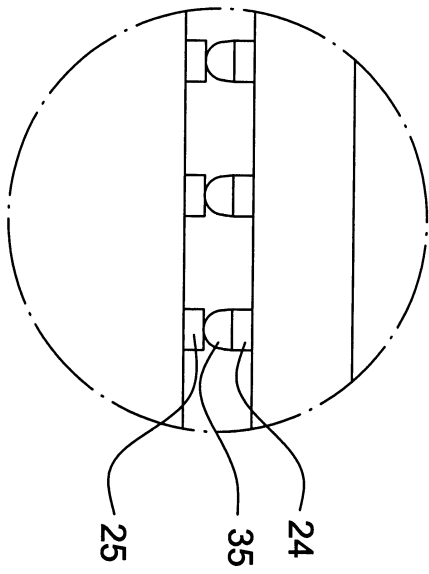


第 2 圖

事務總所

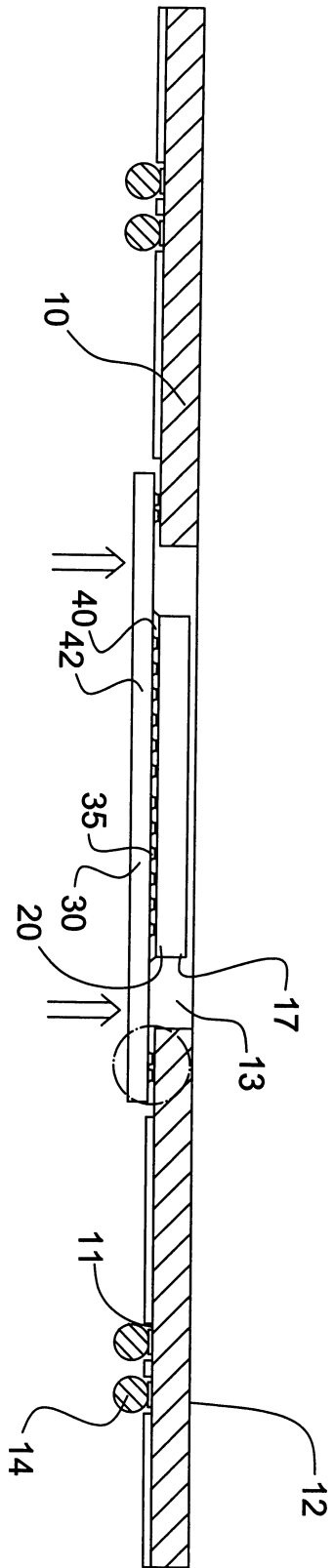


第 3 圖

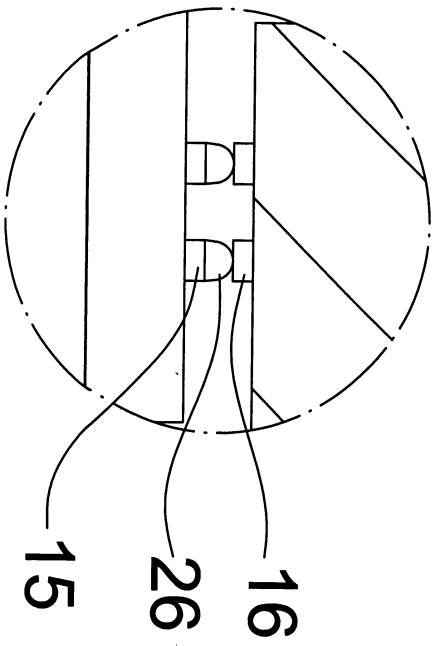


第 3a 圖

光緒
事務



第 4 圖



第 4a 圖