



(12)发明专利

(10)授权公告号 CN 104954021 B

(45)授权公告日 2019.06.28

(21)申请号 201510132276.X

(22)申请日 2015.03.24

(65)同一申请的已公布的文献号
申请公布号 CN 104954021 A

(43)申请公布日 2015.09.30

(30)优先权数据
2014-062507 2014.03.25 JP

(73)专利权人 精工爱普生株式会社
地址 日本东京

(72)发明人 田中敦嗣 羽田秀生

(74)专利代理机构 北京金信知识产权代理有限公司 11225

代理人 苏萌萌 范文萍

(51)Int.Cl.

H03M 1/38(2006.01)

(56)对比文件

CN 102291137 A, 2011.12.21,
JP H09214344 A, 1997.08.15,
US 2012212357 A1, 2012.08.23,
CN 102792594 A, 2012.11.21,
CN 103580692 A, 2014.02.12,

审查员 郁然

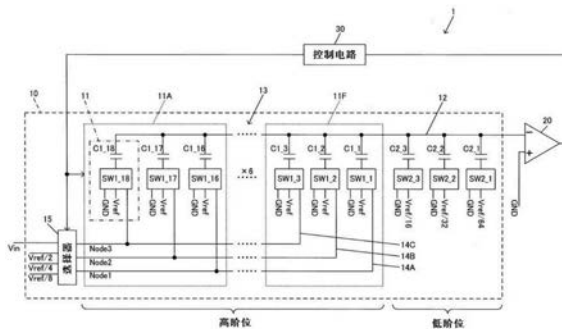
权利要求书3页 说明书11页 附图14页

(54)发明名称

逐次比较型模拟数字转换器以及物理量检测传感器

(57)摘要

本发明提供逐次比较型模拟数字转换器以及物理量检测传感器。该逐次比较型模拟数字转换器即使为减小输入电量和电路面积而减小单位电容,也能够减轻单位电容的比精度的影响。逐次比较型模拟数字转换器(1)具有电荷再分配型数字模拟转换电路(10)、比较器(20)及控制电路(30)。电荷再分配型数字模拟转换电路具有:单位电容阵列(13),通过在公共输出线(12)上并联连接k个单位元件(11)而形成,该k个单位元件(11)的每一个通过串联连接开关(SW)和单位电容(C)而形成;选择器(15),基于DEM对经m根电压供给线(14A~14C)向k个单位元件中作为DEM对象的j个单位元件具有的开关的至少三个输入端子中的一个输入端子供给的电压之一进行选择。



1. 一种逐次比较型模拟数字转换器,其特征在于,具有:
电荷再分配型数字模拟转换电路;
比较器,其对所述电荷再分配型数字模拟转换电路的输出电压和基准电压进行比较;
控制电路,其根据所述比较器的比较结果,对所述电荷再分配型数字模拟转换电路进行控制,

所述电荷再分配型数字模拟转换电路具有:

单位电容阵列,其通过在公共输出线上并联连接的k个单位元件被二维排列而形成,所述k个单位元件中的每一个通过将开关和单位电容串联连接而构成,其中,k为满足 $4 \leq k$ 的整数;

选择器,其基于动态元件匹配而对经由m根电压供给线向j个单位元件所具有的所述开关的至少三个输入端子中的一个输入端子被供给的电压之一进行选择,所述j个单位元件为所述k个单位元件中的成为所述动态元件匹配的对象单位元件,其中,m为满足 $2 \leq m < j$ 的整数,j为满足 $4 \leq j \leq k$ 的整数,

所述控制电路根据所述比较器的比较结果,对所述选择器和所述k个单位元件各自的所述开关进行控制,

在通过所述单位电容阵列对模拟电压进行采样保持的第一期间,所述选择器选择被共同供给至所述m根电压供给线的转换对象的模拟电压,

在接着所述第一期间而进行逐次比较的第二期间,所述选择器选择m个加权参考电压以作为被供给至所述m根电压供给线的电压。

2. 如权利要求1所述的逐次比较型模拟数字转换器,其特征在于,

所述加权参考电压通过电阻分压型数字模拟转换电路对参考电压进行电阻分压而生成。

3. 如权利要求1所述的逐次比较型模拟数字转换器,其特征在于,

在所述第一期间,所述控制电路以使所述一个输入端子与所述单位电容导通的方式而对所述开关进行切换,

在所述第二期间,所述控制电路以使向所述j个单位元件中的m个单位元件供给m个加权参考电压之一以及接地电压中的一方的方式而对所述开关进行切换,并使向剩余的j-m个单位元件供给被供给至所述开关的所述一个输入端子以外的其他输入端子的所述参考电压以及所述接地电压中的一方的方式而对所述开关进行切换。

4. 如权利要求3所述的逐次比较型模拟数字转换器,其特征在于,

所述j个单位元件被排列成M行×N列,其中,N为满足 $N \geq 2$ 的整数,M为满足 $M \geq m$ 的整数,在M行的每一行,所述m根电压供给线中的一根、所述参考电压的供给线、所述接地电压的供给线沿着所述M行×N列的矩阵的行方向而延伸,

在N列的各列,对所述m个单位元件进行指定的至少一根控制信号线、对所述至少三个输入端子之一进行选择的m根控制信号线沿着所述M行×N列的矩阵的列方向而延伸。

5. 如权利要求4所述的逐次比较型模拟数字转换器,其特征在于,

$N > M$ 。

6. 如权利要求5所述的逐次比较型模拟数字转换器,其特征在于,

$M = m$ 。

7. 如权利要求4至6中任一项所述的逐次比较型模拟数字转换器,其特征在于,
 $j < k$,所述动态元件匹配的对象以外的 $k-j$ 个单位元件被配置在所述 M 行 \times N 列的矩阵的最端部列的旁边,

向所述 $k-j$ 个单位元件各自所具有的所述开关的输入端子中的一个输入所述 m 个加权参考电压之一,向另一个输入所述接地电压。

8. 如权利要求1所述的逐次比较型模拟数字转换器,其特征在于,
还具有向所述公共输出线供给公共电压的复位开关,在对所述单位电容进行复位时所述选择器选择所述公共电压,从而向所述单位电容的两端供给所述公共电压。

9. 如权利要求1所述的逐次比较型模拟数字转换器,其特征在于,
所述单位电容阵列具有:通过所述 k 个单位元件在第一公共输出线上并联连接而形成的第一电容阵列;和通过所述 k 个单位元件在第二公共输出线上并联连接而形成的第二电容阵列,

所述选择器具有:从两根差分信号线中的一根输入所述模拟电压并与所述第一电容阵列连接的第一选择器;和从所述两根差分信号线中的另一根输入所述模拟电压并与所述第二电容阵列连接的第二选择器,

所述比较器对来自所述第一公共输出线和所述第二公共输出线的输出进行比较。

10. 一种物理量检测传感器,其特征在于,具有:

物理量检测传感器元件;

集成电路,其与所述物理量检测传感器元件连接,并包括权利要求1至9中任一项所述的逐次比较型模拟数字转换器。

11. 一种电子设备,其特征在于,

具有权利要求10所述的物理量检测传感器。

12. 一种移动体,其特征在于,

具有权利要求10所述的物理量检测传感器。

13. 一种逐次比较型模拟数字转换方法,其特征在于,

通过动态元件匹配,在被设置于电荷再分配型数字模拟转换电路中且分别通过将开关和单位电容串联连接而构成的 k 个单位元件中,并且在成为所述动态元件匹配的对象 j 个单位元件中,指定 m 个单位元件,其中, k 为满足 $4 \leq k$ 的整数, j 为满足 $4 \leq j \leq k$ 的整数, m 为满足 $2 \leq m < j$ 的整数,

经由分别被设置在所述 m 个单位元件中的所述开关的至少三个输入端子中的一个输入端子,向所述 m 个单位元件供给加权参考电压,

经由剩余的 $j-m$ 个单位元件所具有的所述开关,向所述 $j-m$ 个单位元件供给被供给至所述一个输入端子以外的其他输入端子的所述参考电压以及接地电压中的一方。

14. 如权利要求13所述的逐次比较型模拟数字转换方法,其特征在于,

所述加权参考电压通过电阻分压型数字模拟转换电路对参考电压进行电阻分压而生成。

15. 如权利要求13或14所述的逐次比较型模拟数字转换方法,其特征在于,

通过所述动态元件匹配而以列单位从被排列成 M 行 \times N 列的所述 j 个单位元件中指定所述 m 个单位元件,其中, N 为满足 $N \geq 2$ 的整数, M 为满足 $M = m$ 的整数。

16. 如权利要求15所述的逐次比较型模拟数字转换方法,其特征在于,
将指针设定于M行×N列的所述j个单位元件中的一个,根据所述指针的位置,通过所述动态元件匹配而以列单位指定所述m个单位元件。

逐次比较型模拟数字转换器以及物理量检测传感器

技术领域

[0001] 本发明涉及逐次比较型模拟数字转换器、物理量检测传感器、电子设备和移动体以及逐次比较型模拟数字转换方法等。

背景技术

[0002] 例如,加速度传感器等物理量检测传感器具有通过AD(模拟数字)转换器将所检测到的物理量即模拟信号转化为数字信号并输出的传感器。已知作为能够在保持面积的小型的条件下实现多位化的逐次转换型AD转换器,并用电荷再分配型DA(数字模拟)转换电路和电阻分压型DA转换电路的技术。通过电荷再分配型DA转换器,以使电容成为1:2:4:8:16:32的方式对电容进行二进制加权。如此,由于电容的比精度,在使用电荷再分配型DA转换电路的高阶位和使用电阻分压型DA转换电路的低阶位之间,转换精度将恶化。

[0003] 提出了如下方案,即,不对电荷再分配型DA转换电路的电容进行加权,而是通过同一单位电容构成,并在各个单位电容上分别连接电阻分压型DA转换电路的输出电压(专利文献1)。

[0004] 另一方面,提出如下方案,即,在电容被进行了二进制加权的电荷再分配型DA转换电路中应用DEM(Dynamic Element Matching,动态元件匹配)(专利文献2)。根据专利文献2,能够使电容阵列内的电容的组合模式具有随机性,从而能够提高电容阵列在表观上的电容比精度。

[0005] 在专利文献1的发明中,使用电荷再分配型DA转换电路的高阶位和使用电阻分压型DA转换电路的低阶位之间的转换精度得以改善,电荷再分配型DA转换电路的单位电容的比精度的影响则很难改善。产生该问题的主要原因在于,很难制造具有所需的比精度的单位电容。虽然越增大单位电容比精度越高,但会产生输入电量增大的问题或电路面积增大的新课题。

[0006] 在专利文献2的发明中,由电荷再分配型DA转换电路构成。因此,在构成了同一分辨能力的AD转换器的情况下,会出现与并用电荷再分配型DA转换电路和电阻分压型DA转换电路的结构相比电容比增大,电路面积增加的问题。

[0007] 专利文献1:日本特开平9-214344号公报(图8、0007)

[0008] 专利文献2:日本特开2012-175440号公报(图2、0041、0046)

发明内容

[0009] 本发明的几个方式的目的在于,提供即使减小单位电容,也能够减轻单位电容的比精度的影响的逐次比较型模拟数字转换器、物理量检测传感器、电子设备和移动体以及逐次比较型模拟数字转换方法。

[0010] 本发明是为了解决上述课题的至少一部分而完成的,并能够作为以下的方式或应用例而实现。

[0011] (1) 本发明的一个方式涉及一种逐次比较型模拟数字转换器,具有:电荷再分配型

数字模拟转换电路;比较器,其对所述电荷再分配型数字模拟转换电路的输出电压和基准电压进行比较;控制电路,其根据所述比较器的比较结果,对所述电荷再分配型数字模拟转换电路进行控制,所述电荷再分配型数字模拟转换电路具有:单位电容阵列,其通过在公共输出线上并联连接的 k 个单位元件被二维排列而形成,所述 k 个单位元件中的每一个通过将开关和单位电容串联连接而构成,其中, k 为满足 $4 \leq k$ 的整数;选择器,其基于DEM而对经由 m 根电压供给线向 j 个单位元件所具有的所述开关的至少三个输入端子中的一个端子被供给的电压之一进行选择,所述 j 个单位元件为所述 k 个单位元件中的成为所述DEM的对象单位元件,其中, m 为满足 $2 \leq m < j$ 的整数, j 为满足 $4 \leq j \leq k$ 的整数,所述控制电路根据所述比较器的比较结果,对所述选择器和所述 k 个单位元件各自的所述开关进行控制,在通过所述单位电容阵列对模拟电压进行采样保持的第一期间,所述选择器选择被共同供给至所述 m 根电压供给线的转换对象的模拟电压,在接着所述第一期间而进行逐次比较的第二期间,所述选择器选择 m 个加权参考电压以作为被供给至所述 m 根电压供给线的电压。

[0012] 根据本发明的一个方式,即使为了减小输入电量和电路面积,而减小单位电容,也能够减轻单位电容的比精度的影响。其原因在于,将DEM技术应用于通过单位电容的并联连接而具有电容比的 $j-m$ 个单位电容、使被连接的参考电压具有比(权重)而不具有电容比的 m 个单位电容双方中。另外,单位元件个数 k 由希望构成的分辨能力决定,单位元件中的成为DEM对象的单位元件个数 j 由所需的比精度决定。

[0013] (2) 在本发明的一个方式中,可以采用如下方式,即,所述加权参考电压通过电阻分压型数字模拟转换电路对参考电压进行电阻分压而生成。

[0014] 由于加权参考电压为参考电压 V_{ref} 的例如 $1/2$ 、 $1/4$ 、 $1/8$ 等,因此能够通过利用电阻对参考电压进行分压而容易地生成。而且,如果使用 $R-2R$ 梯形型等的电阻分压型数字模拟转换电路的电阻分压,则能够减小电阻比,从而能够实现小型。

[0015] (3) 在本发明的一个方式中,可以采用如下方式,即,在所述第一期间,所述控制电路以使所述一个输入端子与所述单位电容导通的方式而对所述开关进行切换,在所述第二期间,所述控制电路以使向所述 m 个单位元件供给 m 个加权参考电压之一以及接地电压中的一方的方式而对所述开关进行切换,并使向剩余的 $j-m$ 个单位元件供给被供给至所述开关的所述一个输入端子以外的其他输入端子的所述参考电压以及所述接地电压中的一方的方式而对所述开关进行切换。

[0016] 这样,在第一期间经由至少三个输入端子中的一个而将转换对象的模拟电压供给至单位元件,从而能够通过所述单位电容阵列对模拟电压进行采样保持。而且,在第二期间,能够将DEM应用于通过单位电容的并联连接而具有电容比的 $j-m$ 个单位电容、使被连接的参考电压具备比(权重)而不具备电容比的 m 个单位电容双方中。

[0017] (4) 在本发明的一个方式中,可以采用如下结构,即,所述 j 个单位元件被排列成 M 行 \times N 列,其中, N 为满足 $N \geq 2$ 的整数, M 为满足 $M \geq m$ 的整数,在 M 行的每一行,所述 m 根电压供给线的一根、所述参考电压的供给线、所述接地电压的供给线沿着所述 M 行 \times N 列的矩阵的行方向而延伸,在 N 列的各列,对所述 m 个单位元件进行指定的至少一根控制信号线、对所述至少三个输入端子之一进行选择的 m 根控制信号线沿着所述 M 行 \times N 列的矩阵的列方向而延伸。

[0018] 这样,能够容易地对与配置为 M 行 \times N 列的成为DEM对象的 j 个单位元件连接的电压

或控制信号线进行配线。

[0019] (5) 在本发明的一个方式中,可以采用如下方式,即, $N > M$ 。这样通过使行数 M 小于列数 N ,从而能够减少对 m 个单位元件进行指定的控制信号线的根数。而且,通过单位电容的并联连接而具有电容比的单位电容的数量 $j-m$ 多于使被连接的参考电压具备比(权重)而不具备电容比的单位电容的数量 m 。因此,只要满足 $M \geq m$ 便无需使 M 增大到所需数量以上,所以 $N > M$ 容易成立。

[0020] (6) 在本发明的一个方式中,可以采用如下方式,即, $M = m$ 。这样,对 m 个单位元件进行指定的控制信号线只需一根便足够了。

[0021] (7) 在本发明的一个方式中,可以采用如下方式,即, $j < k$,所述DEM的对象以外的 $k-j$ 个单位元件被配置在所述 M 行 \times N 列的矩阵的最端部列的旁边,向所述 $k-j$ 个单位元件各自所具有的所述开关的输入端子中的一个输入所述 m 个加权参考电压之一,向另一个输入所述接地电压。

[0022] 这样,向DEM对象以外的 $k-j$ 个单位元件供给电压的配线变得极为容易。

[0023] (8) 在本发明的一个方式中,可以采用如下方式,即,还具有向所述公共输出线供给公共电压的复位开关,在对所述单位电容进行复位时所述选择器选择所述公共电压,从而向所述单位电容的两端供给所述公共电压。

[0024] 这样,通过对单位电容的剩余电荷进行复位,从而能够实现更高精度的数字模拟转换。

[0025] (9) 在本发明的一个方式中,可以采用如下方式,即,所述电容阵列具有:通过所述 k 个单位元件在第一公共输出线上并联连接而形成的第一电容阵列;和通过所述 k 个单位元件在第二公共输出线上并联连接而形成的第二电容阵列,所述选择器具有:从两根差分信号线中的一根输入所述模拟电压并与所述第一电容阵列连接的第一选择器;和从所述两根差分信号线中的另一根输入所述模拟电压并与所述第二电容阵列连接的第二选择器,所述比较器对来自所述第一公共输出线和第二公共输出线的输出进行比较。

[0026] 这样,能够将差分信号作为模拟数字转换对象,从而能够扩大逐次比较型AD转换电路的用途。

[0027] (10) 本发明的其他方式涉及一种物理量检测传感器,其具有:物理量检测传感器元件;IC(Integrated Circuit,集成电路),其与所述物理量检测传感器元件连接并包括上述的逐次比较型模拟数字转换器。

[0028] 根据本发明的其他方式,能够实现小型且高精度的传感器。

[0029] (11) 本发明的另一其他方式涉及一种电子设备,其具有上述的物理量检测传感器。

[0030] (12) 本发明的另一其他方式涉及一种移动体,其具有上述的物理量检测传感器。

[0031] (13) 本发明的另一其他方式涉及一种逐次比较型模拟数字转换方法,通过DEM,在被设置于电荷再分配型数字模拟转换电路中且分别通过将开关和单位电容串联连接而构成的 k 个单位元件中,并且在成为所述DEM的对象的 j 个单位元件中,指定 m 个单位元件,其中, k 为满足 $4 \leq k$ 的整数, j 为满足 $4 \leq j \leq k$ 的整数, m 为满足 $2 \leq m < j$ 的整数,经由分别被设置在所述 m 个单位元件中的所述开关的至少三个输入端子中的一个输入端子,向所述 m 个单位元件供给通过电阻分压型数字模拟转换电路对参考电压进行电阻分压而得到的加权参考

电压,经由剩余的 $j-m$ 个单位元件所具有的所述开关,向所述 $j-m$ 个单位元件供给被供给至所述一个输入端子以外的其他输入端子的所述参考电压以及接地电压中的一方。

[0032] 在本发明的另一其他方式所涉及的方法发明中,也可获得如下效果,即,即使为了减小输入电量和电路面积,而减小单位电容,也能够减轻单位电容的比精度的影响的效果。

[0033] (14) 在本发明的另一其他方式中,可以采用如下方式,即,所述加权参考电压通过电阻分压型数字模拟转换电路对参考电压进行电阻分压而生成。

[0034] 由于加权参考电压为参考电压 V_{ref} 的 $1/2$ 、 $1/4$ 、 $1/8$ 等,因此能够通过利用电阻对参考电压进行分压而容易地生成。而且,如果使用 $R-2R$ 梯形型等的电阻分压型数字模拟转换电路的电阻分压,则能够减小电阻比,从而能够实现小型。

[0035] (15) 在本发明的另一其他方式中,可以采用如下方式,即,通过所述DEM而以列单位从被排列成 M 行 \times N 列的所述 j 个单位元件中指定所述 m 个单位元件,其中, N 为满足 $N \geq 2$ 的整数, M 为满足 $M = m$ 的整数。这样,仅通过针对每列而设置一根控制线,便能够通过DEM而以列单位从 j 个单位元件中指定 m 个单位元件。

[0036] (16) 在本发明的另一其他方式中,可以采用如下方式,即,将指针设定于 M 行 \times N 列的所述 j 个单位元件中的一个,根据所述指针的位置,通过所述DEM而以列单位指定所述 m 个单位元件。

[0037] 通过使用指针,能够容易地进行对以列单位指定下次被指定的 m 个单位元件的控制,从而提高随机性。

附图说明

[0038] 图1为表示包含电荷再分配型DA转换电路的本发明一个实施方式所涉及的逐次比较型AD转换电路的电路图。

[0039] 图2为表示本发明的一个实施方式所涉及的逐次比较型AD转换电路中的电阻分压型DA转换电路的电路图。

[0040] 图3为图1所示的电荷再分配型DA转换电路所具有的单位电容阵列的布局图。

[0041] 图4为与单位电容连接的开关的电路图。

[0042] 图5为表示经由与单位电容连接的开关而输出的电压和对开关进行切换的控制信号之间的关系图。

[0043] 图6为10位的转换结果为1010100100时的逐次比较型AD转换电路的等效电路图。

[0044] 图7中的(A)、(B)为对通过DEM而进行的动态的单位电容的分配动作进行说明的图。

[0045] 图8为表示被应用于差分信号中的逐次比较型AD转换电路的电路图。

[0046] 图9为表示图8所示的逐次比较型AD转换电路的选择器以及开关的工作状态与控制信号之间的关系图。

[0047] 图10为表示将使被连接于不具有电容比的单位电容的参考电压具有权重的范围设定在DEM应用范围的低位的示例的图。

[0048] 图11为表示将使被连接于不具有电容比的单位电容的参考电压具有权重的范围设定在DEM应用范围的中位的示例的图。

[0049] 图12为能够使用逐次比较型AD转换电路的物理量检测传感器的框图。

- [0050] 图13为示意性地表示作为电子设备的一个具体示例的智能手机的结构的示意图。
- [0051] 图14为示意性地表示作为电子设备的其他具体示例的数码照相机的结构的示意图。
- [0052] 图15为示意性地表示作为移动体的一个具体示例的汽车的结构的示意图。

具体实施方式

[0053] 以下,参考附图对本发明的一个实施方式进行说明。另外,以下所说明的本实施方式并不是对权利要求书中所记载的本发明的内容进行不当限定的方式,本实施方式中所说明的所有结构并不一定都是作为本发明的解决方法所必须的。

[0054] (1) 逐次比较型AD转换电路

[0055] 图1所示的例如10位逐次比较型AD转换电路1具有图1所示的电荷再分配型数字模拟(DA)转换电路10和图2所示的例如R-2R型的电阻分压型DA转换电路100。图3图示了图1所示的电荷再分配型DA转换电路10的单位电容阵列13的平面布局。

[0056] 图1所示的例如10位逐次比较型AD转换电路1具有电荷再分配型DA转换电路10、电阻分压型DA转换电路100、比较器20以及控制电路30,其中,所述电阻分压型DA转换电路100如图2所示那样对参考电压 V_{ref} 进行电阻分压并向电荷再分配型DA转换电路10供给加权参考电压,所述比较器20对电荷再分配型DA转换电路10的输出和基准电压(例如GND)进行逐次比较,所述控制电路30根据比较器20的比较结果,对电荷再分配型DA转换电路10进行控制。

[0057] 控制电路30根据比较器20的比较结果,对电荷再分配型DA转换电路10(后述的选择器15和k个单位元件11各自的开关SW)进行控制。控制电路30还具有根据来自比较器20的比较结果而被设定寄存器值的未图示的逐次逼近寄存器SAR(Successive Approximation Register),根据比较器20的输出,而从最高有效位(MSB)起确定、存储输出码。

[0058] 如图2所示,电阻分压型DA转换电路100通过R-2R型的分压电路来对参考电压 V_{ref} 进行电阻分压,生成被进行了二进制加权的加权参考电压 $V_{ref}/2$ 、 $V_{ref}/4$ 、 $V_{ref}/8$ 、 $V_{ref}/16$ 、 $V_{ref}/32$ 、 $V_{ref}/64$,即共计6个加权参考电压。参考电压 V_{ref} 以及作为图2的电阻分压型DA转换电路100的输出的6个加权参考电压被供给至图1所示的电荷再分配型DA转换电路10。

[0059] 电荷再分配型DA转换电路10具有单位电容阵列13,该单位电容阵列13通过在公共输出线12上并联连接的k个单位元件11被二维排列而形成,k(为满足 $4 \leq k$ 的整数,在本实施方式中 $k=21$)个单位元件11中的每一个通过将开关SW和单位电容C串联连接而构成。在此,在图1中,将 $k=21$ 个的单位电容C记载为被分配至高7位的单位电容 $C_{1_18} \sim C_{1_1}$ 以及被分配至低3位的单位电容 $C_{2_3} \sim C_{2_1}$ 。单位电容 $C_{1_18} \sim C_{1_1}$ 和单位电容 $C_{2_3} \sim C_{2_1}$ 全部具有相等的单位电容值(1C)。同样,在图1中,将 $k=21$ 个的开关SW记载为开关 $SW_{1_18} \sim SW_{1_1}$ 和开关 $SW_{2_3} \sim SW_{2_1}$,其中,开关 $SW_{1_18} \sim SW_{1_1}$ 与被分配至高7位的 $C_{1_18} \sim C_{1_1}$ 中的各一个连接,开关 $SW_{2_3} \sim SW_{2_1}$ 与被分配至低3位的单位电容 $C_{2_3} \sim C_{2_1}$ 中的各一个连接。

[0060] 电荷再分配型DA转换电路10还具有对转换对象的模拟电压 V_{in} 或者参考电压 $V_{ref}/2$ 、 $V_{ref}/4$ 、 $V_{ref}/8$ 中的任意一个进行选择的选择器15。在通过单位电容阵列13对转换对象的模拟电压进行采样保持的第一期间,选择器15选择被共同供给至m(为满足 $2 \leq m < j$

的整数,在本实施方式中 $m=3$)根电压供给线14A、14B、14C的转换对象的模拟电压 V_{in} 。

[0061] 在接着第一期间而进行逐次比较的第二期间,选择器15基于DEM而对经由 m 根电压供给线14A、14B、14C向 j (为满足 $4 \leq m \leq k$ 的整数,在本实施方式中 $j=18$)个单位元件所具有的开关SW的三个输入端子中的一个端子被供给的电压之一进行选择, j 个单位元件为 k 个单位元件中的作为DEM(动态元件匹配)对象的单位元件。

[0062] $k=21$ 个的单位元件11中的成为DEM(动态元件匹配)对象的单位元件11可以设为 j (为满足 $4 \leq j \leq k$ 的整数)个。在本实施方式中,设为($j=18$) $<$ ($k=21$),并且设为被分配至高7位的单位元件11(单位电容 $C1_{18} \sim C1_1$ 、开关 $SW1_{18} \sim SW1_1$),而被分配至低3位的单位元件11(单位电容 $C2_3 \sim C2_1$ 、开关 $SW2_3 \sim SW2_1$)不被设为DEM的对象。另外,也可以将 $j=k$ 个的所有单位元件11设为DEM的对象。但是,如果作为DEM对象的单位电容增加,则会增加电压供给线14A、14B、14C的根数 m 。

[0063] 成为DEM的对象并被分配至高7位的单位元件11(单位电容 $C1_{18} \sim C1_1$ 、开关 $SW1_{18} \sim SW1_1$)通过DEM而被动态地分配至高7位中的任意一位,例如,具有单位电容 $C1_{18}$ 以及开关 $SW1_{18}$ 的单位元件11未必始终被分配至最高有效位MSB。另一方面,未成为DEM的对象的单位元件11(单位电容 $C2_3 \sim C2_1$ 、开关 $SW2_3 \sim SW2_1$)始终被固定地分配至低3位。

[0064] 成为DEM的对象并被分配至高7位的总计18个单位元件11(单位电容 $C1_{18} \sim C1_1$ 、开关 $SW1_{18} \sim SW1_1$)每 $m=3$ 个被分为一组, $m=3$ 个为选择器15的节点(Node1~3)的数量(电压供给线14A、14B、14C的根数),从而具有总计6个单位元件组11A~11F。属于单位元件组11A~11F的各三个单位元件11中,各三个开关SW分别不同的电压供给线14A、14B、14C的一根与三个输入端子之一连接。属于单位元件组11A~11F的各三个单位元件11中,向各三个开关SW的其他两个输入端子供给参考电压 V_{ref} 和接地电压GND。因此,在属于单位元件组11A~11F的各三个单位元件11中,能够通过开关SW,而对参考电压 V_{ref} 、接地电压GND或者由图2所示的电阻分压型DA转换电路100供给并由选择器15选择的加权参考电压($V_{ref}/2$ 、 $V_{ref}/4$ 、 $V_{ref}/8$ 中的任意一个)进行切换,并连接至单位电容 C 。

[0065] 另一方面,在未成为DEM的对象的三个单位元件11(单位电容 $C2_3 \sim C2_1$ 、开关 $SW2_3 \sim SW2_1$)中,向开关SW的一个输入端子供给接地电压GND,从如图2所示的电阻分压型DA转换电路100向另一个输入端子供给分别不同的加权参考电压($V_{ref}/16$ 、 $V_{ref}/32$ 、 $V_{ref}/64$ 中的任意一个)。

[0066] 能够如图3所示那样将 $k=21$ 个的单位元件11配置为矩阵,以向 $k=21$ 个的单位元件11的开关SW供给各种电压。在本实施方式中,成为DEM对象的单位元件11的数量 j 少于单位元件11的全数 k ($j < k$)。成为DEM对象的单位元件11(单位电容 $C1_{18} \sim C1_1$ 、开关 $SW1_{18} \sim SW1_1$)能够二维排列成 M 行 \times N 列(为满足 $N \geq 2$ 、 $M \geq m$ 的整数,在本实施方式中 $M=3$ 、 $N=6$)。

[0067] 在本实施方式中, $N=6$ 的理由是将 N 列设定为与单位元件组11A~11F的数量相等。 $M=3$ 的理由是将 M 行设定为与包含在单位元件组11A~11F的各个单位元件组中的单位电容的数量相等。如此,能够以列单位对成为DEM对象的单位元件组11A~11F中的一个进行指定。而且,能够在以列单位被指定的成为DEM对象的单位元件组11A~11F中的一个中,以行单位对与 $m=M$ 个的单位电容连接的电压进行指定并设为DEM的对象。

[0068] DEM对象以外的 $k-j=3$ 个的单位元件11(单位电容 $C2_3 \sim C2_1$ 、开关 $SW2_3 \sim SW2_1$)

1) 被配置在图3所示的M行×N列(3行×6列)的矩阵的最端部列的单位元件11(C1_3~C1_1、SW1_3~SW1_1)的旁边。这样,能够容易地将加权参考电压 $V_{ref}/16$ 、 $V_{ref}/32$ 、 $V_{ref}/64$ 供给至DEM对象以外的 $k-j=3$ 个的单位元件11(单位电容C2_3~C2_1、开关SW2_3~SW2_1)。其结果为,全部21个单位元件11如图3所示那样被配置为3行×7列。3行×7列的单位电容阵列13能够在高位层配置单位电容C1_18~C1_1、C2_3~C2_1,并在单位电容的下层配置与上述单位电容成对的开关SW1_18~SW1_1、SW2_3~SW2_1。

[0069] 在成为DEM对象的18个单位元件11被配置为 $M=3$ 行× $N=6$ 列的区域,在M行的每一行,与选择器15的节点Node1~3连接的 $m=3$ 根的电压供给线14A~14C中的一根、参考电压 V_{ref} 的供给线、接地电压GND的供给线沿着行方向而延伸。而且,在N列的各列,对成为加权参考电压的供给对象的 m 个单位元件进行指定的控制信号线DEM_SUB[6]~DEM_SUB[1]中的一根、对开关SW的三个输入端子之一进行选择的三根控制信号线(DEM[18]~DEM[16]、DEM[15]~DEM[13]、DEM[12]~DEM[10]、DEM[9]~DEM[7]、DEM[6]~DEM[4]、DEM[3]~DEM[1]中的任意一个)沿着M行×N列的矩阵的列方向而延伸。在本实施方式中,由于将M行的数量设定为 $M=m$,因此针对各列仅设置一根对成为加权参考电压的供给对象的 m 个单位元件进行指定的控制信号线(DEM_SUB[6]~DEM_SUB[1])即可,并且沿着行方向延伸的电压供给线的数量也最少。而且,沿列方向延伸的控制信号线的数量对应于沿行方向延伸的电压供给线的数量而增多,因此能够通过设为 $M<N$ 而减少配线数量。

[0070] 图4图示了作为DEM对象的单位元件11的电路图。虽然图4图示了具有单位电容C1_18以及开关SW1_18的单位元件11,但其他的单位元件11也具有相同的结构。开关SW1_18具有逻辑电路16A,该逻辑电路16A被输入向图3所示的列方向供给的控制信号DEM_SUB[6]以及DEM[18],并生成栅极信号CTL0、XCTL1、CTL2、XCTL2。这些栅极信号CTL0、XCTL1、CTL2、XCTL2被供给至与接地电压GND连接的MOS晶体管16B、与参考电压 V_{ref} 连接的MOS晶体管16C、与节点3连接的晶体管栅极16D的栅极。

[0071] (2) 逐次比较型AD转换电路的动作

[0072] 如果仅通过电荷再分配型DA转换电路构成10位,则电容比最大可达到512倍,电路面积增大。在本实施方式中,通过单位电容值(1C)的并联连接而使高4位具有电容比8:4:2:1,在低6位中不具有电容比,但使与开关SW连接的参考电压具有 $1/2:1/4:1/8:1/16:1/32:1/64$ 的权重。该加权参考电压通过图2所示的电阻分压DA转换电路100而生成。通过该结构,电容比被抑制为最大达到8倍,从而能够减小电路面积。

[0073] 在此,与专利文献1相同,每个单位元件11的单位电容值(1C)的比精度都会对转换精度造成影响。因此,通过DEM(Dynamic Element Matching)动态地对被分配至输出位的单位元件11进行切换。通过DEM,产生电容比的单位电容并非始终由相同的单位电容组合构成,而是由各种单位电容的组合构成,从而能够提高表观上的比精度。在专利文献2中,DEM仅被应用于具有电容比的部分。但是,如果为了减小电路面积而减小单位电容,则仅将DEM应用于具有电容比的高4位并不充分,后续的3位的单位电容的比精度会对转换精度造成影响。因此,在本实施方式中,将DEM也应用于不具有电容比并被供给了加权参考电压 $V_{ref}/2$ 、 $V_{ref}/4$ 、 $V_{ref}/8$ 的单位电容。

[0074] 因此,通过图3所示的控制信号线DEM_SUB[6]~DEM_SUB[1]而向6列单位元件组11A~11F中的任意一组供给加权参考电压 $V_{ref}/2$ 、 $V_{ref}/4$ 、 $V_{ref}/8$,而且,在各次的转换动

作中选择与前次不同的一组。而且,通过图3所示的剩余的三根控制信号线(例如DEM[18]~DEM[16]),被选择的一组内的三个单位元件11与被供给至这些单位元件11的加权参考电压 $V_{ref}/2$ 、 $V_{ref}/4$ 、 $V_{ref}/8$ 的组合也能够被动态地切换。这样,能够将DEM应用于被分配至紧接着高4位之后的3位的单位元件11。

[0075] 另一方面,通过图3所示的剩余的三根控制信号线(例如DEM[18]~DEM[16]),能够动态地对向未被图3所示的控制信号线DEM_SUB[6]~DEM_SUB[1]所选择的其他五组的开关SW供给参考电压 V_{ref} 与接地电压GND中的哪一个进行切换。这样,能够将DEM应用于被分配至高4位的单位元件11。

[0076] 图5图示了被输入至与成为DEM对象的单位电容连接的任意开关SW1_*的控制信号与被开关输出的电压之间的关系、被输入至与不为DEM对象的单位电容连接的开关SW2_1~SW2_3的控制信号LSB[1]~LSB[3]的值与被开关输出的电压之间的关系。

[0077] 图6为10位的转换结果是1010100100时的逐次转换型AD转换电路1的等效电路图。当将具有单位电容值(1C)的任意单位电容标记为 $C1_*$ 时,通过单位电容的并联连接,而使高4位具有电容比 $8(C1_* \times 8) : 4(C1_* \times 4) : 2(C1_* \times 2) : 1(C1_* \times 1)$ 。对于被分配至高4位的任意单位电容,如果为0位则被供给接地电压GND,如果为1位则被供给参考电压 V_{ref} 。对于被分配至紧接着高4位之后的3位的任意单位电容,如果为0位则被供给接地电压GND,如果为1位则被供给对应的加权参考电压($V_{ref}/2$ 、 $V_{ref}/4$ 、 $V_{ref}/8$ 中的任意一个)。对于被分配至低3位的单位电容 $C2_3 \sim C2_1$,如果为0位则被供给接地电压GND,如果为1位则被供给对应的加权参考电压($V_{ref}/16$ 、 $V_{ref}/32$ 、 $V_{ref}/64$ 中的任意一个)。

[0078] 其次,假定第一次的转换结果为1010100100,第二次的转换结果也为1010100100的情况。图7(A)图示了转换结果为1010100100的电荷再分配型DA转换电路10。当转换结果为1010100100时,由CC10表示的8个单位电容($C1_{18} \sim C1_{16}$ 、 $C1_{12} \sim C1_8$)与参考电压 V_{ref} 连接。由CC9表示的4个单位电容($C1_5 \sim C1_2$)与接地电压GND连接。由CC8表示的2个单位电容($C1_7 \sim C1_6$)与参考电压 V_{ref} 连接。由CC7表示的1个单位电容($C1_1$)与接地电压GND连接,由CC6表示的1个单位电容($C1_{15}$)与加权参考电压 $V_{ref}/2$ 连接。由CC5表示的1个单位电容($C1_{14}$)与接地电压GND连接。由CC4表示的1个单位电容($C1_{13}$)与接地电压GND连接。单位电容 $C2_3$ 与加权参考电压 $V_{ref}/16$ 连接。单位电容 $C2_2$ 与接地电压GND连接。单位电容 $C2_1$ 与接地电压GND连接。

[0079] 另一方面,在图7(B)所示的第二次转换中,CC10由单位电容 $C1_5 \sim C1_4$ 、 $C1_{18} \sim C1_{13}$ 构成,CC9由单位电容 $C1_{10} \sim C1_7$ 构成,CC8由单位电容 $C1_{12} \sim C1_{11}$ 构成,CC7由单位电容 $C1_6$ 构成,CC6由单位电容 $C1_1$ 构成,CC5由单位电容 $C1_3$ 构成,CC4由单位电容 $C1_2$ 构成。这样,通过DEM,CC10、CC9、CC8、CC7、CC6、CC5、CC4在每次转换时从单位电容中选择不同的组合而构成。因此,提高了表观上的单位电容的相对精度,也提高了转换精度。

[0080] DEM使用指针方式,在图7(A)中处于单位电容 $C1_{18}$ 的指针P在第二次转换时,如图7(B)所示那样移动至在第一次转换中未与参考电压 V_{ref} 连接的其他的单位电容 $C1_5$,并从该单位电容 $C1_5$ 起与参考电压 V_{ref} 连接。在图7(A)中,在第一次转换时指针P处于单位电容 $C1_{18}$,从 $C1_{18}$ 起与基准电压连接,最终到达单位电容 $C1_6$ 并与参考电压 V_{ref} 连接。如图7(B)所示,在第二次转换时,由于在第一次转换时到达单位电容 $C1_6$ 并与参考电压 V_{ref} 连接,因此指针P向单位电容 $C1_5$ 移动,并从单位电容 $C1_5$ 起与参考电压 V_{ref} 连接。在转换时

与加权参考电压或接地电压连接的单位元件组在图7 (A) 所示的第一次转换中为单位元件组11B。通过控制信号DEM_SUB[*]以使成为设定有指针P的列的下一列的方式而指定了该单位元件组11B。通过该单位元件组的指定控制以及由选择器15进行的切换控制,从而DEM也被应用于所指定的单位元件组11B内的单位电容C1_15~C1_13。对比图7 (A)、(B) 可知,CC6、CC5、CC4在第一次转换和第二次转换中由不同的单位电容构成。

[0081] 这样,根据本实施方式,可获得如下效果,即,即使为了减小输入电量和电路面积,而减小单位电容,也能够减轻单位电容的比精度的影响的效果。其原因在于,DEM技术被应用于通过单位电容的并联连接而具有电容比的j-m个单位电容、使连接的参考电压具有比(权重)而不具有电容比的m个单位电容双方中。

[0082] (3) 应用于差分信号的逐次比较型AD转换电路

[0083] 图8为表示应用于差分信号PIN、NIN的逐次比较型AD转换电路2的电路图。另外,在图8中对与图1所示的部件具有同一功能的部件标记了同一符号。在图8的实施方式中,作为电容阵列,具有通过k个单位元件11在第一公共输出线12A上并联连接而形成的第一电容阵列13A和通过k个单位元件11在第二公共输出线12B上并联连接而形成的第二电容阵列13B。

[0084] 作为选择器,具有第一选择器15A和第二选择器15B,该第一选择器15A在采样保持时从两根差分信号线中的一根输入模拟电压PIN,并与第一电容阵列13A连接,该第二选择器15B在采样保持时从两根差分信号线中的另一根输入模拟电压MIN,并与第二电容阵列13B连接。比较器21对来自第一、第二公共输出线12A、12B的输出进行比较。

[0085] 在逐次比较时,第一、第二选择器15A、15B选择经由第一至第三电压供给线14A~14C而向成为DEM对象的单位元件组11A~11H中的任意一组被供给的加权参考电压VP3~VP5,这一点与图1的实施方式相同。

[0086] 在对单位元件11的单位电容进行复位时,第一、第二选择器15A、15B选择经由开关SW5而向第一、第二公共输出线12A、12B被供给的公共电压VCM。由此,公共电压VCM被供给至单位电容的两端,单位电容被复位。另外,同样地,将公共电压VCM供给至图1所示的单位电容的两端,能够将单位电容复位。

[0087] 逐次比较型AD转换电路2的第一、第二选择器15A、15B以及各种开关SW1P、SW1N、SW2P、SW2N、SW3P0/N0、SW3P1/N1、SW4P、SW4N、SW5的工作状态与控制信号之间的关系如图9所示。

[0088] (4) 逐次比较型AD转换电路的改变例

[0089] 图10以及图11为,与图6所示的等效电路相同地,通过并联连接的单位电容而具有电容比的电荷再分配型数字模拟转换电路的等效电路图。图10图示了如下的示例,即,如上述实施方式那样,在由实线框所示的DEM应用范围内,使被连接于不具有电容比的单位电容(1C)的参考电压具有权重(比)的范围如虚线框所示那样被设置在DEM应用范围(实线框)的低位。与此不同,也可以设为图11那样。图11图示了如下的示例,即,不在DEM应用范围(实线框)的低位而是在中位设置使被连接于不具有电容比的单位电容(1C)的参考电压具有权重(比)的范围(虚线框)。

[0090] (5) 物理量检测传感器

[0091] 图12图示了作为物理量检测传感器的一个示例的加速度传感器300。加速度传感器300具有三轴加速度传感器元件310和IC320。三轴加速度传感器元件310设置有将X轴、Y

轴以及Z轴设为各自的检测轴的第一至第三差分电容型加速度传感器元件310X、310Y、310Z。

[0092] 以分时的方式从第一至第三差分电容型加速度传感器元件310X、310Y、310Z向IC320输入电荷。为了该分时驱动,而设置了被开关驱动的多路转换器330。

[0093] 在多路转换器330的后段,作为模拟电路即电量检测电路而具有电荷电压转换(QV)放大器340、可编程增益放大器(PGA)350以及模拟数字转换器(ADC)360等。QV放大器340将被分时输入的来自静电电容型加速度传感器元件310X、310Y、310Z的电荷转换为电压。PGA350以针对每个轴而被设定的增益而将QV放大器340的输出放大。ADC360对PGA350的输出进行模拟数字转换。作为ADC360,能够恰当地使用图1或图8所示的逐次比较型模拟数字转换器1、2。特别是由于图12所示的三轴加速度传感器元件310的输出为差分信号,因此能够恰当地使用图8所示的逐次比较型模拟数字转换器2。

[0094] (6) 电子设备以及移动体

[0095] 图13简要地图示了作为电子设备的一个具体示例的智能手机401。在智能手机401中组装有物理量检测装置500,该物理量检测装置500除了具有图12所示的三轴型加速度传感器300之外,还具有三轴陀螺传感器以及与之连接的检测电路。物理量检测装置500能够检测智能手机401的姿态。执行所谓的运动传感检测。物理量检测装置500的检测信号能够向例如微电脑芯片(MPU)402供给。MPU402能够根据运动传感检测而执行各种处理。此外,这种运动传感检测能够用在移动电话、便携式游戏机、游戏控制器、汽车导航系统、定点装置、头戴式显示器、平板电脑等电子设备中。在实现运动传感检测时,能够组装物理量检测装置500。

[0096] 图14简要地图示了作为电子设备的其他具体示例的数码照相机(以下称为“相机”)403。在相机403中组装有物理量检测装置500。物理量检测装置500能够检测相机403的姿态。物理量检测装置500的检测信号能够向手抖校正装置404供给。手抖校正装置404能够根据物理量检测装置500的检测信号而使例如透镜组405内的特定的透镜进行移动。这样就能够校正手抖。另外,手抖校正能够用在数码摄像机中。在实现手抖校正时,能够组装物理量检测装置500。

[0097] 图15简要地图示了作为移动体的一个具体示例的汽车406。在汽车406中组装有物理量检测装置500。物理量检测装置500能够检测车身407的姿态。物理量检测装置500的检测信号能够向车身姿态控制装置408供给。车身姿态控制装置408能够根据例如车身407的姿态来控制悬架的软硬或者控制每个车轮409的制动器。另外,这种姿态控制能够用在双足步行机器人或航空器、直升机等各种移动体中。在实现姿态控制时,能够组装物理量检测装置500。

[0098] 虽然对本实施方式进行了详细说明,但本领域技术人员应该能够容易地理解可进行实质上不脱离本发明的新事项以及效果的多种变形。因此,这种改变例都包含在本发明的范围中。例如,在说明书或附图中,至少一次与更广义或同义的不同用语一同记载的用语在说明书或附图中的任何位置,均能够替换为该不同的用语。而且,电荷再分配型数字模拟转换电路10、电阻分压型数字模拟转换电路100等的结构以及动作也不限定为本实施方式所说明的内容,能够进行各种变形。

[0099] 符号说明

[0100] 1、2 逐次比较型模拟数字转换器;10 电荷再分配型数字模拟转换电路;11 j个单位元件;11A~11H 单位元件组;12 公共输出线;13 单位电容阵列;13A、13B 第一、第二电容阵列;14A~14C m根电压供给线;15 选择器;15A、15B 第一、第二选择器;20、21 比较器;30 控制电路;100 电阻分压型数字模拟转换电路;300 物理量检测传感器(加速度传感器)。

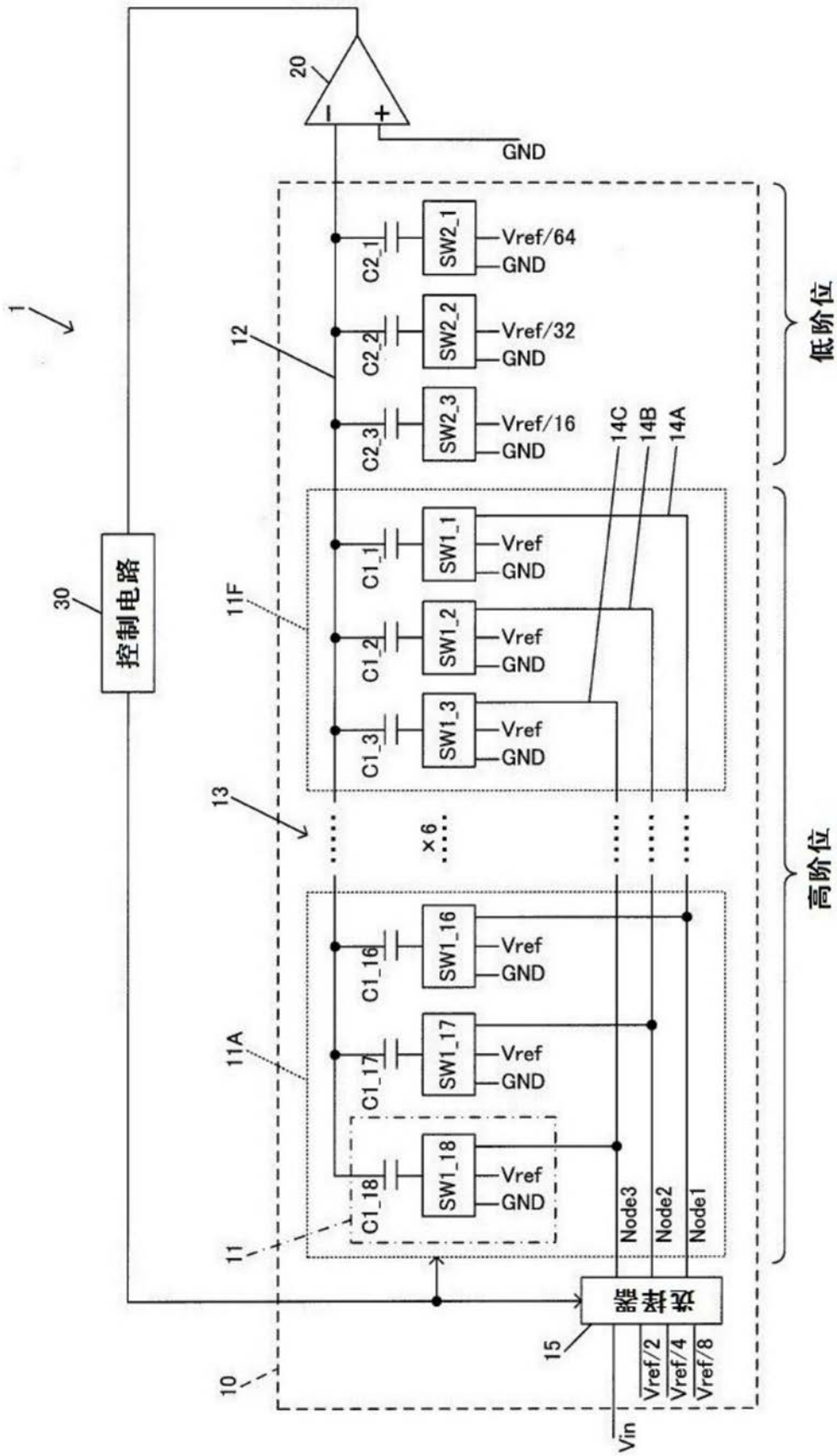


图1

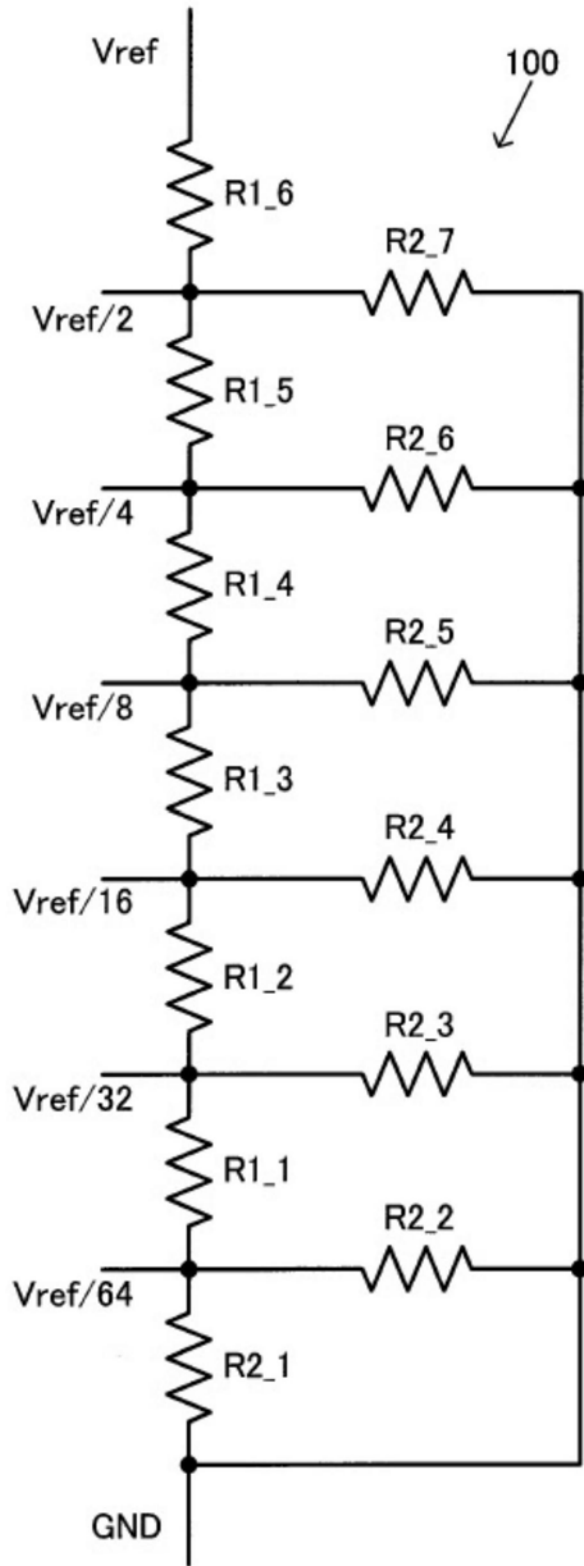


图2

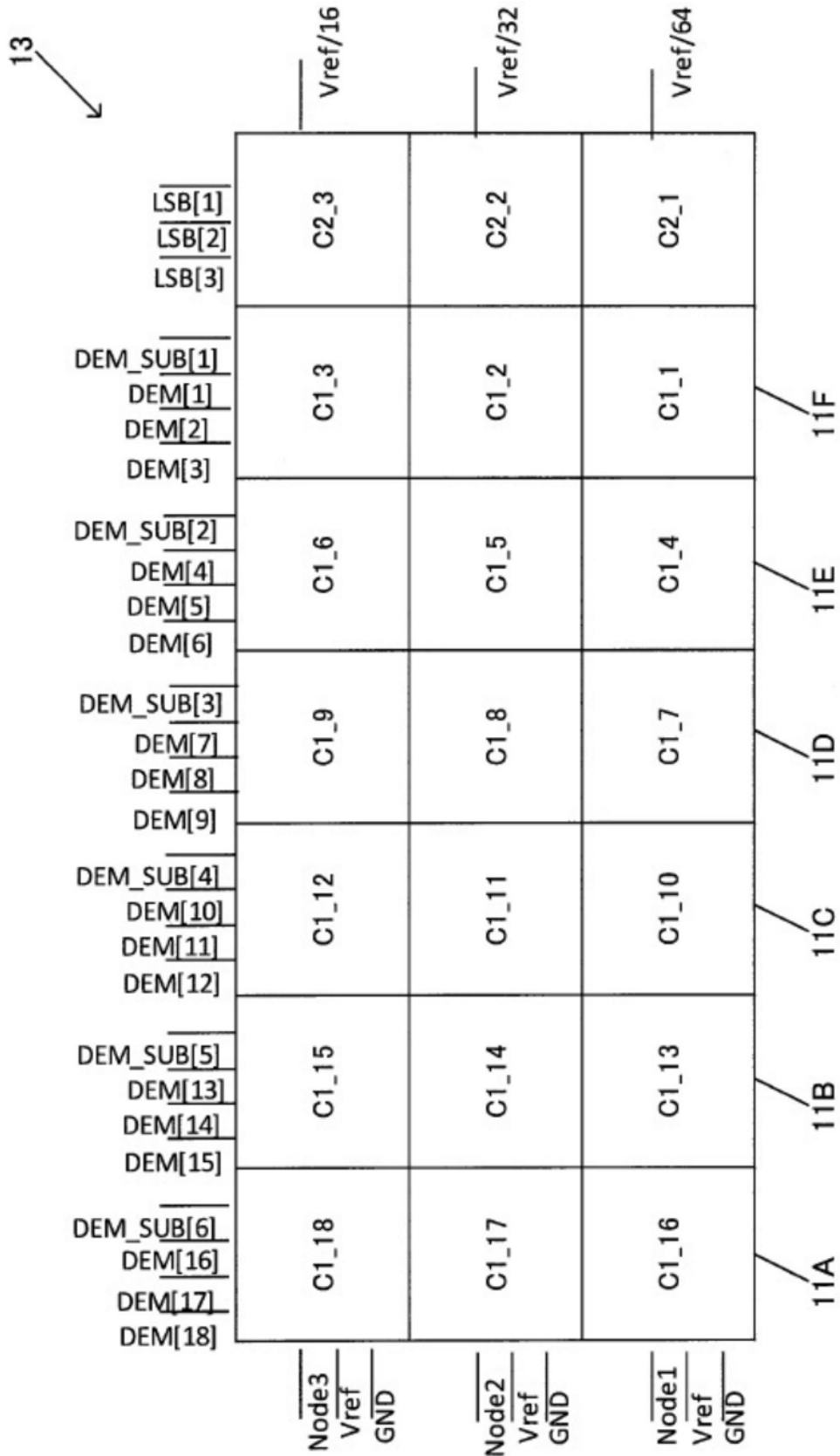


图3

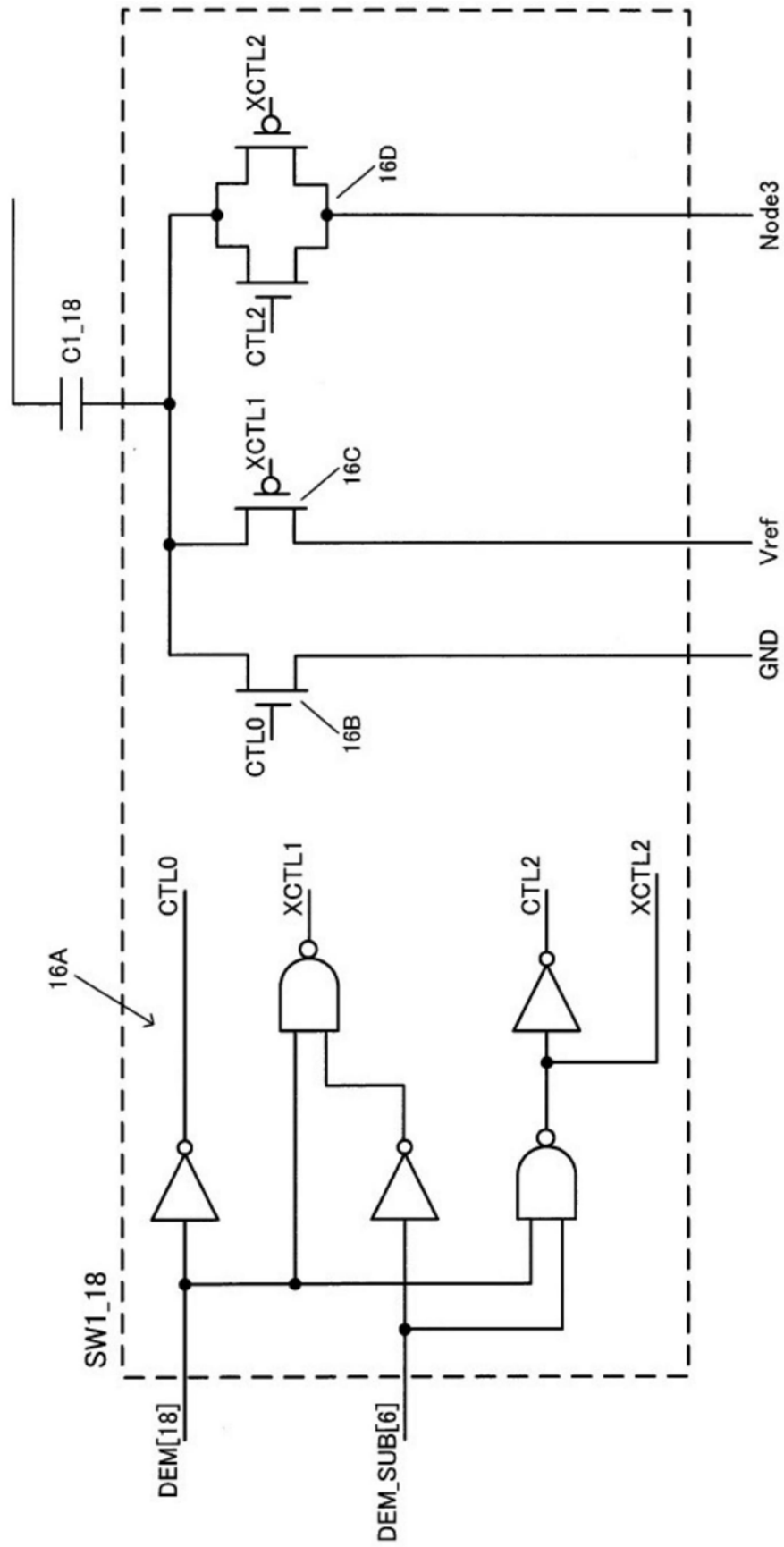


图4

SW1 *		DEM[3i+j]	DEM SUB[i]
OUT		0	X
GND		1	0
Vref		1	1
Nodej			

$i=1\sim 8, j=1\sim 3$

SW2_1		LSB[1]
OUT		0
GND		1
Vref/64		

SW2_2		LSB[2]
OUT		0
GND		1
Vref/32		

SW2_3		LSB[3]
OUT		0
GND		1
Vref/16		

图5

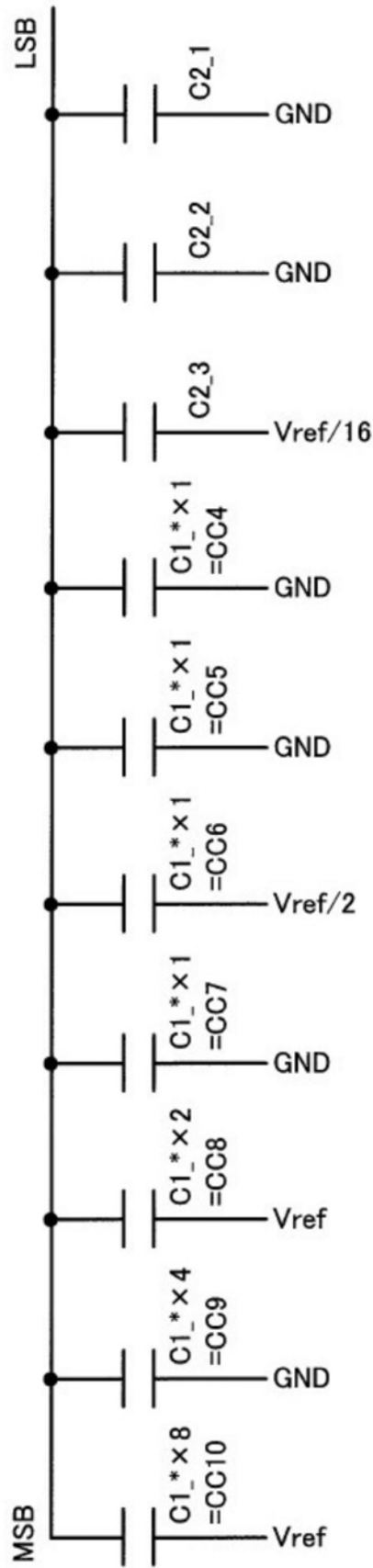


图6

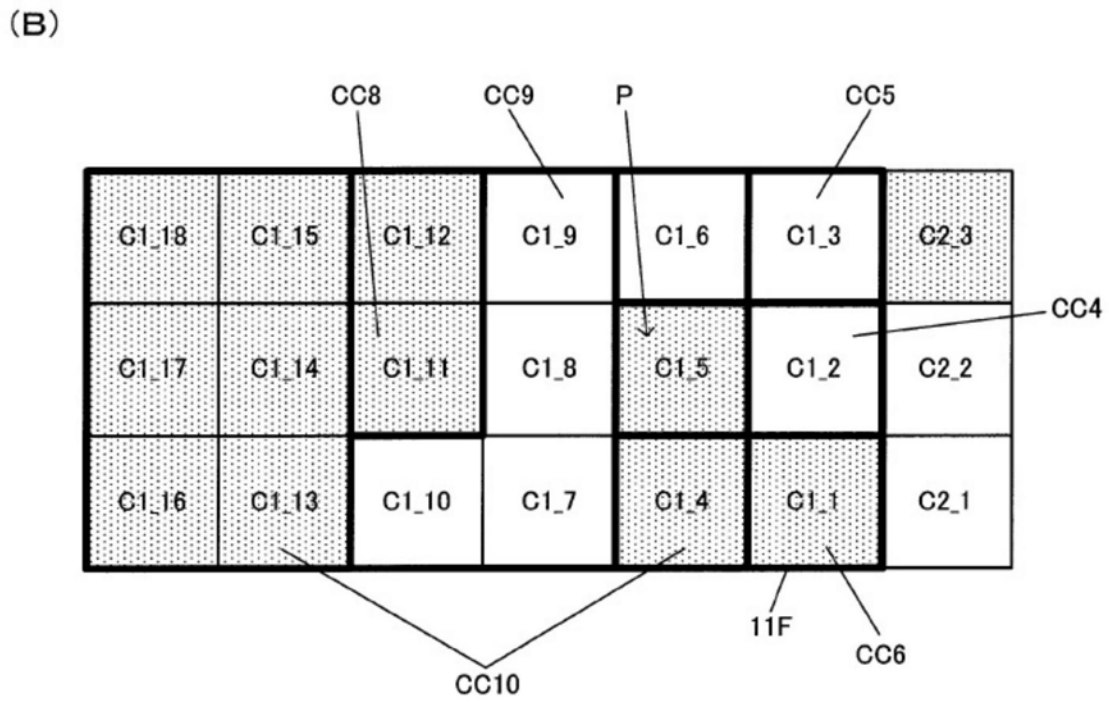
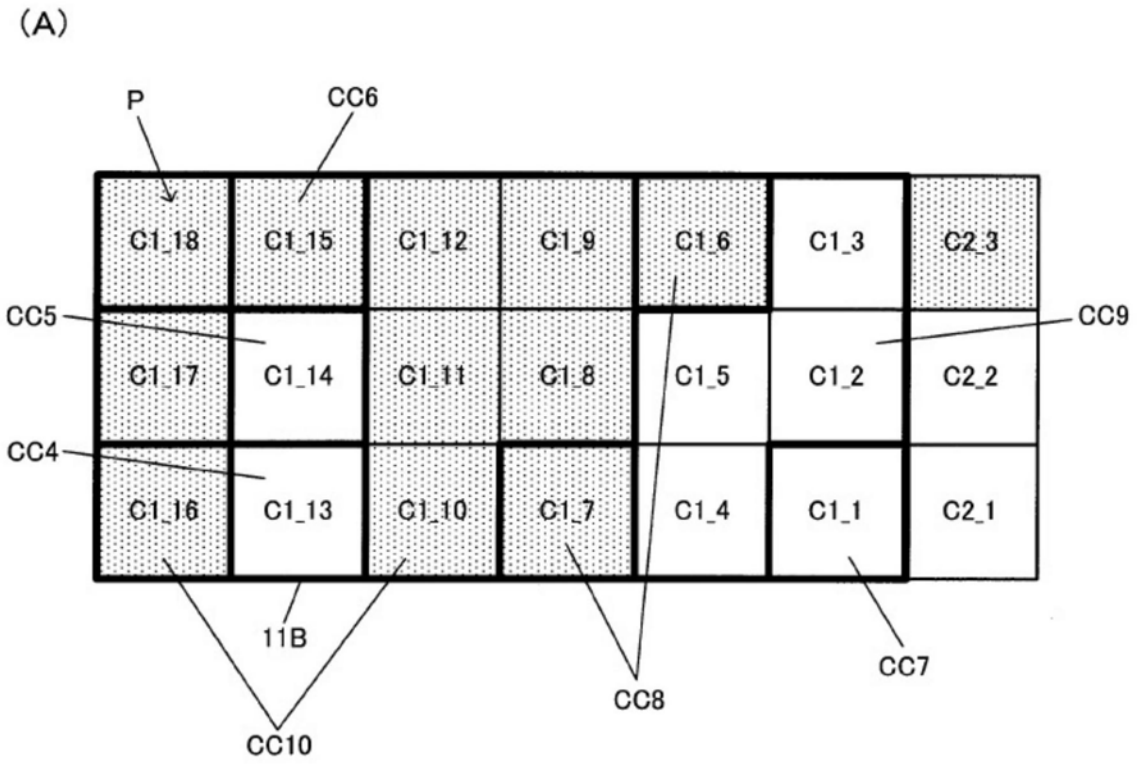


图7

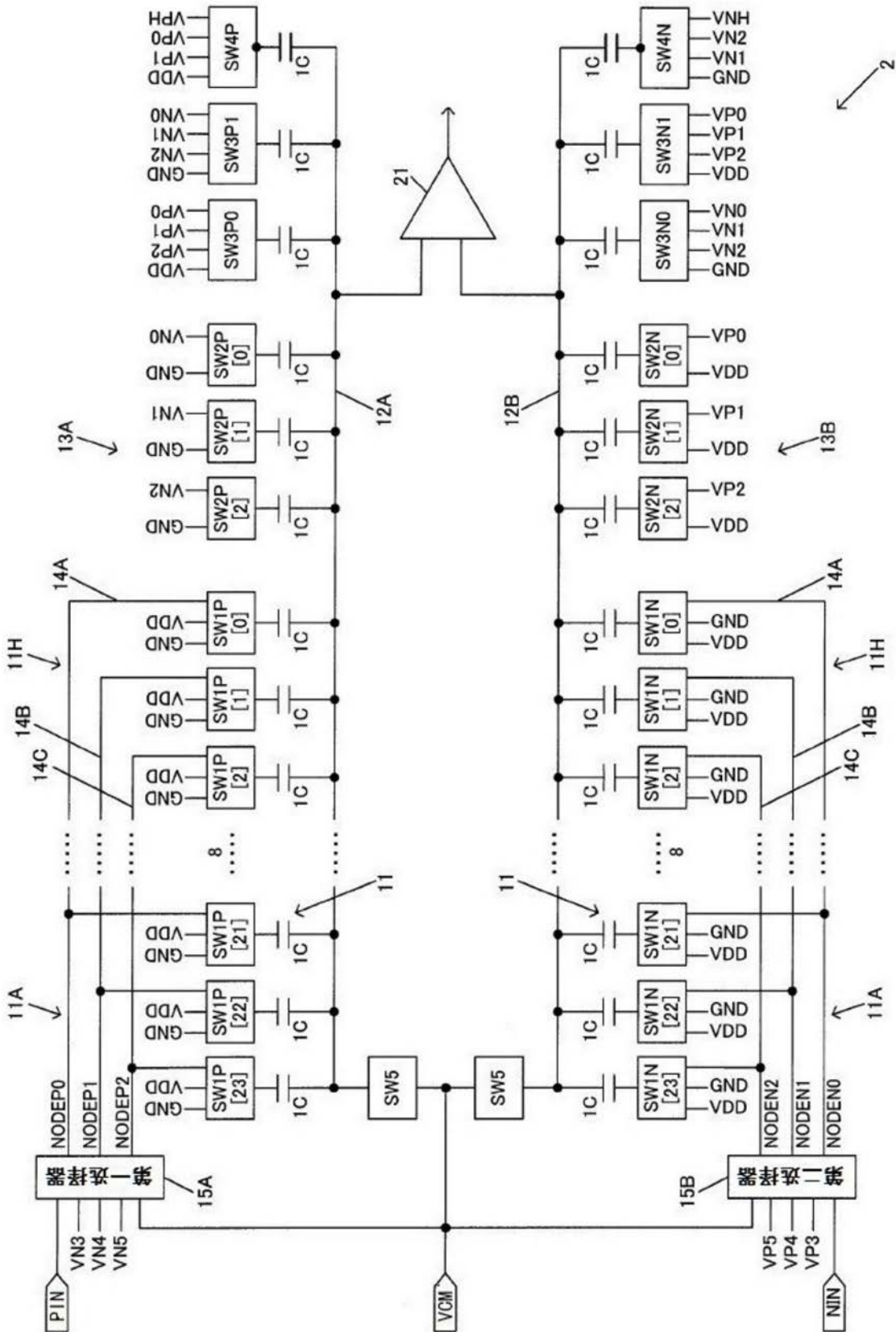


图8

第一选择器

NODEP _n	XSH_CLK	RES_CLK	DEM_SEL _n
PIN	1	0	000
VCM	0	1	000
VN5	0	0	100
VN4	0	0	010
VN3	0	0	001

n=0~2

第二选择器

NODEP _n	XSH_CLK	RES_CLK	DEM_SEL _n
NIN	1	0	000
VCM	0	1	000
VP5	0	0	100
VP4	0	0	010
VP3	0	0	001

n=0~2

SW1P

OUT	DEM[3i+j]	DEM_SUB[i]
GND	0	X
VDD	1	0
NODEP _j	1	1

i=0~7, j=0~2

SW1N

OUT	DEM[3i+j]	DEM_SUB[i]
VDD	0	X
GND	1	0
NODEN _j	1	1

i=0~7, j=0~2

SW2P

OUT	LSB[k]
GND	0
VN _k	1

k=0~2

SW2N

OUT	LSB[k]
VDD	0
VP _k	1

k=0~2

图9

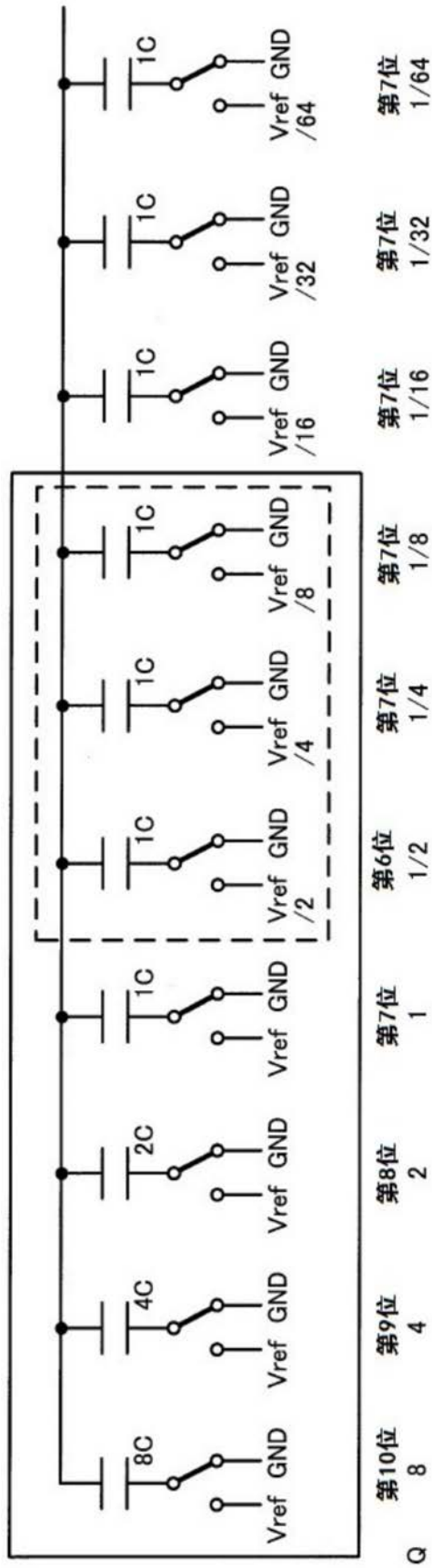


图10

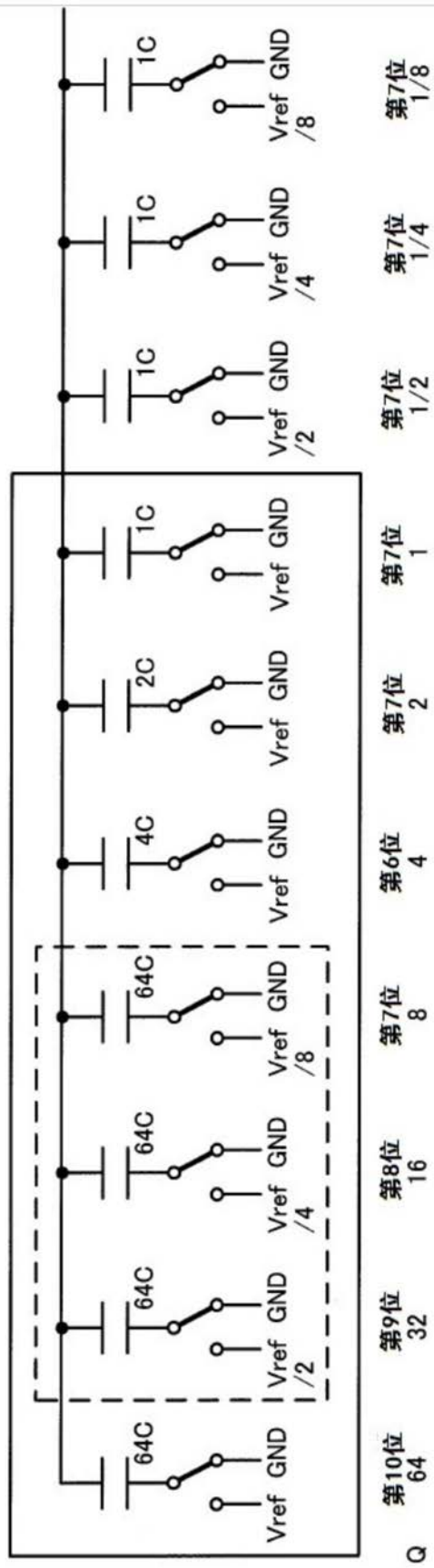


图11

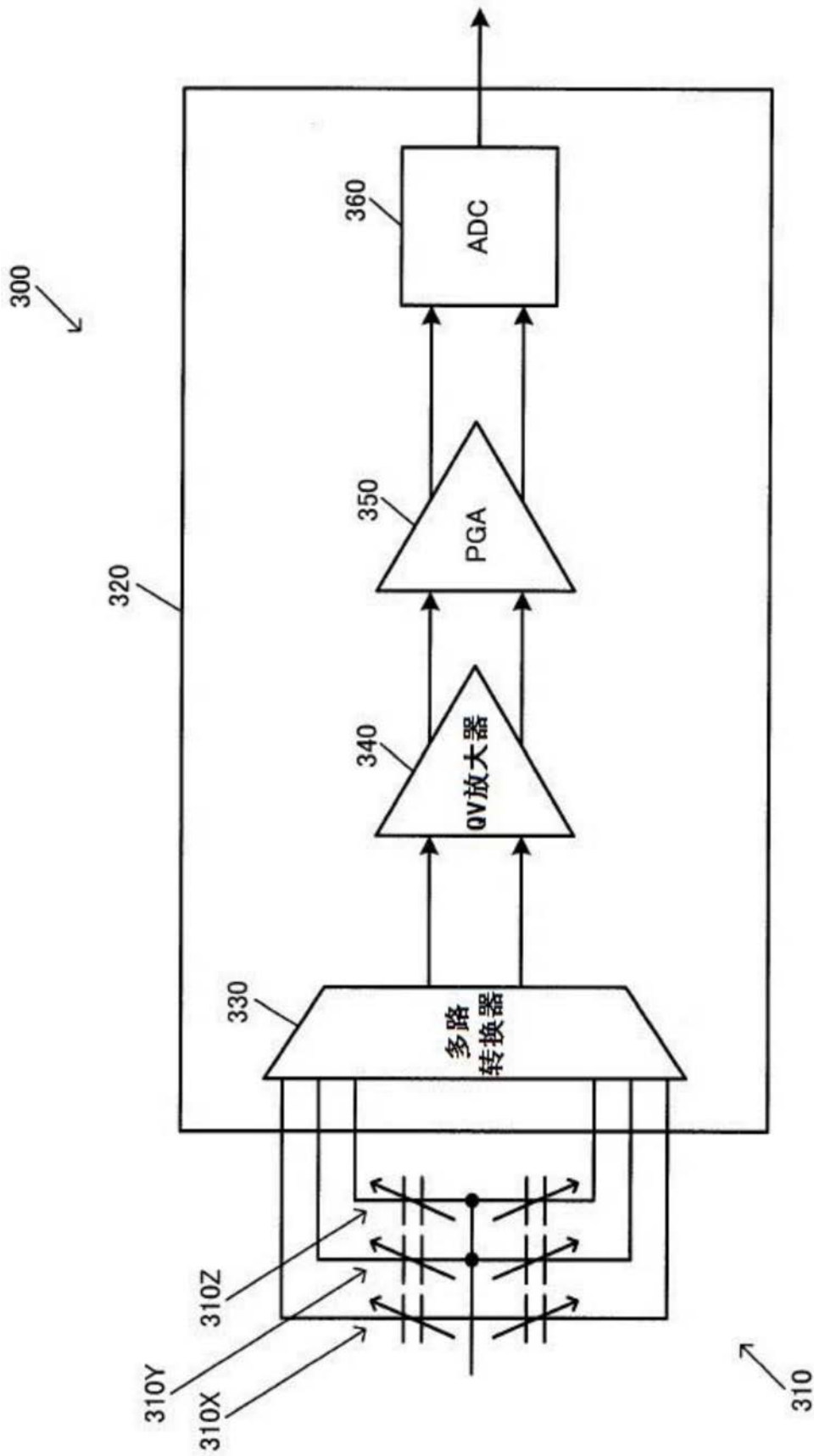


图12

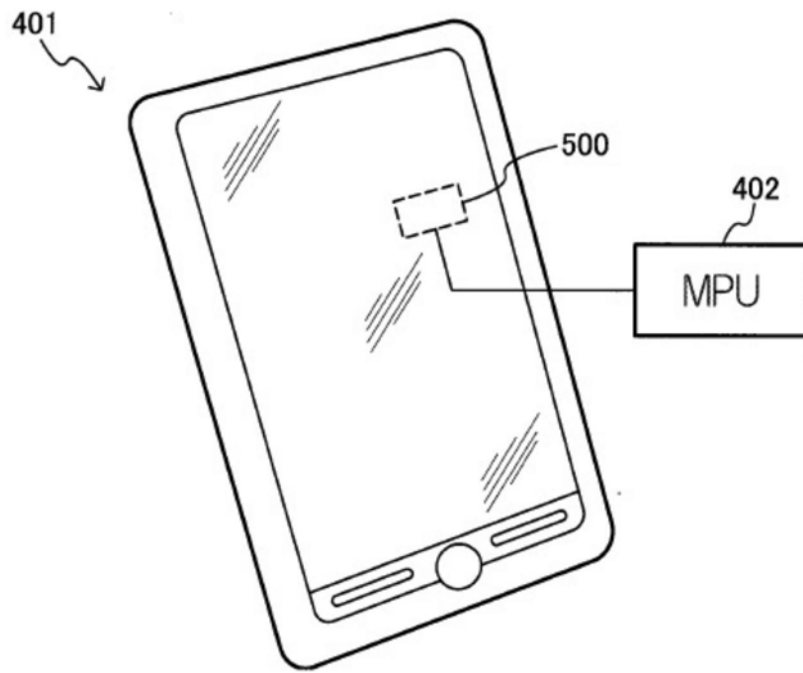


图13

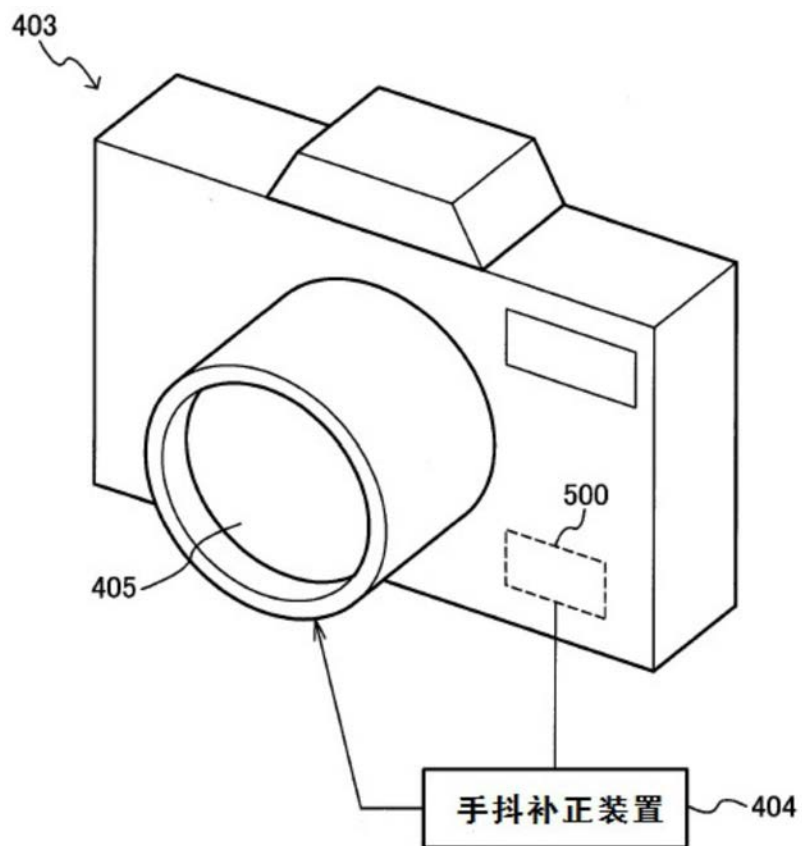


图14

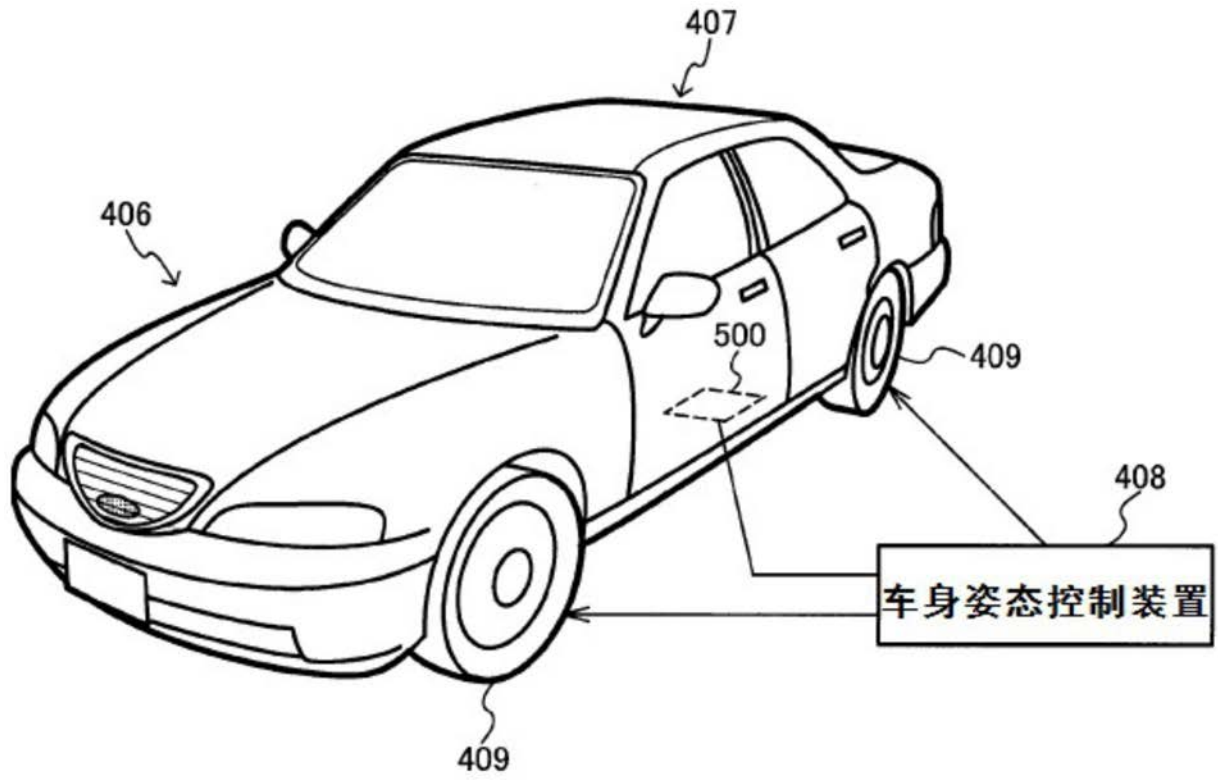


图15