

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5511203号  
(P5511203)

(45) 発行日 平成26年6月4日(2014.6.4)

(24) 登録日 平成26年4月4日(2014.4.4)

(51) Int.Cl.		F I			
<b>HO 1 L</b>	<b>27/146</b>	<b>(2006.01)</b>	<b>HO 1 L</b>	27/14	A
<b>HO 4 N</b>	<b>5/374</b>	<b>(2011.01)</b>	<b>HO 4 N</b>	5/335	7 4 0
<b>HO 4 N</b>	<b>5/369</b>	<b>(2011.01)</b>	<b>HO 4 N</b>	5/335	6 9 0

請求項の数 10 (全 36 頁)

(21) 出願番号	特願2009-63238 (P2009-63238)	(73) 特許権者	000001007
(22) 出願日	平成21年3月16日 (2009.3.16)		キヤノン株式会社
(65) 公開番号	特開2010-219234 (P2010-219234A)		東京都大田区下丸子3丁目30番2号
(43) 公開日	平成22年9月30日 (2010.9.30)	(74) 代理人	100076428
審査請求日	平成24年3月9日 (2012.3.9)		弁理士 大塚 康德
		(74) 代理人	100112508
			弁理士 高柳 司郎
		(74) 代理人	100115071
			弁理士 大塚 康弘
		(74) 代理人	100116894
			弁理士 木村 秀二
		(74) 代理人	100130409
			弁理士 下山 治
		(74) 代理人	100134175
			弁理士 永川 行光

最終頁に続く

(54) 【発明の名称】 撮像素子及び撮像装置

(57) 【特許請求の範囲】

【請求項1】

光信号を電荷に変換する光電変換部と、前記電荷を電圧に変換する電荷電圧変換部と、該電荷電圧変換部の電圧を増幅する画素内アンプとを有する有効画素と、

光電変換部と、電荷電圧変換部と、画素内アンプとを有する第1の黒基準画素と、  
光電変換部を持たず、電荷電圧変換部と、画素内アンプとを有する第2の黒基準画素とを備え、

前記有効画素の画素内アンプ、前記第1の黒基準画素の画素内アンプ、及び前記第2の黒基準画素の画素内アンプは、各々の電荷電圧変換部に接続されてソースフォロア回路を構成する少なくともひとつのトランジスタを有し、前記有効画素と前記第2の黒基準画素とで前記画素内アンプのトランジスタのゲート幅およびゲート長のうちの少なくともひとつが異なり、前記第1の黒基準画素と前記第2の黒基準画素とで前記画素内アンプのトランジスタのゲート幅及びゲート長のうちの少なくともひとつが異なることを特徴とする撮像素子。

【請求項2】

前記第2の黒基準画素の画素内アンプのトランジスタのゲート幅が、前記有効画素の画素内アンプのトランジスタのゲート幅より広い、または、前記第2の黒基準画素の画素内アンプのトランジスタのゲート長が、前記有効画素の画素内アンプのトランジスタのゲート長より長いことを特徴とする請求項1に記載の撮像素子。

【請求項3】

前記第 2 の黒基準画素の画素内アンプのトランジスタのゲート幅が、前記第 1 の黒基準画素の画素内アンプのトランジスタのゲート幅より広い、または、前記第 2 の黒基準画素の画素内アンプのトランジスタのゲート長が、前記第 1 の黒基準画素の画素内アンプのトランジスタのゲート長より長いことを特徴とする請求項 1 又は 2 に記載の撮像素子。

【請求項 4】

前記第 1 の黒基準画素の画素内アンプのトランジスタのゲート幅が、前記有効画素の画素内アンプのトランジスタのゲート幅より広い、または、前記第 1 の黒基準画素の画素内アンプのトランジスタのゲート長が、前記有効画素の画素内アンプのトランジスタのゲート長より長いことを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の撮像素子。

【請求項 5】

前記第 1 の黒基準画素及び前記第 2 の黒基準画素が、前記電荷電圧変換部をリセットするリセットトランジスタを有することを特徴とする請求項 1 乃至 4 のいずれか 1 項に記載の撮像素子。

【請求項 6】

前記第 2 の黒基準画素が、光電変換部から電荷電圧変換部への電荷の転送を制御する転送トランジスタを有することを特徴とする請求項 1 乃至 5 のいずれか 1 項に記載の撮像素子。

【請求項 7】

前記有効画素及び前記第 1 の黒基準画素が、前記光電変換部から前記電荷電圧変換部への電荷の転送を制御する転送トランジスタを有し、前記第 2 の黒基準画素が、前記転送トランジスタを有することを特徴とする請求項 6 に記載の撮像素子。

【請求項 8】

請求項 1 乃至 7 のいずれか 1 項に記載の撮像素子を備えることを特徴とする撮像装置。

【請求項 9】

前記黒基準画素から出力される黒基準信号を用いて、前記有効画素から出力される画像信号を補正する補正回路をさらに備えることを特徴とする請求項 8 に記載の撮像装置。

【請求項 10】

前記黒基準画素から出力される黒基準信号をクランプするクランプ回路をさらに備えることを特徴とする請求項 8 又は 9 に記載の撮像装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、撮像装置における黒基準画素（OB画素）のノイズ低減技術に関する。

【背景技術】

【0002】

近年、撮像素子の進歩により電子スチルカメラやビデオカメラなどの撮像装置の発展が著しい。CMOS（相補型金属酸化膜半導体）イメージセンサに代表される撮像素子は、画素が行方向および列方向に複数配列された画素配列を備え、感光画素が配された有効画素領域と遮光された黒基準画素（OB画素）が配されたOB領域とから構成される。これら撮像素子を用いた撮像装置においては、温度などの条件変動に伴って大きく変動する暗電流のDC分や、電源変動に伴う信号の低周波変動を取り除くためにOB画素を用いたOBクランプ回路が設けられている。

【0003】

このようなOBクランプのクランプ基準（黒基準）としては原理的には垂直（V）OBを用いても、水平（H）OBを用いてもよい。ただし、OBクランプ回路の方式を問わず、OB領域からは正常な画素出力が出力されていることが前提である。OB領域にいわゆる画素欠陥が存在した場合はクランプ情報の中に本来のOB画素情報以外の情報が混入してしまうため、クランプが誤動作してしまい画質劣化を生じさせてしまう。特に、HOBクランプを採用している場合には、当該ラインだけがその上下のラインとは異なった誤クランプ（クランプずれ）を生じるため、信号レベル差が横スジ状のノイズとなって極めて

10

20

30

40

50

目立ち易く、僅かな欠陥の存在が画質不良の原因となるものである。

【0004】

さらに、OB画素で発生するノイズも横スジノイズの原因になるため、可能な限り多くのOB画素を用いてHOBクランプを行うことが必要である。このため、以下のような方法が提案されている。

【0005】

特許文献1に示された技術では、撮像素子の画素欠陥に関して、OB領域における欠陥判定レベルを通常の有効画素領域よりも厳しくすることにより、撮像装置の使用条件(温度・露出時間)の範囲内で、OB画素欠陥によってOBクランプに際して発生する画質劣化を防止することができる方法が提案されている。しかしながら、この方法では、OB領域における欠陥判定レベルを通常の有効画素領域よりも厳しくするため、撮像素子の歩留まりを低下させ、コストアップになるという問題がある。

10

【0006】

また、特許文献2に示された技術では、OB領域が、光電変換部を持つ第1のOB画素と光電変換部を持たない第2のOB画素とから構成されている撮像素子において、光電変換部で発生する画素欠陥を含まない第2のOB画素で安定したHOBクランプを行い、第1のOB画素の平均値を信号処理回路で用いることで暗電流のDC分を取り除く方法が提案されている。

【0007】

さらに、特許文献3には、特許文献2のOB領域と同様の構成をCMOSイメージセンサに適用した構成が記載されている。

20

【0008】

また、CMOSイメージセンサを用いた撮像装置においては、画素毎に持つ画素内アンプの増幅トランジスタのしきい値ばらつきによって発生する画素むらを除去するために、垂直信号線毎にサンプルホールド回路とスイッチトランジスタからなるノイズ除去回路を備えている。

【0009】

しかしながら、これら垂直信号線毎に備える回路のトランジスタのしきい値ばらつきが原因となり、列毎に異なるノイズが発生し、再生画像上で縦スジノイズとなるという新たな問題が生じる。そこで、この縦スジノイズを除去するために、以下のような方法が提案されている。

30

【0010】

特許文献4および5に示された技術では、読み出したVOB領域の複数OBライン信号を列毎に加算処理することで1ライン分の補正信号を作成し、有効画素領域の有効画素ライン信号から減算することで、縦スジノイズを除去する方法が提案されている。

【0011】

また、特許文献6に示された技術では、VOB領域のOBラインを読み出す直前に、ライン毎にOB画素をリセットすることで、画素欠陥を含まないOBライン信号を得る方法が提案されている。

【0012】

40

さらに、特許文献7の図12において、VOB領域が、光電変換部を持つOB画素と光電変換部を持たないOB画素とから構成されている撮像素子を用いて、縦スジノイズを除去する方法が記載されている。また、特許文献7には、光電変換部を持たないOB画素のかわりに、画素内アンプの増幅トランジスタより大きなサイズの画素外アンプの増幅トランジスタを垂直信号線毎に備えることで、1ラインだけで縦スジノイズを除去する方法が提案されている。

【先行技術文献】

【特許文献】

【0013】

【特許文献1】特開2001-268448号公報

50

【特許文献2】特開2002-064196号公報

【特許文献3】特開2003-134400号公報

【特許文献4】特開2000-261730号公報

【特許文献5】特開2006-025146号公報

【特許文献6】特開平10-126697号公報

【特許文献7】特開2005-223860号公報

【発明の概要】

【発明が解決しようとする課題】

【0014】

近年の多画素化および半導体微細加工技術の進歩により、撮像素子の画素面積は縮小化される傾向にある。これに応じて、画素に含まれる各素子も微細化される。例えば、光電変換部で発生した電荷に応じた信号を増幅するためのMOSトランジスタである画素内アンプの増幅トランジスタが微細化された場合を考える。

10

【0015】

ここで、増幅トランジスタのゲート幅を $W$ 、ゲート長を $L$ 、単位面積あたりゲート絶縁膜容量を $C_{ox}$ とすると、増幅トランジスタで発生するノイズは、 $(W \times L \times C_{ox})$ の平方根に反比例することが知られている。すなわち、増幅トランジスタが微細化されて、ゲート幅あるいはゲート長が小さくなると、増幅トランジスタで発生するノイズが増加する。これにより、CMOSイメージセンサを用いた撮像装置においても、上述のように、画素面積が縮小化された場合、有効画素領域およびOB領域における画素内アンプの増幅トランジスタで発生するノイズが増加する。

20

【0016】

そこで、特許文献2および特許文献3においては、HOB領域から読み出される黒基準信号を用いてクランプ動作を実施するので、黒基準信号に含まれる画素内アンプの増幅トランジスタで発生するノイズの量が増加すると、そのクランプ精度が低下し、画質劣化を起こしてしまうという問題が発生する。

【0017】

また、特許文献4から特許文献6、および、特許文献7の図12においては、VOB領域から読み出される黒基準信号を用いて有効画素領域から読み出された信号の縦スジノイズを補正する。そのため、黒基準信号に含まれる画素内アンプの増幅トランジスタで発生するノイズの量が増加すると、その補正精度が低下し、画質劣化を起こしてしまうという問題が発生する。

30

【0018】

さらに、特許文献7においては、画素外アンプの増幅トランジスタが、画素と同じ動作をしていないため、画素で発生している縦スジノイズと同じ信号が得られないので、正確に補正できないという問題が発生する。

【0019】

本発明は、上記課題に鑑みてなされ、黒基準画素から読み出される黒基準信号に含まれるノイズを低減する技術を実現するものである。

【課題を解決するための手段】

40

【0020】

上述した課題を解決し、目的を達成するために、本発明に係わる撮像素子は、光信号を電荷に変換する光電変換部と、前記電荷を電圧に変換する電荷電圧変換部と、該電荷電圧変換部の電圧を増幅する画素内アンプとを有する有効画素と、光電変換部と、電荷電圧変換部と、画素内アンプとを有する第1の黒基準画素と、光電変換部を持たず、電荷電圧変換部と、画素内アンプとを有する第2の黒基準画素とを備え、前記有効画素の画素内アンプ、前記第1の黒基準画素の画素内アンプ、及び前記第2の黒基準画素の画素内アンプは、各々の電荷電圧変換部に接続されてソースフォロア回路を構成する少なくともひとつのトランジスタを有し、前記有効画素と前記第2の黒基準画素とで前記画素内アンプのトランジスタのゲート幅およびゲート長のうちの少なくともひとつが異なり、前記第1の黒基

50

準画素と前記第2の黒基準画素とで前記画素内アンプのトランジスタのゲート幅及びゲート長のうちの少なくともひとつが異なることを特徴とする。

【発明の効果】

【0021】

本発明によれば、黒基準画素から読み出される黒基準信号に含まれるノイズを低減することができる。

【図面の簡単な説明】

【0022】

【図1】本発明に係る実施形態の撮像装置の構成を示す図である。

【図2】図1における撮像素子の詳細な構成を示す図である。

10

【図3】撮像素子の感光画素の詳細な構成を示す図である。

【図4】撮像素子のサンプルホールド回路の詳細な構成を示す図である。

【図5】撮像素子の画素配列を示す図である。

【図6】撮像素子の感光画素のレイアウトを示す図である。

【図7】撮像素子の画素の断面を示す図である。

【図8】撮像素子の遮光画素の詳細な構成を示す図である。

【図9】撮像素子の遮光画素のレイアウトを示す図である。

【図10】撮像素子の遮光画素のレイアウトを示す図である。

【図11】撮像素子の遮光画素の詳細な構成を示す図である。

20

【図12】撮像素子の遮光画素のレイアウトを示す図である。

【図13】撮像素子の遮光画素のレイアウトを示す図である。

【図14】撮像素子の画素配列を示す図である。

【図15】撮像素子の画素配列を示す図である。

【図16】撮像素子の画素配列を示す図である。

【図17】撮像素子の画素配列を示す図である。

【図18】撮像素子の画素配列を示す図である。

【図19】撮像素子の画素配列を示す図である。

【図20】撮像素子の画素配列を示す図である。

【図21】撮像素子の画素配列を示す図である。

【図22】撮像素子の遮光画素のレイアウトを示す図である。

30

【図23】撮像素子の遮光画素のレイアウトを示す図である。

【図24】撮像素子の遮光画素のレイアウトを示す図である。

【図25】撮像素子の遮光画素のレイアウトを示す図である。

【図26】撮像素子の遮光画素のレイアウトを示す図である。

【図27】撮像素子の遮光画素のレイアウトを示す図である。

【図28】撮像素子の遮光画素のレイアウトを示す図である。

【図29】撮像素子の遮光画素のレイアウトを示す図である。

【発明を実施するための形態】

【0023】

以下に、添付図面を参照して本発明の実施形態について詳細に説明する。なお、以下に説明する実施形態は、本発明の実現手段としての一例であり、本発明が適用される装置の構成や各種条件によって適宜修正又は変更されるべきものであり、本発明は以下の実施形態に限定されるものではない。

40

【0024】

本発明の撮像装置は、動画機能付き電子スチルカメラやビデオカメラなどにより実現され、高画素数の撮像素子、これにより得られる画像を表示可能な画像表示部、および、記録可能な画像記録部を備える。また、動画の表示や記録に用いる画素数は、静止画の記録に用いる画素数より少ないことを前提としている。

【0025】

図1は、本発明の実施形態に係わる撮像装置の構成を示す図である。

50

## 【 0 0 2 6 】

図 1 において、本発明の実施形態の撮像装置は、光学系 1、撮像素子 2、駆動回路部 3、前処理部 4、信号処理部 5、画像データを記憶するメモリ部 6、画像表示部 7、画像記録部 8、操作部 9 および同期制御部 10 を備えて構成される。

## 【 0 0 2 7 】

光学系 1 は、被写体像を撮像素子 2 に結像させる合焦レンズ、光学ズームを行うズームレンズ、被写体像の明るさを調整する絞り、露光を制御するシャッターからなり、これらは駆動回路部 3 により駆動される。撮像素子 2 は、水平垂直方向に配列された複数の画素と、これら画素から読み出された信号を所定の順番で出力する回路を有する。詳細は図 2 を参照して後述する。

10

## 【 0 0 2 8 】

駆動回路部 3 は、同期制御部 10 からの制御信号により、定電圧やドライブ能力を強化させたパルスを供給することで、光学系 1 および撮像素子 2 を駆動する。さらに、同期制御部 10 からの制御信号を撮像素子 2 へ伝達する機能も備える。

## 【 0 0 2 9 】

前処理部 4 は、同期制御部 10 からの制御信号により制御され、撮像素子 2 から出力されるアナログ信号に含まれるリセットノイズなどのノイズ成分を除去する相関 2 重サンプリング回路 ( C D S 回路 ) を有する。さらに、前処理部 4 は、ノイズが除去された信号の振幅を調整するゲインコントロールアンプ、振幅が調整されたアナログ信号をデジタル信号に変換する A / D 変換回路を有する。

20

## 【 0 0 3 0 】

本発明の実施形態においては、この前処理部 4 において、V O B 領域や H O B 領域から読み出される黒基準信号を用いたクランプ動作を実施する ( クランプ回路 ) 。 V O B クランプは、必要なければ、実施しなくてもよい。具体的なクランプ動作については、特許文献 1 の図 2 に関する記載や特許文献 2 の図 2 に関する記載と同様に動作させればよいので、説明は省略する。

## 【 0 0 3 1 】

信号処理部 5 は、同期制御部 10 からの制御信号により制御され、前処理部 4 から送出されるデジタル信号に変換された出力信号に対して適切な信号処理を行い画像データに変換する。また、信号処理部 5 は、メモリ部 6 や画像記録部 8 へデジタル信号に変換された出力信号や画像データを出力する。また、信号処理部 5 は、メモリ部 6 や画像記録部 8 からのデジタル信号に変換された出力信号や画像データを受けて信号処理を行う。さらに、撮像素子 2 の出力信号から合焦状態や露光量等の測光データを検出し、同期制御部 10 に送出する機能も備える。

30

## 【 0 0 3 2 】

本発明の実施形態においては、この信号処理部 5 に、縦スジノイズの補正動作を実施するための補正回路を備えている。縦スジノイズの補正動作は、V O B 領域から読み出される黒基準信号から 1 ライン分の補正信号を作成し、撮像素子から出力される出力信号から減算することで実現できる。具体的な補正動作については、特許文献 4 の図 4 に関する記載や特許文献 5 の図 4 および図 5 に関する記載と同様に動作させればよいので、説明は省略する。

40

## 【 0 0 3 3 】

また、本発明の実施形態においては、この信号処理部 5 において、H O B 領域から読み出される黒基準信号を用いたデジタルクランプ動作を実施する。デジタルクランプ動作は、黒基準信号の加算平均を計算し、撮像素子から出力される出力信号から減算することで実現できる。具体的なクランプ動作については、特許文献 2 の図 2 に関する記載と同様に動作させればよいので、説明は省略する。

## 【 0 0 3 4 】

メモリ部 6 は、同期制御部 10 からの制御信号により制御され、デジタル信号に変換された撮像素子 2 の出力信号や、信号処理された画像データを一時的に記憶する。さらに、

50

表示用の画像データを画像表示部 7 へ出力する機能も備える。

【 0 0 3 5 】

画像表示部 7 は、同期制御部 1 0 からの制御信号により制御され、メモリ部 6 に記憶する表示用の画像データを、撮影前の構図決めや撮影後の画像の確認のために表示するもので、電子ビューファインダー ( E V F ) や液晶ディスプレイ ( L C D ) で構成される。また、画像表示部 7 には、一般に撮像素子 2 の垂直画素数より表示画素数が少ないものを用いられ、本実施形態でも画像表示部 7 の表示画素数は、撮像素子 2 の出力画素数より少ないものとする。

【 0 0 3 6 】

画像記録部 8 は、着脱可能なメモリ等を備え、同期制御部 1 0 からの制御信号により制御され、信号処理部 5 から送出されるデジタル信号に変換された出力信号や画像データの記録や着脱可能なメモリからの読み込みを行うことができる。

10

【 0 0 3 7 】

操作部 9 は、スイッチ、押しボタン、レバー、ダイヤル等の操作部材を用いた外部からの指示を同期制御部 1 0 へ伝達する。外部からの指示としては、例えば、撮像装置の電源スイッチの状態、撮影を指示する押しボタンの状態、光学ズームや電子ズームを指示するボタンやレバーの状態あるいは撮影モードを選択するモードダイヤルの状態などがある。また、操作部 9 は、撮影前の画像表示の指示、撮影の各種指示、撮影した画像の表示あるいは撮像装置の動作を予め指示するメニュー操作等を同期制御部 1 0 に伝達する。さらに、操作部 9 は、同期制御部 1 0 からの制御信号により、L C D や L E D 等の表示装置あるいは画像表示部 7 を用いて、撮像装置の状態を表示することができる。また、画像表示部 7 を表示装置とし、画像表示部 7 に装着したタッチパネルを操作部材として用いて、オンスクリーンでの操作を行う構成であってもよい。

20

【 0 0 3 8 】

同期制御部 1 0 は、操作部 9 からの指示により撮像装置全体を制御する。また、信号処理部 5 から送出される合焦状態や露光量等の測光データに応じて、光学系 1 を制御して、最適な被写体像を撮像素子 2 に結像させる。さらに、メモリ部 6 の使用状況や画像記録部 8 のメモリの着脱状態や使用状況を検出することもできる。

【 0 0 3 9 】

次に、本発明の実施形態の撮像装置の主な動作について説明する。

30

【 0 0 4 0 】

< 表示画像の制御 >

- ( 1 ) 操作部 9 の電源スイッチからの指示により電源がオンされる。
- ( 2 ) 信号処理部 5 で撮像素子 2 からの画像信号を表示用の画像データに変換して、画像表示部 7 に表示するとともに、測光データを検出し、同期制御部 1 0 に送出する。
- ( 3 ) 測光データに基づいて同期制御部 1 0 は光学系 1 を制御する。
- ( 4 ) ( 2 ) および ( 3 ) を繰り返すとともに、操作部 9 からの指示を待つ。

【 0 0 4 1 】

< 静止画撮影の制御 >

- ( 1 ) 操作部 9 の撮影スイッチからの指示により静止画撮影の制御が開始される。
- ( 2 ) 信号処理部 5 で撮像素子 2 からの画像信号から測光データを検出し、同期制御部 1 0 に送出する。
- ( 3 ) 測光データに基づいて同期制御部 1 0 が光学系 1 を制御する。
- ( 4 ) 撮像素子 2 において、静止画記録用の露光と信号の出力を行う。
- ( 5 ) 信号処理部 5 で、撮像素子 2 からの画像信号を記録用の画像データに変換して、画像記録部 8 に送出し、着脱可能なメモリに記録するとともに、表示用の画像データに変換して、画像表示部 7 に表示する。
- ( 6 ) < 表示画像の制御 > の ( 4 ) に戻る。

40

【 0 0 4 2 】

< 動画撮影の制御 >

50

- (1) 操作部 9 の撮影スイッチからの指示により動画撮影の制御が開始される。
- (2) 信号処理部 5 で撮像素子 2 からの画像信号を記録用の画像データに変換して、画像記録部 8 に送出し、着脱可能なメモリに記録するとともに、表示用の画像データに変換して、画像表示部 7 に表示する。
- (3) 信号処理部 5 で撮像素子 2 からの画像信号から測光データを検出し、同期制御部 10 に送出する。
- (4) 測光データに応じて同期制御部 10 は光学系 1 を制御する。撮像素子 2 において、動画記録用の露光と信号の出力を行う。
- (5) (2) ~ (4) を繰り返すとともに、操作部 9 からの指示を待つ。

【0043】

次に、図 2 から図 4 を参照して、撮像素子 2 について詳述する。なお、図 2 においては、説明の便宜上、撮像素子 2 の画素数は、水平方向 3 画素、垂直方向 3 画素として表示している。

【0044】

図 2 において、画素 11 は、入射した光（光信号）を電気信号に変換する画素（感光画素）の一つを示し、水平方向（H）、垂直方向（V）の画素の位置を示すアドレスを（1, 1）と表示する。そして、すべての画素の構成は、垂直制御線および垂直信号線がそれぞれ対応する画素で異なることを除いて、画素 11 と同一となっており、画素の位置を示すアドレスは、（V, H） で表される。

【0045】

図 3 に、画素 11 の構成例を示す。図 3 において、点線で囲われた部分が画素 11 を示し、この画素 11 は、垂直制御線 201 及び垂直信号線 101 により他の回路と接続される。垂直制御線 201 は、水平 1 行の画素に共通して接続され、水平 1 行の画素を同時に制御し、垂直信号線 101 は、垂直 1 列の画素に共通して接続され、画素の信号を出力する。垂直制御線 201 は、リセット制御線 221、垂直アドレス線 241、転送制御線 261 をまとめて示す。

【0046】

光電変換素子 D1（光電変換部）は、光を電荷に変換する。FD 容量 C1（電荷電圧変換部）は、光電変換素子 D1 の電荷を電圧に変換する際に電荷を蓄積する。駆動トランジスタ（増幅部）Td1 は、画素内アンプを駆動するトランジスタで、FD 容量 C1 の電圧に応じた電圧を出力する。リセットトランジスタ（リセットスイッチ）T1 は、リセット制御線 221 に接続され、FD 容量 C1 の電圧をリセットする。

【0047】

選択トランジスタ（選択スイッチ）T2 は、垂直アドレス線 241 に接続され、駆動トランジスタ Td1 の出力を画素の出力信号として、垂直信号線 101 に出力する。転送トランジスタ（転送スイッチ）T3 は、転送制御線 261 に接続され、光電変換素子 D1 から FD 容量 C1 への電荷の転送を制御する。電源 Vd は、駆動トランジスタ Td1 およびリセットトランジスタ T1 の電源である。

【0048】

本発明の実施形態において、駆動トランジスタ Td1 以外のトランジスタは、スイッチとして働き、ゲートに接続されている制御線のオンで導通し、オフで遮断することとする。

【0049】

ここで、撮像素子 2 におけるノイズ読みと画素信号読みについて説明する。

【0050】

まず、撮像素子 2 の水平 1 行の画素を読み出す場合のノイズ読みを説明する。垂直制御線は、水平 1 行の画素すべてを制御するので、ここでは、画素（1, 1）を例に説明するが、他の画素の動作も同様である。

【0051】

転送トランジスタ T3 がオフの状態、リセット制御線 221 によりリセットトランジ

10

20

30

40

50



スタ T 1 がオンし、F D 容量 C 1 の電圧がリセットされた後、リセットトランジスタ T 1 をオフする。次に、垂直アドレス線 2 4 1 により選択トランジスタ T 2 がオンし、F D 容量 C 1 のリセット電圧を垂直信号線（信号出力線）1 0 1 に出力する。この信号がノイズ信号となり、ノイズ信号の読出し動作をノイズ読みと定義する。そして、必要であれば、垂直アドレス線 2 4 1 により選択トランジスタ T 2 をオフする。

【 0 0 5 2 】

次に、画素信号読みを説明する。リセットトランジスタ T 1 がオフの状態、転送制御線 2 6 1 により転送トランジスタ T 3 がオンすると、光電変換素子 D 1 から F D 容量 C 1 へ電荷が転送される。そして、F D 容量 C 1 に発生しているノイズ信号と光電変換素子 D 1 から転送されてきた電荷が加算され、画素信号として電荷電圧変換される。次に、垂直  
10  
アドレス線 2 4 1 により選択トランジスタ T 2 がオンし、F D 容量 C 1 の信号電圧を垂直信号線 1 0 1 に出力する。この信号が画素信号となり、この画素信号の読出し動作を画素信号読みと定義する。そして、必要であれば、垂直アドレス線 2 4 1 により選択トランジスタ T 2 をオフする。

【 0 0 5 3 】

以上の説明においては、ノイズ読みと画素信号読みを別々に定義したが、ノイズ読みから画素信号読みまでの一連の動作を次のように連続信号読みとして定義してもよい。連続信号読みにおいては、まず、ノイズ読みを行う。撮像素子 2 の水平 1 行の画素を読み出す場合、転送トランジスタ T 3 がオフの状態、リセット制御線 2 2 1 によりリセットトランジスタ T 1 がオンし、F D 容量 C 1 の電圧がリセットされた後、リセットトランジスタ  
20  
T 1 をオフする。次に、垂直アドレス線 2 4 1 により選択トランジスタ T 2 がオンし、F D 容量 C 1 のリセット電圧を垂直信号線 1 0 1 に出力する。この信号がノイズ信号となる。この状態においては、リセットトランジスタ T 1 がオフの状態なので、続けて、画素信号読みを行う。

【 0 0 5 4 】

転送制御線 2 6 1 により転送トランジスタ T 3 がオンすると、光電変換素子 D 1 から F D 容量 C 1 へ電荷が転送される。そして、F D 容量 C 1 に発生しているノイズ信号と光電変換素子 D 1 から転送されてきた電荷が加算され、画素信号として電荷電圧変換される。ここで、選択トランジスタ T 2 がオンのままなので、加算された F D 容量 C 1 の信号電圧が垂直信号線 1 0 1 に出力され、この信号が画素信号となる。そして、必要であれば、垂直  
30  
アドレス線 2 4 1 により選択トランジスタ T 2 をオフする。

【 0 0 5 5 】

図 2 に戻って、垂直信号線 1 0 1 ~ 1 0 3 に接続されている負荷トランジスタ T s 1 は、接続されている列の画素 1 1 の駆動トランジスタ T d 1 とともにソースフォロア回路を構成している。さらに、ゲートが接地されることで、電流源として作用する。垂直制御回路 2 0 0 は、制御入力端子 1 6 を介しての同期制御部 1 0 からの制御信号の指示により、読み出す画素に接続されている垂直制御線 2 0 1 ~ 2 0 3 を所定の順番に選択することができる。

【 0 0 5 6 】

サンプルホールド回路 1 3 は、S H 制御線 4 9 および 5 0 に制御され、垂直信号線 1 0  
40  
1 ~ 1 0 3 を介して送られてくる画素からの信号を出力回路 1 4 へ送ることができる。出力回路 1 4 は、作動増幅回路として働く電流増幅回路や電圧増幅回路からなり、送られてきた信号を適切な電流増幅や電圧増幅して、出力端子 1 5 を介して前処理部 4 へ出力する。S H 制御回路 4 0 は、制御入力端子 1 6 を介しての同期制御部 1 0 からの制御信号の指示により、サンプルホールド回路 1 3 を制御する。水平制御回路 4 0 0 は、制御入力端子 1 6 を介しての同期制御部 1 0 からの制御信号の指示により、水平制御線 4 0 1 ~ 4 0 3 を所定の順番に選択することができる。

【 0 0 5 7 】

図 4 に、サンプルホールド回路 1 3 の構成例を示す。トランジスタ T 4 9 および T 5 0 は、同じ番号の S H 制御線 4 9 および 5 0 によりオンオフされることで、導通あるいは遮  
50

断するスイッチとして機能する。トランジスタT421～T423は、それぞれ水平制御線401～403によりオンオフされることで、導通あるいは遮断するスイッチとして機能する。トランジスタT441～T443は、それぞれ水平制御線401～403によりオンオフされることで、導通あるいは遮断するスイッチとして機能する。蓄積容量C421～C423、C441～C443は、トランジスタT49およびT50を介して送られてくる信号を蓄積する。

【0058】

次に、図4を参照して、サンプルホールド回路13の動作について説明する。サンプルホールド回路13におけるノイズ読み時は、SH制御線49による制御で、トランジスタT49をオンの状態にし、垂直信号線101～103に送られてくるノイズ信号を蓄積容量C421～C423に蓄積した後、トランジスタT49をオフする。サンプルホールド回路13における画素信号読み時は、SH制御線50による制御で、トランジスタT50をオンの状態にし、垂直信号線101～103に送られてくる画素信号を蓄積容量C441～C443に蓄積した後、トランジスタT50をオフする。

【0059】

次に、同期制御部10からの制御信号により、水平制御回路400が水平制御線401～403を順番に選択することで、トランジスタT421～T423、T441～T443を制御する。そして、選択された水平制御線に対応する蓄積容量C421～C423に蓄積しているノイズ信号および蓄積容量C441～C443に蓄積している画素信号が、それぞれ水平ノイズ線501、水平信号線502に出力される。このようにして、水平1行に対応する画素信号とノイズ信号の差動出力が、出力回路14を介して出力される。

【0060】

次に、上記<静止画撮影の制御>の(4)に相当する全画素を読み出す静止画撮影モードについて説明する。

【0061】

露光後、撮像素子2において、垂直制御回路200が、垂直制御線201～203を順番に選択する。この動作により、まずは、撮像素子2の第1行目の画素を読み出すことになるが、画素信号読みに先だって、水平1行分のノイズ読みを行う。サンプルホールド回路13では、SH制御線49によりトランジスタT49をオンの状態にし、垂直信号線101～103から送られてくるノイズ信号を蓄積容量C421～C423に蓄積した後に、トランジスタT49をオフする。以上が、ノイズ読みである。

【0062】

次に、ノイズ読みを行った行と同じ行の画素信号読みを行う。サンプルホールド回路13では、SH制御線50によりトランジスタT50をオンの状態にし、垂直信号線101～103から送られてくる画素信号を蓄積容量C441～C443に蓄積した後に、トランジスタT50をオフする。以上が、画素信号読みである。

【0063】

以上の説明においては、ノイズ読みと画素信号読みを別々に実施したが、図3で説明したように、ノイズ読みから画素信号読みまでの一連の動作を連続信号読みとして実施してもよい。

【0064】

その後、水平制御回路400が、水平制御線401～403を順番に選択する。そして、ノイズ信号は水平ノイズ線501、画素信号は水平信号線502を介して出力アンプ14に送られ、画素信号とノイズ信号の差動出力が撮像素子2の出力となる。この動作を水平1行分繰り返すことで、第1行目の画素の読出しが行われる。これを全画素に対して行うことで、静止画撮影モードが終了する。

【0065】

本発明の実施形態では、この静止画撮影モードのように、画素の増幅手段である画素内アンプの駆動トランジスタTd1の入力に相当するFD容量C1をリセットしたときのノイズ信号を画素信号から減算する動作を実施する。これにより、画素内アンプで発生する

10

20

30

40

50

ノイズを効果的に除去することが可能となる。

【0066】

しかしながら、各列毎にあるサンプルホールド回路を構成しているトランジスタや蓄積容量のばらつきやノイズ読み動作と画素信号読み動作の信号経路が異なることにより、サンプルホールド回路間にも出力差が生じてしまう。これが垂直一列に影響して、縦スジノイズとなる。この縦スジノイズは、図1の撮像装置で説明したように、特許文献4の図4に関する記載や特許文献5の図4および図5に関する記載の補正動作により低減できるが、OB領域の画素内アンプの駆動トランジスタが発生するノイズが大きいと補正精度を悪くしてしまう。

【0067】

そこで、次に、OB領域の画素内アンプの駆動トランジスタが発生するノイズを低減する方法について説明する。

【0068】

(第1の実施形態)

図1から図4に加えて、図5から図9を参照して、本発明の第1の実施形態について説明する。

【0069】

図5は、本発明の第1の実施形態における撮像素子2の画素配列を示す図である。

【0070】

60が、光電変換素子を備えた感光画素(図3)が配列された有効画素領域である。61が、遮光された画素(第1の黒基準画素)が配列された第1のOB領域である。62が、遮光された画素(第2の黒基準画素)が配列された第2のOB領域である。ここで、図2においては、動作の説明を簡略化するため、撮像素子2の画素数は、水平方向3画素、垂直方向3画素として説明したが、図5においては、OBクランプ動作や縦スジノイズ補正動作を行うのに十分な画素数を備えているものとする。

【0071】

図6は、光電変換素子を備えた感光画素(図3)のレイアウト図である。図6においては、光電変換素子D1、FD容量C1、各トランジスタのゲート、ソース、ドレインおよび配線以外は省略している。また、配線は、簡略化して示している。図3と同じ構成の部分は、同じ符号を用いている。

【0072】

110が、光電変換素子を備えた感光画素を示す。T3gが、転送トランジスタT3のゲート、T1gが、リセットトランジスタT1のゲート、Td1gが、駆動トランジスタTd1のゲート、T2gが、選択トランジスタT2のゲートを示す。また、FD容量C1と駆動トランジスタのゲートTd1gが、配線308で接続されている。さらに、駆動トランジスタTd1のゲート幅をW1、ゲート長をL1で表している。ここで、W1およびL1は、それぞれ、駆動トランジスタのゲートTd1gのチャンネル幅およびチャンネル長としても良い。そして、この感光画素110が、有効画素領域60に配列されている。

【0073】

図7は、図6における光電変換素子D1から垂直信号線101の接続部までの各トランジスタのチャンネル領域を含む断面を示す。

【0074】

301が、光電変換素子D1である。302は、FD容量C1部分で、転送トランジスタT3のドレインとリセットトランジスタT1のソースとの接続部にもなっている。さらに、FD容量C1と駆動トランジスタのゲートTd1gを接続する配線308の接続部にもなっている。

【0075】

303は、電源Vdの配線308との接続部で、リセットトランジスタT1のドレインと駆動トランジスタTd1のドレインとの接続部にもなっている。304は、駆動トランジスタTd1のソースと選択トランジスタT2のドレインとの接続部である。305は、

10

20

30

40

50

垂直信号線 101 の接続部で、選択トランジスタ T2 のソースとなっている。また、311 は、転送トランジスタ T3 のチャンネル部分、312 は、リセットトランジスタ T1 のチャンネル部分、313 は、駆動トランジスタ Td1 のチャンネル部分、314 は、選択トランジスタ T2 のチャンネル部分である。

【0076】

図8は、光電変換素子を備えた遮光画素を示す図である。点線で囲われた部分が遮光画素91を示す。遮光手段801を持つこと以外は、図3の画素と同じ構成となっている。図9は、光電変換素子を備えた第1の遮光画素のレイアウト図である。図8と同じ構成の部分は、同じ数字と記号を用いている。また、遮光はされているが、遮光手段801の図示は省略する。断面については、図7と同様である。

10

【0077】

910が、光電変換素子を備えた第1の遮光画素を示す。第1の遮光画素910の水平方向および垂直方向の長さは、感光画素110と同じである。さらに、駆動トランジスタ Td1 のゲート幅（チャンネル幅）を  $W_2$ 、ゲート長（チャンネル長）を  $L_2$  で表している。

【0078】

次に、第1のOB領域61をHOB領域、第2のOB領域62をVOB領域とし、それぞれに、第1の遮光画素910を配列させた場合の撮像装置の動作について説明する。

【0079】

本実施形態の撮像装置においては、撮像素子2から出力される出力信号は前処理部4においてクランプされる。この時、VOB領域である第2のOB領域62から読み出される黒基準信号を用いてVOBクランプ動作を実施し、HOB領域である第1のOB領域61から読み出される黒基準信号を用いてHOBクランプ動作を実施することができる。VOBクランプは省略してもよい。

20

【0080】

また、信号処理部5において、VOB領域である第2のOB領域62から読み出される黒基準信号を用いて1ライン分の補正信号を作成し、有効画素領域60から読み出される出力信号から減算することで、縦スジノイズの補正動作を実施することができる。さらに、信号処理部5において、HOB領域である第1のOB領域61から読み出される黒基準信号の加算平均を計算し、有効画素領域60から読み出される出力信号から減算することで、デジタルクランプ動作を実施することができる。

30

【0081】

しかしながら、HOB領域の水平方向の遮光画素数が不足している場合、第1のOB領域61から読み出される黒基準信号に含まれるノイズの影響で、前処理部4におけるHOBクランプ動作では、誤クランプによる横スジノイズが発生してしまうことになる。また、信号処理部5におけるデジタルクランプ動作でも、正確な黒基準信号が作成できずに、誤クランプによる信号のかさ上げや足切りといった不具合が発生してしまうことになる。また、VOB領域の垂直方向の遮光画素数が不足している場合、第2のOB領域62から読み出される黒基準信号を用いた縦スジノイズの補正動作は、黒基準信号に含まれるノイズの影響で、補正信号が正確に作成できずに、縦スジノイズが残ってしまうことになる。

40

【0082】

そこで、下記3つの場合で、OB領域の画素内アンプの駆動トランジスタが発生するノイズを低減する方法について説明する。

(1) HOB領域の水平方向の遮光画素数が不足している場合

HOB領域である第1のOB領域61の駆動トランジスタ Td1 のゲート幅（チャンネル幅） $W_2$  およびゲート長（チャンネル長） $L_2$  と、有効画素領域60の駆動トランジスタ Td1 のゲート幅（チャンネル幅） $W_1$  およびゲート長（チャンネル長） $L_1$  の関係を、

第1のOB領域の  $W_2 > \text{有効画素領域の } W_1$ 、かつ、

第1のOB領域の  $L_2 > \text{有効画素領域の } L_1$

とすれば、HOB領域の駆動トランジスタ Td1 が発生するノイズを低減することができるので、誤クランプを防止することができる。

50

## 【 0 0 8 3 】

この時、

第 1 の O B 領域の  $W 2 >$  有効画素領域の  $W 1$ 、かつ、

第 1 の O B 領域の  $L 2 =$  有効画素領域の  $L 1$

でもノイズ低減効果はあるし、

第 1 の O B 領域の  $W 2 =$  有効画素領域の  $W 1$ 、かつ、

第 1 の O B 領域の  $L 2 >$  有効画素領域の  $L 1$

でもノイズ低減効果はある。

## 【 0 0 8 4 】

また、V O B 領域である第 2 の O B 領域 6 2 の駆動トランジスタ T d 1 のゲート幅（チャンネル幅） $W 2$  およびゲート長（チャンネル長） $L 2$  については、

第 2 の O B 領域の  $W 2 =$  有効画素領域の  $W 1$ 、かつ、

第 2 の O B 領域の  $L 2 =$  有効画素領域の  $L 1$

でもよい。

（ 2 ） V O B 領域の垂直方向の遮光画素数が不足している場合

V O B 領域である第 2 の O B 領域 6 2 の駆動トランジスタ T d 1 のゲート幅（チャンネル幅） $W 2$  およびゲート長（チャンネル長） $L 2$  と、有効画素領域 6 0 の駆動トランジスタ T d 1 のゲート幅（チャンネル幅） $W 1$  およびゲート長（チャンネル長） $L 1$  の関係を、

第 2 の O B 領域の  $W 2 >$  有効画素領域の  $W 1$ 、かつ、

第 2 の O B 領域の  $L 2 >$  有効画素領域の  $L 1$

とすれば、V O B 領域の駆動トランジスタ T d 1 が発生するノイズを低減することができるので、縦スジノイズの誤補正を防止することができる。

## 【 0 0 8 5 】

この時、

第 2 の O B 領域の  $W 2 >$  有効画素領域の  $W 1$ 、かつ、

第 2 の O B 領域の  $L 2 =$  有効画素領域の  $L 1$

でもノイズ低減効果はあるし、

第 2 の O B 領域の  $W 2 =$  有効画素領域の  $W 1$ 、かつ、

第 2 の O B 領域の  $L 2 >$  有効画素領域の  $L 1$

でもノイズ低減効果はある。

## 【 0 0 8 6 】

また、H O B 領域である第 1 の O B 領域 6 1 の駆動トランジスタ T d 1 のゲート幅（チャンネル幅） $W 2$  およびゲート長（チャンネル長） $L 2$  については、

第 1 の O B 領域の  $W 2 =$  有効画素領域の  $W 1$ 、かつ、

第 1 の O B 領域の  $L 2 =$  有効画素領域の  $L 1$

でもよい。

（ 3 ） H O B 領域の水平方向の遮光画素数、および、V O B 領域の垂直方向の遮光画素数が不足している場合

H O B 領域である第 1 の O B 領域 6 1 の駆動トランジスタ T d 1 のゲート幅（チャンネル幅） $W 2$  およびゲート長（チャンネル長） $L 2$  と、V O B 領域である第 2 の O B 領域 6 2 の駆動トランジスタ T d 1 のゲート幅（チャンネル幅） $W 2$  およびゲート長（チャンネル長） $L 2$  と、有効画素領域 6 0 の駆動トランジスタ T d 1 のゲート幅（チャンネル幅） $W 1$  およびゲート長（チャンネル長） $L 1$  の関係を、

第 1 の O B 領域の  $W 2 >$  有効画素領域の  $W 1$ 、かつ、

第 1 の O B 領域の  $L 2 >$  有効画素領域の  $L 1$ 、かつ

第 2 の O B 領域の  $W 2 >$  有効画素領域の  $W 1$ 、かつ、

第 2 の O B 領域の  $L 2 >$  有効画素領域の  $L 1$

とすることで、H O B 領域の駆動トランジスタ T d 1 が発生するノイズの低減による誤クランプの防止とともに、V O B 領域の駆動トランジスタ T d 1 が発生するノイズの低減による縦スジノイズの誤補正を防止することができる。

10

20

30

40

50

## 【 0 0 8 7 】

この時、第1のOB領域のW2とL2のどちらか一方、あるいは、第2のOB領域のW2とL2のどちらか一方であれば、有効画素領域のW1とL1と同じにしてもノイズ低減効果はある。

## 【 0 0 8 8 】

また、HOBクランプと縦スジノイズ補正を比較すると、HOBクランプは、クランプしている行の遮光画素の信号だけでなく、それ以前の行の遮光画素の信号も使って、クランプを行う。それに対して、縦スジノイズ補正は、VOB領域の垂直画素の信号を加算平均してその列の補正信号とするので、原理的に、利用できる遮光画素の数がHOBクランプより少ないことになり、駆動トランジスタTd1が発生するノイズの影響をより受けやすい。

10

## 【 0 0 8 9 】

さらに、撮像素子の有効画素領域は、横に長いことが一般的なので、HOB領域よりVOB領域の増加の方が撮像素子の面積の増大への影響が大きいことになり、垂直方向の遮光画素数が不足する場合の方が多い。

## 【 0 0 9 0 】

そこで、

第2のOB領域のW2 > 第1のOB領域のW2 > 有効画素領域のW1、かつ、

第2のOB領域のL2 > 第1のOB領域のL2 > 有効画素領域のL1

とすることで、VOB領域の駆動トランジスタTd1が発生するノイズの方をより低減することができるので、ノイズに敏感な縦スジノイズの誤補正を防止することができる。

20

## 【 0 0 9 1 】

この時、第1のOB領域のW2とL2のどちらか一方、あるいは、第2のOB領域のW2とL2のどちらか一方であれば、有効画素領域のW1とL1と同じにしてもノイズ低減効果はある。

## 【 0 0 9 2 】

(第2の実施形態)

次に、図1から図9に加えて、図10を参照して、本発明の第2の実施形態である撮像装置について説明する。なお、本実施形態では、撮像装置の基本的な構成と動作及び撮像素子の基本的な構成と動作は、上記第1の実施形態と同様であるので、図および符号を流

30

## 【 0 0 9 3 】

図10は、光電変換素子を備えた第2の遮光画素のレイアウト図である。図8と同じ構成の部分は、同じ数字と記号を用いている。また、遮光はされているが、遮光手段801の図示は省略する。断面については、図7と同様である。

## 【 0 0 9 4 】

920が、光電変換素子を備えた第2の遮光画素を示す。第2の遮光画素920の水平方向および垂直方向の長さは、感光画素110と同じである。さらに、駆動トランジスタTd1のゲート幅(チャンネル幅)をW3、ゲート長(チャンネル長)をL3で表している。

## 【 0 0 9 5 】

40

第2の遮光画素920においては、ゲート幅(チャンネル幅)W3とゲート長(チャンネル長)L3を大きくとるために、光電変換素子D1の面積を削減している。ゲート幅(チャンネル幅)W3を広くするために、光電変換素子D1の垂直方向の面積を削減し、ゲート長(チャンネル長)L3を長くするために、光電変換素子D1の水平方向の面積を削減している。なお、第2の遮光画素920においては、光に対して感度が必要なわけではないので、光電変換素子D1の面積を削減しても、読み出される黒基準信号に対する影響は少なく済む。

## 【 0 0 9 6 】

このように、ゲート幅(チャンネル幅)W3とゲート長(チャンネル長)L3を大きくとることができるので、感光画素110に比べて、第2の遮光画素920の駆動トランジスタ

50

Td1が発生するノイズを低減することができる。

【0097】

この時、ゲート幅（チャンネル幅）W3だけ広くして、ゲート長（チャンネル長）L3を感光画素110のL1と同じにし、光電変換素子D1の水平方向の面積の削減は行わないことにしてもよく、それでもノイズ低減効果はある。また、ゲート長（チャンネル長）L3だけ長くして、ゲート幅（チャンネル幅）W3を感光画素110のW1と同じにし、光電変換素子D1の垂直方向の面積の削減は行わないことにしてもよく、それでもノイズ低減効果はある。

【0098】

次に、本実施形態において、図5の第1のOB領域61をHOB領域、第2のOB領域62をVOB領域とした場合の撮像装置の動作について説明する。

(1) 第1のOB領域61および第2のOB領域62それぞれに、第2の遮光画素920を配列させた場合

有効画素領域60のゲート幅（チャンネル幅）W1とゲート長（チャンネル長）L1に対する、第1のOB領域61および第2のOB領域62それぞれのゲート幅（チャンネル幅）W3とゲート長（チャンネル長）L3の関係を、第1の実施形態と同様にして実施することで、ノイズ低減効果があることは明らかである。

(2) 第1のOB領域61に第1の遮光画素910を配列させ、第2のOB領域62に第2の遮光画素920を配列させた場合

有効画素領域60のゲート幅（チャンネル幅）W1とゲート長（チャンネル長）L1に対する、第1のOB領域61のゲート幅（チャンネル幅）W2とゲート長（チャンネル長）L2の関係を、第1の実施形態と同様にして実施することで、ノイズ低減効果があることは明らかである。

【0099】

同じく、有効画素領域60のゲート幅（チャンネル幅）W1とゲート長（チャンネル長）L1に対する、第2のOB領域62それぞれのゲート幅（チャンネル幅）W3とゲート長（チャンネル長）L3の関係を、第1の実施形態と同様にして実施することで、ノイズ低減効果があることは明らかである。

【0100】

さらに、

第2のOB領域のW3 > 第1のOB領域のW2 > 有効画素領域のW1、かつ、

第2のOB領域のL3 > 第1のOB領域のL2 > 有効画素領域のL1

とすることで、VOB領域の駆動トランジスタTd1が発生するノイズの方をより低減することができるので、ノイズに敏感な縦スジノイズの誤補正を防止することができる。

この時、第1のOB領域のW2とL2のどちらか一方、あるいは、第2のOB領域のW3とL3のどちらか一方であれば、有効画素領域のW1とL1と同じにしてもノイズ低減効果はある。

【0101】

また、本実施形態においては、第1のOB領域61に第2の遮光画素920を配列させ、第2のOB領域62に第1の遮光画素910を配列させた場合も、本実施形態の(2)の場合と同様に、ノイズ低減効果があることは明らかである。

【0102】

さらに、本実施形態においては、ゲート幅（チャンネル幅）W3を広くするために、光電変換素子D1の垂直方向の面積を削減し、ゲート長（チャンネル長）L3を長くするために、光電変換素子D1の水平方向の面積を削減している。しかしながら、光電変換素子D1の垂直方向の面積を削減し、ゲート幅（チャンネル幅）Wおよびゲート長（チャンネル長）Lを大きくするためであれば、駆動トランジスタTd1のレイアウトによっては、光電変換素子D1の面積を水平および垂直に削減する方向と、ゲート幅（チャンネル幅）Wおよびゲート長（チャンネル長）Lを大きくする方向（水平方向あるいは垂直方向）の組み合わせが

10

20

30

40

50

逆になってもよい。

【0103】

(第3の実施形態)

次に、図1から図10に加えて、図11から図13を参照して、本発明の第3の実施形態である撮像装置について説明する。なお、本実施形態では、撮像装置の基本的な構成と動作及び撮像素子の基本的な構成と動作は、上記第1および第2の実施形態と同様であるので、図および符号を流用して説明する。

【0104】

図11は、光電変換素子を備えていない遮光画素を示す図である。点線で囲われた部分が遮光画素93を示す。遮光手段801を持つこと、および、光電変換素子D1を備えていないことが特徴であり、それ以外は、図3の画素と同じ構成となっている。

10

【0105】

図12は、光電変換素子を備えていない第3の遮光画素のレイアウト図であり、図9から光電変換素子D1がなくなったレイアウトとなっている。図11と同じ構成の部分は、同じ数字と記号を用いている。また、遮光はされているが、遮光手段801の図示は省略する。断面については、図7において301で示す光電変換素子D1を備えていないこと意外は、図7と同様である。

【0106】

930が、光電変換素子を備えていない第3の遮光画素を示す。第3の遮光画素930の水平方向および垂直方向の長さは、感光画素110と同じである。さらに、駆動トランジスタTd1のゲート幅(チャンネル幅)をW4、ゲート長(チャンネル長)をL4で表している。

20

【0107】

図13は、光電変換素子を備えていない第4の遮光画素のレイアウト図であり、図10から光電変換素子D1がなくなったレイアウトとなっている。図11と同じ構成の部分は、同じ数字と記号を用いている。また、遮光はされているが、遮光手段801の図示は省略する。断面については、図7において301で示す光電変換素子D1を備えていないこと意外は、図7と同様である。

【0108】

940が、光電変換素子を備えていない第4の遮光画素を示す。第4の遮光画素940の水平方向および垂直方向の長さは、感光画素110と同じである。さらに、駆動トランジスタTd1のゲート幅(チャンネル幅)をW5、ゲート長(チャンネル長)をL5で表している。

30

【0109】

第4の遮光画素940においては、図10において光電変換素子D1の面積を削減したのと同様の方法で、ゲート幅(チャンネル幅)W5が広くなるとともに、ゲート長(チャンネル長)L5が長くなるようなレイアウトとなっている。

【0110】

このように、第3の遮光画素930および第4の遮光画素940においては、ゲート幅(チャンネル幅)Wとゲート長(チャンネル長)Lを大きくとることができるので、感光画素110に比べて、第3の遮光画素930および第4の遮光画素940の駆動トランジスタTd1が発生するノイズを低減することができる。

40

【0111】

この時、ゲート幅(チャンネル幅)W3だけ広くして、ゲート長(チャンネル長)L3を感光画素110のL1と同じにしてもよく、それでもノイズ低減効果はある。また、ゲート長(チャンネル長)L3だけ長くして、ゲート幅(チャンネル幅)W3を感光画素110のW1と同じにしてもよく、それでもノイズ低減効果はある。

【0112】

ここで、第3の遮光画素930および第4の遮光画素940においては、光電変換素子D1を備えていないので、光電変換素子D1において発生する暗電流の影響がないため、

50



第1の遮光画素910および第2の遮光画素920に比べて、読み出される黒基準信号のノイズが、格段に少なく済むという効果もある。

【0113】

次に、本実施形態において、図5の第1のOB領域61をHOB領域、第2のOB領域62をVOB領域とした場合の撮像装置の動作について説明する。

(1)第1のOB領域61に第1の遮光画素910を配列させ、第2のOB領域62に第3の遮光画素930を配列させた場合

有効画素領域60のゲート幅(チャンネル幅)W1とゲート長(チャンネル長)L1に対する、第1のOB領域61のゲート幅(チャンネル幅)W2とゲート長(チャンネル長)L2の関係を、第1の実施形態と同様にして実施することで、ノイズ低減効果があることは明らかである。

10

【0114】

同じく、有効画素領域60のゲート幅(チャンネル幅)W1とゲート長(チャンネル長)L1に対する、第2のOB領域62それぞれのゲート幅(チャンネル幅)W4とゲート長(チャンネル長)L4の関係を、第1の実施形態と同様にして実施することで、ノイズ低減効果があることは明らかである。

【0115】

この時、VOB領域に配列された第3の遮光画素930は光電変換素子D1を備えていないので、第1の遮光画素910に比べて、読み出される黒基準信号のノイズが少ないため、ノイズに敏感な縦スジノイズの補正に有効である。

20

【0116】

さらに、

第2のOB領域の $W4 > 第1のOB領域のW2 > 有効画素領域のW1$ 、かつ、

第2のOB領域の $L4 > 第1のOB領域のL2 > 有効画素領域のL1$

とすることで、VOB領域の駆動トランジスタTd1が発生するノイズの方をより低減することができるので、ノイズに敏感な縦スジノイズの誤補正をさらに防止することができる。

【0117】

この時、第1のOB領域のW2とL2のどちらか一方、あるいは、第2のOB領域のW4とL4のどちらか一方であれば、有効画素領域のW1とL1と同じにしてもノイズ低減効果はある。

30

【0118】

また、本実施形態においては、第1のOB領域61に第2の遮光画素920を配列させた場合、あるいは、第2のOB領域62に第4の遮光画素940を配列させた場合のどちらにおいても、本実施形態の(1)の場合と同様に、ノイズ低減効果があることは明らかである。

【0119】

さらに、本実施形態においては、ゲート幅(チャンネル幅)Wおよびゲート長(チャンネル長)Lを大きくするためであれば、駆動トランジスタTd1のレイアウトによっては、ゲート幅(チャンネル幅)Wおよびゲート長(チャンネル長)Lを大きくする方向(水平方向あるいは垂直方向)の組み合わせが逆になってもよい。

40

【0120】

(第4の実施形態)

次に、図1から図13に加えて、図14から図18を参照して、本発明の第4の実施形態である撮像装置について説明する。なお、本実施形態では、撮像装置の基本的な構成と動作及び撮像素子の基本的な構成と動作は、上記第1から第3の実施形態と同様であるので、図および符号を流用して説明する。

【0121】

図14は、本実施形態における撮像素子2の画素配列を示す図の一例である。60が、光電変換素子を備えた感光画素110が配列された有効画素領域である。63、64、6

50

5 および 6 6 が、それぞれ、遮光された画素が配列された第 3 の O B 領域、第 4 の O B 領域、第 5 の O B 領域および第 6 の O B 領域である。

【 0 1 2 2 】

ここで、第 3 の O B 領域 6 3 を第 1 の H O B 領域、第 4 の O B 領域 6 4 を第 2 の H O B 領域、第 5 の O B 領域 6 5 を第 1 の V O B 領域および第 6 の O B 領域 6 6 を第 2 の V O B 領域とした場合の撮像装置の動作について説明する。

【 0 1 2 3 】

本実施形態の撮像装置においては、撮像素子 2 から出力される出力信号は前処理部 4 においてクランプされる。この時、第 2 の V O B 領域である第 6 の O B 領域 6 6 から読み出される黒基準信号を用いて V O B クランプ動作を実施し、第 2 の H O B 領域である第 4 の O B 領域 6 4 から読み出される黒基準信号を用いて H O B クランプ動作を実施する。V O B クランプは省略してもよい。

10

【 0 1 2 4 】

この時、第 1 の V O B 領域である第 5 の O B 領域 6 5 を含めて、V O B クランプ動作を実施してもよいし、第 1 の H O B 領域である第 3 の O B 領域 6 3 を含めて H O B クランプ動作を実施してもよい。

【 0 1 2 5 】

また、信号処理部 5 において、第 1 の V O B 領域である第 5 の O B 領域 6 5 から読み出される黒基準信号を用いて 1 ライン分の補正信号を作成し、有効画素領域 6 0 から読み出される出力信号から減算することで、縦スジノイズの補正動作を実施する。

20

【 0 1 2 6 】

さらに、信号処理部 5 において、第 1 の H O B 領域である第 3 の O B 領域 6 3 から読み出される黒基準信号の加算平均を計算し、有効画素領域 6 0 から読み出される出力信号から減算することで、デジタルクランプ動作を実施する。

【 0 1 2 7 】

ここで、第 3 の O B 領域 6 3、第 4 の O B 領域 6 4、第 5 の O B 領域 6 5 および第 6 の O B 領域 6 6 に対しては、第 1 の遮光画素 9 1 0、第 2 の遮光画素 9 2 0、第 3 の遮光画素 9 3 0 および第 4 の遮光画素 9 4 0 のどの遮光画素を配列させても、感光画素 1 1 0 と比べて、駆動トランジスタ T d 1 が発生するノイズを低減する効果があることは、第 1 から第 3 の実施形態から明らかである。

30

【 0 1 2 8 】

しかしながら、光電変換素子を備えた感光画素が配列されている有効画素領域 6 0 の周りを、光電変換素子を備えた遮光画素と光電変換素子を備えていない遮光画素が囲むことになるので、より適した遮光画素の配置が望まれる。

【 0 1 2 9 】

例えば、信号処理部 5 において実施されるデジタルクランプは、第 3 の O B 領域 6 3 全体の黒基準画素の信号を加算平均して使うことができるが、前処理部 4 において実施される第 4 の O B 領域 6 4 を利用した H O B クランプは、クランプするラインより前に読み出した黒基準画素を含めて H O B クランプ動作を行う。そのため、H O B クランプの方が、デジタルクランプより利用することができる遮光画素が少ないことになり、駆動トランジスタ T d 1 が発生するノイズの影響を受けやすいことになる。

40

【 0 1 3 0 】

そこで、第 3 の O B 領域 6 3 より第 4 の O B 領域 6 4 の方のゲート幅 (チャンネル幅) W およびゲート長 (チャンネル長) L を大きくする方がよい。

【 0 1 3 1 】

また、前処理部 4 において実施される V O B クランプは、有効画素領域 6 0 を読み出す前までに終了していればよいので、第 6 の O B 領域 6 6 全体の黒基準画素の信号を利用して V O B クランプ動作を行うことができるが、信号処理部 5 において実施される第 5 の O B 領域 6 5 を利用した縦スジノイズの補正では、第 5 の O B 領域 6 5 の垂直画素の信号を加算平均してその列の補正信号とする。

50

## 【 0 1 3 2 】

そのため、縦スジノイズの補正の方が、V O B クランプより利用できる遮光画素の数が少ないことになり、駆動トランジスタ T d 1 が発生するノイズの影響をより受けやすい。

## 【 0 1 3 3 】

そこで、第 6 の O B 領域 6 6 より第 5 の O B 領域 6 5 の方のゲート幅 ( チャネル幅 ) W およびゲート長 ( チャネル長 ) L を大きくする方がよい。

## 【 0 1 3 4 】

以下において、O B 領域に配列する遮光画素の条件を説明する。

( 1 ) H O B 領域である第 3 の O B 領域 6 3 および第 4 の O B 領域 6 4 の両方に、第 1 の遮光画素 9 1 0、第 2 の遮光画素 9 2 0、第 3 の遮光画素 9 3 0 および第 4 の遮光画素 9 4 0 のいずれか一つが配列された場合

10

この時は、第 3 の O B 領域および第 4 の O B 領域のゲート幅 ( チャネル幅 ) W およびゲート長 ( チャネル長 ) L の条件を

第 4 の O B 領域の  $W > 第 3 の O B 領域の W > 有効画素領域の W 1$ 、かつ、

第 4 の O B 領域の  $L > 第 3 の O B 領域の L > 有効画素領域の L 1$

とすることで、第 4 の O B 領域 6 4 の駆動トランジスタ T d 1 が発生するノイズの方をより低減することができるので、ノイズに敏感な H O B クランプの誤補正をさらに防止することができる。

( 2 ) H O B 領域である第 3 の O B 領域 6 3 および第 4 の O B 領域 6 4 に、第 1 の遮光画素 9 1 0、第 2 の遮光画素 9 2 0、第 3 の遮光画素 9 3 0 および第 4 の遮光画素 9 4 0 の内の 2 つを組み合わせさせて配列させる場合

20

第 3 の O B 領域 6 3 が、第 1 の遮光画素 9 1 0 の時には、第 4 の O B 領域 6 4 には、第 2 の遮光画素 9 2 0、第 3 の遮光画素 9 3 0 および第 4 の遮光画素 9 4 0 のいずれか一つを配列させることで、第 1 の遮光画素 9 1 0 に比べて、ゲート幅 ( チャネル幅 ) W およびゲート長 ( チャネル長 ) L を大きくする余裕が生じるので、本実施形態の ( 1 ) の条件を満たすことができる。

## 【 0 1 3 5 】

同様に、第 3 の O B 領域 6 3 が、第 2 の遮光画素 9 2 0 の時には、第 4 の O B 領域 6 4 には、第 3 の遮光画素 9 3 0 および第 4 の遮光画素 9 4 0 のいずれか一つを配列させること、および、第 3 の O B 領域 6 3 が、第 3 の遮光画素 9 3 0 の時には、第 4 の O B 領域 6 4 には、第 4 の遮光画素 9 4 0 を配列させることにより、本実施形態の ( 1 ) の条件を満たすことができる。

30

## 【 0 1 3 6 】

これにより、第 4 の O B 領域 6 4 の駆動トランジスタ T d 1 が発生するノイズの方をより低減することができるので、ノイズに敏感な H O B クランプの誤補正をさらに防止することができる。

( 3 ) V O B 領域である第 5 の O B 領域 6 5 および第 6 の O B 領域 6 6 の両方に、第 1 の遮光画素 9 1 0、第 2 の遮光画素 9 2 0、第 3 の遮光画素 9 3 0 および第 4 の遮光画素 9 4 0 のいずれか一つが配列された場合

この時は、第 5 の O B 領域および第 6 の O B 領域のゲート幅 ( チャネル幅 ) W およびゲート長 ( チャネル長 ) L の条件を

40

第 5 の O B 領域の  $W > 第 6 の O B 領域の W > 有効画素領域の W 1$ 、かつ、

第 5 の O B 領域の  $L > 第 6 の O B 領域の L > 有効画素領域の L 1$

とすることで、第 5 の O B 領域 6 5 の駆動トランジスタ T d 1 が発生するノイズの方をより低減することができるので、ノイズに敏感な縦スジノイズの誤補正をさらに防止することができる。

( 4 ) V O B 領域である第 5 の O B 領域 6 5 および第 6 の O B 領域 6 6 に、第 1 の遮光画素 9 1 0、第 2 の遮光画素 9 2 0、第 3 の遮光画素 9 3 0 および第 4 の遮光画素 9 4 0 の内の 2 つを組み合わせさせて配列させる場合

第 6 の O B 領域 6 6 が、第 1 の遮光画素 9 1 0 の時には、第 5 の O B 領域 6 5 には、第

50

2の遮光画素920、第3の遮光画素930および第4の遮光画素940のいずれか一つを配列させることで、第1の遮光画素910に比べて、ゲート幅(チャンネル幅)Wおよびゲート長(チャンネル長)Lを大きくする余裕が生じるので、本実施形態の(1)の条件を満たすことができる。

【0137】

同様に、第6のOB領域66が、第2の遮光画素920の時には、第5のOB領域65には、第3の遮光画素930および第4の遮光画素940のいずれか一つを配列させること、および、第6のOB領域66が、第3の遮光画素930の時には、第5のOB領域65には、第4の遮光画素940を配列させることにより、本実施形態の(1)の条件を満たすことができる。

10

【0138】

これにより、第5のOB領域65の駆動トランジスタTd1が発生するノイズの方をより低減することができるので、ノイズに敏感な縦スジノイズの誤補正をさらに防止することができる。

【0139】

ここで、HOB領域の条件(1)および(2)と、VOB領域の条件(3)および(4)とを、それぞれ組み合わせも良い。

【0140】

次に、本実施形態の変形例について説明する。

【0141】

図15は、本実施形態における撮像素子2の画素配列の変形例を示す図である。60が、光電変換素子を備えた感光画素110が配列された有効画素領域である。63、64および67が、それぞれ、遮光された画素が配列された第3のOB領域、第4のOB領域および第7のOB領域である。

20

【0142】

ここで、第3のOB領域63、第4のOB領域64および第7のOB領域67に対しては、第1の遮光画素910、第2の遮光画素920、第3の遮光画素930および第4の遮光画素940のどの遮光画素を配列させても、感光画素110と比べて、駆動トランジスタTd1が発生するノイズを低減する効果があることは、第1から第3の実施形態から明らかである。

30

【0143】

さらに、第3のOB領域63を第1のHOB領域、第4のOB領域64を第2のHOB領域および第7のOB領域67を第3のVOB領域とする。

【0144】

第3のOB領域63および第4のOB領域64は、本実施形態のHOB領域の条件(1)および(2)となるように遮光画素を配列させ、第7のOB領域67は、第1の実施形態のVOB領域と同じように動作させることで、第4のOB領域64の駆動トランジスタTd1が発生するノイズの方をより低減することができるので、ノイズに敏感なHOBクランプの誤補正をさらに防止することができる。

【0145】

図16は、本実施形態における撮像素子2の画素配列の別の変形例を示す図である。60が、光電変換素子を備えた感光画素110が配列された有効画素領域である。65、66および68が、それぞれ、遮光された画素が配列された第5のOB領域、第6のOB領域および第8のOB領域である。

40

【0146】

ここで、第5のOB領域65、第6のOB領域66および第8のOB領域68に対しては、第1の遮光画素910、第2の遮光画素920、第3の遮光画素930および第4の遮光画素940のどの遮光画素を配列させても、感光画素110と比べて、駆動トランジスタTd1が発生するノイズを低減する効果があることは、第1から第3の実施形態から明らかである。

50

## 【 0 1 4 7 】

さらに、第5のOB領域65を第1のVOB領域、第6のOB領域66を第2のVOB領域および第8のOB領域68を第3のHOB領域とする。

## 【 0 1 4 8 】

第5のOB領域65および第6のOB領域66は、本実施形態のVOB領域の条件(3)および(4)となるように遮光画素を配列させ、第8のOB領域68は、第1の実施形態のHOB領域と同じように動作させることで、第5のOB領域65の駆動トランジスタTd1が発生するノイズの方をより低減することができるので、ノイズに敏感な縦スジノイズの誤補正をさらに防止することができる。

## 【 0 1 4 9 】

図17は、図5の画素配列の変形例を示す図である。60が、光電変換素子を備えた感光画素110が配列された有効画素領域である。610、620および621が、それぞれ、遮光された画素が配列されたOB領域である。

## 【 0 1 5 0 】

ここで、OB領域610、620および621に対しては、第1の遮光画素910、第2の遮光画素920、第3の遮光画素930および第4の遮光画素940のどの遮光画素を配列させても、感光画素110と比べて、駆動トランジスタTd1が発生するノイズを低減する効果があることは、第1から第3の実施形態から明らかである。

## 【 0 1 5 1 】

さらに、図17では、図5の画素配列のVOB領域である第2のOB領域62を、HOB領域の幅に合わせてOB領域620および621に分割している。OB領域620は、第1の実施形態のVOB領域と同じように動作させるが、OB領域621は、HOBあるいはVOBのどちらとして利用してもよいし、HOBおよびVOBを兼用しても良い。

## 【 0 1 5 2 】

図18は、図14の画素配列の変形例を示す図である。60が、光電変換素子を備えた感光画素110が配列された有効画素領域である。630、640、650、651、652、660、661、および662が、それぞれ、遮光された画素が配列されたOB領域である。

## 【 0 1 5 3 】

ここで、OB領域630、640、650、651、652、660、661、および662に対しては、第1の遮光画素910、第2の遮光画素920、第3の遮光画素930および第4の遮光画素940のどの遮光画素を配列させても、感光画素110と比べて、駆動トランジスタTd1が発生するノイズを低減する効果があることは、第1から第3の実施形態から明らかである。

## 【 0 1 5 4 】

さらに、図18では、図14の画素配列のVOB領域である第5のOB領域65および第6のOB領域66をHOB領域の幅に合わせて、それぞれ、OB領域650、651、652、660、661、および662に分割している。OB領域630、640、650および660は、それぞれ、第1のHOB領域、第2のHOB領域、第1のVOB領域および第2のVOB領域と同じように動作させるが、OB領域651、652、661、および662は、HOBあるいはVOBのどちらとして利用してもよいし、HOBおよびVOBを兼用しても良い。

## 【 0 1 5 5 】

(第5の実施形態)

次に、図1から図18に加えて、図19から図21を参照して、本発明の第5の実施形態である撮像装置について説明する。なお、本実施形態では、撮像装置の基本的な構成と動作及び撮像素子の基本的な構成と動作は、上記第1から第4の実施形態と同様であるので、図および符号を流用して説明する。

## 【 0 1 5 6 】

図19は、本実施形態における撮像素子2の画素配列を示す図の一例である。60が、

10

20

30

40

50

光電変換素子を備えた感光画素 110 が配列された有効画素領域である。63、64、69 および 70 が、それぞれ、遮光された画素が配列された第3のOB領域、第4のOB領域、第9のOB領域および第10のOB領域である。

【0157】

ここで、第3のOB領域63を第1のHOB領域、第4のOB領域64を第2のHOB領域、第9のOB領域69を第4のVOB領域および第10のOB領域70を第5のVOB領域とした場合の撮像装置の動作について説明する。

【0158】

本実施形態の撮像装置においては、撮像素子2から出力される出力信号は前処理部4においてクランプされる。この時、第4のVOB領域である第9のOB領域69から読み出される黒基準信号を用いてVOBクランプ動作を実施し、第2のHOB領域である第4のOB領域64から読み出される黒基準信号を用いてHOBクランプ動作を実施する。VOBクランプは省略してもよい。この時、第1のHOB領域である第3のOB領域63を含めてHOBクランプ動作を実施してもよい。

【0159】

また、信号処理部5において、第5のVOB領域である第10のOB領域70から読み出される黒基準信号を用いて1ライン分の補正信号を作成し、有効画素領域60から読み出される出力信号から減算することで、縦スジノイズの補正動作を実施する。

【0160】

ここで、図19における撮像素子2の画素配列では、第5のVOB領域である第10のOB領域70が、有効撮像領域60の下にあるため、縦スジノイズの補正は、次の撮影画像に対して行われることになる。

【0161】

さらに、信号処理部5において、第1のHOB領域である第3のOB領域63から読み出される黒基準信号の加算平均を計算し、有効画素領域60から読み出される出力信号から減算することで、デジタルクランプ動作を実施する。

【0162】

ここで、第3のOB領域63、第4のOB領域64、第9のOB領域69および第10のOB領域70に対しては、第1の遮光画素910、第2の遮光画素920、第3の遮光画素930および第4の遮光画素940のどの遮光画素を配列させても、感光画素110と比べて、駆動トランジスタTd1が発生するノイズを低減する効果があることは、第1から第3の実施形態から明らかである。

【0163】

しかしながら、第4の実施形態と同様に、光電変換素子を備えた感光画素が配列されている有効画素領域60の周りを、光電変換素子を備えた遮光画素と光電変換素子を備えていない遮光画素が囲むことになるので、より適した遮光画素の配置が望まれる。

【0164】

VOB領域の遮光画素を用いた動作やHOB領域の遮光画素を用いた動作は、第4の実施形態と同様であるので、以下において、OB領域に配列する遮光画素の条件のみ説明する。

(1) 第4の実施形態と同様に、HOB領域である第3のOB領域63および第4のOB領域64の両方に、第1の遮光画素910、第2の遮光画素920、第3の遮光画素930および第4の遮光画素940のいずれか一つが配列された場合

この時は、第3のOB領域および第4のOB領域のゲート幅(チャンネル幅)Wおよびゲート長(チャンネル長)Lの条件を

第4のOB領域の $W >$  第3のOB領域の $W >$  有効画素領域の $W_1$ 、かつ、

第4のOB領域の $L >$  第3のOB領域の $L >$  有効画素領域の $L_1$

とすることで、第4のOB領域64の駆動トランジスタTd1が発生するノイズの方をより低減することができるので、ノイズに敏感なHOBクランプの誤補正をさらに防止することができる。

10

20

30

40

50

(2) 第4の実施形態と同様に、HOB領域である第3のOB領域63および第4のOB領域64に、第1の遮光画素910、第2の遮光画素920、第3の遮光画素930および第4の遮光画素940の内の2つを組み合わせさせて配列させる場合

第3のOB領域63が、第1の遮光画素910の時には、第4のOB領域64には、第2の遮光画素920、第3の遮光画素930および第4の遮光画素940のいずれか一つを配列させることで、第1の遮光画素910に比べて、ゲート幅(チャンネル幅)Wおよびゲート長(チャンネル長)Lを大きくする余裕が生じるので、本実施形態の(1)の条件を満たすことができる。

【0165】

同様に、第3のOB領域63が、第2の遮光画素920の時には、第4のOB領域64には、第3の遮光画素930および第4の遮光画素940のいずれか一つを配列させること、および、第3のOB領域63が、第3の遮光画素930の時には、第4のOB領域64には、第4の遮光画素940を配列させることにより、本実施形態の(1)の条件を満たすことができる。

【0166】

これにより、第4のOB領域64の駆動トランジスタTd1が発生するノイズの方をより低減することができるので、ノイズに敏感なHOBクランプの誤補正をさらに防止することができる。

(3) VOB領域である第9のOB領域69および第10のOB領域70の両方に、第1の遮光画素910、第2の遮光画素920、第3の遮光画素930および第4の遮光画素940のいずれか一つが配列された場合

この時は、第9のOB領域および第10のOB領域のゲート幅(チャンネル幅)Wおよびゲート長(チャンネル長)Lの条件を

第10のOB領域の $W >$  第9のOB領域の $W >$  有効画素領域の $W_1$ 、かつ、

第10のOB領域の $L >$  第9のOB領域の $L >$  有効画素領域の $L_1$

とすることで、第10のOB領域70の駆動トランジスタTd1が発生するノイズの方をより低減することができるので、ノイズに敏感な縦スジノイズの誤補正をさらに防止することができる。

(4) VOB領域である第9のOB領域69および第10のOB領域70に、第1の遮光画素910、第2の遮光画素920、第3の遮光画素930および第4の遮光画素940の内の2つを組み合わせさせて配列させる場合

第9のOB領域69が、第1の遮光画素910の時には、第10のOB領域70には、第2の遮光画素920、第3の遮光画素930および第4の遮光画素940のいずれか一つを配列させることで、第1の遮光画素910に比べて、ゲート幅(チャンネル幅)Wおよびゲート長(チャンネル長)Lを大きくする余裕が生じるので、本実施形態の(1)の条件を満たすことができる。

【0167】

同様に、第9のOB領域69が、第2の遮光画素920の時には、第10のOB領域70には、第3の遮光画素930および第4の遮光画素940のいずれか一つを配列させること、および、第9のOB領域69が、第3の遮光画素930の時には、第10のOB領域70には、第4の遮光画素940を配列させることにより、本実施形態の(1)の条件を満たすことができる。

【0168】

これにより、第10のOB領域70の駆動トランジスタTd1が発生するノイズの方をより低減することができるので、ノイズに敏感な縦スジノイズの誤補正をさらに防止することができる。

【0169】

ここで、HOB領域の条件(1)および(2)と、VOB領域の条件(3)および(4)とを、それぞれ組み合わせも良い。

【0170】

10

20

30

40

50

次に、本実施形態の変形例について説明する。

【0171】

図20は、本実施形態における撮像素子2の画素配列の変形例を示す図である。60が、光電変換素子を備えた感光画素110が配列された有効画素領域である。68、69および70が、それぞれ、遮光された画素が配列された第8のOB領域、第9のOB領域および第10のOB領域である。

【0172】

ここで、第8のOB領域68、第9のOB領域69および第10のOB領域70に対しては、第1の遮光画素910、第2の遮光画素920、第3の遮光画素930および第4の遮光画素940のどの遮光画素を配列させても、感光画素110と比べて、駆動トランジスタTd1が発生するノイズを低減する効果があることは、第1から第3の実施形態から明らかである。

【0173】

さらに、第8のOB領域68を第3のHOB領域、第9のOB領域69を第4のVOB領域および第10のOB領域70を第5のVOB領域とする。

【0174】

第8のOB領域68は、第1の実施形態のHOB領域と同じように動作させ、第9のOB領域69および第10のOB領域70は、本実施例のVOB領域の条件(3)および(4)となるように遮光画素を配列させることで、第10のOB領域70の駆動トランジスタTd1が発生するノイズの方をより低減することができるので、ノイズに敏感な縦スジノイズの誤補正をさらに防止することができる。

【0175】

図21は、図19の画素配列の変形例を示す図である。60が、光電変換素子を備えた感光画素110が配列された有効画素領域である。630、640、690、691、692、700、701、および702が、それぞれ、遮光された画素が配列されたOB領域である。

【0176】

ここで、OB領域630、640、690、691、692、700、701、および702に対しては、第1の遮光画素910、第2の遮光画素920、第3の遮光画素930および第4の遮光画素940のどの遮光画素を配列させても、感光画素110と比べて、駆動トランジスタTd1が発生するノイズを低減する効果があることは、第1から第3の実施形態から明らかである。

【0177】

さらに、図21では、図19の画素配列のVOB領域である第9のOB領域69および第10のOB領域70をHOB領域の幅に合わせて、それぞれ、OB領域690、691、692、700、701、および702に分割している。OB領域630、640、690および700は、それぞれ、第1のHOB領域、第2のHOB領域、第4のVOB領域および第5のVOB領域と同じように動作させるが、OB領域691、692、701、および702は、HOBあるいはVOBのどちらとして利用してもよいし、HOBおよびVOBを兼用しても良い。

【0178】

(第6の実施形態)

次に、図1から図21に加えて、図22から図29を参照して、本発明の第6の実施形態である撮像装置について説明する。なお、本実施形態では、撮像装置の基本的な構成と動作及び撮像素子の基本的な構成と動作は、上記第1から第5の実施形態と同様であるので、図および符号を流用して説明する。

【0179】

図22から図24は、光電変換素子を備えた遮光画素のレイアウトの変形例を示す図である。図9の第1の遮光画素910と同じ構成の部分は、同じ数字と記号を用いている。また、遮光はされているが、遮光手段801の図示は省略する。断面については、図7と

10

20

30

40

50



同様である。

【0180】

911、912および913が、光電変換素子を備えた遮光画素を示す。111は、比較のために、感光画素110と同じ大きさを示している。また、駆動トランジスタTd1のゲート幅(チャンネル幅)をW6、ゲート長(チャンネル長)をL6で表している。

【0181】

遮光画素911は、光電変換素子D1の水平方向を削除して、画素の水平方向を小さくしている。遮光画素912は、光電変換素子D1の垂直方向を削除して、画素の垂直方向を小さくしている。遮光画素913は、光電変換素子D1の水平・垂直方向を削除して、画素の水平・垂直方向を小さくしている。遮光画素911、912および913においては、光に対して感度が必要なわけではないので、光電変換素子D1の面積を削減しても、読み出される黒基準信号に対する影響は少なくて済む。

10

【0182】

図25から図29は、光電変換素子を備えていない遮光画素のレイアウトの変形例を示す図である。図12の第3の遮光画素930と同じ構成の部分は、同じ数字と記号を用いている。また、遮光はされているが、遮光手段801の図示は省略する。断面については、図7において301で示す光電変換素子D1を備えていないこと以外は、図7と同様である。

【0183】

931、932、933、934および935が、光電変換素子を備えていない遮光画素を示す。111は、比較のために、感光画素110と同じ大きさを示している。また、駆動トランジスタTd1のゲート幅(チャンネル幅)をW7、ゲート長(チャンネル長)をL7で表している。

20

【0184】

遮光画素931は、遮光画素911と同じ大きさになるように、画素の水平方向を小さくしている。遮光画素932は、遮光画素912と同じ大きさになるように、画素の垂直方向を小さくしている。遮光画素933は、遮光画素913と同じ大きさになるように、画素の水平・垂直方向を小さくしている。遮光画素934は、遮光画素932よりもさらに、画素の垂直方向を小さくしている。遮光画素935は、遮光画素933よりもさらに、画素の垂直方向を小さくしている。

30

【0185】

ここで、遮光画素931、932、933、934および935においては、光電変換素子D1を備えていないので、光電変換素子D1において発生する暗電流の影響がないため、第1の遮光画素910および第2の遮光画素920に比べて、読み出される黒基準信号のノイズが、格段に少なくて済むという効果もある。

【0186】

次に、これら遮光画素を、図5および図14から図21に示す画素配列に適應させた場合について説明する。

(1) HOB領域に遮光画素911あるいは931を配列し、VOB領域に遮光画素910あるいは930を配列した場合

40

感光画素110と比べて、駆動トランジスタTd1が発生するノイズを低減する効果があるのは、第1から第3の実施形態から明らかである。それに加えて、遮光画素911あるいは931の水平方向の大きさが、感光画素110より小さくなっているため、同じ面積であれば、遮光画素の数を増やすことができるので、その分、ノイズを低減する効果が向上することになる。また、遮光画素の数が同じで十分な場合は、HOB領域の面積を削減できるので、製造コストの削減になる。

【0187】

ここで、図17、図18、図21にあるようなHOB領域とVOB領域の共通部分については、遮光画素911あるいは931を配列させればよい。さらに、HOB領域が遮光画素911、VOB領域が遮光画素910の時は、共通部分に遮光画素911を配列させ

50

る。HOB領域が遮光画素911、VOB領域が遮光画素930の時は、共通部分に遮光画素931を配列させる。そして、HOB領域が遮光画素931の時は、共通部分に遮光画素931を配列させる。このようにすれば、各OB領域間の画素の構造上のつながりをよくすることができるので、有効画素領域60の感光画素110に対して特性上の影響を与えることなく、ノイズ除去が実現できる。

(2) HOB領域に遮光画素910あるいは930を配列し、VOB領域に遮光画素912、932あるいは934を配列した場合

感光画素110と比べて、駆動トランジスタTd1が発生するノイズを低減する効果があるのは、第1から第3の実施形態から明らかである。それに加えて、遮光画素912、932あるいは934の垂直方向の大きさが、感光画素110より小さくなっているので、同じ面積であれば、遮光画素の数を増やすことができるので、その分、ノイズを低減する効果が向上することになる。また、遮光画素の数が同じで十分な場合は、VOB領域の面積を削減できるので、製造コストの削減になる。

#### 【0188】

ここで、図17、図18、図21にあるようなHOB領域とVOB領域の共通部分については、遮光画素912、932あるいは934を配列させればよい。さらに、HOB領域が遮光画素910、VOB領域が遮光画素912の時は、共通部分に遮光画素912を配列させる。HOB領域が遮光画素930、VOB領域が遮光画素912の時は、共通部分に遮光画素932を配列させる。VOB領域が遮光画素932の時は、共通部分に遮光画素932を配列させる。そして、VOB領域が遮光画素934の時は、共通部分に遮光画素934を配列させる。このようにすれば、各OB領域間の画素の構造上のつながりをよくすることができるので、有効画素領域60の感光画素110に対して特性上の影響を与えることなく、ノイズ除去が実現できる。

(3) HOB領域に遮光画素911あるいは931を配列し、VOB領域に遮光画素912、932あるいは934を配列した場合

感光画素110と比べて、駆動トランジスタTd1が発生するノイズを低減する効果があるのは、第1から第3の実施形態から明らかである。それに加えて、遮光画素911あるいは931の水平方向の大きさが、感光画素110より小さくなっていること、および、遮光画素912、932あるいは934の垂直方向の大きさが、感光画素110より小さくなっていることにより、同じ面積であれば、遮光画素の数を増やすことができるので、その分、ノイズを低減する効果が向上することになる。また、遮光画素の数が同じで十分な場合は、HOB領域およびVOB領域の面積を削減できるので、製造コストの削減になる。

#### 【0189】

ここで、図17、図18、図21にあるようなHOB領域とVOB領域の共通部分については、遮光画素912、932あるいは934を配列させればよい。さらに、HOB領域が遮光画素911、VOB領域が遮光画素912の時は、共通部分に遮光画素913を配列させる。HOB領域が遮光画素931、VOB領域が遮光画素912の時は、共通部分に遮光画素933を配列させる。VOB領域が遮光画素932の時は、共通部分に遮光画素933を配列させる。そして、VOB領域が遮光画素934の時は、共通部分に遮光画素935を配列させる。このようにすれば、各OB領域間の画素の構造上のつながりをよくすることができるので、有効画素領域60の感光画素110に対して特性上の影響を与えることなく、ノイズ除去が実現できる。

#### 【0190】

次に、上記考え方に基づいて、遮光画素911、912、913、931、932、933、934および935を、図18の画素配列に応用した場合について説明する。

#### 【0191】

(第1の配列例)

OB領域630には、第1のHOB領域として遮光画素911を配列させる。OB領域640には、第2のHOB領域として遮光画素911を配列させる。OB領域650には

10

20

30

40

50

、第1のVOB領域として遮光画素912を配列させる。OB領域651には、第1のVOB領域として遮光画素913を配列させる。OB領域652には、第2のHOB領域として遮光画素913を配列させる。OB領域660には、第2のVOB領域として遮光画素912を配列させる。OB領域661および662には、第2のVOB領域として遮光画素913を配列させる。

【0192】

この時は、第1のHOB領域および第2のHOB領域のゲート幅(チャンネル幅)Wおよびゲート長(チャンネル長)Lの条件を、

第2のHOB領域の $W >$  第1のHOB領域の $W >$  有効画素領域の $W_1$ 、かつ、

第2のHOB領域の $L >$  第1のHOB領域の $L >$  有効画素領域の $L_1$

とすることで、第2のHOBの駆動トランジスタ $T_{d1}$ が発生するノイズの方をより低減することができる。そのため、ノイズに敏感なHOBクランプの誤補正をさらに防止することができる。

10

【0193】

また、第1のVOB領域および第2のVOB領域のゲート幅(チャンネル幅)Wおよびゲート長(チャンネル長)Lの条件を、

第1のVOB領域の $W >$  第2のVOB領域の $W >$  有効画素領域の $W_1$ 、かつ、

第1のVOB領域の $L >$  第2のVOB領域の $L >$  有効画素領域の $L_1$

とすることで、第1のVOB領域の駆動トランジスタ $T_{d1}$ が発生するノイズの方をより低減することができる。そのため、ノイズに敏感な縦スジノイズの誤補正をさらに防止することができる。

20

【0194】

(第2の配列例)

OB領域630には、第1のHOB領域として遮光画素911を配列させる。OB領域640には、第2のHOB領域として遮光画素931を配列させる。OB領域650には、第1のVOB領域として遮光画素912を配列させる。OB領域651には、第1のVOB領域として遮光画素913を配列させる。OB領域652には、第2のHOB領域として遮光画素933を配列させる。OB領域660には、第2のVOB領域として遮光画素932を配列させる。OB領域661には、第2のVOB領域として遮光画素933を配列させる。OB領域662には、第2のVOB領域として遮光画素933を配列させる

30

【0195】

この時も、第1のHOB領域および第2のHOB領域のゲート幅(チャンネル幅)Wおよびゲート長(チャンネル長)Lの条件を第1の配列例と同じにすることで、ノイズに敏感なHOBクランプの誤補正をさらに防止することができる。また、第1のVOB領域および第2のVOB領域のゲート幅(チャンネル幅)Wおよびゲート長(チャンネル長)Lの条件を第1の配列例と同じにすることで、ノイズに敏感な縦スジノイズの誤補正をさらに防止することができる。

【0196】

さらに、第2のHOB領域および第2のVOB領域には、光電変換素子 $D_1$ を備えていない遮光画素を配列しているため、光電変換素子 $D_1$ において発生する暗電流の影響がない。そのため、第1のHOB領域の遮光画素および第1のVOB領域の遮光画素に比べて、読み出される黒基準信号のノイズが、格段に少なく済むという効果もある。

40

【0197】

(第3の配列例)

OB領域630には、第1のHOB領域として遮光画素911を配列させる。OB領域640には、第2のHOB領域として遮光画素931を配列させる。OB領域650には、第1のVOB領域として遮光画素932を配列させる。OB領域651には、第1のVOB領域として遮光画素933を配列させる。OB領域652には、第2のHOB領域として遮光画素933を配列させる。OB領域660には、第2のVOB領域として、遮光

50

画素 9 3 4 を配列させる。OB 領域 6 6 1 には、第 2 の VOB 領域として遮光画素 9 3 5 を配列させる。OB 領域 6 6 2 には、第 2 の VOB 領域として遮光画素 9 3 5 を配列させる。

【 0 1 9 8 】

この時も、第 1 の HOB 領域および第 2 の HOB 領域のゲート幅（チャンネル幅）W およびゲート長（チャンネル長）L の条件を第 1 の配列例と同じにすることで、ノイズに敏感な HOB クランプの誤補正をさらに防止することができる。また、第 1 の VOB 領域および第 2 の VOB 領域のゲート幅（チャンネル幅）W およびゲート長（チャンネル長）L の条件を第 1 の配列例と同じにすることで、ノイズに敏感な縦スジノイズの誤補正をさらに防止することができる。

10

【 0 1 9 9 】

さらに、第 2 の HOB 領域、第 1 の VOB 領域および第 2 の VOB 領域には、光電変換素子 D 1 を備えていない遮光画素を配列しているため、光電変換素子 D 1 において発生する暗電流の影響がない。そのため、第 1 の HOB 領域の遮光画素に比べて、読み出される黒基準信号のノイズが、格段に少なく済むという効果もある。

【 0 2 0 0 】

また、第 2 の VOB 領域の遮光画素 9 3 4 および 9 3 5 は、垂直方向の画素の大きさが、第 1 の VOB 領域の遮光画素 9 3 2 および 9 3 3 より小さくなっている。そのため、同じ面積であれば、遮光画素の数を増やすことができるので、その分、ノイズを低減する効果がさらに向上することになる。あるいは、遮光画素の数が同じで十分な場合は、HOB 領域の面積を削減できるので、製造コストの削減になる。

20

【 0 2 0 1 】

同様に、遮光画素 9 1 1、9 1 2、9 1 3、9 3 1、9 3 2、9 3 3、9 3 4 および 9 3 5 を、図 2 1 の画素配列に応用した場合について説明する。

【 0 2 0 2 】

（第 4 の配列例）

OB 領域 6 3 0 には、第 1 の HOB 領域として遮光画素 9 1 1 を配列させる。OB 領域 6 4 0 には、第 2 の HOB 領域として遮光画素 9 1 1 を配列させる。OB 領域 6 9 0 には、第 4 の VOB 領域として遮光画素 9 1 2 を配列させる。OB 領域 6 9 1 には、第 4 の VOB 領域として遮光画素 9 1 3 を配列させる。OB 領域 6 9 2 には、第 4 の VOB 領域として遮光画素 9 1 3 を配列させる。OB 領域 7 0 0 には、第 5 の VOB 領域として遮光画素 9 3 2 を配列させる。OB 領域 7 0 1 および 7 0 2 には、第 5 の VOB 領域として遮光画素 9 3 3 を配列させる。

30

【 0 2 0 3 】

この時も、第 1 の HOB 領域および第 2 の HOB 領域のゲート幅（チャンネル幅）W およびゲート長（チャンネル長）L の条件を第 1 の配列例と同じにすることで、ノイズに敏感な HOB クランプの誤補正をさらに防止することができる。また、第 4 の VOB 領域および第 5 の VOB 領域のゲート幅（チャンネル幅）W およびゲート長（チャンネル長）L の条件を、

第 5 の VOB 領域の  $W >$  第 4 の VOB 領域の  $W >$  有効画素領域の  $W 1$ 、かつ、

第 5 の VOB 領域の  $L >$  第 4 の VOB 領域の  $L >$  有効画素領域の  $L 1$

とすることで、第 5 の VOB 領域の駆動トランジスタ T d 1 が発生するノイズの方をより低減することができる。そのため、ノイズに敏感な縦スジノイズの誤補正をさらに防止することができる。

40

【 0 2 0 4 】

さらに、第 5 の VOB 領域には、光電変換素子 D 1 を備えていない遮光画素を配列しているため、光電変換素子 D 1 において発生する暗電流の影響がない。そのため、第 4 の VOB 領域の遮光画素に比べて、読み出される黒基準信号のノイズが、格段に少なく済むという効果もある。

【 0 2 0 5 】

50

(第5の配列例)

OB領域630には、第1のHOB領域として遮光画素911を配列させる。OB領域640には、第2のHOB領域として遮光画素931を配列させる。OB領域690には、第4のVOB領域として遮光画素932を配列させる。OB領域691には、第4のVOB領域として遮光画素933を配列させる。OB領域692には、第4のVOB領域として遮光画素933を配列させる。OB領域700には、第5のVOB領域として遮光画素934を配列させる。OB領域701には、第5のVOB領域として遮光画素935を配列させる。OB領域702には、第2のHOB領域として遮光画素935を配列させる。

【0206】

この時も、第1のHOB領域および第2のHOB領域のゲート幅(チャンネル幅)Wおよびゲート長(チャンネル長)Lの条件を第1の配列例と同じにすることで、ノイズに敏感なHOBクランプの誤補正をさらに防止することができる。

【0207】

また、第4のVOB領域および第5のVOB領域のゲート幅(チャンネル幅)Wおよびゲート長(チャンネル長)Lの条件を第4の配列例と同じにすることで、ノイズに敏感な縦スジノイズの誤補正をさらに防止することができる。

【0208】

さらに、第2のHOB領域、第4のVOB領域および第5のVOB領域には、光電変換素子D1を備えていない遮光画素を配列しているため、光電変換素子D1において発生する暗電流の影響がない。そのため、第1のHOB領域の遮光画素に比べて、読み出される黒基準信号のノイズが、格段に少なく済むという効果もある。

【0209】

また、第5のVOB領域の遮光画素934および935は、垂直方向の画素の大きさが、第4のVOB領域の遮光画素932および933より小さくなっている。そのため、同じ面積であれば、遮光画素の数を増やすことができるので、ノイズに敏感な縦スジノイズの誤補正をさらに防止することができる。

【0210】

以上より、第1から第6の実施形態において、本発明の実施形態の遮光画素が、感光画素と比べて、駆動トランジスタTd1が発生するノイズを低減する効果があることは、明らかである。

【0211】

ここで、第4、第5および第6の実施形態において、HOB領域の数を1あるいは2として説明している。しかし、3以上の数のHOB領域において、遮光画素の駆動トランジスタTd1のゲート幅(チャンネル幅)Wおよびゲート長(チャンネル長)L、あるいは、遮光画素の水平方向の大きさをHOB領域それぞれで変更しても良い。

【0212】

また、第4、第5および第6の実施形態において、VOB領域の数を1あるいは2として説明している。しかし、3以上の数のVOB領域において、遮光画素の駆動トランジスタTd1のゲート幅(チャンネル幅)Wおよびゲート長(チャンネル長)L、あるいは、遮光画素の垂直方向の大きさをVOB領域それぞれで変更しても良い。

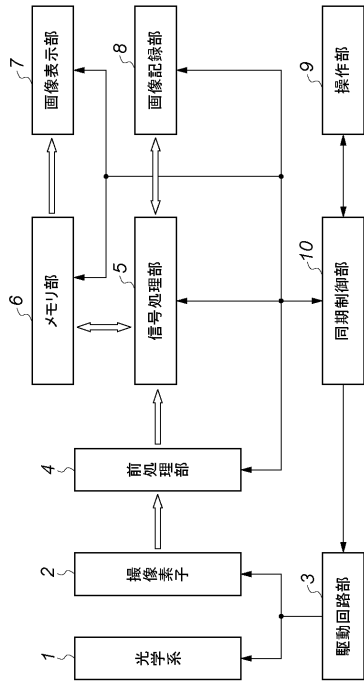
10

20

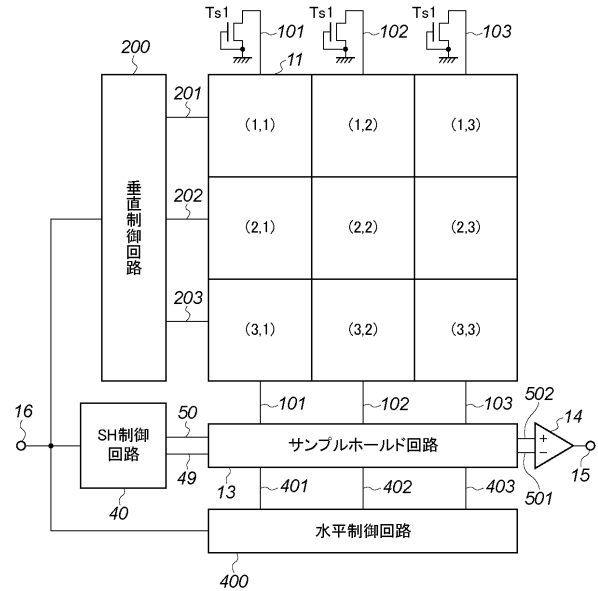
30

40

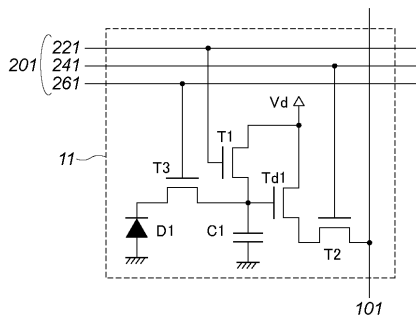
【図1】



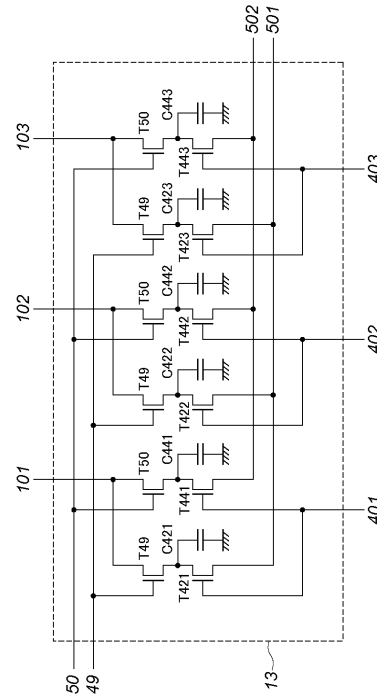
【図2】



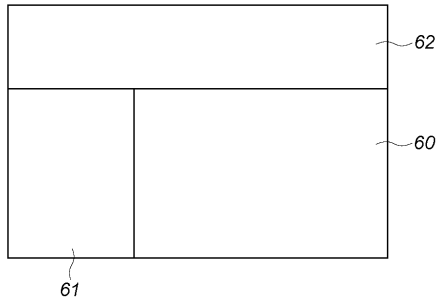
【図3】



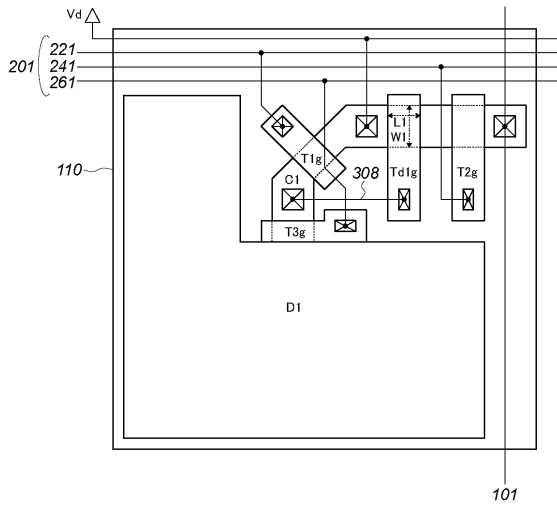
【図4】



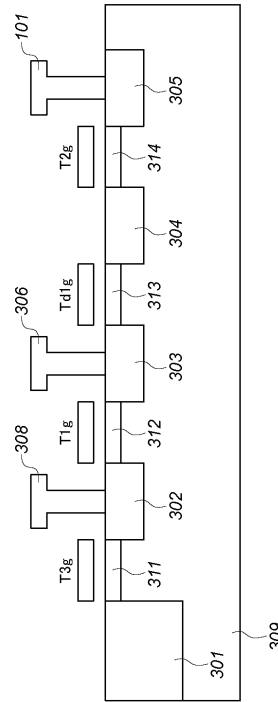
【 図 5 】



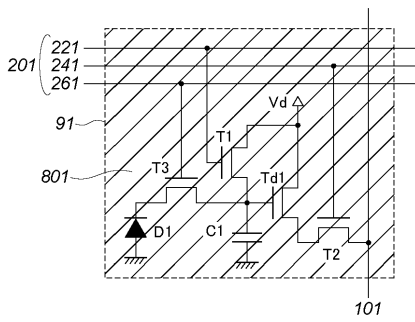
【 図 6 】



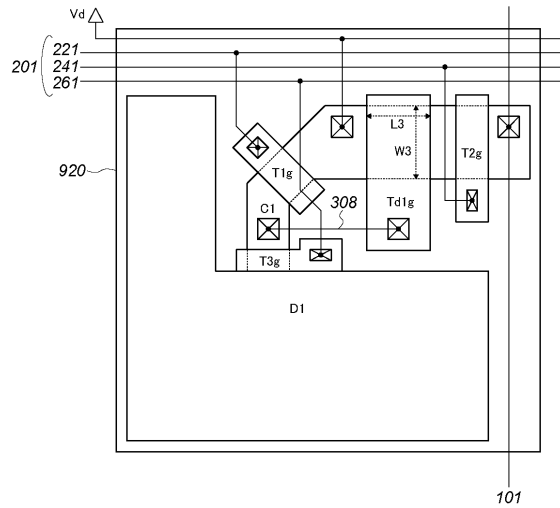
【 図 7 】



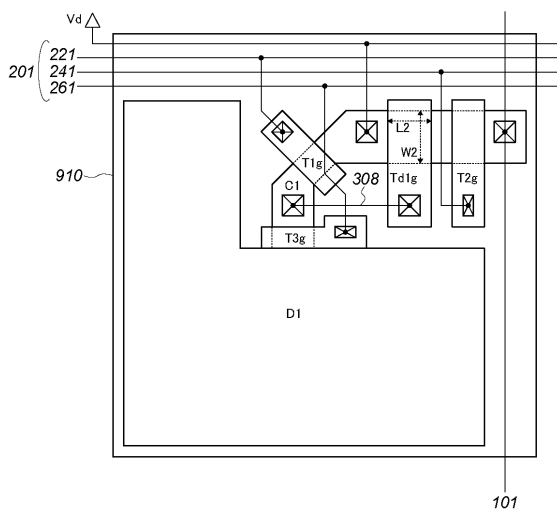
【 図 8 】



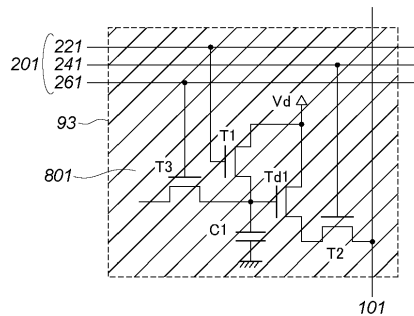
【 図 10 】



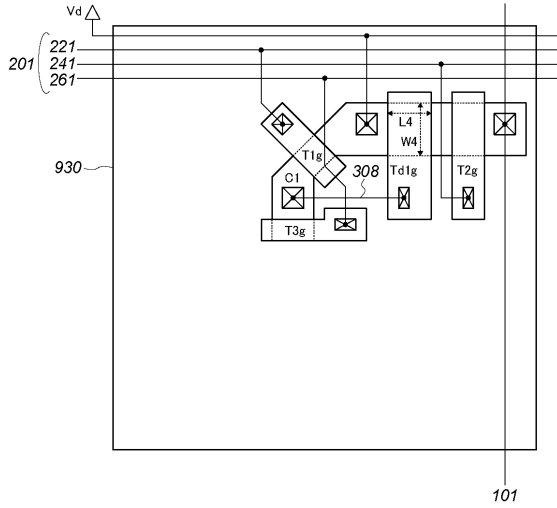
【 図 9 】



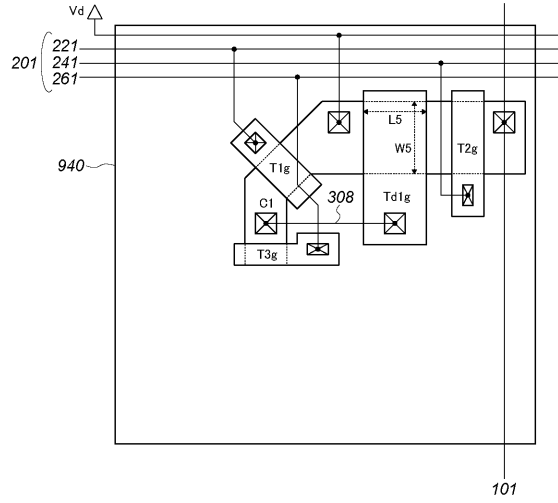
【 図 11 】



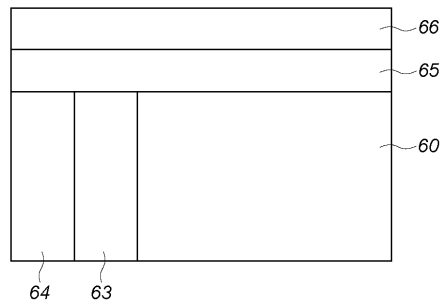
【図 1 2】



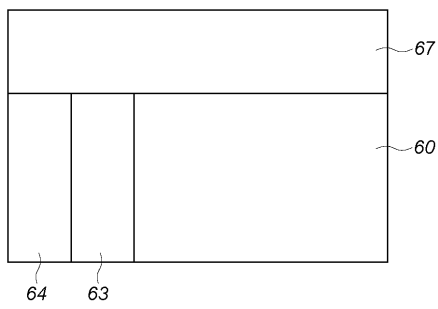
【図 1 3】



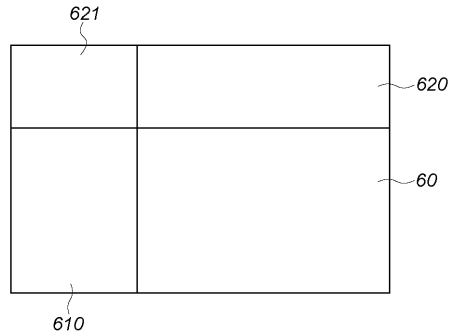
【図 1 4】



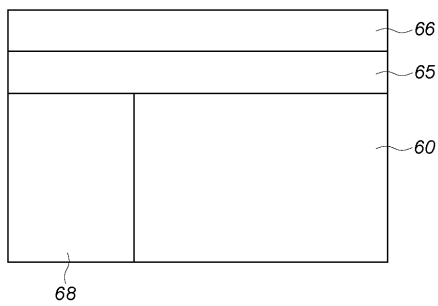
【図 1 5】



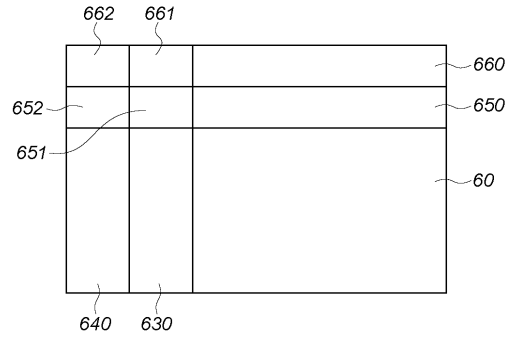
【図 1 7】



【図 1 6】

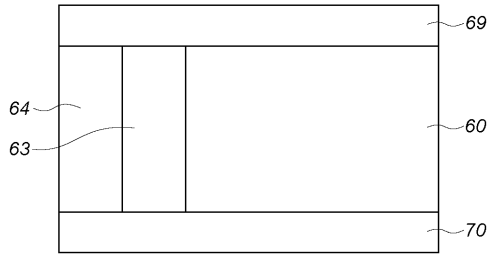


【図 1 8】

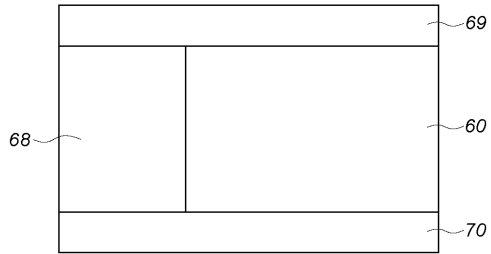




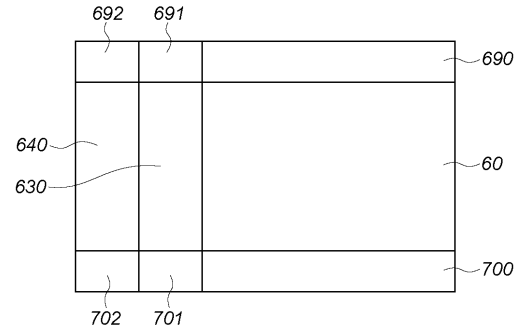
【図19】



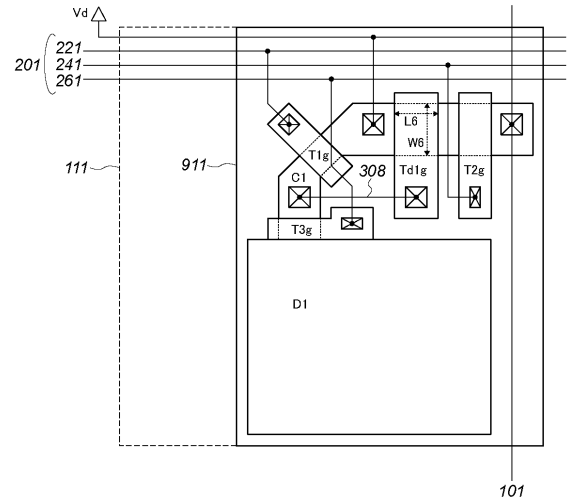
【図20】



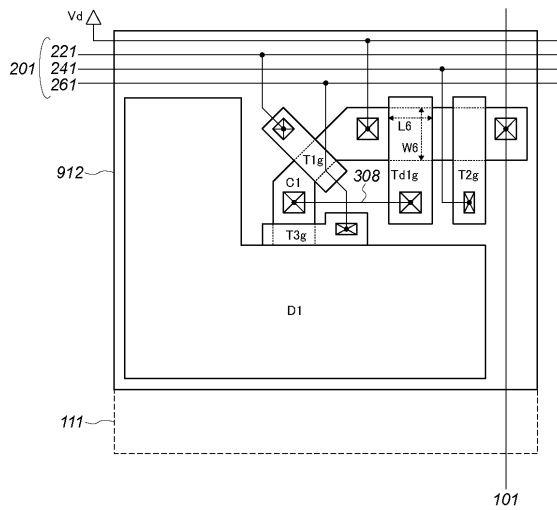
【図21】



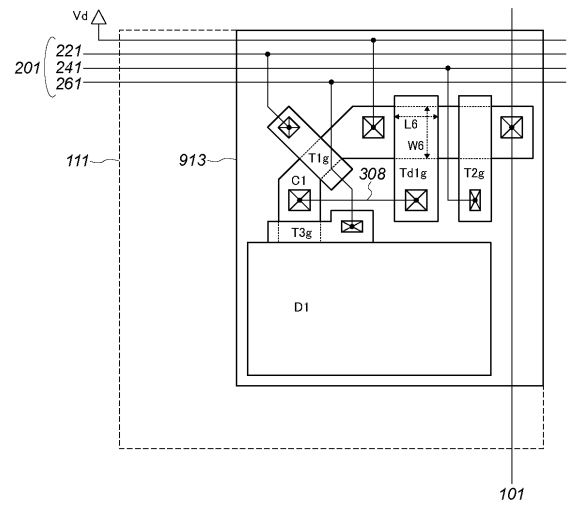
【図22】



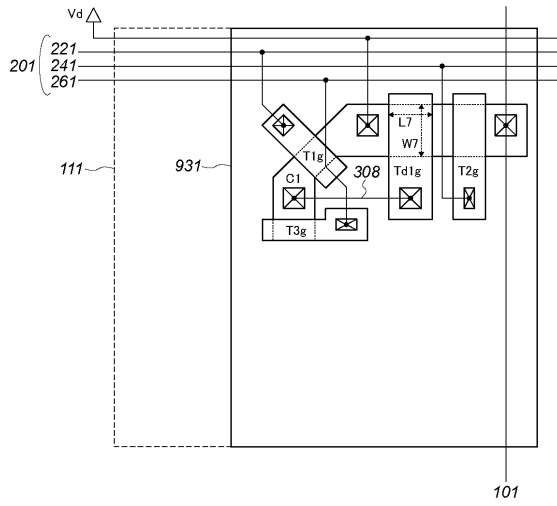
【図23】



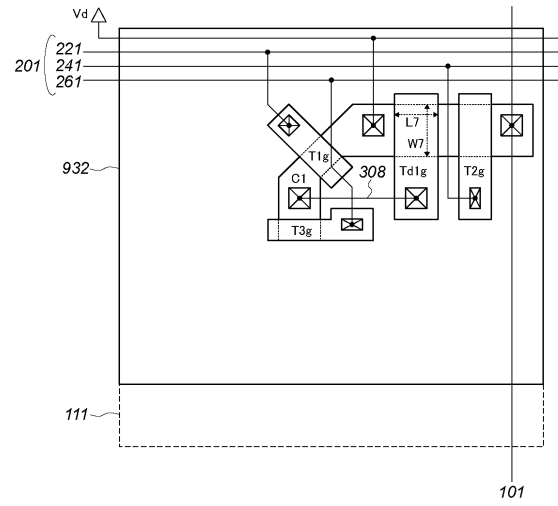
【図24】



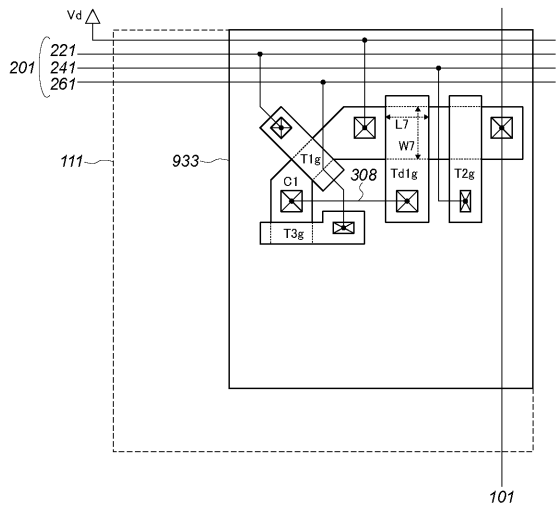
【図 25】



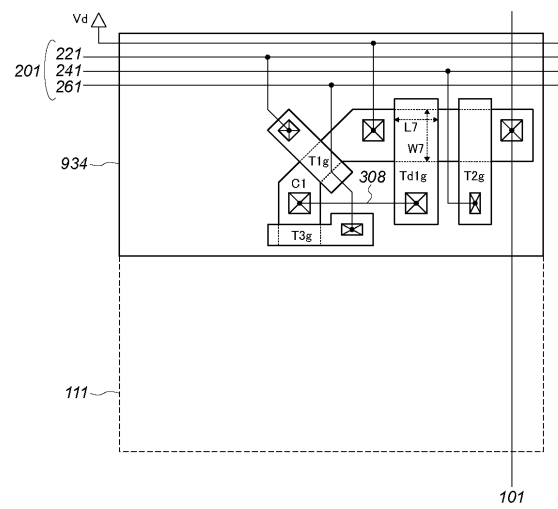
【図 26】



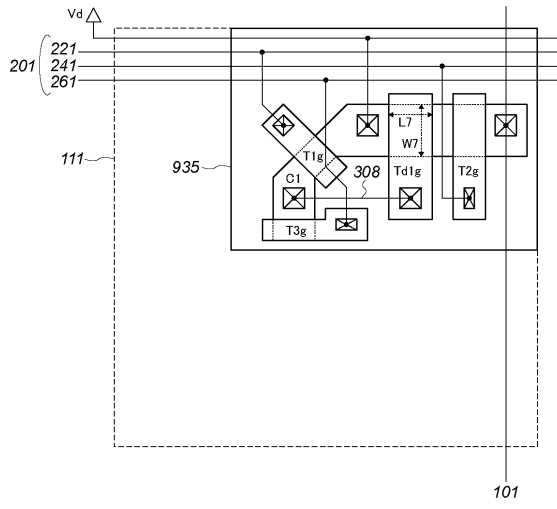
【図 27】



【図 28】



【 29 】



---

フロントページの続き

(72)発明者 柳井 敏和  
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 多賀 和宏

(56)参考文献 特開2006-147816(JP,A)  
特開2008-218648(JP,A)  
特開2003-134400(JP,A)  
特開2007-081453(JP,A)  
特開2005-223860(JP,A)  
特開2008-205905(JP,A)

(58)調査した分野(Int.Cl., DB名)  
H01L 27/146  
H04N 5/369  
H04N 5/374