

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2015-153789

(P2015-153789A)

(43) 公開日 平成27年8月24日 (2015. 8. 24)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 21/28 (2006.01)	HO 1 L 21/28 K	4 M 1 0 4
HO 1 L 21/336 (2006.01)	HO 1 L 29/78 6 5 8 F	
HO 1 L 29/78 (2006.01)	HO 1 L 21/28 3 0 1 B	
HO 1 L 29/12 (2006.01)	HO 1 L 29/78 6 5 2 T	
	HO 1 L 29/78 6 5 3 A	
審査請求 未請求 請求項の数 5 O L (全 10 頁) 最終頁に続く		

(21) 出願番号 特願2014-23875 (P2014-23875)
 (22) 出願日 平成26年2月10日 (2014. 2. 10)

(71) 出願人 000003207
 トヨタ自動車株式会社
 愛知県豊田市トヨタ町1番地
 (74) 代理人 110000110
 特許業務法人快友国際特許事務所
 (72) 発明者 野田 政人
 愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内
 Fターム(参考) 4M104 AA03 CC01 DD26 DD28 FF02
 FF07 FF27 GG09 GG14 HH15

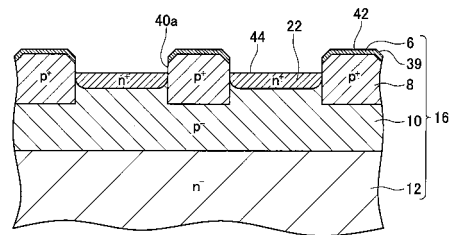
(54) 【発明の名称】 SiC基板を利用する半導体装置とその製造方法

(57) 【要約】

【課題】 SiC基板の表面に金属層を直接に形成すると接触抵抗が高い。接触抵抗を下げるためには SiC表面にシリサイドを形成する必要があり、必要工程数が多い。

【解決手段】 SiC基板の表面にグラフェンを生成して接触抵抗を下げる。SiC基板の表面の一部を保護層で被覆してエッチングすると、SiC基板の表面に凹凸ができ、凹所の側面に SiC基板と保護層の境界が露出する。その境界が露出すると、SiC基板と保護層の界面に沿ってエッチングが進行し、間隙が形成される。間隙の間隔は、前記側面から離れるほど小さくなる。その結果、SiCの表面に傾斜面が形成される。その後熱処理すると、傾斜面でグラフェンの成長核が生成し、そこからグラフェンが成長していく。保護層で被覆されていた範囲では、SiC基板の表面にグラフェンが生成する。その上に金属層を形成すると、電極と SiC がオーミック接触する。

【選択図】 図7



【特許請求の範囲】**【請求項 1】**

S i C 基板の表面の一部を保護層で被覆する被覆工程と、
前記保護層で被覆されていない範囲の前記 S i C 基板の表面近傍をエッチングするエッチング工程と、
前記保護層を除去する除去工程と、
S i C に含まれる S i が昇華する温度に前記 S i C 基板を加熱する加熱工程を備えており、
前記加熱工程において、前記保護層で被覆されていた範囲の前記 S i C 基板の表面にグラフェンが成長することを特徴とするグラフェン生成方法。

10

【請求項 2】

前記 S i C 基板の表面に形成された酸化層で前記保護層を形成することを特徴とする請求項 1 のグラフェン生成方法。

【請求項 3】

前記エッチング工程において、前記保護層と前記 S i C 基板の積層構造の側面から前記保護層と前記 S i C 基板の界面に沿ってエッチングが進行して前記界面に対して傾斜する傾斜面が形成され、

前記加熱工程において、前記傾斜面でグラフェンが成長し、次いで、前記保護層で被覆されていた範囲の前記 S i C 基板の表面にグラフェンが成長することを特徴とする請求項 1 または 2 のグラフェン生成方法。

20

【請求項 4】

S i C 基板の表面の一部を保護層で被覆する被覆工程と、
前記保護層で被覆されていない範囲の前記 S i C 基板の表面近傍をエッチングするエッチング工程と、
前記保護層を除去する除去工程と、

S i C に含まれる S i が昇華する温度に前記 S i C 基板を加熱する加熱工程と、
前記加熱工程後の前記 S i C 基板の表面に金属層を形成する金属層形成工程を備えており、

前記加熱工程において、前記保護層で被覆されていた範囲の前記 S i C 基板の表面にグラフェンが成長し、

30

前記金属層形成工程において、前記グラフェンを介して前記 S i C 基板に対向する電極層が生成することを特徴とする半導体装置の製造方法。

【請求項 5】

S i C 基板の表面に凹凸が形成されており、
凸部を断面視したときの頂点に、凸部表面と凹部表面の双方に対して傾斜する傾斜面が形成されており、

前記傾斜面と前記凸部表面がグラフェンで被覆されており、

前記凹部表面がグラフェンで被覆されておらず、

前記グラフェンの表面が金属層で被覆されている半導体装置。

【発明の詳細な説明】

40

【技術分野】**【0001】**

本明細書では、S i C 基板の表面に直接に金属層を形成すると、S i C と金属がオーミック接触しないという問題に対処する技術を開示する。

【背景技術】**【0002】**

S i C 基板の表面に直接に金属層を形成すると、S i C と金属がオーミック接触しない。そこで、特許文献 1 に記載されているように、基板と金属層の間にシリサイド層を介在させる技術が開発されている。非特許文献 1 については後記する。

【先行技術文献】

50

【特許文献】

【0003】

【特許文献1】特表2009-535846号公報

【非特許文献】

【0004】

【非特許文献1】乗松航，楠美智子、SiC表面分解法により生成するグラフェン/SiC界面の構造、日本結晶学会誌51巻第6号、313-319(2009)

【発明の概要】

【発明が解決しようとする課題】

【0005】

10

SiC基板の表面にシリサイド層を形成するには多くの工程を必要とする。例えばニッケルシリサイドを形成する場合、(1)Siを含有する半導体基板の表面にスパッタ等によってNi層を形成し、(2)熱処理して合金化し、(3)エッチングして余剰なNiを除去する工程が必要とされる。実際には、さらに(4)再度熱処理し、(5)余剰なNiを再度除去する工程が必要とされる。

より少ない工程数で、SiC基板と金属層がオーミック接触する結果を実現する技術が必要とされている。

【課題を解決するための手段】

【0006】

20

本明細書で開示する技術では、SiC基板と金属層の間にグラフェン層を介在させるとSiC基板と金属層がオーミック接触する現象を利用する。本明細書では、少ない工程数でSiC基板の表面にグラフェン層を生成する技術を開示する。

【0007】

本明細書では、グラフェン生成方法を開示する。その方法は、SiC基板の表面の一部を保護層で被覆する工程と、保護層で被覆されていない範囲のSiC基板の表面近傍をエッチングする工程と、保護層を除去する工程と、SiCに含まれるSiが昇華する温度にSiC基板を加熱する工程を備えている。前記の工程を実施すると、保護層で被覆されていた範囲のSiC基板の表面にグラフェンが成長する。

【0008】

30

SiC基板の表面の一部を保護層で被覆しておいてエッチングすると、保護層で被覆されていない範囲のSiC基板の表面近傍がエッチングされて凹所が形成される。その凹所の側面には、保護層で被覆されているSiC基板と保護層の境界が露出される。その境界が露出すると、その境界から保護層とSiC基板に界面に沿ってエッチングが進行する。露出した境界の近傍では、保護層に接していたSiCがエッチングされていき、保護層とSiC基板の間に間隙が形成されていく。その間隔は、前記凹所の側面において最も大きく、側面から離れるほど小さくなる。SiC基板の表面には、保護層に密着する範囲と、保護層との間に間隙が形成されている範囲と、前記凹所の側面と、前記凹所の底面が形成される。保護層との間に間隙が形成されている範囲のSiC基板の表面は、保護層に密着する範囲のSiC基板の表面に対して傾斜している。

上記の表面が形成された時点で保護層を除去して加熱すると、SiC基板の表面からSiが昇華していく。その際にはSiC基板の表面にグラフェンの成長核が形成され、その成長核からSiC基板の表面に沿ってグラフェンが成長していく。上記方法では、保護層に密着していた範囲のSiC基板の表面に対して傾斜する傾斜面を形成しておいて加熱処理する。その場合、傾斜面にグラフェンの成長核が形成される。グラフェンは、傾斜面から保護層に密着していた範囲のSiC基板の表面に向けて広がっていく。保護層に密着していた範囲のSiC基板の表面がグラフェンで被覆される。その一方において、前記傾斜面と前記凹所の側面との間には、大きな角度が存在するために、前記凹所の側面と底面にはグラフェンが伸びづらい。SiCの傾斜面をミクロに観察すると、SiC結晶のステップで形成されている。前記した非特許文献1に、ステップでグラフェンの成長核が成長し、そこからグラフェンが広がっていくことが報告されている。熱処理後に金属層を形成す

40

50

れば、グラフェンが成長した範囲では金属とSiCがオーミック接触する。オーミック接触させたい金属層の形成範囲を保護層で覆っておけば、その金属層とSiC基板をオーミック接触させることができる。グラフェンの生成に要する工程数は、シリサイドの生成に要する工程数よりも少ない。

本明細書でいうグラフェンは、単層のものに限定されない。非特許文献1に開示されているように、熱処理温度によって生成するグラフェンの層数を調整することができる。SiC基板と金属の間にオーミック接触を実現するグラフェンの層数は単層に限定されていない。

【0009】

SiC基板の表面に形成された酸化層を前記保護層とすることができる。その場合は、SiC基板の表面の全域にCVD法によって酸化層を形成する。次に、ホトレジストを利用して酸化層を残存させたい範囲をレジスト層で被覆する。その状態で、酸化層をエッチングする。するとレジスト層で覆われていなかった酸化層がエッチングされ、SiC基板の表面の一部を被覆する酸化層が形成される。その酸化層を保護層にしてSiC基板をエッチングする。レジスト層ではSiC基板のエッチング範囲を決める保護層とならない場合には、酸化層を保護層にしてエッチングすることができる。

10

【0010】

酸化層をエッチングする際に、酸化層のみならずSiCまでエッチングするエッチャント等を用いることができる。この場合は、レジスト層で覆われていなかった酸化層がエッチングされた後もエッチングを継続すると（オーバーエッチングすると）、SiC基板の表面近傍がエッチングされていく。レジスト層で覆われていた範囲では、残存した酸化層によってSiC基板が被覆されている状態を維持しながら、レジスト層で覆われていなかった範囲ではSiC基板をエッチングすることができ、前記の凹所を形成することができる。

20

【0011】

グラフェン層が形成されたSiC基板の表面に金属層を形成すると、その金属層がSiC基板とオーミック接触する電極層となる。SiC基板を利用する半導体装置を製造することができる。

上記方法で製造される半導体装置自体も新規である。その半導体装置は、SiC基板の表面に凹凸が形成されており、凸部を断面視したときの頂点近傍に凸部表面と凹部表面の双方に対して傾斜する傾斜面が形成されており、傾斜面と凸部表面がグラフェンで被覆されており、凹部表面はグラフェンで被覆されておらず、グラフェンの表面が金属層で被覆されているという特徴を備えている。

30

【図面の簡単な説明】

【0012】

【図1】実施例の半導体装置の製造工程の第1段階を示す図。

【図2】実施例の半導体装置の製造工程の第2段階を示す図。

【図3】実施例の半導体装置の製造工程の第3段階を示す図。

【図4】実施例の半導体装置の製造工程の第4段階を示す図。

【図5】実施例の半導体装置の製造工程の第5段階を示す図。

40

【図6】実施例の半導体装置の製造工程の第6段階を示す図。

【図7】実施例の半導体装置の製造工程の第7段階を示す図。

【図8】実施例の半導体装置の製造工程の第8段階を示す図。

【図9】実施例の半導体装置の製造工程の第9段階を示す図。

【図10】実施例の半導体装置の製造工程の第10段階を示す図。

【図11】実施例の半導体装置の製造工程の第11段階を示す図。

【図12】グラフェンの成長過程の第1段階を示す図。

【図13】グラフェンの成長過程の第2段階を示す図。

【図14】グラフェンの成長過程の第3段階を示す図。

【発明を実施するための形態】

50

【0013】

以下、本明細書で開示する技術の特徴を整理する。なお、以下に記す事項は、各々単独で技術的な有用性を有している。

(第1特徴) p型のSiC領域の表面にグラフェンを成長させ、n型のSiC領域の表面にシリサイドを成長させる。

【実施例】

【0014】

図11は、実施例の半導体装置2の断面図を示している。半導体装置2は、MOSとして機能し、半導体基板16の表面に形成されている表面電極4と、半導体基板16の裏面に形成されている裏面電極18と、n⁺型のソース領域22と、p⁻型のボディ領域10と、n⁻型のドリフト領域12と、n⁺型のドレイン領域14と、トレンチゲート電極24と、ゲート絶縁層26と、p⁺型のボディコンタクト領域8と、層間絶縁層28を備えている。p⁺型のボディコンタクト領域8の表面はグラフェン6で覆われており、ボディコンタクト領域8と表面電極4がオーミック接触する。n⁺型のソース領域22の表面にはチタンシリサイド20が形成されており、ソース領域22と表面電極4がオーミック接触する。n⁺型のドレイン領域14の裏面にチタンシリサイド17が形成されており、ドレイン領域14と裏面電極18がオーミック接触する。層間絶縁層28が、表面電極4とトレンチゲート電極24を絶縁している。

10

【0015】

トレンチゲート電極24に電圧を加えないと、n⁺型のソース領域22とn⁻型のドリフト領域12がp⁻型のボディ領域10で分離され、表面電極4と裏面電極18の間が高抵抗となる。トレンチゲート電極24に電圧を加えると、n⁺型のソース領域22とn⁻型のドリフト領域12を分離しているp⁻型のボディ領域10に反転層が形成され、表面電極4と裏面電極18の間が低抵抗となる。半導体装置2はMOSとして機能する。

20

【0016】

図1～図10は、製造工程を示している。図1は、n⁻型のSiC半導体基板16の上表面からp型不純物を注入してP⁻型ボディ領域10を形成した段階を示している。

図2は、ボディコンタクト領域の形成範囲以外の表面をレジスト層30で被覆し、p型不純物を注入してp⁺型のボディコンタクト領域8を形成した段階を示している。

図3は、レジスト層30(図2参照)を除去し、SiC半導体基板16の上表面にCVD法によって酸化層32を形成し、p⁺型のボディコンタクト領域8の形成範囲に、レジスト層34を形成した段階を示している。

30

図4は、レジスト層34を保護層として酸化層32をエッチングした段階を示している。レジスト層34で被覆されていなかった範囲では、酸化層32が除去され、レジスト層34で被覆されている範囲では、酸化層32が残存する。図4では、残存した酸化層を参照番号32aで示している。図4に至るまでの間に、レジスト層34は薄くなる。図4では、薄くなったレジスト層34を参照番号34aで示している。

【0017】

本実施例では、図4の状態となった以降もエッチングを続ける(オーバーエッチングする)。図5の矢印36に示すように、ボディコンタクト領域8以外では、SiC半導体基板16の表面近傍がエッチングされ、凹所40が形成される。本実施例では、図5の状態に至る過程で、レジスト層34aが除去され、それ以降は、酸化層32aが保護層となって半導体基板16のエッチングが進行する。

40

凹所40の側面40aに、保護層32aと半導体基板16の境界が露出する。境界が露出した後もエッチングを継続すると、その境界から保護層32aとSiC基板16の界面に沿ってエッチングが進行する。露出した境界の近傍では、保護層32aに接していたSiCがエッチングされて、保護層32aとSiC基板16の間に間隙38が形成されていく。その間隔は、前記凹所40の側面40aにおいて最も大きく、側面40aから離れるほど(間隙38に深く侵入するほど)狭くなる。SiC基板16の表面には、保護層32aに密着する面42が形成されている範囲Aと、保護層32aとの間に間隙38が形成さ

50

れている範囲Bと、凹所40の側面40aが延びている範囲Cと、前記凹所40の底面44が形成されている範囲Dが形成される。保護層32aとの間に間隙38が形成されている範囲BのSiC基板16の表面39は、保護層32aに密着する範囲AのSiC基板16の表面42に対して傾斜している。

【0018】

図6は、保護層32aごしにn型不純物を注入してソース領域22を形成した段階を示している。

図7は、ソース領域22を形成した後に保護層32aを除去し(その段階では、上記の範囲A, B, C, Dがすでに形成されている)、SiC基板16を加熱した段階を示している。SiCからSiが昇華する温度まで加熱すると、SiC基板16の表面からSiが昇華していく。

表面42と44は、SiCが結晶成長していく際の結晶面であり、グラフェンが成長しづらい。側面40aもまた、グラフェンが成長しづらい。それに対して、結晶成長面42, 44に対して傾斜する傾斜面39ではグラフェンが成長しやすい。その詳細は、非特許文献1に開示されている。

図12~14はグラフェン成長過程を模式的に示している。SiCからSiが昇華していくと、残ったCがグラフェン核を形成する。そのグラフェン核は、結晶成長面42でなく、それに対して傾斜する面39上に形成される。図12は、傾斜面39上にグラフェン核6a, 6bが形成された段階を模式的に示している。

【0019】

グラフェン核6a, 6bが成長すると、そのグラフェン核6a, 6bからSiCの表面に沿ってグラフェンが成長する。図13に示すように、傾斜面39となす角が小さな面42では、グラフェンが成長する。矢印46は、グラフェンの成長方向を示している。その結果、図14に示すように、表面42の全域にグラフェンが成長する。

それに対して、傾斜面39と側面40aは大きな角度で接している。傾斜面39で成長し始めたグラフェンは、側面40aの側には伸びにくい。図14に示すように、表面42の全域がグラフェン6で覆われ、側面40aにはグラフェンが成長しない関係を得ることができる。図7は、上記の段階を示している。

非特許文献1に記載されているように、熱処理温度によって生成するグラフェンの層数が決定される。グラフェンの層数が管理されると、電極とSiC間の接触抵抗が安定化する。熱処理温度を管理することで、接触抵抗が管理された半導体装置を量産することができる。本実施例では、SiC基板16を1350に加熱する。その結果、2層グラフェンが安定的に得られる。

【0020】

図8は、ソース領域22の中央にトレンチを形成し、トレンチの側面と底面にゲート絶縁層を26を形成し、その内部に導体を充填してゲート電極24を形成した段階を示している。

図9は、トレンチの両サイドに残ったn型ソース領域22の上面にチタンシリサイド層20を形成した段階を示す。

図10は、層間絶縁層28を形成し、基板16の裏面から不純物を注入してドレイン領域14を作り、ドレイン領域14の裏面にチタンシリサイド層17を形成した段階を示す。

図11は、表面電極4と裏面電極18を形成した段階を示し、MOS半導体装置2が完成した段階を示す。表面電極4はグラフェン6を介してp型ボディコンタクト領域8にオーミック接触し、チタンシリサイド層20を介してソース領域22にオーミック接触する。裏面電極18はチタンシリサイド層17を介してドレイン領域14にオーミック接触する。

上記の実施例によると、n型のSiCに対してはグラフェン6を利用して金属をオーミック接触させ、p型のSiCに対してはシリサイドを利用して金属をオーミック接触させる。n型のSiCに対してシリサイドを形成しなくてもよいことから、必要工程数が少な

10

20

30

40

50

くですむ。少ない工程数で、表面電極 4 を S i C 基板 1 6 にオーミック接触させることができる。

【 0 0 2 1 】

以上、本発明の具体例を詳細に説明したが、これらは例示に過ぎず、特許請求の範囲を限定するものではない。特許請求の範囲に記載の技術には、以上に例示した具体例を様々に変形、変更したものが含まれる。

また、本明細書または図面に説明した技術要素は、単独であるいは各種の組合せによって技術的有用性を発揮するものであり、出願時請求項記載の組合せに限定されるものではない。また、本明細書または図面に例示した技術は複数目的を同時に達成し得るものであり、そのうちの一つの目的を達成すること自体で技術的有用性を持つものである。

10

【符号の説明】

【 0 0 2 2 】

2 : 半導体装置 (M O S)

4 : 表面電極

6 : グラフェン

8 : ボディコンタクト領域

1 0 : ボディ領域

1 2 : ドリフト領域

1 4 : ドレイン領域

1 6 : S i C 基板

20

1 7 : チタンシリサイド層

1 8 : 裏面電極

2 0 : チタンシリサイド層

2 2 : ソース領域

2 4 : ゲート電極

2 6 : ゲート絶縁層

2 8 : 層間絶縁層

3 0 : レジスト層

3 2 : 酸化層

3 4 : レジスト層

30

3 6 : オーバ - エッチングを現わす矢印

3 8 : 間隙

3 9 : 傾斜面

4 0 : 凹所

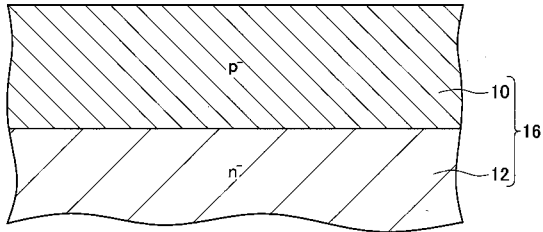
4 0 a : 側面

4 2 : 保護層と密着する面

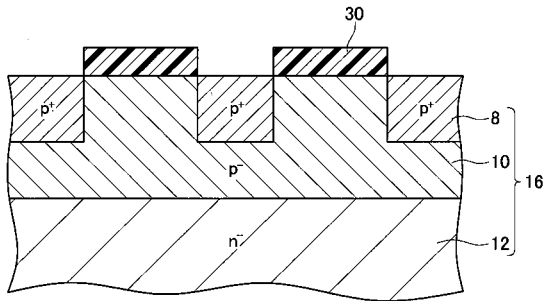
4 4 : 底面

4 6 : 成長方向

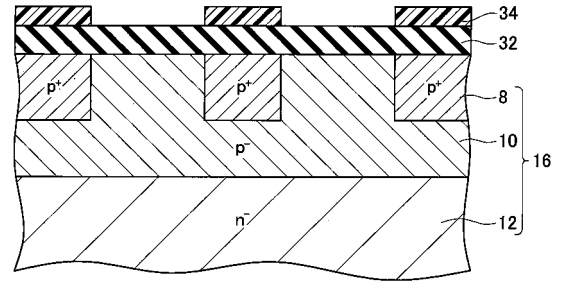
【 図 1 】



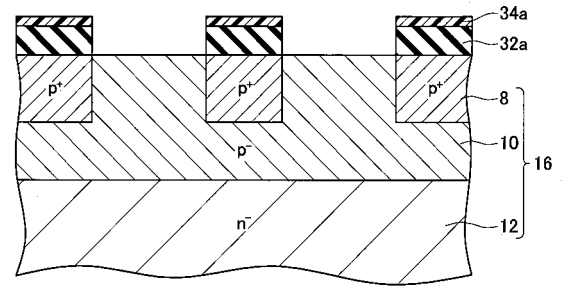
【 図 2 】



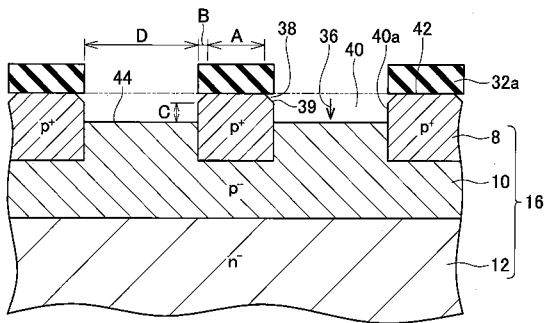
【 図 3 】



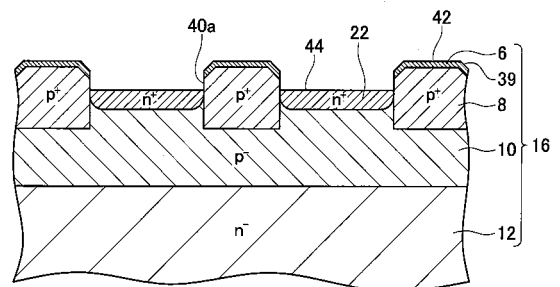
【 図 4 】



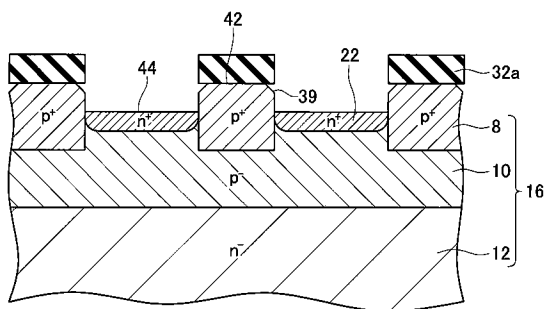
【 図 5 】



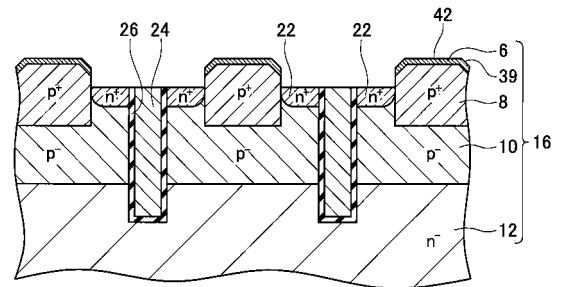
【 図 7 】



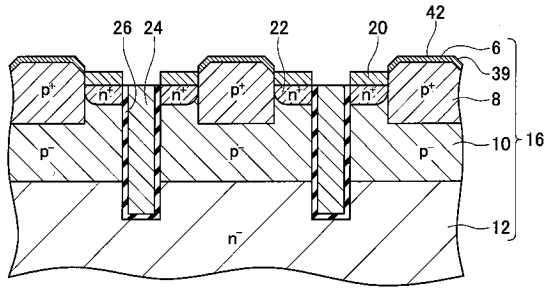
【 図 6 】



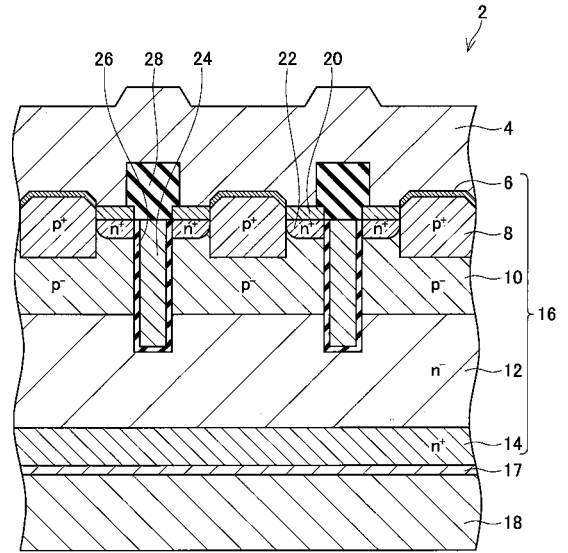
【 図 8 】



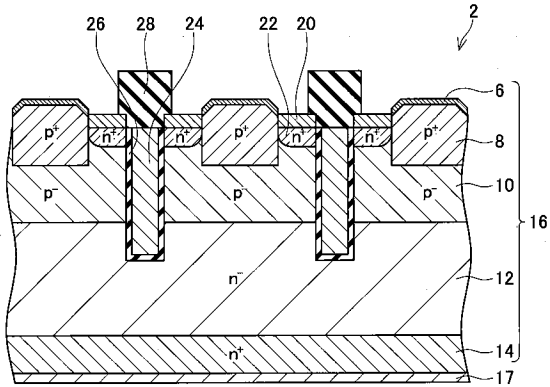
【図 9】



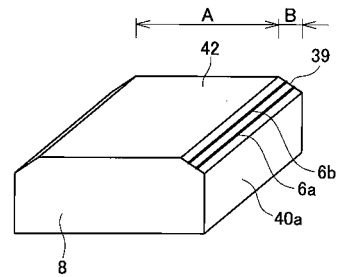
【図 11】



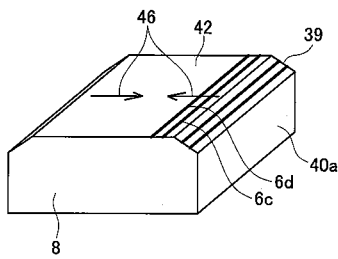
【図 10】



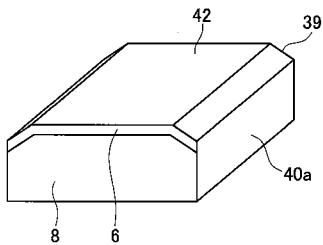
【図 12】



【図 13】



【図 14】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

H 0 1 L	29/78	6 5 2 D
H 0 1 L	29/78	6 5 2 M
H 0 1 L	29/78	6 5 2 L
H 0 1 L	29/78	6 5 8 B
H 0 1 L	29/78	6 5 8 G
H 0 1 L	29/78	6 5 2 B