

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4982961号
(P4982961)

(45) 発行日 平成24年7月25日(2012.7.25)

(24) 登録日 平成24年5月11日(2012.5.11)

(51) Int.Cl.	F I		
HO 1 G 4/33 (2006.01)	HO 1 G	4/06	1 0 1
HO 1 G 4/12 (2006.01)	HO 1 G	4/06	1 0 2
HO 1 G 4/255 (2006.01)	HO 1 G	4/12	4 0 0
HO 1 C 17/22 (2006.01)	HO 1 G	4/34	
HO 5 K 1/18 (2006.01)	HO 1 C	17/22	C
請求項の数 1 (全 9 頁) 最終頁に続く			

(21) 出願番号	特願2005-113098 (P2005-113098)	(73) 特許権者	000003193 凸版印刷株式会社 東京都台東区台東1丁目5番1号
(22) 出願日	平成17年4月11日(2005.4.11)	(72) 発明者	野村 浩功 東京都台東区台東1丁目5番1号 凸版印刷株式会社内
(65) 公開番号	特開2006-294833 (P2006-294833A)	(72) 発明者	関根 秀克 東京都台東区台東1丁目5番1号 凸版印刷株式会社内
(43) 公開日	平成18年10月26日(2006.10.26)	審査官	小池 秀介
審査請求日	平成20年4月7日(2008.4.7)		
前置審査			
最終頁に続く			

(54) 【発明の名称】 部品内蔵配線基板の製造方法

(57) 【特許請求の範囲】

【請求項1】

少なくとも

(a) 誘電体層の両側に金属箔が積層された積層キャパシタ材において、一方の面の前記金属箔をパターニング処理して下部電極を形成する工程、

(b) 前記下部電極 - 前記誘電体層 - 前記金属箔からなる前記積層キャパシタ材を、前記下部電極を下にして配線基板上に積層する工程、

(c) 前記積層キャパシタ材の前記金属箔をパターニング処理して、外周部電極を形成する工程、

(d) 前記外周部電極の内側に導電ペーストをスクリーン印刷し、加熱硬化して内部電極を形成し、前記外周部電極と前記内部電極とからなる上部電極を形成する工程、

(e) 前記内部電極にレーザー照射を行い、前記内部電極の一部を除去することで容量調整を行う工程、

を具備することを特徴とする部品内蔵配線基板の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、レーザートリミングが可能な部品内蔵基板用コンデンサ及びそれお内蔵した受動素子内蔵配線基板に関する。

【背景技術】

【 0 0 0 2 】

近年、電子機器の小型化、動作周波数の高速化がより一層進み、それに対応するためプリント基板においてもキャパシタや抵抗などの受動素子を基板内層に埋設し、部品実装の高密度化や、能動部品及び受動部品相互の配線距離の短縮化を実現する受動素子内蔵配線基板の開発が進められている。

【 0 0 0 3 】

受動素子内蔵配線基板における代表的な受動素子の形態を以下、図面を用いて説明する。

図6は、抵抗素子の形態のひとつを示したものであり、配線層11aが形成されたコア基板10の表面に配置した配線電極11b、11c間に、スクリーン印刷法によりカーボンペーストを印刷し、加熱硬化して抵抗体51を形成して、受動素子内蔵のプリント配線板としたものである。

10

図7は、抵抗素子の別の形態を示したものであり、配線層11aが形成されたコア基板10の表面にめっきにより抵抗金属薄膜による抵抗体52を形成し、その両端に配線電極11b、11cを形成し、受動素子内蔵のプリント配線板としたものである。

【 0 0 0 4 】

図8は、キャパシタ素子の形態のひとつを示したものであり、配線層11aが形成されたコア基板10の表面に下部電極12を形成し、該下部電極12上に誘電体ペーストをスクリーン印刷して誘電体層61を形成し、さらに誘電体層61上に導電性ペーストをスクリーン印刷して上部電極13を形成してキャパシタ素子60aを形成して、受動素子内蔵のプリント配線板としたものである。

20

【 0 0 0 5 】

図9は、キャパシタ素子の別の形態を示したものであり、誘電体層62の両面に銅箔等からなる導電層を形成したシート状キャパシタを、まず片面の導電層をフォトリソ法などによってパターニング処理して、下部電極12を形成する。

配線層11aが形成されたコア基板10の表面にプリブレグを積層する等の方法で接着層42を形成する。

さらに、下部電極12が形成されたシート状キャパシタを積層し、上部電極13、引き出し配線層14及びビア15を形成し、下部電極12が引き出し配線層14とフィールドビア15にて電氣的に接続されたキャパシタ素子60bを形成して、受動素子内蔵のプリント配線板としたものである。

30

この方法は図8で示した方法に比べ、フォトリソ法を使うため精度の良いキャパシタ素子形成が可能であり、樹脂製のプリント基板に形成する場合でも、予め誘電体層を高温焼成できるため電氣的特性が安定するという利点がある。

【 0 0 0 6 】

上記の方法により作製された受動素子は、その抵抗や容量の精度が数%～数十%程度となるが、より高い精度を得るためにはレーザートリミングという手法が用いられる。

レーザートリミングはレーザーにより抵抗体やキャパシタ素子の上部電極を加工し、抵抗体は高抵抗に、キャパシタ素子は低容量に調整する技術であり、この処理により±1%以下の精度に仕上げることができる。

40

【 0 0 0 7 】

レーザートリミングについては、これまでに様々な方法が提案されており、厚膜コンデンサの容量調整に関する方法が開示されている(例えば、特許文献1参照)。

この方法によれば基板上に形成された厚膜コンデンサの上部電極の縁から中央に向かってレーザー照射を断続的に行い、切削ラインを形成することで上部電極の面積を減少させコンデンサ容量を調整することが可能である。

【 0 0 0 8 】

レーザートリミングでは一般にYAGレーザーが多く用いられる。一方、加工対象となる抵抗体やキャパシタ素子の上部電極には上記したように様々な材料が用いられており、レーザーの波長によって加工できる材料は限定される。

50

図6で示したカーボンペースト抵抗体や図8で示した導電性ペーストによるキャパシタ素子の上部電極など樹脂を含む焼成体からなる電極に対してはYAGの基本波である1064nmの波長で加工可能である。

また、図7で示した金属薄膜による抵抗体についても膜厚が1μm以下の薄い膜であるためYAG基本波での加工が可能である。

【0009】

しかし、図9で示した銅箔等の金属箔で形成した上部電極は1064nmの波長に対する吸収率が低く、膜厚も20μm程度と厚いため、YAG基本波での加工には高いレーザーパワーが必要となり、誘電体層や金属箔への熱影響が大きくなるため高精度でのトリミングは不可能である。

従って、金属箔からなる上部電極のトリミングにYAGレーザーを使用する場合は2次高調波(532nm)や3次高調波(355nm)を使用する必要がある。

【特許文献1】特開平5-347230号公報

【発明の開示】

【発明が解決しようとする課題】

【0010】

しかしながら、YAGレーザーの2次高調波や3次高調波を使用するにはレーザー装置に非線形結晶などの波長変換装置を組み込む必要があり、レーザートリミング装置のコスト増加を招くという欠点がある。

これは、上記上部電極に金属箔を使ったキャパシタ素子へのYAGレーザーによるトリミングの適用を阻害する要因となっている。

本発明は、上記問題点に鑑み考案されたものであり、レーザートリミングによる精度の高い容量調整が可能な上部電極を備えた部品内蔵用コンデンサ及びそれを用いた受動素子内蔵配線基板並びにその製造方法を提供することを目的とする。

【課題を解決するための手段】

【0011】

本発明は、上記課題を達成するために、少なくとも以下の工程を具備することを特徴とする部品内蔵配線基板の製造方法としたものである。

(a) 誘電体層の両側に金属箔が積層された積層キャパシタ材の一方の面の金属箔をパターンニング処理して下部電極を形成する工程

(b) 前記下部電極 - 誘電体層 - 金属箔からなる積層キャパシタ材の下部電極を下にして配線基板上に積層する工程。

(c) 前記積層キャパシタ材の金属箔をパターンニング処理して外周部電極を形成する工程

(d) 前記外周部電極の内側に導電ペーストをスクリーン印刷し、加熱硬化して内部電極を形成し、外周部電極と内部電極とからなる上部電極を形成する工程。

(e) 前記内部電極にレーザー照射を行い、内部電極の一部を除去することで容量調整を行う工程。

【発明の効果】

【0015】

本発明の部品内蔵基板用コンデンサの上部電極は、外周部電極と内部電極とから構成されており、外周部電極は金属箔、内部電極は硬化した導電性ペーストにより形成されているため、フォトリソ法による電極加工精度の高さを維持しつつ、YAGレーザー基本波によるレーザートリミングと精度の高い容量調整が可能となり、高精度の受動素子内蔵配線基板を得ることができる。

また、2次高調波や3次高調波を備えたYAGレーザーを使う必要がなくなり、トリミング工程の時間短縮と併せて、レーザートリミング装置のコストアップを抑えることができる。

【発明を実施するための最良の形態】

【0016】

10

20

30

40

50

以下本発明の実施の形態につき説明する。

図1(a)は、本発明の部品内蔵基板用コンデンサ及びそれを用いた受動素子内蔵配線基板の一実施例を示す模式構成断面図である。

本発明の受動素子内蔵配線基板100は、配線層11aが形成されたコア基板10の一方の面に接着層41を介して部品内蔵基板用コンデンサ20が形成されたものである。

部品内蔵基板用コンデンサ20は、誘電体層21の一方の面に金属箔からなる下部電極31aと、他方の面に金属箔からなる外周部電極33aと硬化した導電性ペーストからなる内部電極35とからなる上部電極30とで構成されている。

部品内蔵基板用コンデンサ20は、上部電極30を構成している内部電極35が硬化した導電性ペーストで形成されているため、YAGレーザー基本波によるレーザートリミングによる高精度の容量調整が可能となる。

【0017】

以下、本発明の部品内蔵基板用コンデンサ及びそれを用いた受動素子内蔵配線基板の製造方法について説明する。

図2(a)～(e)及び図3(f)～(h)は、本発明の部品内蔵基板用コンデンサ及びコンデンサ内蔵配線基板の製造方法の一実施例を工程順に示す模式構成部分断面図である。

まず、誘電体層21の両面に金属箔が積層されたシート状キャパシタ材を準備する(図2(a)参照)。

金属箔としては、銅箔、ニッケル箔、アルミニウム箔等が使用可能であるが、銅箔が好ましい。

また、シート状キャパシタ材としては、interraHKシリーズ(Dupont製)やFaradFlex(OAK-MITUI製)等の市販品を用いることが出来る。

【0018】

次に、シート状キャパシタ材の一方の面の金属箔31をフォトエッチング法によりパターンニング処理して下部電極31aを形成する(図2(b)参照)。

次に、配線層11aが形成されたコア基板10の一方の面にプリプレグを積層する等の方法で接着層41を形成し、上記下部電極31aが形成されたシート状キャパシタ材を下部電極31aを下にして接着層41に積層して(図2(c)参照)、コア基板10の一方の面に接着層41、下部電極31a、誘電体層21及び金属箔31を形成する(図2(d)参照)。

ここでは、コア基板10上に接着層を介して下部電極31aが形成されたシート状キャパシタ材を積層したが、ビルドアッププロセスを適用した下部電極、誘電体層及び上部電極を形成する方法を用いても良い。

【0019】

次に、金属箔31の所定位置をレーザー加工により孔明け加工してビア用孔22を形成する(図2(e)参照)。

さらに、ビア用孔22のデスカム処理、触媒核付与及び無電解銅めっきを行って、めっき下地導電層(特に、図示せず)を形成し、めっき下地導電層をカソードにして電解銅めっきを行い、所定厚の導体層32を形成し、金属箔31と導体層32とからなる複合導体層33及びフィールドビア34を形成する(図3(f)参照)。

【0020】

次に、複合導体層33をフォトエッチング法にてパターンニング処理して、外周部電極33a及び引き出し配線層33bを形成する(図3(g)及び図4(a)参照)。

ここで、引き出し配線層33bはフィールドビア34にて下部電極31aと電氣的に接続される。外周部電極33aはフォトリソ法でパターンニング処理するので、精度の高い外周部電極が形成される。

また、外周部電極33aは、必ずしも外周を全て囲む形状でなくてもよく、図5(b)～(e)に示す外周部電極33c、外周部電極33d、外周部電極33e及び外周部電極33fのように一部が離れている(枠が切れている)状態であってもよい。

10

20

30

40

50

精度保持の観点からコンデンサ電極の外周の半分以上に電極が設けられているのが好ましい。

【0021】

次に、銀ペースト、銅ペーストなどの導電性ペーストをスクリーン印刷法などにより外周部電極33aとオーバーラップする形で外周部電極33aの内側に塗膜を形成し、加熱硬化して内部電極35を形成し、外周部電極33a及び内部電極35からなる上部電極30をする(図3(h)及び図4(b)参照)。

【0022】

以上の工程により、下部電極31a、誘電体層21、外周部電極33a及び内部電極35からなる上部電極30が形成された部品内蔵基板用コンデンサ20と、コア基板10上に部品内蔵基板用コンデンサ20が内蔵された受動素子内蔵配線基板100を得ることができる。

部品内蔵基板用コンデンサ20は、下部電極31a及び上部電極30の外周部電極33aが高精度に加工されているので、精度の高いコンデンサが形成されるが、さらに容量の微調整が必要な場合は、YAGレーザー基本波にて内部電極35の一部をレーザートリミングすることによりレーザートリミングによる除去部35aを形成して容量調整を行う。

また、この事例では、部品内蔵基板用コンデンサを内蔵した受動素子内蔵配線基板について説明したが、抵抗素子、インダクタ素子等を内蔵した受動素子内蔵配線基板としても良い。

【図面の簡単な説明】

【0023】

【図1】(a)は、本発明の部品内蔵基板用コンデンサ及び受動素子内蔵配線基板の一実施例を示す模式上面図である。(b)は、(a)をA-A'線で切断した部品内蔵基板用コンデンサ及び受動素子内蔵配線基板の模式構成断面図である。

【図2】(a)~(e)は、本発明の部品内蔵基板用コンデンサ及び受動素子内蔵配線基板の製造方法における工程の一部を模式的に示す部分断面図である。

【図3】(f)~(h)は、本発明の部品内蔵基板用コンデンサ及び受動素子内蔵配線基板の製造方法における工程の一部を模式的に示す部分断面図である。

【図4】(a)~(c)は、部品内蔵基板用コンデンサの上部電極形成方法の一例を示す説明図である。

【図5】(a)~(e)は、上部電極の外周部電極の一例を示す説明図である。

【図6】受動素子内蔵配線基板における抵抗素子の一例を示す模式構成断面図である。

【図7】受動素子内蔵配線基板における抵抗素子の他の例を示す模式構成断面図である。

【図8】受動素子内蔵配線基板におけるキャパシタ素子の一例を示す模式構成断面図である。

【図9】受動素子内蔵配線基板におけるキャパシタ素子の他の例を示す模式構成断面図である。

【符号の説明】

【0024】

- 10 コア基板
- 11a 配線層
- 11b、11c 配線電極
- 20 部品内蔵基板用コンデンサ
- 21、61、62 誘電体層
- 22 ピア用孔
- 30、13 上部電極
- 31 金属箔
- 31a、12 下部電極
- 32 導体層
- 33 複合導体層

10

20

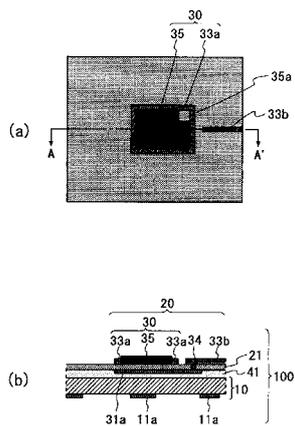
30

40

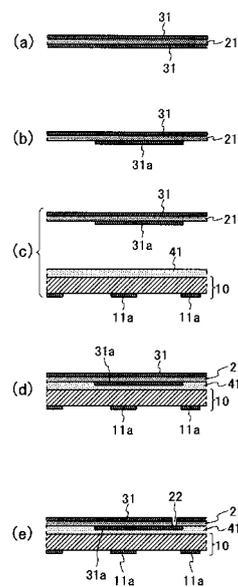
50

- 3 3 a 外周部電極
- 3 3 b、1 4 引き出し配線層
- 3 4、1 5 フィルドビア
- 3 5 内部電極
- 3 5 a レーザトリミングによる除去部
- 4 1、4 2 接着層
- 5 0 a、5 0 b 抵抗素子
- 5 1、5 2 抵抗体
- 6 0 a、6 0 b キャパシタ素子
- 1 0 0 受動素子内蔵配線基板

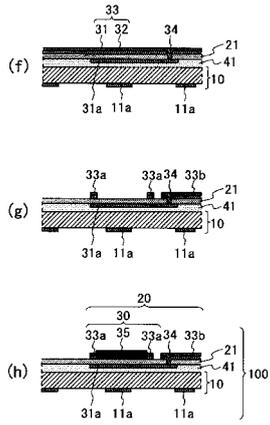
【図 1】



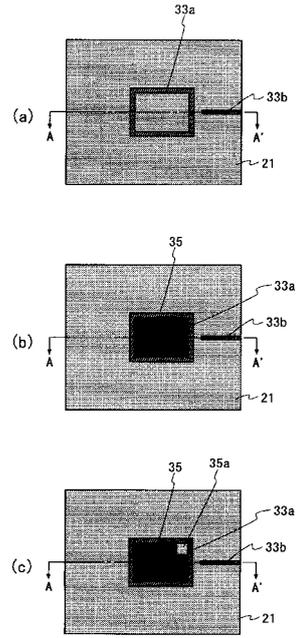
【図 2】



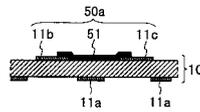
【 図 3 】



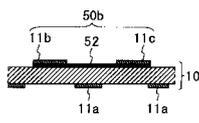
【 図 4 】



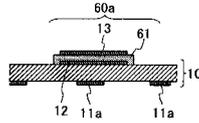
【 図 6 】



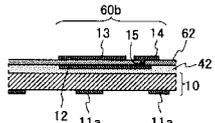
【 図 7 】



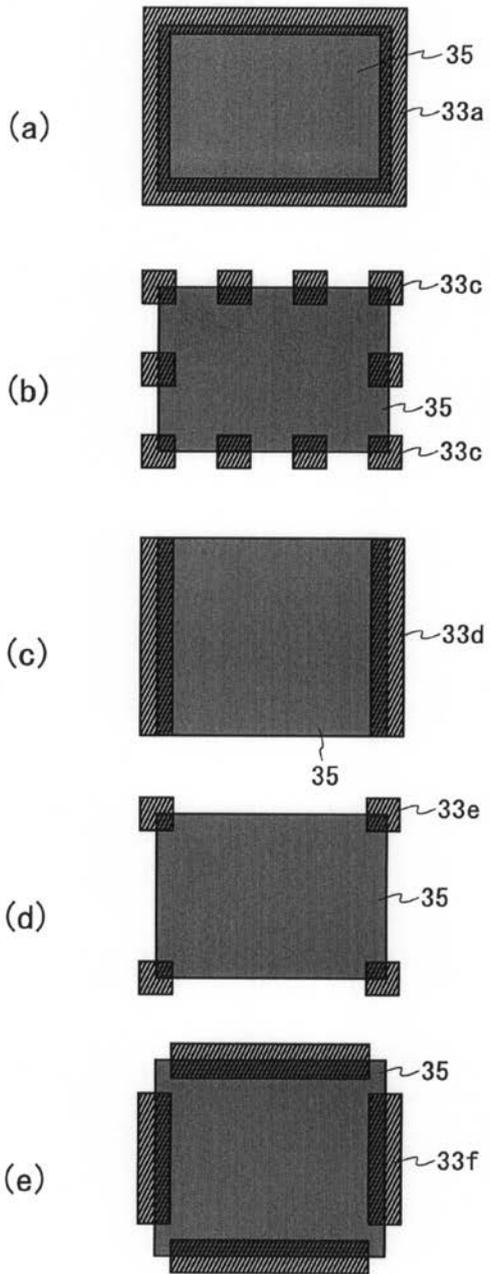
【 図 8 】



【 図 9 】



【 図 5 】



フロントページの続き

(51)Int.Cl. F I
H 0 5 K 1/18 J

(56)参考文献 特開平04 - 085913 (JP, A)
特開2003 - 092460 (JP, A)
特開平02 - 303091 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H 0 1 G 4 / 0 0 - 4 / 1 0
4 / 1 4 - 4 / 2 2
4 / 2 5 5 - 7 / 0 6
1 3 / 0 0 - 1 7 / 0 0
H 0 5 K 1 / 1 8
3 / 4 6
1 3 / 0 6 - 1 3 / 0 8