

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. ⁶ G02B 6/00	(11) 공개번호 특2000-0065884	(43) 공개일자 2000년 11월 15일
(21) 출원번호 10-1999-0012627		
(22) 출원일자 1999년 04월 10일		
(71) 출원인 한국전기통신공사 이계철	경기도 성남시 분당구 정자동 206	
(72) 발명자 한상필	대전광역시서구만년동281상록수아파트105동1202호	
	박수진	
	대전광역시서구월평동진달래아파트102동605호	
	정기태	
	대전광역시서구내동롯데아파트117-1305	
	서태석	
	대전광역시유성구전민동엑스포아파트103동109호	
	최영복	
	경기도남양주시와부읍덕소리600-322강변삼익아파트107동1505호	
	신기수	
	대전광역시서구내동롯데아파트110-103	
(74) 대리인	이후동, 이정훈	

심사청구 : 있음

(54) 광송수신 모듈 및 그 제조방법

요약

본 발명은 광송수신 모듈 및 그 제조방법에 관한 것으로, LD 혹은 PD 와 같은 광소자와 PLC 형태의 광도파로를 V-홀을 이용하여 수동마크정렬방법으로 정렬하고, 광도파로 패턴, ICP 및 솔더 정렬용 정렬마크도 V-홀을 미리 형성시켜 각공정마다 계속해서 V-홀을 정렬마크로 활용하고, 실리콘 기판위에 LD를 용이하게 부착시키기 위해 V-홀 형태의 길다란 솔더를 이용하며, 실리콘 V-홀 솔더 패턴을 형성시키기 위해 초후막 감광막을 사용함으로써 제조 공정을 종래의 기술보다 간편하게 하며, 광소자와 WDM 커플러와 같은 PLC와 광섬유 등의 세가지를 동시에 수동정렬할 수 있어 광송수신 모듈의 제조에 따른 비용절감을 크게 할 수 있는 효과를 갖는다.

대표도

도9

명세서

도면의 간단한 설명

도 1 내지 도 9 는 본 발명에 따른 광송수신 모듈의 제조공정단계를 도시한 평면도 및 단면도이다.

<도면의 주요 부분에 대한 부호의 설명>

- | | |
|------------------|----------------------------|
| 1 : 실리콘 기판 | 3 : V-홀 및 U-홀 형성용 마스크패턴 |
| 5 : 정렬마크용 V-홀 | 7 : 솔더용 V-홀 |
| 9 : PLC용 U-홀 | 11 : PLC와 광섬유 접속용 테이퍼형 U-홀 |
| 13 : 광섬유용 U-홀 | 15 : 언더-클래드층 |
| 17 : 코어층 | 19 : 오버-클래드층 |
| 21 : ICP용 마스크 패턴 | 23 : PLC |

25 : Ti/Au 금속막 27 : AuSn 솔더
 29 : 광소자 31 : 광섬유

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 광송수신 모듈 및 그 제조방법에 관한 것으로, 특히 광소자와 PLC(Planar Lightwave Circuit) 및 광섬유 등을 한 기판상에 동시에 간단한 공정으로 정렬 및 접속시킬 수 있는 광송수신 모듈 및 그 제조방법에 관한 것이다.

일반적으로 광소자를 광도파로에 정렬시키기 위해서는 광축간의 정밀한 정렬이 필요하게 되는데, 보통 광도파로에 레이저 다이오드(Laser Diode ; 이하 LD 라 함)와 같은 광소자를 정렬시키기 위해서는 1 μ m 이내 허용오차의 정밀도를 요구하게 된다.

상기와 같이 광도파로에 광소자들을 정렬시키기 위해서는 광축을 정밀하게 정렬시키는 광축정렬방법이 사용되어지는데, 상기 광축정렬방법으로는 능동정렬방법(active alignment method)과 수동정렬방법(passive alignment method)으로 구분된다.

상기 능동정렬방법은 광신호를 켜놓은 상태에서 광세기를 관찰하면서 위치를 조절하여 최적의 정렬을 얻는 방법으로서, 이 방법은 광소자를 작동시킨 상태에서 정렬을 하기 때문에 정렬능력은 뛰어나나 공정이 복잡하여 정렬에 따른 비용이 많이 소요되는 단점이 있다.

이에 비해 수동정렬방법은 광소자를 동작시키지 않는 상태에서 광축정렬을 수행하므로 최적의 광축정렬은 어렵지만 공정이 비교적 간단하므로 소요비용이 낮은 장점이 있다.

한편, 상기 수동정렬방법은 다시 세가지의 방법으로 나눌 수 있다. 첫 번째 방법은 기계적 정렬방법으로서, 광소자가 실장될 기판에 광소자가 정확하게 위치할 수 있도록 정확하게 홈을 파고 광소자를 정확한 치수로 가공한 후 광소자를 기판위에 실장시키는 방법인데, 이러한 기계적 방법에서는 일정한도의 정확도, 예컨대 1 μ m 이내에서의 정확도로 광소자 및 기판을 가공해야 하는 어려운 문제점이 있다.

두 번째 방법은 솔더범프(solder bump)의 표면장력을 이용하는 플립칩 본딩(flip-chip bonding) 방법인데, 이 방법은 기판에 솔더범프, 광소자 칩에 솔더패드(solder pad)를 사진식각공정(photolithography)을 이용하여 정확한 위치에 형성하는 방법이다. 즉, 솔더범프위에 솔더패드를 대략적으로 정렬시킨 후 가열하면 솔더범프가 리플로우(reflow)되어 가장 안정한 형상으로 모양이 변하면서 광소자를 정확하게 자리잡게 한다. 이러한 솔더범프를 이용하는 방법에서는, 솔더패드 및 솔더범프 형성 조건이 까다롭고 솔더의 산화를 억제시켜야하는 어려움이 따르는 문제점이 있다.

세 번째 방법은 본 발명이 속하는 기술로서, 기판 및 광소자에 정렬패턴을 형성하고, 이에 의하여 광소자를 정렬하는 수동마크정렬방법이다. 상기에서 광도파로와 광섬유를 정렬 및 접속하는 방법 또한 두가지의 방법으로 구분할 수 있는데, 그 두가지 방법은 능동정렬방법과 수동정렬방법이다.

상기 능동정렬방법은 광섬유가 여러개 놓여진 광섬유 블록과 광도파로가 형성된 PLC에 광원을 입사시켜 광출력의 최적조건을 맞추어 접속하는 정렬방법이고, 이에 반하여 수동정렬방법은 실리콘 테라스(terrace)를 이용하여 하나의 기판위에 PLC와 광섬유를 V-홈에 의하여 정렬하는 방법이다.

발명이 이루고자하는 기술적 과제

따라서 본 발명은 상기한 종래의 문제점을 감안하여 안출된 것으로, 본 발명의 목적은 소정의 적절한 공정순서에 의해 종래의 기술보다 공정단계를 줄여 공정에 소요되는 비용을 절감할 수 있으면서 공정의 정확성을 기할 수 있는 광송수신 모듈 그 제조방법을 제공함에 있다.

발명의 구성 및 작용

상기 목적을 달성하기 위한 본 발명의 광송수신 모듈은,
 실리콘 기판의 상부면의 소정위치에 각각 형성되어 정렬을 용이하게 하는 정렬마크와;
 상기 정렬마크를 이용하여 실리콘 기판 상부의 대략 중앙부에 설치된 PLC 와 ,
 상기 PLC 의 일측에 위치한 실리콘 기판의 홈내에 구비된 솔더와,
 상기 솔더의 상부 및 상기 PLC의 일측면에 장착되는 광소자와;
 상기 PLC의 다른 일측면에 그리고, 상기 PLC 의 코아의 중심과 그 중심이 일치되게끔 설치되는 광섬유를 포함하여, 하나의 기판상에 정렬되는 것을 특징으로 한다.
 또한 상기 목적을 달성하기 위한 광송수신 모듈 제조방법은
 실리콘 기판의 상부에 정렬마크용 V-홈, PLC용 U-홈, 광섬유용 U-홈, PLC와 광섬유 접속을 쉽게 해주기 위한 테이퍼(taper)형 U-홈 형성을 위한 마스크 패턴을 형성하는 단계와,
 상기 마스크 패턴을 이용하여 하부의 노출된 실리콘 기판을 식각하여 정렬마크를 형성하는 단계와,

전체구조 상부에 언더-클래드층, 코아층, 오버-클래드층을 차례로 일정두께 증착하는 단계와,
 전체구조 상부에 ICP(inductive coupled plasma)용 마스크 패턴 형성물질을 소정두께 증착한 후, 하부의 기 형성된 V-홈 정렬마크를 이용하여 패터닝하여 ICP 마스크 패턴을 형성하는 단계와,
 상기 ICP 마스크 패턴을 이용하여 하부의 오버-클래드층과 코아층 및 언더-클래드층을 차례로 식각하여 PLC를 형성하는 단계와,
 상부의 마스크 패턴을 제거하는 단계와,
 상기 PLC의 일측면에 형성된 길다란 V-홈내에 소정물질로 된 솔더를 형성하는 단계와,
 일측의 정렬마크에 의해서 수동마크정렬을 마친 후 상기 솔더부분을 외부열로 리플로우시켜 광소자 하부면의 전극패드와 접촉되도록 광소자를 설치하는 단계와,
 상기 PLC의 다른 일측에 광섬유를 안착시키는 단계를 포함하는 구성으로 되는 것을 특징으로 한다.
 상술한 목적, 특징 및 장점은 첨부된 도면과 관련한 다음의 상세한 설명을 통하여 보다 분명해질 것이다.

이하 첨부된 도면을 참조하여 본 발명에 따른 광송수신 모듈 및 그 제조방법의 실시예에 대해 상세히 설명하기로 한다.

도 1 내지 도 9는 본 발명에 따른 광송수신 모듈의 제조공정단계를 도시한 도면으로서,

도 1은 본 발명에 사용되는 실리콘 기판(1)을 도시한 도면으로서,

도 1의 (a)는 실리콘 기판(1)의 평면도로 실리콘의 (100)면을 나타내고 있으며,

도 1의 (b)는 상기 도 1 (a)의 A-A 선에 따른 단면도로서, 실리콘의 (110)면을 나타내고 있다.

다음, 도 2는 상기 도 1의 실리콘 기판(1) 상부에 V-홈 및 U-홈을 형성하기 위해 마스크용 패턴(3)을 형성한 상태의 도면으로서,

도 2의 (a)는 평면도이고, 도 2의 (b)는 상기 도 2(a)의 A-A 선에 따른 단면도이다.

이때 상기 마스크 패턴(3)을 형성하기 위해 소정두께, 예컨대 1,000~2,000Å 두께의 실리콘질화막(Si₃N₄)(3)을 상기 실리콘 기판(1)의 상부에 증착한 후 사진식각공정과 이온반응식각(Reactive Ion Etching; 이하 'RIE'라 함)을 이용하여 패터닝한다.

도 3을 참조하면, 상부에 실리콘 질화막 패턴(3)이 형성된 실리콘 기판(1) 전체를 KOH 수용액에 60~80℃의 온도의 조건에서 2~3시간 정도 담구어 정렬마크로 쓰이는 V-홈(5), 솔더용 V-홈(7), PLC를 수용하기 위한 U-홈(9), 와 광섬유를 수용하기 위한 U-홈(13), 그리고 PLC와 광섬유의 접속을 용이하게 하기 위한 테이퍼형 U-홈(11)을 형성한다.

이때 상기 세가지의 U-홈(9),(11),(13)의 깊이는 동일한 크기이며 LD(도 9의 29)의 활성층(미도시)과 PLC의 코아(17) 및 광섬유 코아(미도시)의 중심을 맞추기 위해서 실리콘 기판(1)의 표면으로부터 광섬유 클래드의 반경인 62.5μm 내외일 필요가 있다.

또한 PLC용 U-홈(9)과 광섬유용 U-홈(13) 사이에 테이퍼형 U-홈(11)이 하는 역할은 PLC의 언더-클래드(under-clad)(15)의 깊이와 광섬유(31)가 놓여지는 광섬유용 U-홈(13) 깊이가 동일하도록 유지시켜주는 것이며, 또한 PLC 코아(core)(17)와 광섬유(31) 코아의 중심을 지속적으로 동일하도록 맞추어 주기 위한 것이다. 테이퍼형 U-홈(11)이 없이 광섬유용 U-홈(13)이 PLC용 U-홈(9)과 곧바로 이어지게 되면 경계부분에서 KOH 수용액에 의한 식각이 제대로 이루어지지 않는다.

도 4는 FHD(Flame Hydrolysis Deposition)에 의한 광도파로를 형성하는 과정을 도시한 단면도이다.

상기 도 4의 (a)를 참조하면, 전체구조 상부에 언더-클래드층(15)을 소정두께, 예컨대 60~70μm의 두께로 증착한 후, 연마를 실시하여 일정한 두께를 유지시킨다.

도 4의 (b)를 참조하면, 전체 구조 상부에 다시 코아층(17)을 소정두께, 예컨대 6~8μm로 증착한 후, 스퍼터링(sputtering)방법으로 Cr을 소정두께 증착후 사진식각공정을 수행한 다음, 이미 형성되어져 있는 V-홈 정렬마크(5)를 이용하여 ICP에 의해서 PLC의 코아(17) 패턴작업을 한다.

도 4의 (c)를 참조하면, 전체구조 상부에 다시 오버-클래드(over clad)(19)를 일정두께, 예컨대 20~30μm 증착시킨다.

결국, 언더-클래드층(15), 코아층(17), 오버-클래드층(19)이 차례로 증착되어 광도파로를 형성하는 데, 이는 도 5에 도시된 바와 같다.

상기의 예에서, 상기 차례로 증착된 언더-클래드층(15), 코아층(17), 오버-클래드층(19)의 두께는 일실시예로, 각각 62μm, 6μm, 20μm으로 할 수 있는데, 이것은 LD(29) 활성층의 높이가 실리콘 기판(1) 표면으로부터 5μm 위치할 때이다.

다음 도 6을 참조하면, 전체구조 상부에 ICP 마스크 패턴 형성물질을 소정두께 증착한 후, 하부의 기 형성된 V-홈 정렬마크(5)를 이용하여 패터닝하여 ICP 마스크 패턴(21)을 형성한다.

이때 상기 ICP 마스크 패턴(21) 형성물질로 Cr을 사용하고, 상기 Cr 증착시는 스퍼터링방법을 사용하며, 상기 ICP 마스크 패턴(21)이 형성되는 영역은 PLC(23)가 형성되기로 예정된 지역에만 형성되게 한다.(도 9 참조)

다음 도 7을 참조하면, 상기 ICP 마스크 패턴(21)을 이용하여 하부의 오버-클래드층(19)과 코아층(17) 및 언더-클래드층(15)을 차례로 식각하여 PLC(23)를 형성한 후, 마스크 패턴(21)을 제거한다.

상기 도 7의 (b)에 단면도에 도시된 바와 같이, PLC(23) 영역외의 SiO₂막은 모두 제거되고 실리콘 기판(1) 표면으로부터 오버-클래드층(19) 상측면까지의 높이는 20~35 μ m 가 되게한다.

다음 도 8을 참조하면, PLC(23)의 일측면에 형성된 솔더용 V-홈(7)내에 Ti/Au 기저 금속박막(25)와 AuSn 솔더(27)를 차례로 형성한다. 이때 상기 솔더(27) 형성시 초후막 감광막(미도시)을 도포하되, 솔더용 V-홈(7)의 깊이를 감안하여 28 μ m 보다 더 높은 두께로 도포하는 것과 동시에, 상기 도포된 감광막을 평탄화하여 두께를 최적화시킨 다음 사진식각공정에 의한 패턴작업을 실시한다. 이때에도 기 형성된 V-홈 정렬마크(5)를 이용한다.

다음 도 9를 참조하면, LD(29)는 좌측의 V-홈 정렬마크(5)에 의해서 수동마크정렬을 마친 후 솔더(7)부분을 외부열로 리플로우시켜 LD(29)의 밑면에 위치한 전극(미도시)과 V-홈 솔더(7)가 접착되고, 우측의 광섬유용 U-홈(13)에는 광섬유(31)를 안착시킨 후 테이퍼형 U-홈(11)에 에폭시를 채워 넣어 경화시키면 LD-PLC-광섬유의 광송수신 모듈이 완성된다.

발명의 효과

이상 상술한 바와 같이, 본 발명에 따른 광송수신 모듈 및 그 제조방법은 LD 혹은 PD(photo diode)와 같은 광소자와 PLC 형태의 광도파로를 V-홈을 이용하여 수동마크정렬방법으로 정렬하고, 광도파로 패턴, ICP 및 솔더 정렬용 정렬마크도 V-홈을 미리 형성시켜 각공정마다 계속해서 V-홈을 정렬마크로 활용하는 잇점을 이용하고 있으며, 또한 실리콘 기판위에 LD를 용이하게 부착시키기 위해 V-홈 형태의 길다란 솔더를 이용하고 있으며, 상기한 실리콘 V-홈 솔더 패턴을 형성시키기 위해 초후막 감광막을 사용함으로써 제조 공정을 종래의 기술보다 간편하게 하며, 아울러 LD 혹은 PD 와 같은 광소자와 WDM(wavelength division multiplexing) 커플러와 같은 PLC와 광섬유 등의 세가지를 동시에 수동정렬할 수 있어 광송수신 모듈의 제조에 따른 비용절감을 크게 할 수 있는 효과가 있다.

한편, 본 발명은 상술한 실시예로만 한정되는 것이 아니라 본 발명의 요지를 벗어나지 않는 범위내에서 수정 및 변형하여 실시할 수 있다.

(57) 청구의 범위

청구항 1

광송수신 모듈에 있어서,

실리콘 기판의 상부면의 소정위치에 각각 형성되어 정렬을 용이하게 하는 정렬마크와;

상기 정렬마크를 이용하여 실리콘 기판 상부의 대략 중앙부에 설치된 PLC 와 ,

상기 PLC 의 일측에 위치한 실리콘 기판의 홈내에 구비된 솔더와,

상기 솔더의 상부 및 상기 PLC의 일측면에 장착되는 광소자와;

상기 PLC의 다른 일측면에 그리고, 상기 PLC 의 코아의 중심과 그 중심이 일치되게끔 설치되는 광섬유를 포함하여, 하나의 기판상에 정렬되는 것을 특징으로 하는 광송수신 모듈.

청구항 2

제 1 항에 있어서,

상기 정렬마크는 실리콘 기판상의 광소자가 형성될 지역에 형성되되, 15 μ m~20 μ m의 깊이로 V-홈이 형성되는 것을 특징으로 하는 광송수신 모듈

청구항 3

제 1 항에 있어서,

상기 솔더는 35~45 μ m의 깊이로 된 V-홈내에 형성되며 Ti/Au/AuSn 솔더인 것을 특징으로 하는 광송수신 모듈

청구항 4

제 1 항에 있어서,

상기 PLC 및 광섬유는 60~65 μ m 깊이의 U-홈에 놓여지며, PLC와 광섬유 사이를 테이퍼형 U-홈으로 형성하는 것을 특징으로 하는 광송수신 모듈

청구항 5

제 1 항에 있어서,

상기 PLC는 언더-클래드층, 코아층, 오버-클래드층의 순으로 형성되는 것을 특징으로 하는 광송수신 모듈

청구항 6

광송수신 모듈의 제조방법에 있어서,
 실리콘 기판의 상부에 정렬마크 형성을 위한 마스크 패턴을 형성하는 단계와,
 상기 마스크 패턴을 이용하여 하부의 노출된 실리콘 기판을 식각하여 정렬마크, 솔더, PLC 및 광섬유를
 올려 놓기 위한 실리콘 테라스를 형성하는 단계와,
 전체구조 상부에 언더-클래드층, 코아층, 오버-클래드층을 차례로 일정두께 증착하는 단계와,
 전체구조 상부에 ICP 마스크 패턴 형성물질을 소정두께 증착한 후, 하부의 기 형성된 V-홈 정렬마크를
 이용하여 패터닝하여 ICP 마스크 패턴을 형성하는 단계와,
 상기 ICP 마스크 패턴을 이용하여 하부의 오버-클래드층과 코아층 및 언더-클래드층을 차례로 식각하여
 PLC를 형성하는 단계와,
 상부의 마스크 패턴을 제거하는 단계와,
 상기 PLC의 일측면에 형성된 V-홈내에 소정물질로 된 솔더를 형성하는 단계와,
 일측의 정렬마크에 의해서 수동마크정렬을 마친 후 상기 솔더부분을 외부열로 리플로우시켜 광소자 하부
 면의 전극패드와 접촉되도록 광소자를 설치하는 단계와,
 상기 PLC 의 다른 일측에 광섬유를 안착시키는 단계를 포함하는 구성으로 되는 광송수신 모듈 제조방법.

청구항 7

제 6 항에 있어서,
 상기 실리콘 기판상에 형성되는 정렬마크와 솔더는 V-홈, PLC와 광섬유는 U-홈 형상으로 형성되는 것을
 특징으로 하는 광송수신 모듈 제조방법.

청구항 8

제 6 항에 있어서,
 상기 V-홈 및 U-홈용 마스크 패턴을 형성하기 위한 물질로 실리콘질화막(Si₃N₄)을 사용하는 것을 특징으
 로 하는 광송수신 모듈 제조방법

청구항 9

제 6 항에 있어서,
 상기 실리콘질화막의 증착두께는 1,000~2,000Å 로 하는 것을 특징으로 하는 광송수신 모듈 제조방법

청구항 10

제 6 항에 있어서,
 상기 실리콘 기판상에 V-홈과 U-홈을 형성하기 위해 실리콘 질화막 패턴이 형성된 실리콘 기판 전체를
 KOH 수용액에 60~80℃의 온도의 조건에서 2~3시간 정도 담금에 의해 형성하는 것을 특징으로 하는 광
 송수신 모듈 제조방법

청구항 11

제 6 항에 있어서,
 상기 PLC와 광섬유용 U-홈 사이에 테이퍼형 U-홈이 형성되게 하는 것을 특징으로 하는 광송수신 모듈 제
 조방법

청구항 12

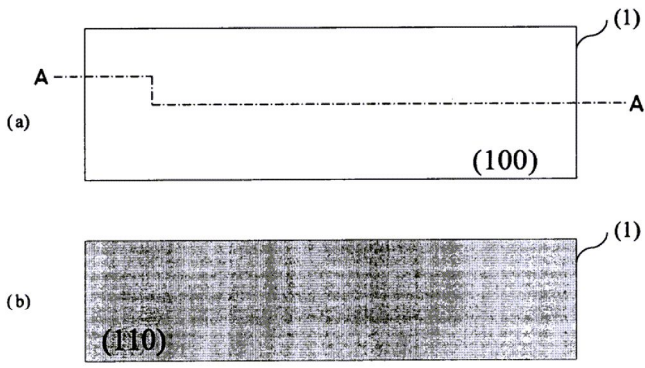
제 6 항에 있어서,
 상기 PLC 영역외의 SiO₂막은 모두 제거되고 실리콘 기판 표면으로부터 오버-클래드층 상측면까지의 높이는
 20~35μm 가 되게하는 것을 특징으로 하는 광송수신 모듈 제조방법

청구항 13

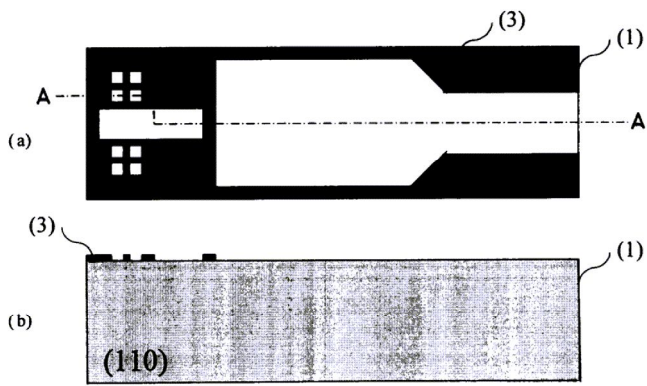
제 6 항에 있어서,
 상기 PLC의 일측면에 형성된 길다란V-홈내에 형성되는 솔더는 Ti/Au/AuSn 의 물질로 형성되는 것을 특
 징으로 하는 광송수신 모듈 제조방법

도면

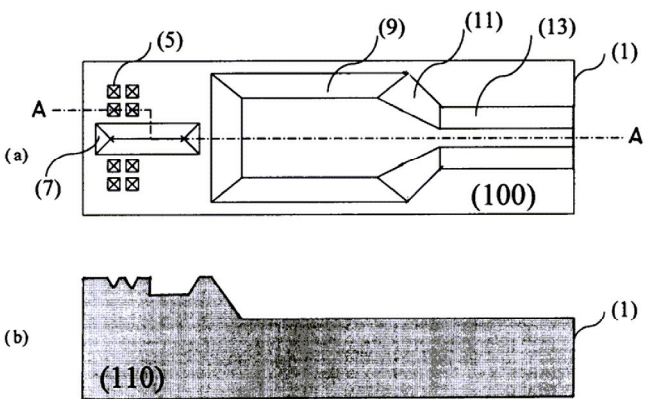
도면1



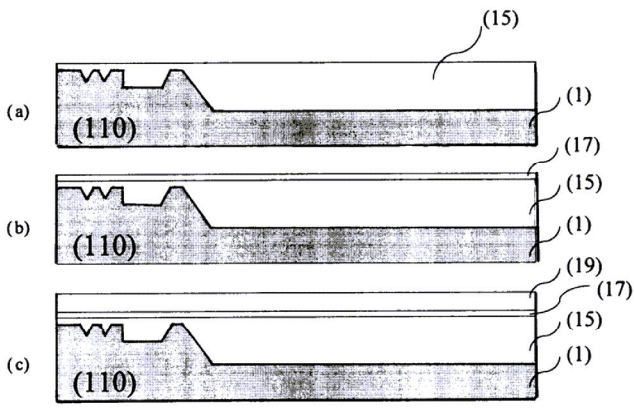
도면2



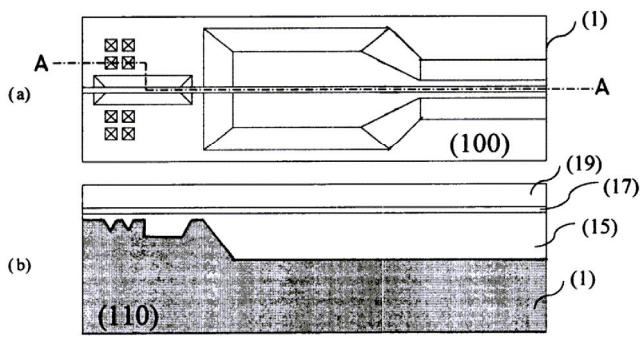
도면3



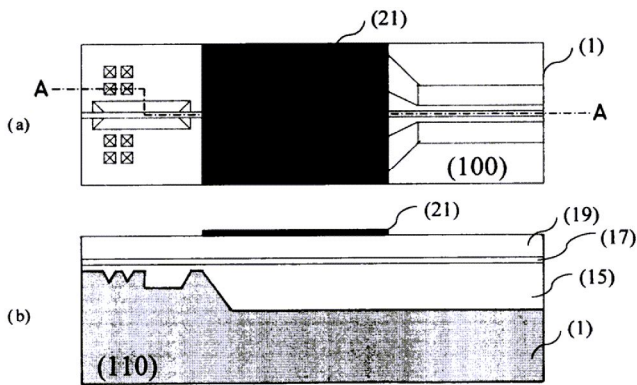
도면4



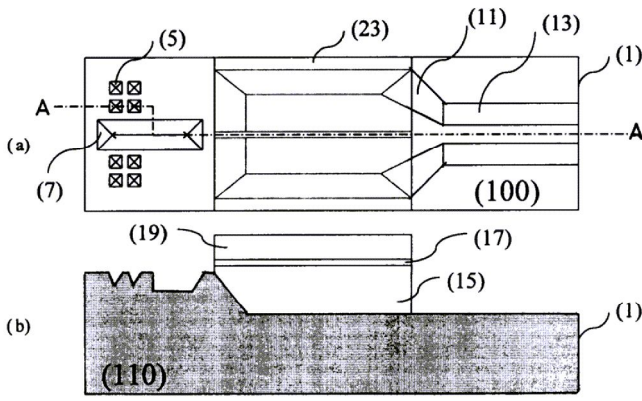
도면5



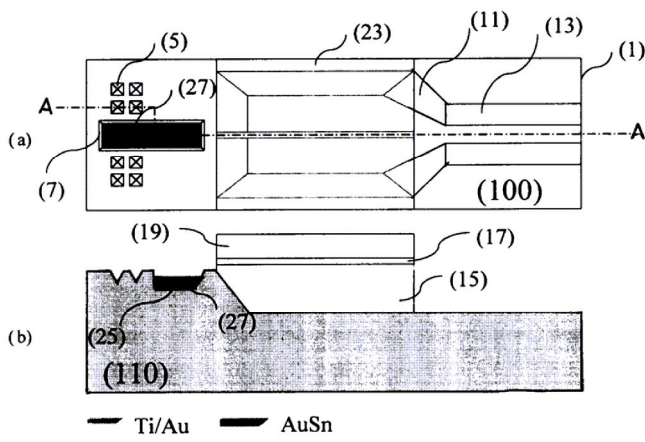
도면6



도면7



도면8



도면9

