

[19] 中华人民共和国国家知识产权局



[12] 发明专利说明书

专利号 ZL 200510078058.9

[51] Int. Cl.

G01L 19/00 (2006.01)

G01L 25/00 (2006.01)

G01L 27/00 (2006.01)

G01L 1/20 (2006.01)

G01L 9/02 (2006.01)

[45] 授权公告日 2008年9月17日

[11] 授权公告号 CN 100419397C

[22] 申请日 2005.6.14

[21] 申请号 200510078058.9

[73] 专利权人 探微科技股份有限公司

地址 中国台湾桃园县

[72] 发明人 黄德昌 林弘毅 徐文祥

[56] 参考文献

US6184561B1 2001.2.6

CN1291279A 2001.4.11

US6421188B1 2002.7.16

审查员 董 晶

[74] 专利代理机构 北京市柳沈律师事务所

代理人 吕晓章 马 莹

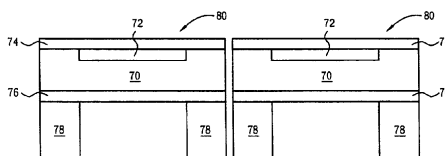
权利要求书 1 页 说明书 6 页 附图 10 页

[54] 发明名称

校正压力传感器的零点偏移电压的方法

[57] 摘要

本发明提供一种校正压阻式压力传感器的零点偏移电压的方法，其至少包含有下列步骤。首先，提供至少一压阻式压力传感器测试样本，并测量出该压阻式压力传感器测试样本的一零点偏移电压值。随后依据该零点偏移电压值计算出一相对应的应力偏差值。接着在与该压阻式压力传感器测试样本相同的工艺条件下制作至少一压阻式压力传感器，且在制作该压阻式压力传感器的过程中，依据该应力偏差值在该压阻式压力传感器的至少一表面形成一应力调整薄膜，以校正该压阻式压力传感器的零点偏移电压。



1. 一种校正压力传感器的零点偏移电压的方法，其包含有：
提供至少一压力传感器测试样本，并测量出该压力传感器测试样本的一零点偏移电压值；
依据该零点偏移电压值计算出一相对应的应力偏差值；以及
在与该压力传感器测试样本相同的工艺条件下制作多个压力传感器，且在制作所述压力传感器的过程中，依据该应力偏差值在所述压力传感器的至少一表面形成一应力调整薄膜，以校正所述压力传感器的零点偏移电压；
其中，所述压力传感器是压阻式压力传感器。
2. 如权利要求 1 所述的方法，其中，各该压力传感器另包含有一传感隔膜。
3. 如权利要求 2 所述的方法，其中，该应力调整薄膜是设在该传感隔膜的上表面。
4. 如权利要求 2 所述的方法，其中，该应力调整薄膜是设在该传感隔膜的下表面。
5. 如权利要求 1 所述的方法，其中，该应力调整薄膜的材质是选自于氮化硅、氧化硅与氮氧化硅。
6. 如权利要求 1 所述的方法，其中，该应力调整薄膜是利用控制不同厚度以调整所述压力传感器的零点偏移电压。
7. 如权利要求 1 所述的方法，其中，该应力调整薄膜是一张应力薄膜。
8. 如权利要求 1 所述的方法，其中，该应力调整薄膜的一压缩应力薄膜。
9. 如权利要求 1 所述的方法，其中，该应力调整薄膜是一复合层结构。

校正压力传感器的零点偏移电压的方法

技术领域

本发明涉及一种校正压力传感器的零点偏移电压(zero offset)的方法,特别涉及一种在压力传感器的传感隔膜(diaphragm)的至少一表面形成一应力调整薄膜(stress adjusting thin film),以校正压力传感器的零点偏移电压的方法。

背景技术

压力传感器(pressure sensor)为微机电(MEMS)产品中常见的组件之一,而其中压阻式(piezoresistor)压力传感器更为目前最广为应用的压力传感器。请参考图1。图1为现有压阻式压力传感器10的原理架构图。现有压阻式压力传感器10是建构在一惠斯登电桥(wheatstone bridge)架构之上,并利用压电阻的电阻值会因受压不同而改变的原理所运作。如图1所示,惠斯登电桥是由四个可变电阻R1、R2、R3与R4所构成,同时输入电压(Vin)是分别电连接至可变电阻R1,R2之间以及可变电阻R3,R4之间,而另一方面输出电压(Vout)则是分别电连接至可变电阻R1,R3之间以及可变电阻R2,R4之间。惠斯登电桥的特性在于输出电压与输入电压之间具有如下的关系:

$$V_{out}=V_{in} \cdot \Delta R/R$$

其中,R为可变电阻R1、R2、R3与R4的初始电阻值,而 ΔR 为R1、R2、R3与R4的电阻值的变化量。压阻式压力传感器10的可变电阻是压电阻,且可变电阻R1,R3在受压时电阻值会下降,而可变电阻R2,R4在受压时电阻值则会增加。在输入电压为常数的情况下,输出电压的变化量是正比于电阻值的变化量,因此压阻式压力传感器10藉由测量输出电压值即可得出压力的变化量。

请参考图2,并一并参考图1。图2为现有压阻式压力传感器10的示意图。如图2所示,现有压阻式压力传感器10包含有一传感隔膜12、一压力感测组件14设在传感隔膜12中,以及一基座(stand)16设在传感隔膜12下用以支撑传感隔膜12。传感隔膜12一般是一半导体材质,如硅所构成,而

压力感测组件 14 内部的电路架构如图 1 所示, 而其制作方式则是利用掺杂与扩散方式在传感隔膜 12 中形成压电阻, 接着再利用沉积与蚀刻等工艺形成与压电阻连接的导线。基座 16 则可为半导体材质或玻璃材质等。如前所述, 当压阻式压力传感器 10 的表面受压力时, 会使可变电阻 R1、R2、R3 与 R4 产生形变, 进而使输出电压值产生变化, 藉此可得出压力的变化量。

然而压阻式压力传感器 10 在制作过程中, 容易因为工艺精度、工艺温度、应力残留与材料热膨胀系数差异等因素, 造成惠斯登电桥初始状况偏差, 因而产生过大的零点偏移电压值(zero offset)。零点偏移电压值一旦过大, 将会造成后续电路设计的困难度、影响压阻式压力传感器 10 的性能, 同时增加校正的成本。请参考图 3。图 3 为现有压阻式压力传感器 10 在零点偏移电压过大状况下的示意图。如图 3 所示, 由于前述应力残留与材料热膨胀系数差异等因素, 压阻式压力传感器 10 会产生微量的形变, 导致传感隔膜 12 中的可变电阻 R1、R2、R3 与 R4 与初始状况下即受到压力而产生电阻值的改变, 因而造成压阻式压力传感器 10 在初始状况下即具有过大的零点偏移电压。针对此一问题, 现有技术主要是利用激光修整(laser trimming)技术在压阻式压力传感器 10 制作完成后, 改变可变电阻 R1、R2、R3 与 R4 的电阻值, 以校正零点偏移电压。

激光修整技术虽可有效改变可变电阻的电阻值, 但由于激光修整工艺的成本较高, 因此目前仅应用于高单价的产品上。另外, 激光修整技术需针对单一压阻式压力传感器分别修补, 而无法进行批次式生产, 因此为工艺上的瓶颈。鉴于此, 申请人提出一种利用应力调整薄膜校正压力传感器的零点偏移电压的方法, 其具有低成本与可批次式生产的特性, 可解决现有方法高成本与效率不佳的缺点。

发明内容

因此, 本发明的主要目的在于提供一种校正压力传感器的零点偏移电压的方法, 以解决现有技术无法克服的难题。

根据本发明, 提供一种校正压力传感器的零点偏移电压的方法, 其至少包含有下列步骤:

提供至少一压力传感器测试样本, 并测量出该压力传感器测试样本的一零点偏移电压值;

依据该零点偏移电压值计算出一相对应的应力偏差值；以及

在与该压力传感器测试样本相同的工艺条件下制作至少一压力传感器，且在制作该压力传感器的过程中，依据该应力偏差值在该压力传感器的至少一表面形成一应力调整薄膜，以校正该压力传感器的零点偏移电压。

由于本发明校正压力传感器的零点偏移电压的方法先测量一压力传感器测试样本的零点偏移电压值，再在制作与上述压力传感器测试样本具有相同工艺条件的压力传感器时，根据此零点偏移电压值在压力传感器的传感隔膜的表面形成一应力调整薄膜，以校正零点偏移电压。换言之，本发明校正压力传感器的零点偏移电压是在晶片工艺阶段进行，故具有低成本与高效率的优点。

为了更近一步了解本发明的特征及技术内容，请参阅以下有关本发明的详细说明与附图。然而所述附图仅供参考与辅助说明用，并非用来对本发明加以限制者。

附图说明

图 1 为现有压阻式压力传感器的原理架构图。

图 2 为现有压阻式压力传感器的示意图。

图 3 为现有压阻式压力传感器在零点偏移电压过大状况下的示意图。

图 4 为本发明校正压阻式压力传感器的零点偏移电压的方法的流程图。

图 5 与图 6 为本发明一较佳实施例的校正压阻式压力传感器的零点偏移电压的方法示意图。

图 7 与图 8 为本发明另一较佳实施例的校正压阻式压力传感器的零点偏移电压的方法示意图。

图 9 与图 10 为本发明又一较佳实施例的校正压阻式压力传感器的零点偏移电压的方法示意图。

附图符号说明

10- 压阻式压力传感器	12- 传感隔膜
14- 压力感测组件	16- 基座
30- 步骤流程	32- 步骤流程
34- 步骤流程	50- 基底
52- 压力感测组件	54- 应力调整薄膜

56- 基座	58- 压阻式压力传感器
60- 基底	62- 压力感测组件
64- 应力调整薄膜	66- 基座
68- 压阻式压力传感器	70- 基底
72- 压力感测组件	74- 应力调整薄膜
76- 应力调整薄膜	78- 基座
80- 压阻式压力传感器	

具体实施方式

请参考图 4。图 4 为本发明校正压阻式压力传感器的零点偏移电压的方法的流程图。如图 4 所示，本发明校正压阻式压力传感器的零点偏移电压的方法的流程步骤如下所示：

步骤 30：首先提供至少一压阻式压力传感器测试样本，并测量出压阻式压力传感器测试样本的一零点偏移电压值；

步骤 32：接着依据上述零点偏移电压值计算出一相对应的应力偏差值；

步骤 34：随后在与上述压阻式压力传感器测试样本相同工艺条件下制作至少一压阻式压力传感器，且在制作压阻式压力传感器的过程中，依据上述应力偏差值在压阻式压力传感器的至少一表面形成一应力调整薄膜，以调整压阻式压力传感器的应力，从而达到校正压阻式压力传感器的零点偏移电压的作用。

由上述可知，本发明校正压阻式压力传感器的零点偏移电压的方法是在制作压阻式压力传感器之前，预先对一压阻式压力传感器测试样本进行测试以测量出一零点偏移电压值，并藉由此零点偏移电压值计算出相对应的应力偏差值，接着在与上述压阻式压力传感器测试样本相同工艺条件下制作压阻式压力传感器，同时在工艺中在压阻式压力传感器的至少一表面形成至少一应力调整薄膜。由于压阻式压力传感器与压阻式压力传感器测试样本是在相同工艺条件下制作，因此利用此一校正机制可有效补偿压阻式压力传感器工艺中由于工艺精度、工艺温度、应力残留与材料热膨胀系数差异等因素的影响所产生的零点偏移电压问题，藉此提升压阻式压力传感器的性能。

请参考图 5 与图 6，并一并参考图 4。图 5 与图 6 为本发明一较佳实施例的校正压阻式压力传感器的零点偏移电压的方法示意图。如图 5 所示，首先

提供一基底 50，例如一半导体硅晶片，作为传感隔膜之用。接着在基底 50 中形成多个压力感测组件 52，其中压力感测组件 52 的制作是利用掺杂与扩散等方式在基底 50 中形成压电阻，同时并配合沉积与蚀刻等工艺形成导线。同时本实施例的特点在于形成压力感测组件 52 之前或之后，依据预先计算出的应力偏差值另在基底 50 的下表面形成一应力调整薄膜 54，以校正压力感测组件 52 的零点偏移电压。如图 6 所示，接着应力调整薄膜 54 的下方形形成多个分别对应各压力感测组件 52 的基座 56，并在切割及封装工艺后即可形成多个压阻式压力传感器 58，其中基座 56 的制作可将另一基底，例如一硅晶片或玻璃晶片，接合在应力调整薄膜 54 的表面，并配合蚀刻工艺加以形成。

由上述可知，上述实施例是利用在基底 50 的下表面形成一应力调整薄膜 54 的方式以避免压阻式压力传感器 58 由于应力不平衡所导致的形变，藉此校正压阻式压力传感器 58 的零点偏移电压。应力调整薄膜 54 的选用可视应力偏差值的方向而为一应力薄膜或一压缩应力薄膜，例如氮化硅、氧化硅与氮氧化硅，或是其它适合的材质。再者，应力调整薄膜 54 亦不限为一单层结构，而可视效果或其它考量而为一复合层结构。另外，除利用材质特性不同而提供张应力或压缩应力之外，应力的大小则可利用控制应力调整薄膜 54 是厚度加以调整。除此之外，本实施例的压阻式压力传感器 58 亦可制作在一硅覆绝缘 (SOI) 基板之上，而在此状况下应力调整薄膜 54 亦可为硅覆绝缘基板本身的绝缘层。

请参考图 7 与图 8。图 7 与图 8 为本发明另一较佳实施例的校正压阻式压力传感器的零点偏移电压的方法示意图。如图 7 所示，首先提供一基底 60，例如一半导体硅晶片，作为传感隔膜之用。接着在基底 60 中形成多个压力感测组件 62。与前述实施例不同之处在于，在本实施例中应力调整薄膜 64 是形成在基底 60 的上表面，藉以校正压力感测组件 62 的零点偏移电压。如图 8 所示，接着在基底 60 下方形成多个分别对应各压力感测组件 62 的基座 66，并在切割及封装工艺后即可形成多个压阻式压力传感器 68。

请参考图 9 与图 10。图 9 与图 10 为本发明又一较佳实施例的校正压阻式压力传感器的零点偏移电压的方法示意图。如图 9 所示，首先提供一基底 70，例如一半导体硅晶片，作为传感隔膜之用。接着在基底 70 中形成多个压力感测组件 72。与前述二实施例不同之处在于，本实施例是利用二应力调整薄膜 74 与 76 分别形成在基底 70 的上表面与下表面，藉以校正压力感测组件

72 的零点偏移电压。如图 10 所示，接着在应力调整薄膜 76 下方形成多个分别对应各压力感测组件 72 的基座 78，并在切割及封装工艺后即可形成多个压阻式压力传感器 80。

由上述可知，本发明的特点在于压阻式压力传感器的传感薄膜与电路完成后，在整片晶片的表面形成应力调整薄膜，藉此预先对零点偏移电压作补偿，因此相较于现有利用激光修整技术的方法，更可达到低成本与批次式生产的优点。

以上所述仅为本发明的较佳实施例，凡依本发明申请专利范围所做的均等变化与修饰，皆应属本发明的涵盖范围。

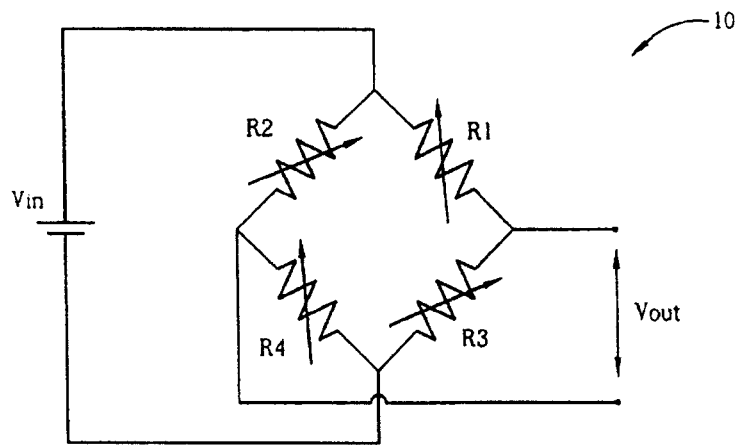


图 1

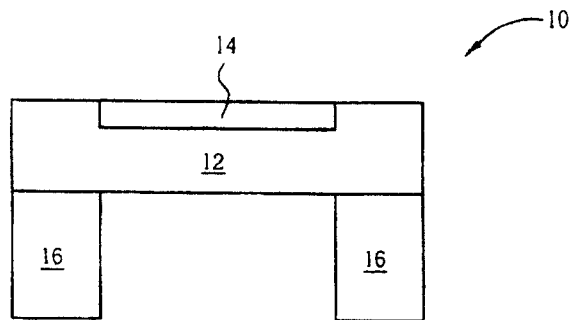


图 2

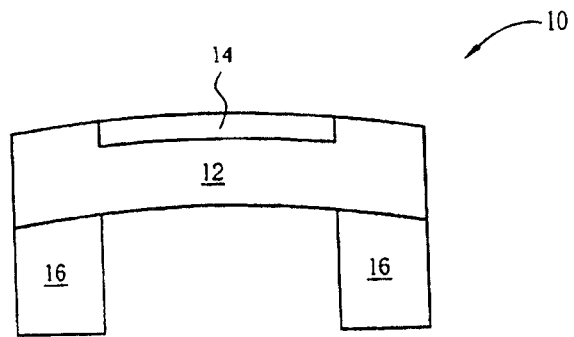


图 3

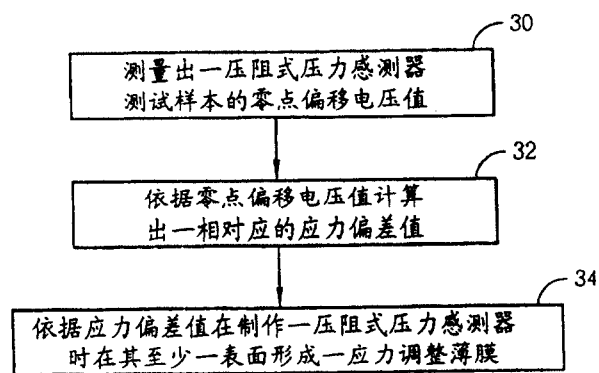


图 4

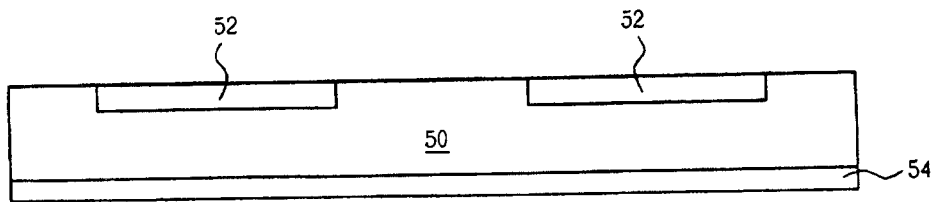


图 5

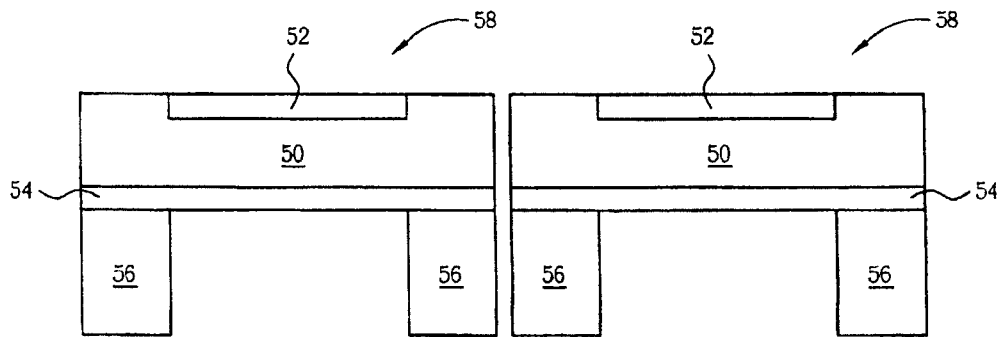


图 6

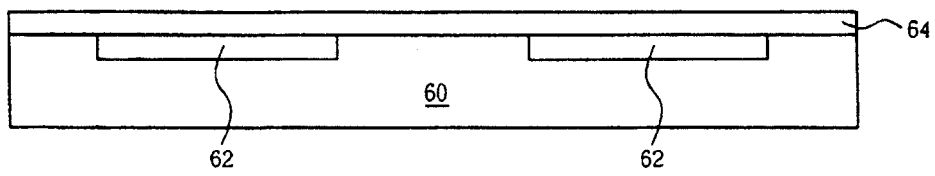


图 7

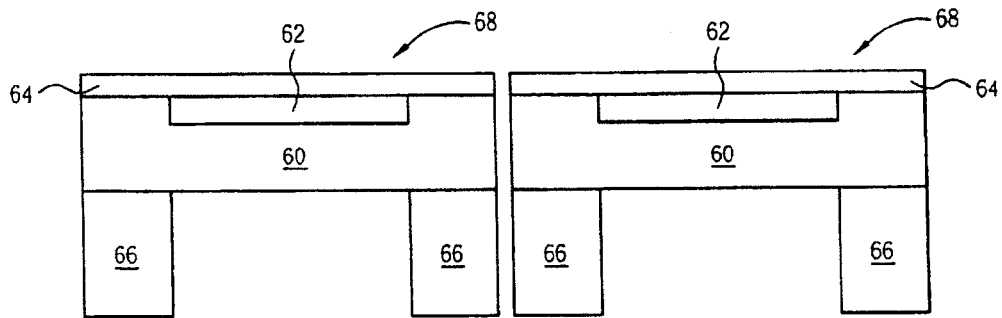


图 8

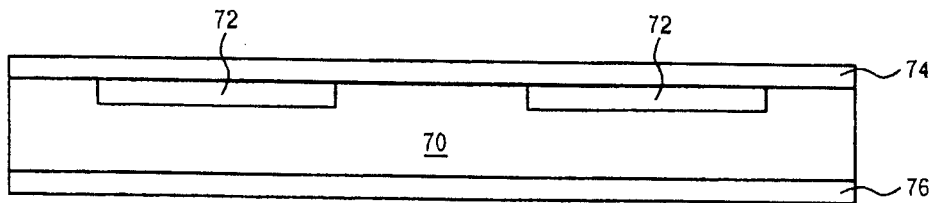


图 9

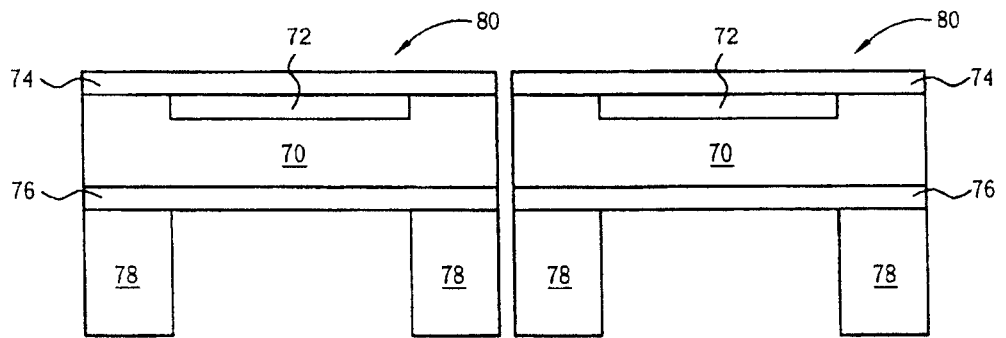


图 10