

(12) 发明专利申请

(10) 申请公布号 CN 102084441 A

(43) 申请公布日 2011. 06. 01

(21) 申请号 200980125895. 9

代理人 张鑫

(22) 申请日 2009. 07. 02

(51) Int. Cl.

(30) 优先权数据

H01F 17/00(2006. 01)

2008-188706 2008. 07. 22 JP

H01F 27/29(2006. 01)

H01F 41/04(2006. 01)

(85) PCT申请进入国家阶段日

2010. 12. 31

(86) PCT申请的申请数据

PCT/JP2009/062106 2009. 07. 02

(87) PCT申请的公布数据

W02010/010799 JA 2010. 01. 28

(71) 申请人 株式会社村田制作所

地址 日本京都府

(72) 发明人 前田智之

(74) 专利代理机构 上海专利商标事务所有限公

司 31100

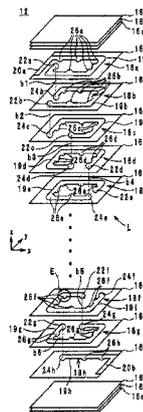
权利要求书 1 页 说明书 7 页 附图 8 页

(54) 发明名称

电子元器件及其制造方法

(57) 摘要

本发明的目的在于提供一种能够抑制电感值的降低、并减小直流电阻值的电子元器件及其制造方法。层叠体 (12) 中层叠有多个磁性体层 (16)。线圈电极 (18) 与磁性体层 (16) 一起层叠, 通过相互连接而构成线圈 (L) 线圈电极 (18) 包括: 线圈部 (19), 该线圈部 (19) 由线状电极弯曲而构成; 连接部 (22, 24), 该连接部 (22, 24) 用于与其他线圈电极 (18) 进行连接, 该连接部 (22, 24) 在线圈部 (19) 的直线部或角部形成得比该线圈部 (19) 的线宽要宽; 以及虚拟连接部 (26), 该虚拟连接部 (26) 在从 z 轴方向俯视时与其他的线圈电极 (18) 的连接部 (22, 24) 相重叠, 该虚拟连接部 (26) 在线圈部 (19) 的直线部及角部形成得比该线圈部 (19) 的线宽要宽。



1. 一种电子元器件,其特征在于,包括:
层叠体,该层叠体由多个绝缘层层叠形成;以及
多个线圈电极,该多个线圈电极与所述绝缘层一起层叠,通过相互连接以构成线圈,
所述线圈电极包括:
线圈部,该线圈部由线状电极弯曲而构成;
连接部,该连接部用于与其他所述线圈电极进行连接,且该连接部在所述线圈部的直线部或角部形成得比该线圈部的线宽要宽;以及
虚拟连接部,该虚拟连接部在从层叠方向俯视时与其他的所述线圈电极的所述连接部相重叠,且该虚拟连接部在所述线圈部的直线部及/或角部形成得比该线圈部的线宽要宽。
2. 如权利要求1所述的电子元器件,其特征在于,
所述线圈电极的长度比 $3/4$ 匝要长。
3. 如权利要求1或2所述的电子元器件,其特征在于,
所述连接部向着所述线圈的内侧从所述线圈部突出。
4. 如权利要求1至3的任一项所述的电子元器件,其特征在于,
所述虚拟连接部在从层叠方向俯视时,不从所述连接部露出。
5. 如权利要求1至4的任一项所述的电子元器件,其特征在于,
对于所述虚拟连接部,以与所有的所述连接部重叠的方式进行设置。
6. 如权利要求1至5的任一项所述的电子元器件,其特征在于,
对所有的所述线圈电极设置所述虚拟连接部。
7. 如权利要求1至6的任一项所述的电子元器件,其特征在于,
还包括通孔导体,该通孔导体将所述线圈电极的所述连接部彼此之间连接。
8. 如权利要求7所述的电子元器件,其特征在于,
所述虚拟连接部未直接与所述通孔导体相连接。
9. 如权利要求1至8的任一项所述的电子元器件,其特征在于,
在配置于层叠方向的最上侧的所述线圈电极的上表面和配置于层叠方向的最下侧的所述线圈电极的下表面之间的距离内,距离的最大值为距离的最小值的1.65倍以下。
10. 一种电子元器件的制造方法,其特征在于,包括:
将线圈电极形成在多个绝缘层上的工序;以及
对所述绝缘层进行层叠、以获得将所述线圈电极相连接而形成的线圈及内置有该线圈的层叠体的工序,
在形成所述线圈电极的工序中,形成有:线圈部,该线圈部由线状电极弯曲而构成;连接部,该连接部用于与其他所述线圈电极进行连接,且该连接部在所述线圈部的直线部或角部形成得比该线圈部的线宽要宽;以及虚拟连接部,该虚拟连接部在从层叠方向俯视时与其他的所述线圈电极的所述连接部相重叠,且该虚拟连接部在所述线圈部的直线部及/或角部形成得比该线圈部的线宽要宽。
11. 如权利要求10所述的电子元器件的制造方法,其特征在于,
形成所述线圈电极,使得所述连接部及所述虚拟连接部的层叠前的厚度的最大值、为所述线圈部的层叠前的平均厚度的两倍以下。

电子元器件及其制造方法

技术领域

[0001] 本发明涉及电子元器件及其制造方法,更特定而言,涉及在层叠体内内置有线圈的电子元器件及其制造方法。

背景技术

[0002] 作为现有的电子元器件,例如,已知有专利文献 1 中记载的层叠型片状电感。以下,参照附图说明专利文献 1 记载的层叠型片状电感。

[0003] 在专利文献 1 记载的层叠型片状电感中,在第一陶瓷生片形成小于一匝的线圈状电极膜,再在第二陶瓷生片形成与上述线圈状电极膜对称的线圈状电极膜。接着,将第一陶瓷生片和第二陶瓷生片重叠成为一对,以使这些线圈状电极膜彼此相对。接着,对多对陶瓷生片进行层叠、压接、烧结,获得层叠型片状电感。根据该层叠型片状电感,由于将每两片线圈状电极膜形成一体,因此能够降低线圈的直流电阻值。

[0004] 然而,专利文献 1 所记载的层叠型片状电感如以下说明那样,存在电感值降低的问题。更详细而言,在该层叠型片状电感中,为了降低线圈的直流电阻值,追加了第二陶瓷生片及形成于此的线圈状电极膜。由此,由于层叠型片状电感中所包含的线圈的每单位长度的圈数减少,因此层叠型片状电感的电感值降低。

[0005] 现有技术文献

[0006] 专利文献

[0007] 专利文献 1 :日本专利特开平 10-241982 号公报

发明内容

[0008] 因此,本发明的目的在于提供一种电子元器件及其制造方法,上述电子元器件能够抑制电感值的降低、并减小直流电阻值。

[0009] 本发明的一个实施方式的电子元器件的特征在于,包括:层叠体,该层叠体由多个绝缘层层叠而成;以及多个线圈电极,该多个线圈电极与上述绝缘层一起层叠,通过相互连接,从而构成线圈,上述线圈电极包括:线圈部,该线圈部由线状电极弯曲而构成;连接部,该连接部用于与其他上述线圈电极进行连接,该连接部在上述线圈部的直线部或角部形成得比该线圈部的线宽要宽;以及虚拟连接部,该虚拟连接部在从层叠方向俯视时与其他的上述线圈电极的上述连接部相重叠,该虚拟连接部在上述线圈部的直线部及/或角部形成得比该线圈部的线宽要宽。

[0010] 本发明的一个实施方式的电子元器件的制造方法的特征在于,包括:将线圈电极形成在多个绝缘层上的工序;以及将上述绝缘层进行重叠、获得将上述线圈电极相连接而形成的线圈及内置有该线圈的层叠体的工序,在形成上述线圈电极的工序中,形成有:线圈部,该线圈部由线状电极弯曲而构成;连接部,该连接部用于与其他上述线圈电极进行连接,该连接部在上述线圈部的直线部或角部形成得比该线圈部的线宽要宽;以及虚拟连接部,该虚拟连接部在从层叠方向俯视时与其他的上述线圈电极的上述连接部相重叠,该虚

拟连接部在上述线圈部的直线部及 / 或角部形成得比该线圈部的线宽要宽。

[0011] 根据本发明,能够抑制电感值的降低,并减小直流电阻值。

附图说明

[0012] 图 1 是本发明的一个实施方式的电子元器件的外观立体图。

[0013] 图 2 是图 1 的电子元器件的层叠体的分解立体图。

[0014] 图 3 是从层叠方向俯视层叠体时的透视图。

[0015] 图 4 是比较例的电子元器件的层叠体的分解立体图。

[0016] 图 5 是本发明的一个实施方式的电子元器件的层叠体的分解立体图。

[0017] 图 6 是图 2 的区域 E 的放大图。

[0018] 图 7 是本发明的一个实施方式的电子元器件的截面构造图。

[0019] 图 8 是图 1 的电子元器件的层叠前的状态的磁性体层及线圈电极的截面构造图。

[0020] 标号说明

[0021] L 线圈

[0022] b1 ~ b6 通孔导体

[0023] 10 电子元器件

[0024] 12 层叠体

[0025] 14a、14b 外部电极

[0026] 16a ~ 16n 磁性体层

[0027] 18A、18B、18a ~ 18h 线圈电极

[0028] 19a ~ 19h 线圈部

[0029] 20a、20b 引出部

[0030] 22a ~ 22g, 24b ~ 24h 连接部

[0031] 26a ~ 26g 虚拟连接部

具体实施方式

[0032] 下面,说明本发明的实施方式的电子元器件及其制造方法。

[0033] (电子元器件结构)

[0034] 图 1 是本发明的一个实施方式的电子元器件 10a 的外观立体图。图 2 是电子元器件 10 的层叠体 12 的分解立体图。图 3 是从层叠方向俯视层叠体 12 时的透视图。下面,将电子元器件 10 的层叠方向定义为 z 轴方向,将沿电子元器件 10 的长边的方向定义为 x 轴方向,将沿电子元器件 10 的短边的方向定义为 y 轴方向。x 轴、y 轴、及 z 轴相互正交。

[0035] 如图 1 所示,电子元器件 10 包括层叠体 12 及外部电极 14a、14b。层叠体 12 具有长方体的形状,内置有线圈 L。另外,层叠体 12 在 x 轴方向的两端具有侧面 S1、S2。外部电极 14a、14b 分别与线圈 L 电连接,以覆盖侧面 S1、S2 的方式形成。

[0036] 如图 2 所示,层叠体 12 由多个磁性体层 16a ~ 16n 从 z 轴方向的上方起依次层叠而构成。磁性体层 16a ~ 16n 是由强磁性的铁氧体(例如, Ni-Zn-Cu 铁氧体或 Ni-Zn 铁氧体等)构成的长方形形状的绝缘层。

[0037] 如图 2 所示,线圈 L 是盘旋地沿 z 轴方向前进的螺旋状线圈。即,线圈 L 的线圈轴

与 z 轴方向平行。如图 2 所示,线圈 L 采用以下结构:即,与磁性体层 16a ~ 16n 一起层叠的线圈电极 18a ~ 18h 通过通孔导体 b1 ~ b6 相互连接彼此相邻的线圈电极。以下,详细说明线圈电极 18a ~ 18h。下面,当指出个别的磁性体层 16a ~ 16n 及个别的线圈电极 18a ~ 18h 的情况下,在参考标号的后面添加字母,当对它们进行统称时,省略参考标号后面的字母。此外,在图 2 中,仅示出了 14 片磁性体层 16,但磁性体层 16 的数量并不限于此。之所以在磁性体层 16h 和磁性体层 16i 之间由虚线连接,实际上意味着在磁性体层 16h 和磁性体层 16i 之间可进一步设置磁性体层 16。

[0038] 线圈电极 18a ~ 18h 分别如图 2 所示那样形成于磁性体层 16d ~ 16k 的主表面上。各线圈电极 18a ~ 18g 由包括 Ag 的导电性材料形成,具有 7/8 匝的长度,且配置成在 z 轴方向相互重叠。由此,在从 z 轴方向俯视由线圈电极 18a ~ 18h 构成的线圈 L 时,如图 3 所示那样,成为具有长方形形状。

[0039] 另外,线圈电极 18 如图 2 所示那样,包含线圈部 19、引出部 20、连接部 22、24、及虚拟连接部 26。更具体而言,配置在 z 轴方向的最上侧的线圈电极 18a 包含线圈部 19a、引出部 20a、连接部 22a、及虚拟连接部 26a。线圈电极 18b 包含线圈部 19b、连接部 22b、24b、及虚拟连接部 26b。线圈电极 18c 包含线圈部 19c、连接部 22c、24c、及虚拟连接部 26c。线圈电极 18d 包含线圈部 19d、连接部 22d、24d、及虚拟连接部 26d。线圈电极 18e 包含线圈部 19e、连接部 22e、24e、及虚拟连接部 26e。线圈电极 18f 包含线圈部 19f、连接部 22f、24f、及虚拟连接部 26f。线圈电极 18g 包含线圈部 19g、连接部 22g、24g、及虚拟连接部 26g。线圈电极 18h 包含线圈部 19h、引出部 20b、连接部 24h、及虚拟连接部 26h。

[0040] 如图 2 所示,通孔导体 b1 ~ b6 分别形成在 z 轴方向上贯通磁性体层 16d ~ 16g、16i、16j。此外,在图 2 中,图示出未在磁性体层 16h 中形成通孔导体。然而,实际上形成有连接设置于磁性体层 16h 的 z 轴方向的正下方的磁性体层 16 的线圈电极 18 和线圈电极 18e 的通孔导体。

[0041] 线圈部 19a ~ 19h 如图 2 所示那样,由线状电极弯曲而形成,构成线圈 L 的一部分。引出部 20a、20b 分别与线圈部 19a、19h 的端部相连接,并与外部电极 14a、14b 相连接。

[0042] 连接部 22a ~ 22g 分别用于与其他线圈电极 18 进行连接,连接部 22a ~ 22g 分别在线圈部 19a ~ 19g 的直线部或角部形成得比线圈部 19a ~ 19g 的线宽要宽。然后,连接部 22a 设置在线圈部 19a 的与设有引出部 20a 的相反一侧的端部,与通孔导体 b1 相连接。连接部 22b 设于线圈部 19b 的端部,与通孔导体 b2 相连接。连接部 22c 设于线圈部 19c 的端部,与通孔导体 b3 相连接。连接部 22d 设于线圈部 19d 的端部,与通孔导体 b4 相连接。连接部 22e 设于线圈部 19e 的端部,与未图示的通孔导体相连接。连接部 22f 设于线圈部 19f 的端部,与通孔导体 b5 相连接。连接部 22g 设于线圈部 19g 的端部,与通孔导体 b6 相连接。此外,在本实施方式中,所谓的线圈部 19 的线宽,是表示线圈部 19 的直线部分的线宽的平均。

[0043] 另外,连接部 24b ~ 24h 分别用于与其他线圈电极 18 进行连接,连接部 24b ~ 24h 分别在线圈部 19b ~ 19h 的直线部或角部形成得比线圈部 19b ~ 19h 的线宽要宽。更具体而言,连接部 24b 设置在线圈部 19b 的与设有连接部 22b 的端部相反一侧的端部,与通孔导体 b1 相连接。连接部 24c 设置在线圈部 19c 的与设有连接部 22c 的端部相反一侧的端部,与通孔导体 b2 相连接。连接部 24d 设置在线圈部 19d 的与设有连接部 22d 的端部相反一

侧的端部,与通孔导体 b3 相连接。连接部 24e 设置在线圈部 19e 的与设有连接部 22e 的端部相反一侧的端部,与通孔导体 b4 相连接。连接部 24f 设置在线圈部 19f 的与设有连接部 22f 的端部相反一侧的端部,与未图示的通孔导体相连接。连接部 24g 设置在线圈部 19g 的与设有连接部 22g 的端部相反一侧的端部,与通孔导体 b5 相连接。连接部 24h 设置在线圈部 19h 的与设有引出部 20b 的端部相反一侧的端部,与通孔导体 b6 相连接。

[0044] 对于虚拟连接部 26a ~ 26h,将其形成为在从 z 轴方向俯视时如图 3 所示那样与其他线圈电极 18 的连接部 22、24 重叠,虚拟连接部 26a ~ 26h 且如图 2 所示那样在线圈部 19a ~ 19h 的直线部分及角部比线圈部 19a ~ 19h 的线宽要宽。在本实施方式中,由于线圈电极 18a ~ 18g 具有 7/8 匝的长度,因此连接部 22、24 形成在线圈部 19 的直线部的中央及角部。为此,将虚拟连接部 26a ~ 26h 形成在线圈部 19 的所有的直线部的中央及所有的角部,使其从 z 轴方向俯视时与连接部 22、24 重叠。虚拟连接部 26 由于是虚拟的连接部,因此不直接与通孔导体连接。此外,所谓直接连接,是指两个物体在物理上相接触。

[0045] 另外,如图 3 所示,连接部 22、24 及虚拟连接部 26 在从 z 轴方向俯视时,向着线圈 L 的内侧从线圈部 19 突出。

[0046] (效果)

[0047] 根据电子元器件 10,由于在各线圈部 19a ~ 19h 设有虚拟连接部 26a ~ 26h,因此,如下文说明的那样,能够不大幅降低线圈 L 的电感值而减小线圈 L 的直流电阻值。更详细而言,线圈 L 的电感值取决于线圈 L 的内径的大小。线圈 L 的内径越大,电感值越大,线圈 L 的内径越小,电感值越小。因而,为了增大线圈 L 的电感值,最好增大线圈 L 的内径。

[0048] 然而,在电子元器件 10 中,如图 3 所示,连接部 22、24 在从 z 轴方向俯视时,向着线圈 L 的内侧从线圈部 19 突出。因而,线圈 L 的内径在形成有连接部 22、24 的部分减小。即,由线圈 L 产生的磁通不易通过形成有连接部 22、24 的部分。然而,由于连接部 22、24 在本实施方式的电子元器件 10 中是用于更可靠地连接线圈电极 18 彼此之间的必需的结构,因此,在连接部 22、24 中磁通不易通过也是不能避免的。

[0049] 因而,在电子元器件 10 中,在从 z 轴方向俯视时与连接部 22、24 重叠的位置形成有虚拟连接部 26。在从 z 轴方向俯视时与连接部 22、24 重叠的位置原本是磁通不易通过的位置。因而,将虚拟连接部 26 设于该位置,几乎不会遮住新的磁通。因而,在电子元器件 10 中,将因设置虚拟连接部 26 而引起的电感值的降低抑制得非常小。

[0050] 而且,由于虚拟连接部 26 具有比线圈部 19 要宽的线宽,因此设有虚拟连接部 26 的位置比线圈部 19 更易流过电流。因而,在电子元器件 10 中,与未设有虚拟连接部 26 的情况下相比,能够降低线圈 L 的直流电阻。由此,在电子元器件 10 中,能够力图抑制线圈 L 的电感值的降低,并力图降低线圈 L 的直流电阻值。

[0051] 另外,连接部 22、24 及虚拟连接部 26 在从 z 轴方向俯视时,向着线圈 L 的内侧从线圈部 19 突出。因此,在设有虚拟连接部 26 的情况下的线圈部 19 的角部的电流路径的长度、比未设有虚拟连接部 26 的情况下的线圈部 19 的角部的电流路径的长度要短。其结果是,与未设有虚拟连接部 26 的电子元器件相比,设有虚拟连接部 26 的电子元器件 10 的线圈 L 的直流电阻值降低。

[0052] 另外,在电子元器件 10 中,向线圈部 19 的角部及直线部追加虚拟连接部 26,从而力图减小线圈 L 的直流电阻值。因此,在电子元器件 10 中,没有像专利文献 1 所述的层叠

型片状电感那样,追加新的线圈状电极及第二陶瓷生片。即,根据电子元器件 10,能够力图抑制电感值的降低,并力图降低线圈 L 的直流电阻值。

[0053] 为了进一步明确电子元器件 10 具有的效果,本发明申请人参照附图进行了下面说明的实验。图 4 是比较例的电子元器件的层叠体 112 的分解立体图。图 5 是电子元器件 10 的层叠体 12 的分解立体图。在图 5 所示的层叠体 12 中,设有虚拟连接部 26,与之相反,在图 4 所示的层叠体 112 中,未设有虚拟连接部 26。本发明申请人制作了包括图 4 所示的层叠体 112 的电子元器件作为第一样品,并制作了包括图 5 所示的层叠体 12 的电子元器件 10 作为第二样品。第一样品及第二样品的规格如下所述。

[0054] 尺寸:1.0mm×0.5mm×0.5mm

[0055] 图案:5/6 匝

[0056] 匝数:18.5 匝

[0057] 磁性体层:磁导率为 10 的铁氧体

[0058] 表 1 是示出第一样品及第二样品的电感值及直流电阻值的表。如表 1 所示,能够使第二样品的直流电阻值相对于第一样品的直流电阻值降低了 17.8%。另一方面,第二样品的电感值与第一样品的电感值相比,只减少了 2.5%。因而,对于电子元器件 10,通过设置虚拟连接部 26,从而相对于未设有虚拟连接部 26 的电子元器件,能够将电子元器件电感值的下降抑制为极小,且能够大幅降低直流电阻值。

[0059] [表 1]

[0060]

| | 第一样品 | 第二样品 |
|-----------|-------|-------|
| 电感值 (nH) | 448 | 437 |
| 直流电阻值 (Ω) | 0.987 | 0.811 |

[0061] (电子元器件的制造方法)

[0062] 接下来,参照图 1 及图 2 说明电子元器件 10 的制造方法。

[0063] 通过下面的工序来制作成为磁性体层 16a ~ 16n 的陶瓷生片。将氧化铁 (Fe₂O₃)、氧化锌 (ZnO)、氧化镍 (NiO)、及氧化铜 (CuO) 以预定的比率进行称量,将各材料作为原材料,放入球磨机,进行湿法搅拌。将得到的混合物干燥后进行粉碎,将得到的粉末在 750℃ 下预烧 1 小时。将得到的预烧粉末用球磨机进行湿法粉碎后,进行干燥,然后进行破碎,得到铁氧体陶瓷粉末。

[0064] 对该铁氧体陶瓷粉末添加粘合剂(乙酸乙烯酯、水溶性丙烯酸等)和增塑剂、湿润剂、分散剂,用球磨机进行混合,之后,利用减压进行脱泡。利用刮刀法将得到的陶瓷浆料形成为片状,使其干燥,制作陶瓷生片。

[0065] 接着,对成为磁性体层 16d ~ 16h 的各陶瓷生片形成通孔导体 b1 ~ b6。具体而言,如图 2 所示,对成为磁性体层 16d ~ 16j 的陶瓷生片照射激光束,形成通孔。接下来,通过印刷涂布等方法对该通孔填充 Ag、Pd、Cu、Au 或它们的合金等的导电性糊料。

[0066] 接下来,在成为磁性体层 16d ~ 16k 的陶瓷生片上,利用丝网印刷法或光刻法等方法涂布以 Ag、Pd、Cu、Au 或它们的合金等为主要成分的导电性糊料,从而形成线圈电极

18a ~ 18h。此外,形成线圈电极 18a ~ 18h 工序和对通孔填充导电性糊料的工序也可在同一工序中进行。

[0067] 接着,如图 2 所述,层叠成为磁性体层 16a ~ 16n 的陶瓷生片。成为磁性体层 16a ~ 16n 的陶瓷生片从 z 轴方向的下侧依次向上侧层叠。更详细而言,配置成为磁性体层 16n 的陶瓷生片。接下来,在成为磁性体层 16n 的陶瓷生片上,配置成为磁性体层 16m 的陶瓷生片及进行预压接。之后,对于成为磁性体层 16l、16k、16j、16i、16h、16g、16f、16e、16d、16c、16b、16a 的陶瓷生片,也同样按照该顺序进行层叠及预压接,获得母层叠体。而且,通过静水压冲压等对母层叠体实施正式压接。

[0068] 接着,利用闸刀式切割对母层叠体进行切割,获得未烧成的层叠体 12。对该未烧成的层叠体 12 进行脱粘合剂处理及烧成。脱粘合剂处理例如在低氧气氛中以 500℃、2 小时的条件进行。烧成例如在 890℃、2 小时的条件下进行。

[0069] 通过以上工序,得到烧成的层叠体 12。对层叠体 12 实施滚光筒加工,进行倒角。接下来,在层叠体 12 的表面,例如利用浸渍法等方法涂布主成分为银的电极糊料并进行烧结,从而形成要成为如图 1 所示的外部电极 14a、14b 的银电极。银电极的干燥是在 120℃下进行 10 分钟的干燥,银电极的烧接是在 890℃下进行 60 分钟。最后,通过对银电极的表面实施镀 Ni/ 镀 Sn,来形成外部电极 14a、14b。经过以上的工序,完成图 1 所示的电子元器件 10。

[0070] 此外,本实施方式的电子元器件 10 是利用逐次压接法制作的,但该电子元器件 10 的制造方法并不限于此。电子元器件 10 也可例如利用薄膜工序来制作。

[0071] (其它实施方式)

[0072] 此外,电子元器件 10 不限于上述实施方式。因而,可在其要点范围内进行变形。例如,虚拟连接部 26 的形状不限于图 2 所示。以下,参照图 6 说明虚拟连接部 26 的其他形状。图 6 是图 2 的区域 E 的放大图。

[0073] 虚拟连接部 26 在从 z 轴方向俯视时,最好不从连接部 22、24 露出。其原因在于,使虚拟连接部 26 不会遮挡由线圈 L 产生的磁通。因而,虚拟连接部 26 最好是图 6(a) ~ 图 6(c) 所示的形状。更具体而言,在图 6(a) 中,连接部 22g 和虚拟连接部 26f 具有相同的形状(扇形)。在图 6(b) 中,虚拟连接部 26f 在线圈部 19f 的角部具有三角形形状。在图 6(c) 中,虚拟连接部 26f 在线圈部 19f 的角部具有四边形形状。此外,最好虚拟连接部 26 的面积相对于连接部 22、24 的面积之比为 0.5 以上 1 以下。另外,虚拟连接部 26f 在具有图 6(a) 所示的形状时,降低直流电阻值的效果最好。

[0074] 另外,连接部 22、24 及虚拟连接部 26 如图 2 所示,是扇形(半圆或圆的 1/4),但连接部 22、24 及虚拟连接部 26 的形状不限于此。连接部 22、24 及虚拟连接部 26 的形状也可以是例如多边形、椭圆形等。

[0075] 另外,在电子元器件 10 中,如图 7 的电子元器件的截面构造图所示,配置于 z 轴方向的最上侧的线圈电极 18A 的上表面和配置于 z 轴方向的最下侧的线圈电极 18B 的下表面之间的距离 D 之内,最好距离的最大值 D1 是距离的最小值 D2 的 1.65 倍以下。连接部 22、24 及虚拟连接部 26 由于形成得比线圈部 19 要宽,因此连接部 22、24 及虚拟连接部 26 的厚度比线圈部 19 的厚度要大。因而,在电子元器件 10 中,如图 7 所示,形成有连接部 22、24 及虚拟连接部 26 的部分的距离 D 比形成有线圈部 19 的部分的距离 D 要大。由此,若在

电子元器件 10 内产生距离 D 之差,则在层叠体 12 中容易发生层间剥离。因此,如上所述,通过使距离的最大值 D_1 为距离的最小值 D_2 的 1.65 倍以下,从而能够有效地抑制层叠体 12 中发生层间剥离。

[0076] 而且,在电子元器件 10 中,如图 8 的电子元器件 10 的磁性体层 16 及线圈电极 18 的截面结构图所示,最好连接部 22、24(图 8 中未示出连接部 22)及虚拟连接部 26 的层叠前的厚度的最大值 D_3 为线圈部 19 的层叠前的平均厚度 D_4 的两倍以下。由此,通过减小连接部 22、24 及虚拟连接部 26 的厚度,从而能够有效地抑制层叠体 12 中发生层间剥离。

[0077] 此外,在电子元器件 10 中,线圈电极 18 如图 2 所示,具有 $7/8$ 匝的长度,但线圈电极 18 的长度并不限于此。最好线圈电极 18 的长度比 $3/4$ 匝要长。若线圈电极 18 的长度比 $3/4$ 匝要长,则在线圈部 19 的角部及直线部这两部分形成连接部 22 及虚拟连接部 26。然而,该情况不会妨碍线圈电极 18 的长度比 $3/4$ 匝要短。

[0078] 此外,在电子元器件 10 中,线圈 L 的线圈轴及层叠体 12 的层叠方向都与 z 轴平行,但其方向不一定要一致。也可将电子元器件 10 的虚拟连接部 26 设置在例如线圈 L 的线圈轴与层叠体 12 的层叠方向正交的类型电子元器件中。

[0079] 另外,在电子元器件 10 中,虚拟连接部 26 如图 2 所示,以与所有的连接部 22、24 重叠的方式进行设置,但连接部 22、24 内的一部分也可存在不与虚拟连接部 26 重叠的部分。然而,通过以与所有的连接部 22、24 重叠的方式设置虚拟连接部 26,从而能够更有效地降低线圈 L 的直流电阻值。

[0080] 另外,在电子元器件 10 中,对所有的线圈电极 18 设置虚拟连接部 26。然而,在线圈电极 18 中,可也存在未设置有虚拟连接部 26 的部分。然而,通过对所有线圈电极 18 设置虚拟连接部 26,从而能够更有效地降低线圈 L 的直流电阻值。

[0081] 工业上的实用性

[0082] 本发明可用于电子元器件及其制造方法,特别是其优点在于:能够抑制电感值的下降,并能够降低直流电阻值。

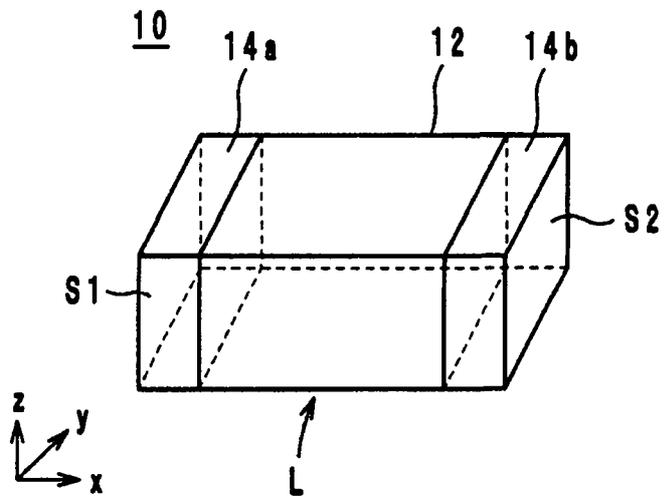


图 1

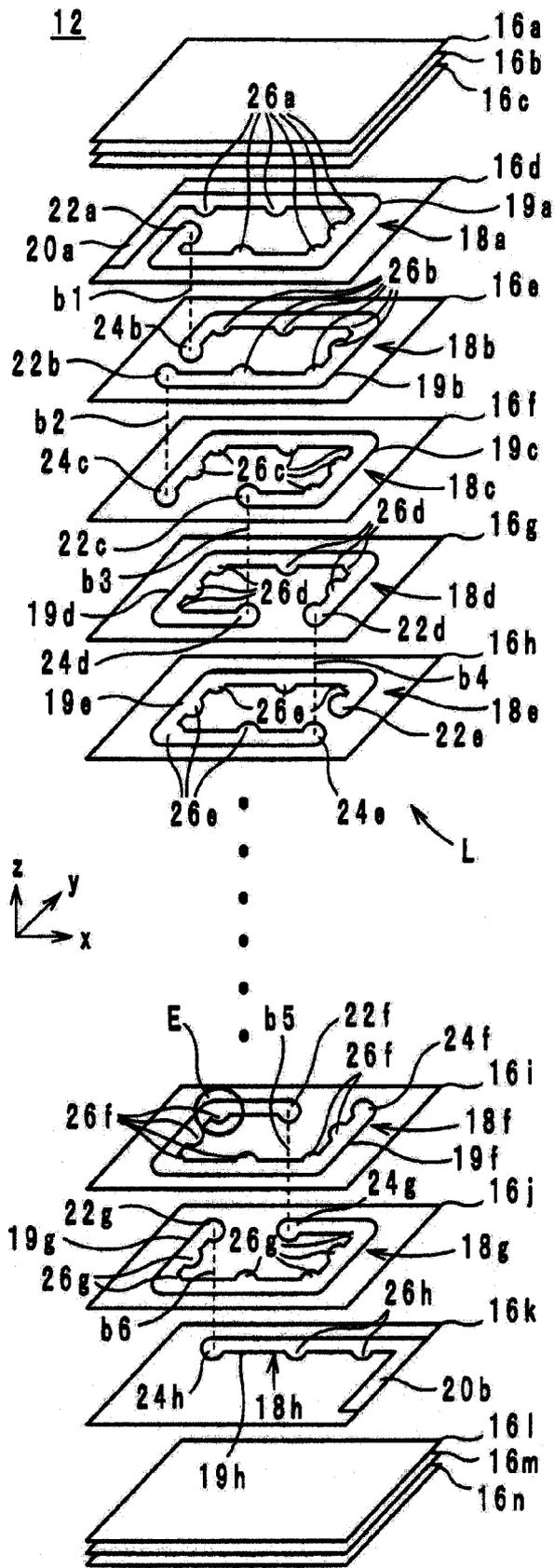


图 2

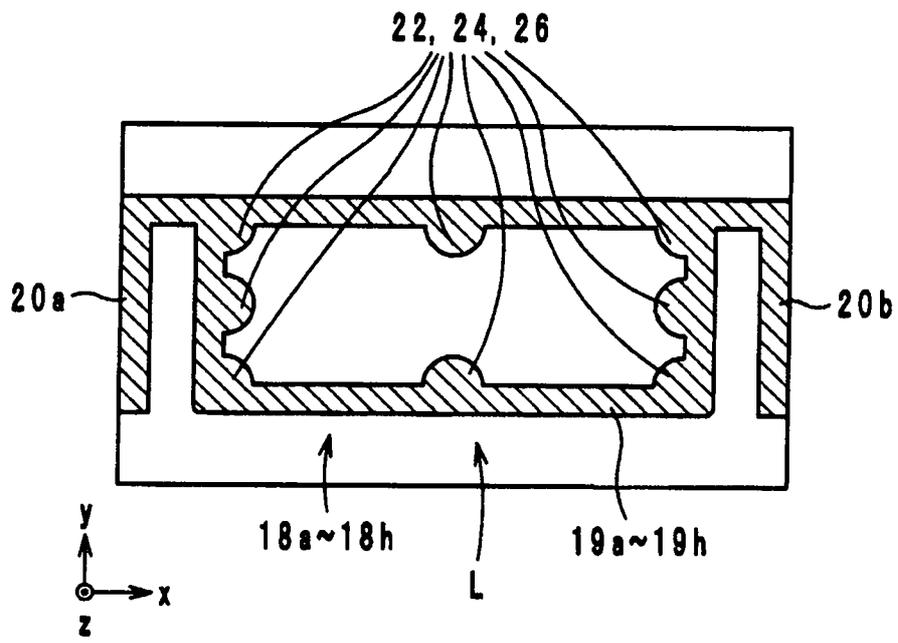


图 3

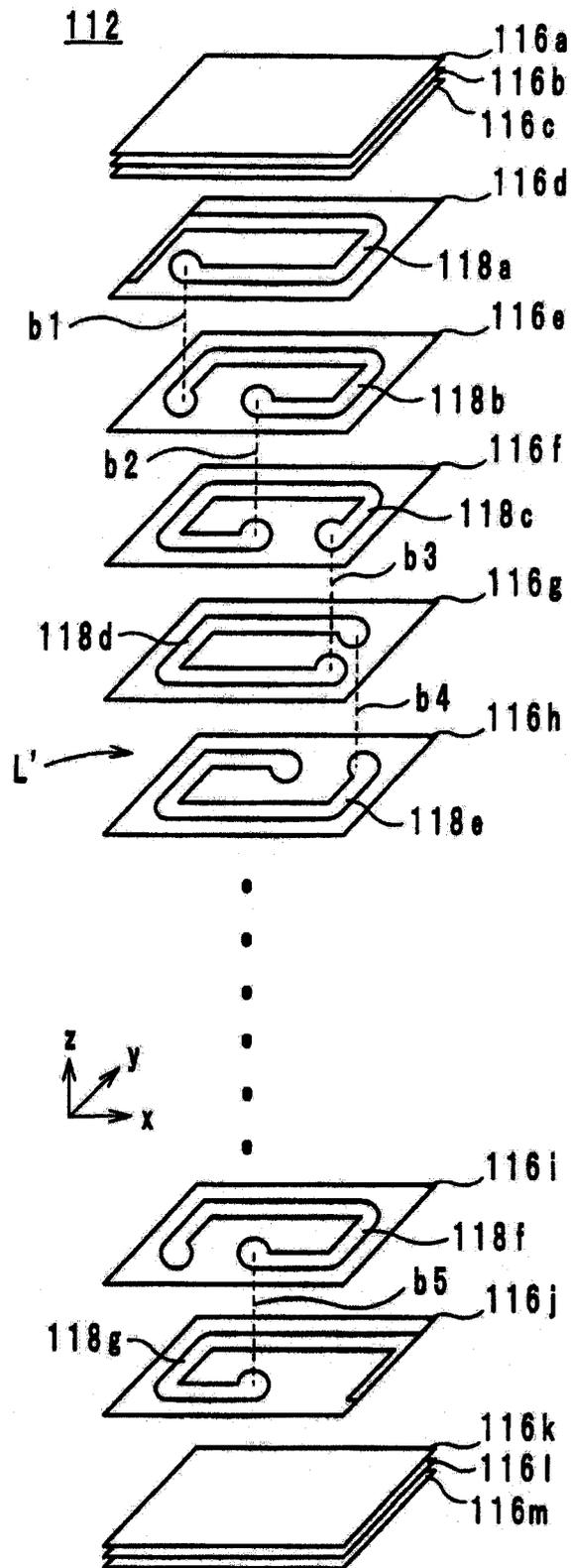


图 4

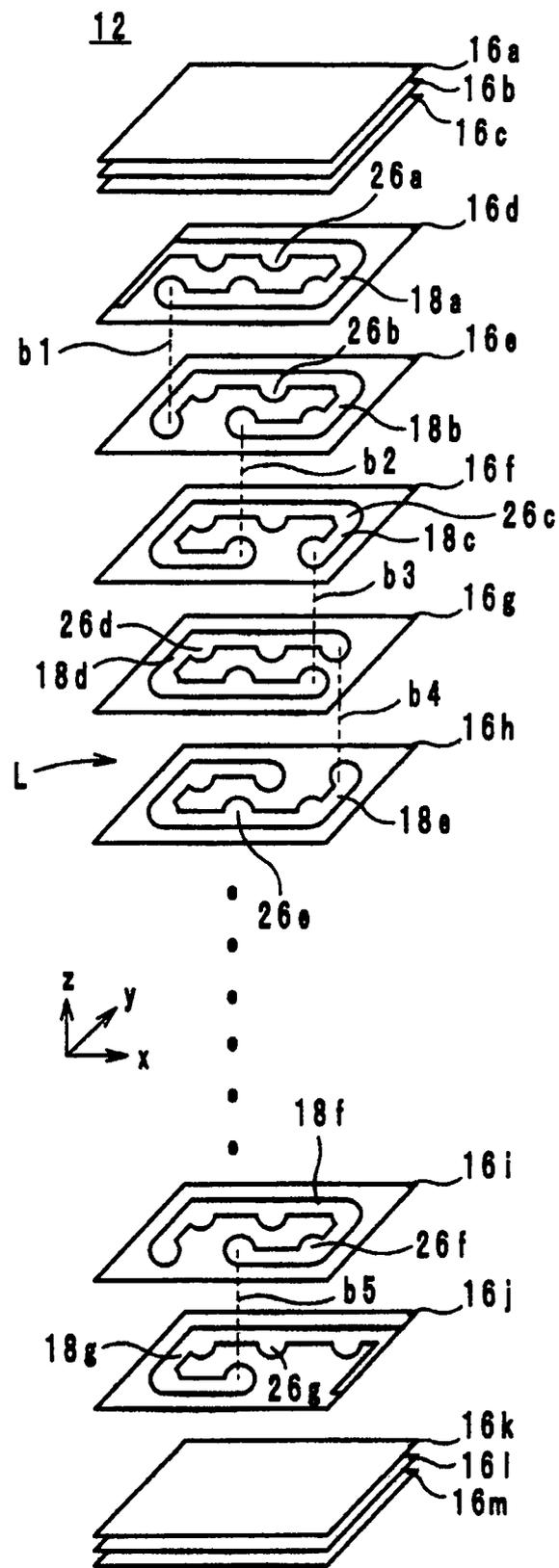


图 5

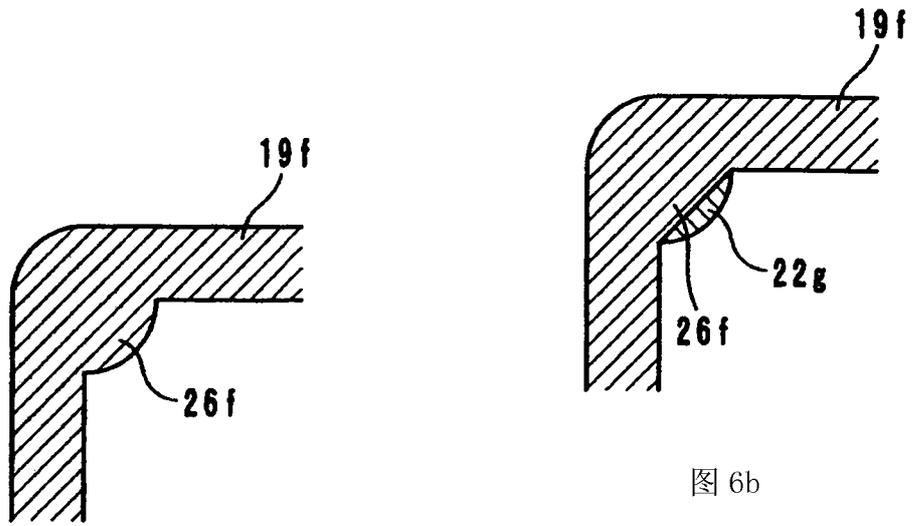


图 6a

图 6b

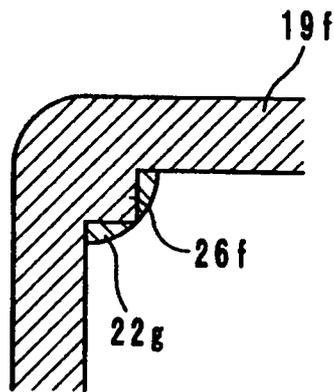


图 6c

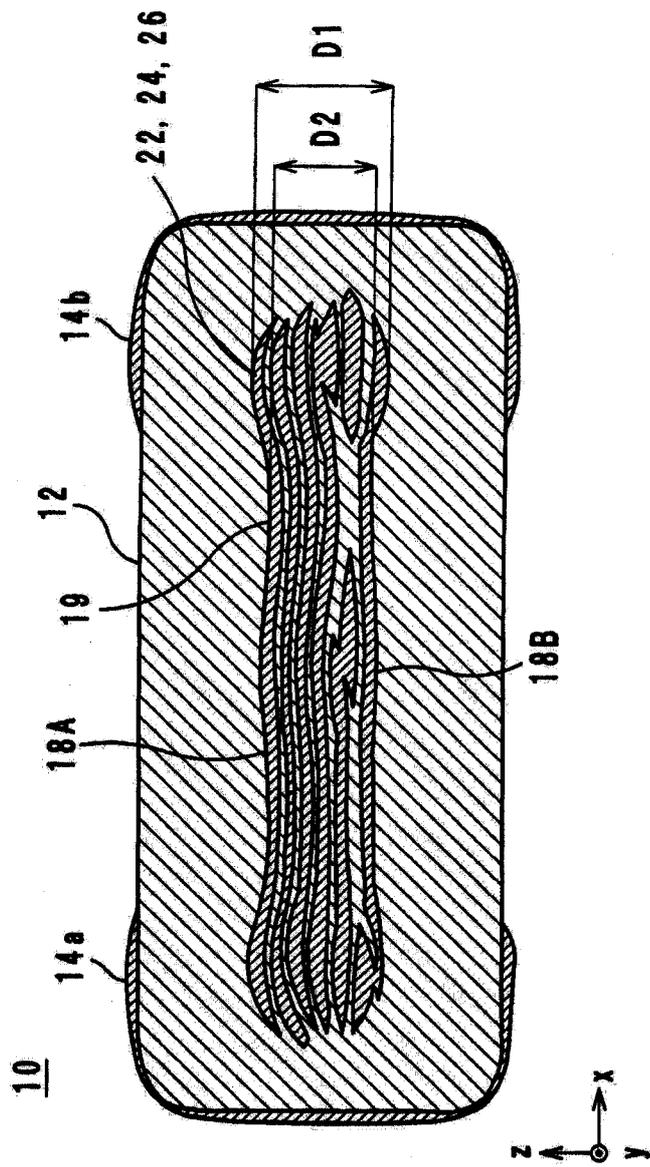


图 7

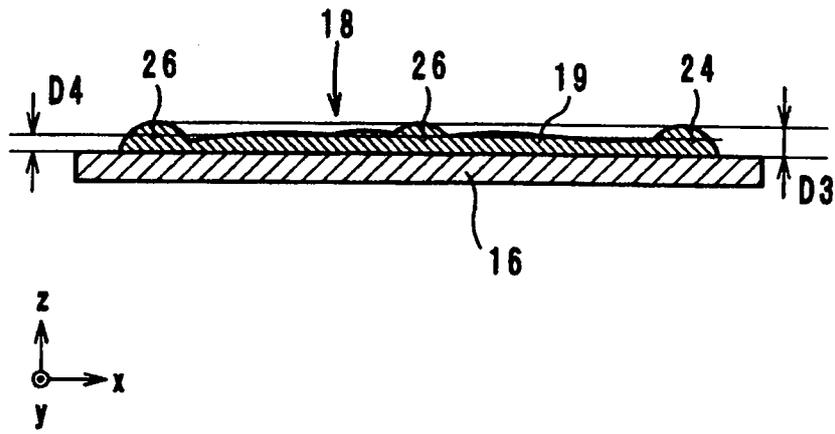


图 8