

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3859480号
(P3859480)

(45) 発行日 平成18年12月20日(2006.12.20)

(24) 登録日 平成18年9月29日(2006.9.29)

(51) Int. Cl.		F I		
HO 1 L	21/66	(2006.01)	HO 1 L	21/66 Q
GO 1 R	31/302	(2006.01)	GO 1 R	31/28 L
GO 1 B	15/00	(2006.01)	GO 1 B	15/00 B
GO 1 N	23/225	(2006.01)	GO 1 N	23/225

請求項の数 4 (全 14 頁)

(21) 出願番号	特願2001-319249 (P2001-319249)	(73) 特許権者	503121103
(22) 出願日	平成13年10月17日(2001.10.17)		株式会社ルネサステクノロジ
(65) 公開番号	特開2003-124280 (P2003-124280A)		東京都千代田区丸の内二丁目4番1号
(43) 公開日	平成15年4月25日(2003.4.25)	(74) 代理人	110000350
審査請求日	平成16年7月28日(2004.7.28)		特許業務法人 日東国際特許事務所
前置審査		(72) 発明者	根尾 陽一郎
			東京都国分寺市東恋ヶ窪一丁目280番地
			株式会社日立製作所 中央研究所内
		(72) 発明者	野副 真理
			東京都国分寺市東恋ヶ窪一丁目280番地
			株式会社日立製作所 中央研究所内
		審査官	河本 充雄

最終頁に続く

(54) 【発明の名称】 検査方法

(57) 【特許請求の範囲】

【請求項1】

P N 接合上に形成されたプラグを含む回路パターンを形成した製造工程途中の半導体装置の同一箇所、所定の時間間隔で複数回、1回のビーム照射で前記プラグの帯電電圧が飽和状態にならないような照射条件で荷電粒子ビームを照射する工程と、

前記荷電粒子ビームの照射により前記試料から二次的に発生する荷電粒子を検出し、当該検出された荷電粒子を画像化する工程と、

検出された前記荷電粒子の画像情報を基にして電位コントラスト信号を取得する工程と、

前記電位コントラスト信号から前記 P N 接合の逆バイアス電流を特定する工程と、

前記逆バイアス電流から、前記 P N 接合の電気的特性または前記試料のリーク不良を特定する工程とを有することを特徴とする検査方法。

【請求項2】

請求項1に記載の検査方法において、

前記荷電粒子ビームは、電子ビームであることを特徴とする検査方法。

【請求項3】

P N 接合上に形成されたプラグを含む回路パターンを形成した製造工程途中の第一の半導体装置の同一箇所、1回のビーム照射では前記プラグの帯電電圧が飽和状態にならないような照射条件の電子ビームを所定の時間間隔で複数回照射する工程と、

前記電子ビームの照射により前記第一の半導体装置から二次的に発生する電子信号を検

出する工程と、

検出された前記電子信号を画像化して表示する工程と、

前記電子信号の画像情報を基に電位コントラスト信号分布を求める工程と、

前記電子コントラスト信号分布と予め電気的特性が求められた第二の半導体装置の電位コントラスト信号分布とを用いて、前記PN接合の逆バイアス電流分布を特定し、前記第一の半導体装置のPN接合の電気的特性またはリーク不良を特定する工程とを有することを特徴とする検査方法。

【請求項4】

請求項3に記載の検査方法において、

前記リーク不良特定工程での検査結果を前工程にフィードバックする工程を有することを特徴とする検査方法。 10

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体装置製造ラインにおける検査技術に係り、特に、接合を有する半導体装置の製造ラインにおける検査技術に関する。

【0002】

【従来の技術】

半導体素子製造過程において、電子線を用いてpn接合に関する接続状態のオープン/ショート、pn接合に関するコンタクトホールの開口/非開口を検査する方法としては以下に示すものが開示されている。 20

【0003】

特開平4-151846号公報には、pn接合の接続部のオープン/ショート欠陥を電位コントラスト像から求めることが開示されている。

【0004】

特開平11-121561号公報には、pn接続部のコンタクト部分の開放欠陥/短絡欠陥を電位コントラスト像から求められることが開示されている。

【0005】

特開2000-208579号公報には、p拡散層、n拡散層上部に形成されたコンタクトホールの電気的接続性を電位コントラスト像から求められることが開示されている。 30

【0006】

【発明が解決しようとする課題】

半導体装置製造の前工程の途中段階においてpn接合部の電気的特性を測定することが半導体装置メーカーから要求されていた。しかし、これに対する解決策については、上述した従来の技術では何ら提案されていなかった。

【0007】

また、複数のプロセスを経て製造される前工程プロセスでの、プロセスに基因するプロセス変動を早期に検出して制御することについて、上述した従来の技術では提案されていなかった。

【0008】

そこで、本発明の目的は、半導体装置製造の前工程の途中段階で半導体ウエハを早期に検査することを可能にし、問題点を正確に即座に把握し、また製造プロセスにいち早く対策処理を講ずることを可能にする半導体装置の検査技術を提供することにある。 40

【0009】

【課題を解決するための手段】

本発明は、pn接合形成後に得られる電位コントラスト信号がpn接合の逆バイアス電流に基因して信号強度が変化することに着目し、電位コントラスト信号から逆バイアス電流を特定することが出来る手法を見出し、この手法を用いた製造装置の条件適否の判定に用いられることを可能にした。

【0010】

すなわち、工程途中段階においてpn接合が形成された半導体ウエハ表面に対して、接合が逆バイアスになる条件で、所定の時間間隔で複数回電子ビームを照射し、発生した二次電子信号を検出して画像化しモニタすることによりpn接合の逆バイアス帯電位の緩和時間特性を評価する。その結果、pn接合は間欠時間内に逆バイアス電流の大小に応じ帯電位が緩和するので、画像情報から二次電子信号量に相関のある輝度信号、即ち電位コントラスト信号から逆バイアス電流を特定できる。

【0011】

また、本発明は、プロセスの良否判定を行う上で、半導体素子製造過程ではプロセスの調整程度により生産される素子に特性のばらつきが発生することに注目し、このばらつきを製造工程の早い段階で得られることが出来る手法を見い出したものである。すなわち、非接触でウエハ内のチップに電子ビームを照射し得られる二次電子像のコントラスト分布を用いて接合の特性となる逆バイアス電流を特定することによりプロセスの良否を判別する。

10

【0012】

本発明は、さらに複数プロセス中から製造条件をパラメータとして変更し、プロセスの最適条件を特定する。

【0013】

以下、本発明による半導体装置の検査方法および検査装置について代表的な構成例を挙げる。

【0014】

本発明は、回路パターンが形成された半導体装置の基板表面に一次荷電粒子ビームを所定の間隔で複数回照射する工程と、一次荷電粒子ビームの照射により前記基板から二次的に発生する電子信号を検出する工程と、検出された前記電子信号を画像化して表示する工程と、表示された前記画像の情報から電位コントラスト信号を抽出する工程と、前記電位コントラスト信号から半導体装置の電気的特性を特定する工程とを有してなることを特徴とする。さらに、前記構成において、前記電位コントラスト信号から半導体装置の逆バイアス電流を特定する工程を含み、前記逆バイアス電流から前記半導体装置の電気的特性を特定するよう構成したことを特徴とする。

20

【0015】

また、本発明は、前工程途中の段階において回路パターンが形成された半導体装置の基板表面に一次荷電粒子ビームを所定の間隔で複数回照射する工程と、一次荷電粒子ビームの照射により前記基板から二次的に発生する信号を検出する工程と、検出された前記信号を画像化して表示する工程と、表示された前記画像の情報から電位コントラスト信号を抽出し、電位コントラスト信号分布の標本平均および分散を求める工程と、前記電位コントラスト信号から半導体装置の電気的特性を特定する工程とを有してなることを特徴とする。さらに、前記構成において、前記電位コントラスト信号分布を前記基板中の複数箇所から抽出して求め、前記電位コントラスト信号分布から半導体装置の逆バイアス電流分布を特定する工程を含み、前記逆バイアス電流分布から前記半導体装置の電気的特性を特定するよう構成したことを特徴とする。

30

【0016】

また、本発明は、接合形成された回路パターンを有する半導体ウエハ表面に対して、前記接合が逆バイアスになる条件で電子ビームを所定の間隔で複数回照射する工程と、前記電子ビームの照射により前記ウエハから発生する二次電子信号を検出する工程と、検出された前記二次電子信号を画像化して表示する工程と、表示された前記画像の情報から電位コントラスト信号を抽出する工程と、前記電位コントラスト信号から前記接合の逆バイアス電流を特定する工程と、前記逆バイアス電流から半導体装置の電気的特性を特定する工程とを有してなることを特徴とする。さらに、前記構成において、前記電位コントラスト信号を前記半導体ウエハ中の複数箇所から抽出して、電位コントラスト信号分布を求める工程と、前記電位コントラスト分布から前記接合の逆バイアス電流分布を特定する工程とを含み、前記逆バイアス電流に基づき半導体装置の電気的特性を特定するよう構成したこと

40

50

を特徴とする。

【0017】

さらに、本発明は、前工程途中段階において回路パターンが形成された半導体装置の基板表面に一次荷電粒子ビームを所定の時間間隔で複数回照射する工程と、一次荷電粒子ビームの照射により前記基板表面から二次的に発生する電子信号を検出する工程と、検出された前記電子信号を画像化して表示する工程と、表示された前記画像の情報から電位コントラスト信号を抽出し、電位コントラスト信号分布を求める工程とを有してなり、かつ、電気的特性が既知である半導体装置の電位コントラスト信号分布を用いて、前記半導体装置の逆バイアス電流分布を特定し、前記半導体装置の電気的特性を特定するよう構成したことを特徴とする。

10

【0018】

さらにまた、本発明は、電子源と、接合形成された回路パターンを有する半導体装置の基板上に電子ビームを照射するための電子ビーム照射系と、前記基板を載置するための試料台と、電子ビームを前記基板に照射して二次的に発生する電子信号を検出するための検出器と、検出された前記電子信号を画像化し表示する表示手段と、前記基板上に電子ビームを所定の間隔で複数回照射するよう制御する制御手段と、表示された前記画像の情報から電位コントラスト信号を抽出し、前記電位コントラスト信号から半導体装置の逆バイアス電流を特定する信号処理手段とを有し、前記逆バイアス電流から半導体装置の電気的特性を特定するよう構成したことを特徴とする半導体装置の検査装置を提供する。

【0019】

【発明の実施の形態】

以下、本発明の実施例について、図面を参照しながら詳細に説明する。

20

【0020】

(実施例1)

本実施例では、製造工程途中の半導体ウエハにおいて、逆バイアス電流を検査する検査方法および検査装置について記載する。

【0021】

まず、本実施例における半導体装置の検査装置の構成を図1に示す。半導体装置の検査装置1は、電子ビーム照射系2、ステージ機構系3、ウエハ搬送系4、真空排気系5、光学顕微鏡6、制御系7、操作部8より構成されている。

30

【0022】

電子ビーム照射系2は、電子銃9、コンデンサレンズ10、対物レンズ11、検出器12、ブランキング制御電極13、偏向器14、ウエハ高さ検出器15より構成されている。

【0023】

ステージ機構系3は、XYステージ16およびウエハを載置するためのホルダ17(試料台)、ホルダ17およびウエハ18に負の電圧を印加するためのリターディング電源19より構成されている。XYステージ16には、レーザ測長による位置検出器が取り付けられている。

【0024】

ウエハ搬送系4は、カセット載置部20とウエハローダ21より構成されており、ウエハホルダ17はウエハ18を載置した状態でローダ21とXYステージ16を行き来するようになっている。

40

【0025】

制御系7は、信号検出系制御部22、ビーム偏向補正制御部23、ブランキング制御部24、電子光学系制御部25、ウエハ高さセンサ検出系26、機構・ステージ制御部27より構成されている。

【0026】

操作部8は、信号処理手段として、操作画面および操作部28、画像処理部29、画像・検査データ保存部30、外部サーバ31からのデータ授受を行うデータ入力部32、データ変換部33より構成されている。

50

【0027】

図1における電子ビーム照射系2の拡大図を、図2に示す。電子ビーム34は、ブランキング制御電極13によって、試料ウエハ18に照射するタイミングを制御され、かつ試料ウエハ18に照射する際には偏向器14によって走査スピードおよび走査領域35を制御され、走査のスピードに応じて検出器12に信号が検出される。

次に、逆バイアス電流を評価するための検査方法について、以下に詳細に説明する。

【0028】

図3に、電子ビーム34をウエハに照射した場合の作用の概念図を示す。試料の構造は、基板36上に素子分離層37が形成されており、この素子分離層37により各トランジスタは分離されている。トランジスタ部は、プラグ38を埋め込まれた穴パターンが存在し、基板36とプラグ38は導通しているが、プラグパターンは層間絶縁膜39で囲われている構造となっている。そして、プラグ38直下の基板部に、pn接合40が形成されている。本実施例では、基板はp型基板を用い、プラグ埋め込み材料としてはn型イオンをドープしたポリシリコン膜を用いた。

10

【0029】

このような試料に電子ビーム34を入射する。ここで、電子ビームの照射エネルギーは、プラグ38部の二次電子放出効率が1より大きい条件を選択する。本実施例では、照射エネルギーを500eVに設定した。また、電子ビーム電流は500pAに設定し、ビームの走査速度および信号のサンプリングクロックは100MHzに設定した。これらの照射条件は、指定範囲内で任意に設定可能である。例えば、電子ビーム電流は10pAから要求される分解能と電子ビーム量の制限で決定される100nAの範囲で設定することが可能であり、サンプリングクロックは現実的な測定時間で制限される下限100kHzから上限100MHzの範囲で設定可能である。

20

【0030】

上記の条件で試料に電子ビームを照射すると、照射した電子ビーム34よりも多くの二次電子41が発生する。その結果、プラグ38部は正に帯電する。プラグ38は基板36に導通しているが、pn接合40が存在し、逆バイアス状態になっているため、基板36からの電子の供給が極めて少ない。そのため、帯電した電荷は時間をかけて緩和する。しかし、pn接合で逆バイアス電流が増大していると、基板36から電子の供給が比較的多くなるため、プラグ38の正の帯電が緩和する時間は短くなる。この帯電緩和時間は、プラグ38の帯電量および逆バイアス電流量により異なる。

30

【0031】

図4を用いて、逆バイアス電流を特定するための電子ビーム照射方法を説明する。図4は、電子ビームを同一トランジスタに複数回連続照射した場合の帯電位緩和の様子を示している。検査条件としては、加速電圧を500V、電子ビーム電流を5nA、走査速度及びサンプリングクロックを100MHzに設定し、1回のビーム照射でプラグ帯電電圧が飽和状態にならないようにする。この条件で、同一トランジスタに電子ビームを複数回照射する。

【0032】

図4(a)に、電子ビームを所定の時間間隔で複数回照射したときのプラグ帯電位変化の様子を示す。縦軸はプラグの帯電位、横軸は時間を表している。図中に示す1、2、3、4の順番で逆バイアス電流(図中のリーク電流に対応)が減少している。図中の1に示すように、逆バイアス電流が大きい接合の場合には、間欠時間内に帯電は完全に緩和するが、図中の2、3、4の示すように、逆バイアス電流が小さくなるに従い、帯電は完全に緩和することなく電位は高くなる。さらに次の電子線照射が始まるので、複数回電子線を照射することで電位はさらに上昇し、この結果プラグの帯電位は4、3、2、1の順で高くなる。

40

【0033】

また、この検査条件での1、2、3、4から放出される二次電子信号量の変化を図4(b)に示す。電位コントラストの効果により、1のように逆バイアス

50

電流量が大きい場合には、二次電子信号量は大きく、2、3、4と逆バイアス電流が小さくなるに従い、二次電子信号量は小さくなる。このように逆バイアス電流の大きさによる二次電子信号量が得られることがわかる。

【0034】

DRAM(ダイナミック・ランダム・アクセス・メモリ)のデータ保持時間を検査した例を挙げ説明する。DRAMの性能は、図5に示すデータ保持時間の累積度数分布で表わされる。データ保持時間とは、電荷蓄積容量部の帯電位がpn接合での逆バイアス電流、即ちリーク電流として緩和することにより帯電位を消失する時間で決定される。累積度数分布は2つの成分からなっている。リーク電流が増大してしまったビット即ちリーク不良ビットからなる裾分布42と平均的な電気的特性をもつビットからなる主分布43とにより形成されている。

10

【0035】

本発明と同一出願人による特願2000-187517号においてpn接合部のリーク不良の検出対象は落ちこぼれビット(リーク不良)であり、かかる手法では主分布の特性を把握するという点については考慮されていなかった。

【0036】

図6(a)に、DRAMの電荷蓄積ビット接合部でのリーク電流と本検査方法で得られる二次電子信号の関係を示す。この関係よりリーク電流のある領域で電位コントラスト信号が変化する感度領域があることがわかる。この関係を利用することにより、検査結果から得られた電位コントラスト画像からパターン毎の電位コントラスト信号を抽出し、図6(b)に示すように電位コントラスト分布を作成出来る。

20

【0037】

さらに、図6(a)に示したリーク電流と電位コントラスト信号の関係をを用いることにより、図6(c)に示すようにリーク電流分布を特定することが出来る。さらにはデータをセンサンプで検知する上で許容されている損失電荷をリーク電流分布で割ることによりデータ保持時間を特定することが可能となる。この結果を図6(d)に示すように累積度数表示することで、DRAMのデータ保持性能が容易に特定出来る。

【0038】

さらに、本実施例で説明した検査装置、検査方法を用いて形成された電位コントラスト分布を高精度にリーク電流分布に特定する事例を、図7に示す。電位コントラスト信号とリーク電流信号を高精度に対応づけるために、リファレンスを作成する。pn接合形成時に本検査方法を実施し、電位コントラスト分布を測定したウエハを製造工程に再度戻し、工程完了後電気テストを実施する。この結果をリファレンスとして用いる。リファレンスにより高精度にリーク電流と電位コントラスト信号が対応づけられる。

30

【0039】

続いて、評価サンプルをリファレンスと同一の検査条件で評価する。評価サンプルの電位コントラスト分布(図7(a)の44)は、リファレンス45により、リーク電流分布(図7(b)の44)に変換できる。このようにリファレンスを用いて電位コントラスト信号とリーク電流は対応可能となるため、電気的特性が未知な評価サンプルのリーク電流を特定することが出来る。さらに、DRAMにおいては、従来ウエハ検査を待たなければ不可能であったデータ保持特性も容易に予測することが出来る(図7(c))。

40

【0040】

また、本検査法を実施し、電位コントラスト信号を記憶する動作を順次繰り返すことにより、指定領域の自動検査を実施できる。ウエハ面内の画像、明るさ分布等の情報は、検査後自動的に保存・出力される。

【0041】

(実施例2)

この製造方法を半導体装置製造過程に適用することにより、接合形成の最適条件を従来方法より高効率に、短期間で決定することが可能となり、さらにリーク電流を最小にするプロセス条件を短期間で決定できるため、半導体装置の消費電力の低減など性能向上に効果

50

がある。上記検査方法を半導体製造方法に適用した場合について説明する。

【0042】

図8は、半導体製造工程のフローを示している。従来方法では、着工（ステップ46）して各種工程を経て前工程を完成し（ステップ50）、電気テストを実施（ステップ51）してから接合プロセスの良否を判定し、接合プロセスへ対策を行ってきた（ステップ54）。しかし、従来方法では接合形成工程（ステップ48）を通過してからフィードバックを講じる（ステップ54）までに1～数ヶ月の期間を要し、例えば逆バイアス電流が増大していた場合にはその間製作された製品が不良となってしまう、大量の不良品を作り込む結果となっていた。

【0043】

本発明の検査方法を接合形成の直後に実施する（ステップ52）。この結果に基づき、直前の接合形成工程（ステップ48）にフィードバックする（ステップ53）ことにより、従来数ヶ月を要していた対策期間が数日に短縮されるようになり、接合プロセスの最適化を早期に実施できるようになる。本発明の検査方法および装置を適用し、短時間に効率よく正確に被検査ウエハの製造プロセス条件を決定することが可能となり、その結果、より適切なプロセスを製造工程に適用できるので製品の信頼性を向上することができる。

【0044】

第2の実施例では、第1の実施例で説明した検査装置、検査方法を用いて、製造プロセスの最適化を短期間で実現し、半導体装置開発期間を短縮化した事例を、DRAMの開発を行った結果を用いて説明する。

【0045】

DRAMの開発において、pn接合部での逆バイアス電流を早期段階で評価することは開発期間を短縮する意味で非常に効果がある。現状のプロセスの開発は、例えばpn接合の不純物プロファイルの最適条件を決定する方法としては、例えばアニールの条件を温度、時間をパラメータにし、複数のプロセス条件によって製作されたウエハを電気的テストによって評価し、データ保持特性の最良、即ち逆バイアス電流の最も少ないプロセスを選択する。しかし、かかる方法であると逆バイアス電流評価、プロセスへのフィードバックまでに2、3ヶ月を要し、開発期間の短縮化の障害になっている。

【0046】

本検査方法を用いて半導体製造工程途中でpn接合の電気的特性を測定することによりフィードバックする期間が短縮でき開発の短縮化に貢献する。DRAM開発時期のpn接合形成においてアニール条件を決定した例を示す。

【0047】

不純物打ち込み後のアニール条件を900、60秒とした場合（条件A）と、950、60秒とした場合（条件B）、950、30秒（条件C）のプロセス条件で製作されたpn接合を有する半導体基板について、同一照射条件によって本検査方法を実施し得られた結果を〔表1〕に示す。評価したのは電位コントラスト信号分布の標本平均と分散の大きさである。標本平均が大きいほど逆バイアス電流が増加していることを示し、分散の値が大きいほど特性が各ビット毎でばらついていることを表している。

【0048】

【表1】

〔表1〕プロセス条件と検査結果

プロセス条件	標本平均	分散
条件 A	80.5	5.5
条件 B	82	8
条件 C	78	5

この結果より、条件Bのウエハは条件Aと比べ電位コントラスト信号の標本平均が若干増

10

20

30

40

50

加していることがわかる。また条件Bのウエハは分散が大きくなり、pn接合部の状態がウエハ面内でばらついて存在していることがわかる。さらに条件Cにおいては、条件A、Bと比較して、標本平均値が低く、さらに分散が小さくなっていることがわかった。この結果最適なプロセスとして条件Cを選択した。

【0049】

上記で示した事例のようにプロセス条件をpn接合が形成された直後に評価することが可能となった。本発明の検査方法を導入することで、従来半年以上かかっていたpn接合の形成プロセスの最適化決定の期間を短縮することが可能となった。

【0050】

(実施例3)

第3の実施例では、第1の実施例で説明した検査装置、検査方法を、量産ラインの半導体製造工程においてインラインモニタリングとして用いプロセス管理を行った場合の結果及び効果を示す。トランジスタ形成時のプロセスフローを図9に示す。

【0051】

pn接合形成後(ステップ57)の第1コンタクト形成終了時(ステップ58)及び第2コンタクト形成終了時(ステップ60)に本検査を実施することによりプロセス管理に効果をもち、諸処プロセスにおいて不具合が発生したことを早急に検知することが出来、不具合発生プロセスを容易に類推または特定することが出来る。

【0052】

第1コンタクト形成後(ステップ58)に本検査方法を適応した事例をあげる。第1コンタクト形成後に検出されるリーク電流の不具合の原因特定は非常に困難である。ここでは不具合の発生が特徴的な分布をとる不純物拡散について説明する。

【0053】

トランジスタ形成時にゲート材料としてポリシリコン以外に、アルミニウム、タングステン等金属材料が用いられている。ゲート形成はCVD法(化学気相堆積)が一般的である。金属膜堆積後はRIE(Reactive Ion Etching)等のドライエッチングによりゲートラインが形成される。この工程ではチャンパーに残留する不純物がデバイスの性能を劣化させる要因となる。具体的な原因としては、チャンパー内の残留不純物がウエハ表面に吸着し、その後の熱処理により基板内部に拡散する。pn接合部の空乏層中に存在する不純物準位により再結合電流が増加し、結果逆バイアス電流が増加する。DRAM等リーク電流を最低限に抑える必要のあるデバイスにおいては不純物準位を可能な限り低減することが求められるが、現在工程途中で走査電子顕微鏡により異物混入を検査する以外に、不純物を検査する方法がない。不純物混入が検知されるのはウエハ検査の結果を待たなくてはならないが、結果が出るまでに2、3ヶ月の長時間を必要とする。この間製作された半導体装置は全て不純物混入の欠陥を含んでおり、大量の不良を作り込んでいた。

【0054】

以下に、本検査方法をpn接合の形成直後に行った不純物混入のインラインモニタリングの結果を示す。図10(a)に示す量産ラインにおいて、RIE装置メンテナンス直後の本検査結果を示す。DRAMメモリビット100000個に対して行った検査結果の電位コントラスト分布標本平均のウエハ面内分布を示す。また、図10(b)にRIE稼働一ヶ月後に本検査を実施した結果を示す。

【0055】

検査結果からメンテナンス直後は、電位コントラスト信号の標本平均はウエハ面内において特徴的な分布は確認されなかったが、図10(b)においては同心円上に電位コントラスト信号が増大していることが分かる。さらに、検査済みのウエハを最終工程までプロセスを完了しウエハ検査を行った結果を、図10(c)に示す。累積度数表示した時の50%を占めるリーク電流が $1E-16[A] \sim 1E-14[A]$ ($10^{-16}[A] \sim 10^{-14}[A]$)まで同心円上に増加していることがわかる。

【0056】

以上より、リーク電流がウエハ検査の結果と同様の傾向が得られることを見出した。従来

10

20

30

40

50

、不純物混入によるリーク電流増加の不具合は同心円上の分布を形成することが経験的に知られており、本検査の結果は不純物混入の典型的なウエハ検査の結果と同様の傾向を示している。

【 0 0 5 7 】

上述したように、電位コントラスト分布を形成することにより容易に不具合の原因の絞り込みが可能となる。この手法を用いることによりインラインでリーク電流の増加を早い段階で検知しプロセスにフィードバック出来ることを確認した。また、原因を特定するためにこのように分布の特徴を的確に把握するために上記結果表示が必要となる。本検査方法を工程管理の手法として採用することにより、不良発生を早期に検知できるので半導体装置の生産性を高めることが出来るようになる。

10

【 0 0 5 8 】

さらに、本実施例では、第 1 の実施例で説明した検査装置、検査方法を、プロセスのインラインモニタリングとして導入し、不具合の発生したプロセスを特定した事例について説明する。

【 0 0 5 9 】

モニタの対象としたのは、第 2 コンタクト形成時 (図 9 のステップ 6 0) の平坦化プロセスでの研磨不均一の状態である。具体的には、図 9 に示すように多層電極形成工程後の段階において、p n 接合に接続した第 1 コンタクト (図 9 のステップ 5 8) にビットライン形成後 (図 9 のステップ 5 9) 、第 2 コンタクト形成時 (図 9 のステップ 6 0) の平坦化工程である。

20

【 0 0 6 0 】

コンタクト材料を平坦化する工程としては C M P (Chemical Mechanical Polish) が用いられる。従来 C M P の研磨ムラは製造工程途中のウエハを抜き取り検査により、ウエハ面内から 5 点程度の検査領域において、S E M または T E M による断面観察を行い膜厚を評価している。しかしながら、断面検査をするためには試料作成に時間がかかるためウエハ面内の検査領域を増やすことは困難であり、また全てのウエハではなく抜き取り検査にならざるを得ず、さらに一度検査をしたウエハは工程に戻すことは不可能で廃棄処分している。

【 0 0 6 1 】

層間絶縁膜厚が不均一な場合、C M P 工程後に施されるアニール時は接合面の温度上昇に差が生じる。本検査方法をインラインモニタリングとして採用するにあたり、このアニール温度不均一性が接合の不純物プロファイルに影響を及ぼすことに注目した。

30

【 0 0 6 2 】

図 1 1 (a) に示すのは、ウエハ面内の電位コントラスト信号分布における標本平均のウエハ面内分布である。この検査結果より標本平均一部領域に偏ったウエハ面内分布をとることがわかった。図 1 1 (a) 中の 7 1 に示す方向に複数個断面試料を作成し、断面観察を行った結果を図 1 1 (b) に示す。この結果、層間絶縁膜厚の変化の傾向が、標本平均の変化の傾向に一致していることがわかった。

【 0 0 6 3 】

以上の結果より、本検査方法を研磨不具合の検出のインラインモニタリングに応用可能であることが示された。しかも従来方法に比べ短時間に行えるため、ウエハ面内分布を容易に把握することが可能となった。本検査方法は p n 接合のみではなく、p n 接合形成に係わりのある全てのプロセスのインラインモニタリングに適応可能である。

40

【 0 0 6 4 】

以上のように、本発明の検査技術を用いることにより、製造工程途中のウエハで自動的に高速にウエハ面内の逆バイアス電流特性を特定することが可能になる。製造工程中にインラインモニタとして本検査を実施することにより、従来電気テストでしか評価できなかった逆バイアス電流の変動・ばらつきを早期に検知できプロセスに対策ができる。また半導体装置開発においては p n 接合逆バイアス電流を早期に評価できるようになり、接合形成プロセスの条件最適化を高効率に短期間で実施でき、開発期間の短縮化に大きく貢献する

50

。

【 0 0 6 5 】

また、以上、本発明の代表的な装置の構成および、検査方法について、具体的な検査のフローおよび各部の作用、検査条件を決定するためのフロー、そして、検査および検査条件設定方法の実施例について説明してきたが、本発明の範囲を逸脱しない範囲で請求項目に掲げた複数の特徴を組み合わせた検査方法および検査装置についても可能である

さらに、上記実施例ではD R A Mを一例として詳述したが、本発明はかかる実施例に限定されない。例えば、フラッシュメモリやC M O Sなど、p n接合を有する全ての半導体装置に適用可能である。また、本発明は、電子ビームのほかに、F I B (Focused Ion Beam) 等のような荷電粒子ビームを用いても適用可能である。

10

【 0 0 6 6 】

【 発明の効果 】

本発明による検査技術を半導体プロセス開発へ適用することにより、従来技術では検査が不可能であった工程途中のウエハで早期に検査することを可能にし、問題点を正確に即座に把握できるようになるので、新製品等の開発効率が向上し、且つ製造コストが削減できる。

【 0 0 6 7 】

また、製造プロセスにいち早く対策処理を講ずることができ、その結果、半導体装置その他の基板の不良率を低減、開発期間の短縮、生産性を高めることができる。

【 図面の簡単な説明 】

20

【 図 1 】 本発明による半導体検査装置の一実施例の構成を示す図。

【 図 2 】 電子ビーム照射系を拡大した概念図。

【 図 3 】 検査対象を示す図。

【 図 4 】 (a) は検査時の電位変化を示す図、(b) は検査時の二次電子信号量の変化を示す図。

【 図 5 】 D R A M のデータ保持特性を累積度数で表した図。

【 図 6 】 (a) は電位コントラスト信号とリーク電流の関係を示す図、(b) は電位コントラスト像から抽出したコントラスト信号分布を示す図、(c) はリーク電流分布を示す図、(d) はデータ保持時間特性評価結果を示す図。

【 図 7 】 (a) は電位コントラスト信号分布を示す図、(b) はリーク電流分布を示す図、(c) はD R A M データ保持時間測定結果を示す図。

30

【 図 8 】 半導体製造プロセスフローを示す図。

【 図 9 】 トランジスタ製造工程を示す図。

【 図 1 0 】 (a) は電位コントラスト信号分布の標準平均のウエハ面内分布を示す図、(b) は電位コントラスト信号分布の標準平均のウエハ面内分布を示す図、(c) は電気テストの結果50%を占めるリーク電流の分布を示す図。

【 図 1 1 】 (a) は電位コントラスト信号分布の標準平均のウエハ面内分布を示す図、(b) は膜厚測定結果を示す図。

【 符号の説明 】

1・・・検査装置、2・・・電子光学系、3・・・ステージ系、4・・・ウエハ搬送系、
5・・・真空排気系、6・・・光学顕微鏡、7・・・制御系、8・・・操作部、9・・・
電子銃、10・・・コンデンサレンズ、11・・・対物レンズ、12・・・検出器、13
・・・ブランキング制御電極、14・・・偏向器、15・・・高さセンサ、16・・・X
Yステージ、17・・・ウエハホルダ、18・・・ウエハ、19・・・リターディング電
源、20・・・ウエハカセット、21・・・ウエハローダ、22・・・信号検出系制御部
、23・・・ブランキング制御部、24・・・ビーム偏向制御部、25・・・電子光学系
制御部、26・・・高さ検出系、27・・・ステージ制御部、28・・・操作画面・操作
部、29・・・画像処理部、30・・・データ保持部、31・・・外部サーバ、32・・・
データ入力部、33・・・データ変換部、34・・・一次電子ビーム、35・・・走査
領域、36・・・基板、37・・・素子分離、38・・・プラグ部、39・・・層間絶縁

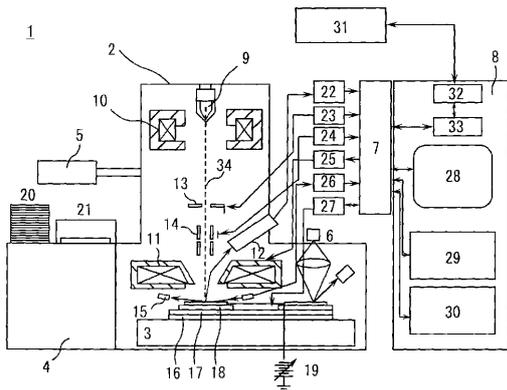
40

50

膜、40・・・pn接合、41・・・二次電子、42・・・裾分布、43・・・主分布、44・・・リファレンス、45・・・評価サンプル、46・・・インプット、47・・・工程1、48・・・接合形成、49・・・n番目の工程、50・・・前工程完成、51・・・電気テスト、52・・・リーク電流特定、53・・・プロセスへのフィードバック、54・・・プロセスへのフィードバック、55・・・素子分離形成、56・・・ゲート形成、57・・・pn接合形成、58・・・第1コンタクト形成、59・・・ビット線形成、60・・・第2コンタクト形成、61・・・n番目の工程、62・・・前工程完成、63・・・CMPの研磨不均一の検討(フィードバック)、64・・・電位コントラスト面内分布より判断(フィードバック)、65~70・・・膜厚測定点。

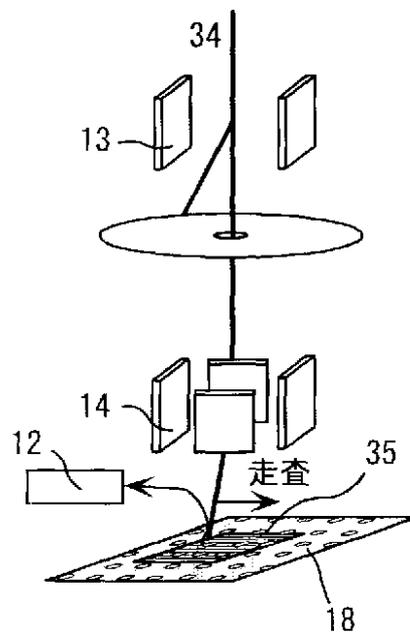
【図1】

図1



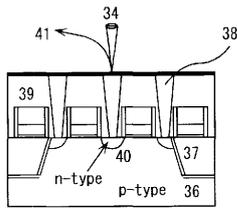
【図2】

図2



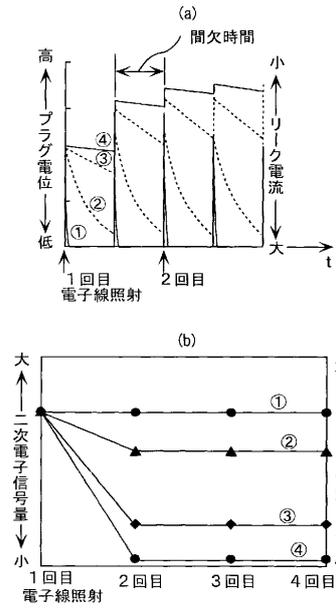
【 図 3 】

図 3



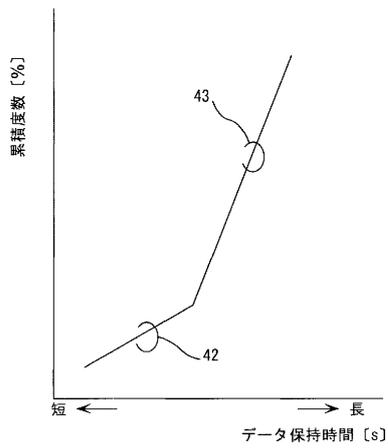
【 図 4 】

図 4



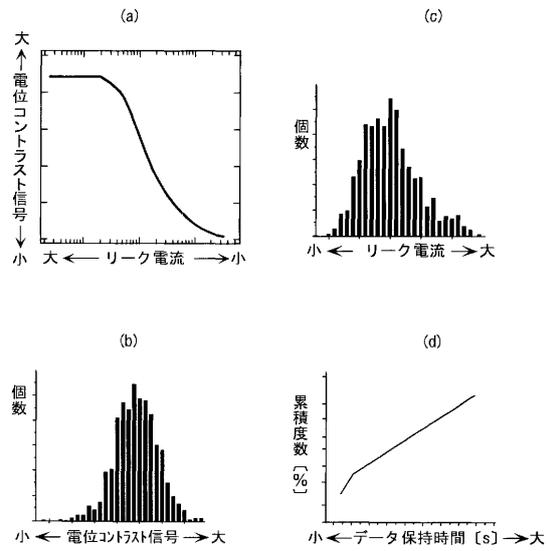
【 図 5 】

図 5



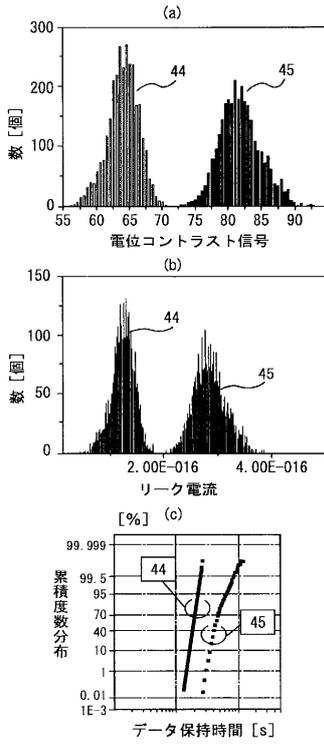
【 図 6 】

図 6



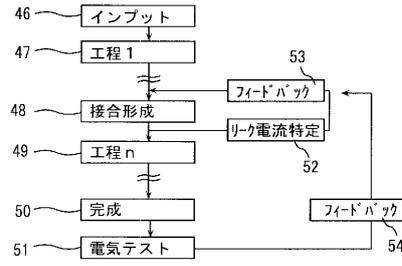
【 図 7 】

図 7



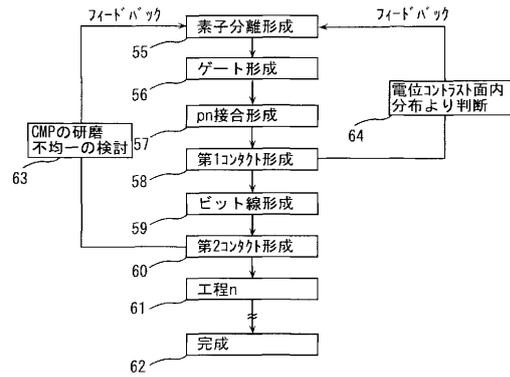
【 図 8 】

図 8



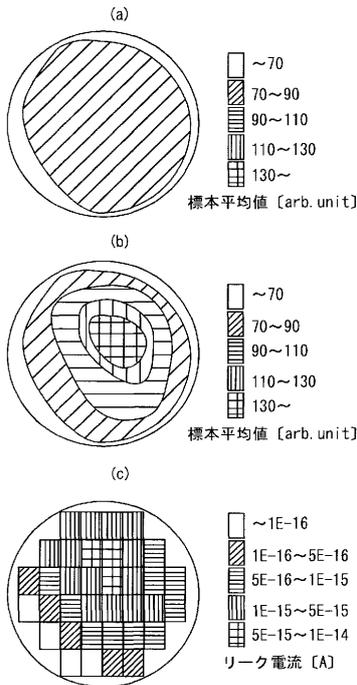
【 図 9 】

図 9



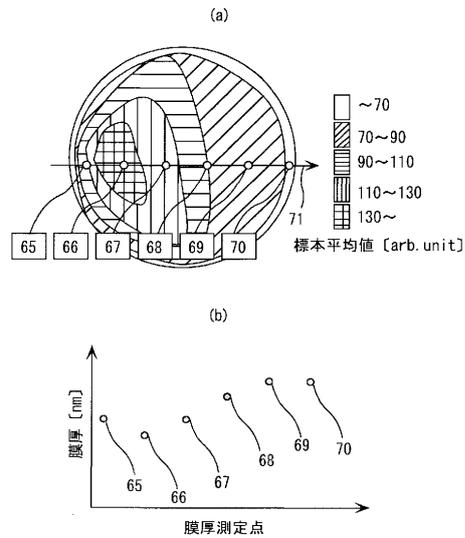
【 図 10 】

図 10



【 図 11 】

図 11



フロントページの続き

(56)参考文献 特開2001-284422(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/66

G01R 31/302