



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2018년04월26일
 (11) 등록번호 10-1838070
 (24) 등록일자 2018년03월07일

(51) 국제특허분류(Int. Cl.)
 H04L 1/16 (2006.01) H04L 27/26 (2006.01)
 H04W 72/00 (2009.01)
 (21) 출원번호 10-2012-7024328
 (22) 출원일자(국제) 2011년09월30일
 심사청구일자 2016년07월19일
 (85) 번역문제출일자 2012년09월18일
 (65) 공개번호 10-2013-0113917
 (43) 공개일자 2013년10월16일
 (86) 국제출원번호 PCT/KR2011/007251
 (87) 국제공개번호 WO 2012/044115
 국제공개일자 2012년04월05일
 (30) 우선권주장
 61/388,579 2010년09월30일 미국(US)
 (뒷면에 계속)
 (56) 선행기술조사문헌
 CN101789851 A*
 Nokia 및 Nokia Siemens Networks, "On ACK/NACK
 bundling ways in LTE-A TDD", 3GPP TSG RAN
 WG1 #54bis, R1-105086, 2010.08.27.
 *는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지전자 주식회사
 서울특별시 영등포구 여의대로 128 (여의도동)
 (72) 발명자
양석철
 경기 안양시 동안구 흥안대로81번길 77, 엘지전자
 특허센터 (호계동)
김민규
 경기 안양시 동안구 흥안대로81번길 77, 엘지전자
 특허센터 (호계동)
 (뒷면에 계속)
 (74) 대리인
방혜철, 김용인

전체 청구항 수 : 총 10 항

심사관 : 성경아

(54) 발명의 명칭 **제어 정보를 전송하는 방법 및 이를 위한 장치**

(57) 요약

본 발명은 무선 통신 시스템에 관한 것이다. 구체적으로, 본 발명은 TDD 및 복수의 셀이 구성된 상황에서 상향링크 제어 정보를 전송하는 방법 및 이를 위한 장치에 있어서, 하나 이상의 PDCCH 신호 및 하나 이상의 PDSCH 신호 중 적어도 하나를 수신하는 단계; 상기 하나 이상의 PDCCH 신호 및 하나 이상의 PDSCH 신호 중 적어도 하나에 대한 수신 응답 정보를 셀 별로 생성하는 단계; 및 연결된 복수의 셀 별 수신 응답 정보를 전송하는 단계를 포함하는 방법 및 이를 위한 장치에 관한 것이다.

(72) 발명자

안준기

경기 안양시 동안구 흥안대로81번길 77, 엘지전자
특허센터 (호계동)

서동연

경기 안양시 동안구 흥안대로81번길 77, 엘지전자
특허센터 (호계동)

(30) 우선권주장

61/411,460	2010년11월08일	미국(US)
61/413,950	2010년11월15일	미국(US)
61/414,846	2010년11월17일	미국(US)
61/417,283	2010년11월26일	미국(US)
61/424,038	2010년12월16일	미국(US)
61/448,206	2011년03월02일	미국(US)

명세서

청구범위

청구항 1

무선 통신 시스템에서 TDD(Time Division Duplex) 및 복수의 셀이 구성된 통신 장치에서 상향링크 제어 정보를 전송하는 방법에 있어서,

$M(M \geq 1)$ 개의 하향링크 서브프레임 내에서 PDCCH(Physical Downlink Control Channel) 신호 및 하나 이상의 PDSCH(Physical Downlink Shared Channel) 신호 중 적어도 하나를 수신하는 단계;

상기 하나 이상의 PDCCH 및 하나 이상의 PDSCH 중 적어도 하나에 대한 수신 응답 정보를 셀 별로 생성하는 단계; 및

복수의 셀 별 수신 응답 정보를 상기 M 개의 하향링크 서브프레임에 대응하는 단일 상향링크 서브프레임 상에서 전송하는 단계를 포함하고,

상기 하나 이상의 PDSCH 신호 중, 대응하는 PDCCH 신호가 없는 특정 PDSCH 신호가 있는 경우, 상기 특정 PDSCH 신호에 대한 수신 응답 정보는 상기 특정 PDSCH 신호가 수신된 셀을 위해 구성된 수신 응답 정보의 끝에 위치하며,

상기 특정 PDSCH는 프라이머리 셀(Primary Cell, PCell) 상에서 수신되는 방법.

청구항 2

삭제

청구항 3

제1항에 있어서,

상기 복수의 셀 별 수신 응답 정보가 PUSCH(Physical Uplink Shared Channel)를 통해 전송되는 경우, 상기 셀 별 수신 응답 정보의 페이로드 사이즈는 PUSCH 스케줄링을 위한 PDCCH의 DAI(Downlink Assignment Index)의 값을 이용하여 결정되는 방법.

청구항 4

제3항에 있어서,

상기 DAI의 값은 하나 이상의 PDSCH 신호 및 하나 이상의 PDCCH 신호 중 적어도 하나가 존재할 수 있는 셀 별 하향링크 서브프레임의 개수를 지시하는 방법.

청구항 5

제1항에 있어서,

상기 복수의 셀 별 수신 응답 정보가 PUCCH(Physical Uplink Control Channel)를 통해 전송되는 경우, 상기 셀 별 수신 응답 정보의 페이로드 사이즈는 상기 단일 상향링크 서브프레임에 대응하는 상기 복수의 하향링크 서브프레임의 전체 개수를 이용하여 결정되는 방법.

청구항 6

제1항에 있어서,

상기 복수의 셀 별 수신 응답 정보는 셀 인덱스가 증가하는 순서로 연결되는 방법.

청구항 7

무선 통신 시스템에서 TDD(Time Division Duplex) 및 복수의 셀이 구성된 상황에서 상향링크 제어 정보를 전송하도록 구성된 통신 장치에 있어서,

무선 주파수(Radio Frequency, RF) 유닛; 및

프로세서를 포함하고,

상기 프로세서는 $M(M \geq 1)$ 개의 하향링크 서브프레임 내에서 하나 이상의 PDCCH(Physical Downlink Control Channel) 신호 및 하나 이상의 PDSCH(Physical Downlink Shared Channel) 신호 중 적어도 하나를 수신하며, 상기 하나 이상의 PDCCH 및 하나 이상의 PDSCH 중 적어도 하나에 대한 수신 응답 정보를 셀 별로 생성하고, 복수의 셀 별 수신 응답 정보를 상기 M 개의 하향링크 서브프레임에 대응하는 단일 상향링크 서브프레임 상에서 전송하도록 구성되며,

상기 하나 이상의 PDSCH 신호 중 대응하는 PDCCH 신호가 없는 특정 PDSCH 신호가 있는 경우, 상기 특정 PDSCH 신호에 대한 수신 응답 정보는 상기 특정 PDSCH 신호가 수신된 셀을 위해 구성된 수신 응답 정보의 끝에 위치하며,

상기 특정 PDSCH는 프라이머리 셀(Primary Cell, PCell) 상에서 수신되는 통신 장치.

청구항 8

삭제

청구항 9

제7항에 있어서,

상기 복수의 셀 별 수신 응답 정보가 PUSCH(Physical Uplink Shared Channel)를 통해 전송되는 경우, 상기 셀 별 수신 응답 정보의 페이로드 사이즈는 PUSCH 스케줄링을 위한 PDCCH의 DAI(Downlink Assignment Index)의 값을 이용하여 결정되는 통신 장치.

청구항 10

제9항에 있어서,

상기 DAI의 값은 하나 이상의 PDSCH 신호 및 하나 이상의 PDCCH 신호 중 적어도 하나가 존재할 수 있는 셀 별 하향링크 서브프레임의 개수를 지시하는 통신 장치.

청구항 11

제7항에 있어서,

상기 복수의 셀 별 수신 응답 정보가 PUCCH(Physical Uplink Control Channel)를 통해 전송되는 경우, 상기 셀 별 수신 응답 정보의 페이로드 사이즈는 상기 단일 상향링크 서브프레임에 대응하는 상기 복수의 하향링크 서브프레임의 전체 개수를 이용하여 결정되는 통신 장치.

청구항 12

제7항에 있어서,

상기 복수의 셀 별 수신 응답 정보는 셀 인덱스가 증가하는 순서로 연결되는 통신 장치.

발명의 설명

기술 분야

[0001] 본 발명은 무선 통신 시스템에 관한 것으로서, 구체적으로 제어 정보를 전송하는 방법 및 이를 위한 장치에 관한 것이다.

배경 기술

[0002] 무선 통신 시스템이 음성이나 데이터 등과 같은 다양한 종류의 통신 서비스를 제공하기 위해 광범위하게 전개되고 있다. 일반적으로 무선통신 시스템은 가용한 시스템 자원(대역폭, 전송 파워 등)을 공유하여 다중 사용자와의 통신을 지원할 수 있는 다중 접속(multiple access) 시스템이다. 다중 접속 시스템의 예들로는 CDMA(code

division multiple access) 시스템, FDMA(frequency division multiple access) 시스템, TDMA(time division multiple access) 시스템, OFDMA(orthogonal frequency division multiple access) 시스템, SC-FDMA(single carrier frequency division multiple access) 시스템 등이 있다.

발명의 내용

해결하려는 과제

[0003] 본 발명의 목적은 무선 통신 시스템에서 제어 정보를 효율적으로 전송하는 방법 및 이를 위한 장치를 제공하는 데 있다. 본 발명의 다른 목적은 복수의 셀이 구성된 상황에서 상향링크 제어 정보를 효율적으로 전송하고, 이를 위한 자원을 효율적으로 관리하는 방법 및 이를 위한 장치를 제공하는데 있다. 본 발명에서 이루고자 하는 기술적 과제들은 상기 기술적 과제로 제한되지 않으며, 언급하지 않은 또 다른 기술적 과제들은 아래의 기재로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0004] 본 발명의 일 양상으로서, 무선 통신 시스템에서 TDD(Time Division Duplex) 및 복수의 셀이 구성된 통신 장치에서 상향링크 제어 정보를 전송하는 방법에 있어서, 복수의 하향링크 서브프레임 및 상기 복수의 셀 상에서 하나 이상의 PDCCH(Physical Downlink Control Channel) 신호 및 하나 이상의 PDSCH(Physical Downlink Shared Channel) 신호 중 적어도 하나를 수신하는 단계; 상기 하나 이상의 PDCCH 및 하나 이상의 PDSCH 중 적어도 하나에 대한 수신 응답 정보를 셀 별로 생성하는 단계; 및 셀 인덱스에 따라 순차적으로 연결된 복수의 셀 별 수신 응답 정보를 상기 복수의 하향링크 서브프레임에 대응하는 단일 상향링크 서브프레임 상에서 전송하는 단계를 포함하고, 상기 하나 이상의 PDSCH 신호 중, 대응하는 PDCCH 신호가 없는 특정 PDSCH 신호가 있는 경우, 상기 특정 PDSCH 신호에 대한 수신 응답 정보는 상기 특정 PDSCH 신호가 수신된 셀을 위해 구성된 수신 응답 정보의 끝에 위치하는 방법이 제공된다.

[0005] 본 발명의 다른 양상으로서, 무선 통신 시스템에서 TDD(Time Division Duplex) 및 복수의 셀이 구성된 상황에서 상향링크 제어 정보를 전송하도록 구성된 통신 장치에 있어서, 무선 주파수(Radio Frequency, RF) 유닛; 및 프로세서를 포함하고, 상기 프로세서는 복수의 하향링크 서브프레임 및 상기 복수의 셀 상에서 하나 이상의 PDCCH(Physical Downlink Control Channel) 신호 및 하나 이상의 PDSCH(Physical Downlink Shared Channel) 신호 중 적어도 하나를 수신하며, 상기 하나 이상의 PDCCH 및 하나 이상의 PDSCH 중 적어도 하나에 대한 수신 응답 정보를 셀 별로 생성하고, 셀 인덱스에 따라 순차적으로 연결된 복수의 셀 별 수신 응답 정보를 상기 복수의 하향링크 서브프레임에 대응하는 단일 상향링크 서브프레임 상에서 전송하도록 구성되며, 상기 하나 이상의 PDSCH 신호 중 대응하는 PDCCH 신호가 없는 특정 PDSCH 신호가 있는 경우, 상기 특정 PDSCH 신호에 대한 수신 응답 정보는 상기 특정 PDSCH 신호가 수신된 셀을 위해 구성된 수신 응답 정보의 끝에 위치하는, 통신 장치가 제공된다.

[0006] 바람직하게, 상기 특정 PDSCH는 프라이머리 셀(Primary Cell, PCell) 상에서 수신된다.

[0007] 바람직하게, 상기 복수의 셀 별 수신 응답 정보가 PUSCH(Physical Uplink Shared Channel)를 통해 전송되는 경우, 상기 셀 별 수신 응답 정보의 페이로드 사이즈는 PUSCH 스케줄링을 위한 PDCCH의 DAI(Downlink Assignment Index)의 값을 이용하여 결정된다.

[0008] 바람직하게, 상기 DAI의 값은 하나 이상의 PDSCH 신호 및 하나 이상의 PDCCH 신호 중 적어도 하나가 존재할 수 있는 셀 별 하향링크 서브프레임의 개수를 지시한다.

[0009] 바람직하게, 상기 복수의 셀 별 수신 응답 정보가 PUCCH(Physical Uplink Control Channel)를 통해 전송되는 경우, 상기 셀 별 수신 응답 정보의 페이로드 사이즈는 상기 단일 상향링크 서브프레임에 대응하는 상기 복수의 하향링크 서브프레임의 전체 개수를 이용하여 결정된다.

[0010] 바람직하게, 상기 복수의 셀 별 수신 응답 정보는 상기 셀 인덱스가 증가하는 순서로 연결된다.

발명의 효과

[0011] 본 발명에 의하면, 무선 통신 시스템에서 제어 정보를 효율적으로 전송할 수 있다. 구체적으로, 복수의 셀이 구성된 상황에서 상향링크 제어 정보를 효율적으로 전송하고, 이를 위한 자원을 효율적으로 관리할 수 있다.

[0012] 본 발명에서 얻을 수 있는 효과는 이상에서 언급한 효과들로 제한되지 않으며, 언급하지 않은 또 다른 효과들은 아래의 기재로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

도면의 간단한 설명

[0013] 본 발명에 관한 이해를 돕기 위해 상세한 설명의 일부로 포함되는, 첨부 도면은 본 발명에 대한 실시예를 제공하고, 상세한 설명과 함께 본 발명의 기술적 사상을 설명한다.

도 1은 무선 통신 시스템의 일례인 3GPP LTE 시스템에 이용되는 물리 채널들 및 이들을 이용한 일반적인 신호 전송 방법을 예시한다.

도 2는 무선 프레임(radio frame)의 구조를 예시한다.

도 3은 하향링크 슬롯의 자원 그리드를 예시한다.

도 4는 하향링크 프레임의 구조를 나타낸다.

도 5는 상향링크 서브프레임의 구조를 예시한다.

도 6은 ACK/NACK을 위한 PUCCH 자원을 결정하는 예를 나타낸다.

도 7은 상향링크 SPS(Semi-Persistent Scheduling)의 동작 방식을 예시한다.

도 8은 캐리어 병합(Carrier Aggregation, CA) 통신 시스템을 예시한다.

도 9는 크로스-캐리어 스케줄링을 예시한다.

도 10~11은 블록-확산 기반의 E-PUCCH 포맷을 예시한다.

도 12는 UL-SCH 데이터와 제어 정보의 처리 과정을 예시한다.

도 13은 PUSCH 상에서 제어 정보와 UL-SCH 데이터의 다중화를 나타낸다.

도 14~26은 본 발명의 실시예에 따른 ACK/NACK 전송 과정을 예시한다.

도 27은 SPS PDSCH에 대한 ACK/NACK 페이로드 구성 시의 문제점을 예시한다.

도 28~32는 본 발명의 실시예에 따른 ACK/NACK 전송 과정을 예시한다.

도 33은 본 발명에 실시예에 적용될 수 있는 기지국 및 단말을 예시한다.

발명을 실시하기 위한 구체적인 내용

[0014] 이하의 기술은 CDMA(code division multiple access), FDMA(frequency division multiple access), TDMA(time division multiple access), OFDMA(orthogonal frequency division multiple access), SC-FDMA(single carrier frequency division multiple access) 등과 같은 다양한 무선 접속 시스템에 사용될 수 있다. CDMA는 UTRA(Universal Terrestrial Radio Access)나 CDMA2000과 같은 무선 기술(radio technology)로 구현될 수 있다. TDMA는 GSM(Global System for Mobile communications)/GPRS(General Packet Radio Service)/EDGE(Enhanced Data Rates for GSM Evolution)와 같은 무선 기술로 구현될 수 있다. OFDMA는 IEEE 802.11 (Wi-Fi), IEEE 802.16 (WiMAX), IEEE 802-20, E-UTRA(Evolved UTRA) 등과 같은 무선 기술로 구현될 수 있다. UTRA는 UMTS(Universal Mobile Telecommunications System)의 일부이다. 3GPP(3rd Generation Partnership Project) LTE(long term evolution)는 E-UTRA를 사용하는 E-UMTS(Evolved UMTS)의 일부로서 하향링크에서 OFDMA를 채용하고 상향링크에서 SC-FDMA를 채용한다. LTE-A(Advanced)는 3GPP LTE의 진화된 버전이다.

[0015] 설명을 명확하게 하기 위해, 3GPP LTE/LTE-A를 위주로 기술하지만 본 발명의 기술적 사상이 이에 제한되는 것은 아니다. 또한, 이하의 설명에서 사용되는 특정(特定) 용어들은 본 발명의 이해를 돕기 위해서 제공된 것이며, 이러한 특정 용어의 사용은 본 발명의 기술적 사상을 벗어나지 않는 범위에서 다른 형태로 변경될 수 있다.

[0016] 무선 통신 시스템에서 단말은 기지국으로부터 하향링크(Downlink, DL)를 통해 정보를 수신하고, 단말은 기지국으로 상향링크(Uplink, UL)를 통해 정보를 전송한다. 기지국과 단말이 송수신하는 정보는 데이터 및 다양한 제

어 정보를 포함하고, 이들이 송수신 하는 정보의 종류/용도에 따라 다양한 물리 채널이 존재한다.

- [0017] 도 1은 3GPP LTE 시스템에 이용되는 물리 채널들 및 이들을 이용한 일반적인 신호 전송 방법을 설명하기 위한 도면이다.
- [0018] 전원이 꺼진 상태에서 다시 전원이 켜지거나, 새로이 셀에 진입한 단말은 단계 S101에서 기지국과 동기를 맞추는 등의 초기 셀 탐색(Initial cell search) 작업을 수행한다. 이를 위해 단말은 기지국으로부터 주동기 채널(Primary Synchronization Channel, P-SCH) 및 부동기 채널(Secundary Synchronization Channel, S-SCH)을 수신하여 기지국과 동기를 맞추고, 셀 ID 등의 정보를 획득한다. 그 후, 단말은 기지국으로부터 물리방송채널(Physical Broadcast Channel)를 수신하여 셀 내 방송 정보를 획득할 수 있다. 한편, 단말은 초기 셀 탐색 단계에서 하향링크 참조 신호(Downlink Reference Signal, DL RS)를 수신하여 하향링크 채널 상태를 확인할 수 있다.
- [0019] 초기 셀 탐색을 마친 단말은 단계 S102에서 물리 하향링크제어채널(Physical Downlink Control Channel, PDCCH) 및 물리하향링크제어채널 정보에 따른 물리하향링크공유 채널(Physical Downlink Control Channel, PDSCH)을 수신하여 좀더 구체적인 시스템 정보를 획득할 수 있다.
- [0020] 이후, 단말은 기지국에 접속을 완료하기 위해 이후 단계 S103 내지 단계 S106과 같은 임의 접속 과정(Random Access Procedure)을 수행할 수 있다. 이를 위해 단말은 물리임의접속채널(Physical Random Access Channel, PRACH)을 통해 프리앰블(preamble)을 전송하고(S103), 물리하향링크제어채널 및 이에 대응하는 물리하향링크공유 채널을 통해 프리앰블에 대한 응답 메시지를 수신할 수 있다(S104). 경쟁 기반 임의 접속의 경우 추가적인 물리임의접속채널의 전송(S105) 및 물리하향링크제어채널 및 이에 대응하는 물리하향링크공유 채널 수신(S106)과 같은 충돌해결절차(Contention Resolution Procedure)를 수행할 수 있다.
- [0021] 상술한 바와 같은 절차를 수행한 단말은 이후 일반적인 상/하향링크 신호 전송 절차로서 물리하향링크제어채널/물리하향링크공유채널 수신(S107) 및 물리상향링크공유채널(Physical Uplink Shared Channel, PUSCH)/물리상향링크제어채널(Physical Uplink Control Channel, PUCCH) 전송(S108)을 수행할 수 있다. 단말이 기지국으로 전송하는 제어 정보를 통칭하여 상향링크 제어 정보(Uplink Control Information, UCI)라고 지칭한다. UCI는 HARQ ACK/NACK(Hybrid Automatic Repeat and reQuest Acknowledgement/Negative-ACK), SR(Scheduling Request), CQI(Channel Quality Indicator), PMI(Precoding Matrix Indicator), RI(Rank Indication) 등을 포함한다. 본 명세서에서, HARQ ACK/NACK은 간단히 HARQ-ACK 혹은 ACK/NACK(A/N)으로 지칭된다. HARQ-ACK은 포지티브 ACK(간단히, ACK), 네거티브 ACK(NACK), DTX 및 NACK/DTX 중 적어도 하나를 포함한다. UCI는 일반적으로 PUCCH를 통해 전송되지만, 제어 정보와 트래픽 데이터가 동시에 전송되어야 할 경우 PUSCH를 통해 전송될 수 있다. 또한, 네트워크의 요청/지시에 의해 PUSCH를 통해 UCI를 비주기적으로 전송할 수 있다.
- [0022] 도 2는 무선 프레임의 구조를 예시한다. 셀룰라 OFDM 무선 패킷 통신 시스템에서, 상향링크/하향링크 데이터 패킷 전송은 서브프레임(subframe) 단위로 이루어지며, 한 서브프레임은 다수의 OFDM 심볼을 포함하는 일정 시간 구간으로 정의된다. 3GPP LTE 표준에서는 FDD(Frequency Division Duplex)에 적용 가능한 타입 1 무선 프레임(radio frame) 구조와 TDD(Time Division Duplex)에 적용 가능한 타입 2의 무선 프레임 구조를 지원한다.
- [0023] 도 2(a)는 타입 1 무선 프레임의 구조를 예시한다. 하향링크 무선 프레임(radio frame)은 10개의 서브프레임(subframe)으로 구성되고, 하나의 서브프레임은 시간 영역(time domain)에서 2개의 슬롯(slot)으로 구성된다. 하나의 서브프레임이 전송되는 데 걸리는 시간을 TTI(transmission time interval)라 한다. 예를 들어 하나의 서브프레임의 길이는 1ms이고, 하나의 슬롯의 길이는 0.5ms 일 수 있다. 하나의 슬롯은 시간 영역에서 복수의 OFDM 심볼을 포함하고, 주파수 영역에서 다수의 자원블록(Resource Block, RB)을 포함한다. 3GPP LTE 시스템에서는 하향링크에서 OFDMA 를 사용하므로, OFDM 심볼이 하나의 심볼 구간을 나타낸다. OFDM 심볼은 또한 SC-FDMA 심볼 또는 심볼 구간으로 칭하여질 수도 있다. 자원 할당 단위로서의 자원 블록(RB)은 하나의 슬롯에서 복수개의 연속적인 부반송파(subcarrier)를 포함할 수 있다.
- [0024] 하나의 슬롯에 포함되는 OFDM 심볼의 수는 CP(Cyclic Prefix)의 구성(configuration)에 따라 달라질 수 있다. CP에는 확장된 CP(extended CP)와 표준 CP(normal CP)가 있다. 예를 들어, OFDM 심볼이 표준 CP에 의해 구성된 경우, 하나의 슬롯에 포함되는 OFDM 심볼의 수는 7개일 수 있다. OFDM 심볼이 확장된 CP에 의해 구성된 경우, 한 OFDM 심볼의 길이가 늘어나므로, 한 슬롯에 포함되는 OFDM 심볼의 수는 표준 CP인 경우보다 적다. 확장된 CP의 경우에, 예를 들어, 하나의 슬롯에 포함되는 OFDM 심볼의 수는 6개일 수 있다. 단말이 빠른 속도로 이동하는 등의 경우와 같이 채널상태가 불안정한 경우, 심볼간 간섭을 더욱 줄이기 위해 확장된 CP가 사용될 수 있다.

- [0025] 표준 CP가 사용되는 경우 하나의 슬롯은 7개의 OFDM 심볼을 포함하므로, 하나의 서브프레임은 14개의 OFDM 심볼을 포함한다. 이때, 각 서브프레임의 처음 최대 3개의 OFDM 심볼은 PDCCH(physical downlink control channel)에 할당되고, 나머지 OFDM 심볼은 PDSCH(physical downlink shared channel)에 할당될 수 있다.
- [0026] 도 2(b)는 타입 2 무선 프레임의 구조를 예시한다. 타입 2 무선 프레임은 2개의 하프 프레임(half frame)으로 구성되며, 각 하프 프레임은 5개의 서브프레임과 DwPTS(Downlink Pilot Time Slot), 보호구간(Guard Period, GP), UpPTS(Uplink Pilot Time Slot)로 구성되며, 이 중 1개의 서브프레임은 2개의 슬롯으로 구성된다. DwPTS는 단말에서의 초기 셀 탐색, 동기화 또는 채널 추정에 사용된다. UpPTS는 기지국에서의 채널 추정과 단말의 상향링크 전송 동기를 맞추는데 사용된다. 보호구간은 상향링크와 하향링크 사이에 하향링크 신호의 다중경로 지연으로 인해 상향링크에서 생기는 간섭을 제거하기 위한 구간이다.
- [0027] 무선 프레임의 구조는 예시에 불과하고, 무선 프레임에 포함되는 서브프레임의 수 또는 서브프레임에 포함되는 슬롯의 수, 슬롯에 포함되는 심볼의 수는 다양하게 변경될 수 있다.
- [0028] 도 3은 하향링크 슬롯의 자원 그리드를 예시한다.
- [0029] 도 3을 참조하면, 하향링크 슬롯은 시간 도메인에서 복수의 OFDM 심볼을 포함한다. 하나의 하향링크 슬롯은 7(6)개의 OFDM 심볼을 포함하고 자원 블록은 주파수 도메인에서 12개의 부반송파를 포함할 수 있다. 자원 그리드 상의 각 요소(element)는 자원 요소(Resource Element, RE)로 지칭된다. 하나의 RB는 12×7(6)개의 RE를 포함한다. 하향링크 슬롯에 포함되는 RB의 개수 N_{RB} 는 하향링크 전송 대역에 의존한다. 상향링크 슬롯의 구조는 하향링크 슬롯의 구조와 동일하되, OFDM 심볼이 SC-FDMA 심볼로 대체된다.
- [0030] 도 4는 하향링크 서브프레임의 구조를 예시한다.
- [0031] 도 4를 참조하면, 서브프레임의 첫 번째 슬롯에서 앞부분에 위치한 최대 3(4)개의 OFDM 심볼은 제어 채널이 할당되는 제어 영역에 대응한다. 남은 OFDM 심볼은 PDSCH(Physical Downlink Shared Channel)가 할당되는 데이터 영역에 해당한다. LTE에서 사용되는 하향링크 제어 채널의 예는 PCFICH(Physical Control Format Indicator Channel), PDCCH(Physical Downlink Control Channel), PHICH(Physical hybrid ARQ indicator Channel) 등을 포함한다. PCFICH는 서브프레임의 첫 번째 OFDM 심볼에서 전송되고 서브프레임 내에서 제어 채널의 전송에 사용되는 OFDM 심볼의 개수에 관한 정보를 나른다. PHICH는 상향링크 전송에 대한 응답으로 HARQ ACK/NACK(Hybrid Automatic Repeat request acknowledgment/negative-acknowledgment) 신호를 나른다.
- [0032] PDCCH를 통해 전송되는 제어 정보를 DCI(Downlink Control Information)라고 한다. DCI 포맷은 상향링크용으로 포맷 0, 하향링크용으로 포맷 1, 1A, 1B, 1C, 1D, 2, 2A, 3, 3A 등의 포맷이 정의되어 있다. DCI 포맷은 용도에 따라 호핑 플래그(hopping flag), RB 할당, MCS(modulation coding scheme), RV(redundancy version), NDI(new data indicator), TPC(transmit power control), 사이클릭 쉬프트 DM RS(demodulation reference signal), CQI(channel quality information) 요청, HARQ 프로세스 번호, TPMI(transmitted precoding matrix indicator), PMI(precoding matrix indicator) 확인(confirmation) 등의 정보를 선택적으로 포함한다.
- [0033] PDCCH는 하향링크 공유 채널(downlink shared channel, DL-SCH)의 전송 포맷 및 자원 할당 정보, 상향링크 공유 채널(uplink shared channel, UL-SCH)의 전송 포맷 및 자원 할당 정보, 페이징 채널(paging channel, PCH) 상의 페이징 정보, DL-SCH 상의 시스템 정보, PDSCH 상에서 전송되는 랜덤 접속 응답과 같은 상위-계층 제어 메시지의 자원 할당 정보, 단말 그룹 내의 개별 단말들에 대한 Tx 파워 제어 명령 세트, Tx 파워 제어 명령, VoIP(Voice over IP)의 활성화 지시 정보 등을 나른다. 복수의 PDCCH가 제어 영역 내에서 전송될 수 있다. 단말은 복수의 PDCCH를 모니터링 할 수 있다. PDCCH는 하나 또는 복수의 연속된 제어 채널 요소(control channel element, CCE)들의 집합(agggregation) 상에서 전송된다. CCE는 PDCCH에 무선 채널 상태에 기초한 코딩 레이트를 제공하는데 사용되는 논리적 할당 유닛이다. CCE는 복수의 자원 요소 그룹(resource element group, REG)에 대응한다. PDCCH의 포맷 및 PDCCH 비트의 개수는 CCE의 개수에 따라 결정된다. 기지국은 단말에게 전송될 DCI에 따라 PDCCH 포맷을 결정하고, 제어 정보에 CRC(cyclic redundancy check)를 부가한다. CRC는 PDCCH의 소유자 또는 사용 목적에 따라 식별자(예, RNTI(radio network temporary identifier))로 마스킹 된다. 예를 들어, PDCCH가 특정 단말을 위한 것일 경우, 해당 단말의 식별자(예, cell-RNTI (C-RNTI))가 CRC에 마스킹 될 수 있다. PDCCH가 페이징 메시지를 위한 것일 경우, 페이징 식별자(예, paging-RNTI (P-RNTI))가 CRC에 마스킹 될 수 있다. PDCCH가 시스템 정보(보다 구체적으로, 시스템 정보 블록(system information block, SIC))를 위한 것일 경우, SI-RNTI(system information RNTI)가 CRC에 마스킹 될 수 있다. PDCCH가 랜덤 접속 응답을 위한 것일 경우, RA-RNTI(random access-RNTI)가 CRC에 마스킹 될 수 있다.

- [0034] 도 5는 LTE에서 사용되는 상향링크 서브프레임의 구조를 예시한다.
- [0035] 도 5를 참조하면, 상향링크 서브프레임은 복수(예, 2개)의 슬롯을 포함한다. 슬롯은 CP 길이에 따라 서로 다른 수의 SC-FDMA 심볼을 포함할 수 있다. 상향링크 서브프레임은 주파수 영역에서 데이터 영역과 제어 영역으로 구분된다. 데이터 영역은 PUSCH를 포함하고 음성 등의 데이터 신호를 전송하는데 사용된다. 제어 영역은 PUCCH를 포함하고 상향링크 제어 정보(Uplink Control Information, UCI)를 전송하는데 사용된다. PUCCH는 주파수 축에서 데이터 영역의 양끝 부분에 위치한 RB 쌍(RB pair)을 포함하며 슬롯을 경계로 호핑한다.
- [0036] PUCCH는 다음의 제어 정보를 전송하는데 사용될 수 있다.
- [0037] - SR(Scheduling Request): 상향링크 UL-SCH 자원을 요청하는데 사용되는 정보이다. OOK(On-Off Keying) 방식을 이용하여 전송된다.
- [0038] - HARQ ACK/NACK: PDSCH 상의 하향링크 데이터 패킷에 대한 응답 신호이다. 하향링크 데이터 패킷이 성공적으로 수신되었는지 여부를 나타낸다. 단일 하향링크 코드워드(CodeWord, CW)에 대한 응답으로 ACK/NACK 1비트가 전송되고, 두 개의 하향링크 코드워드에 대한 응답으로 ACK/NACK 2비트가 전송된다.
- [0039] - CQI(Channel Quality Indicator): 하향링크 채널에 대한 피드백 정보이다. MIMO(Multiple Input Multiple Output) 관련 피드백 정보는 RI(Rank Indicator), PMI(Precoding Matrix Indicator), PTI(Precoding Type Indicator) 등을 포함한다. 서브프레임 당 20비트가 사용된다.
- [0040] 단말이 서브프레임에서 전송할 수 있는 제어 정보(UCI)의 양은 제어 정보 전송에 가용한 SC-FDMA의 개수에 의존한다. 제어 정보 전송에 가용한 SC-FDMA는 서브프레임에서 참조 신호 전송을 위한 SC-FDMA 심볼을 제외하고 남은 SC-FDMA 심볼을 의미하고, SRS(Sounding Reference Signal)가 설정된 서브프레임의 경우 서브프레임의 마지막 SC-FDMA 심볼도 제외된다. 참조 신호는 PUCCH의 코히어런트 검출에 사용된다. PUCCH는 전송되는 정보에 따라 7개의 포맷을 지원한다.
- [0041] 표 1은 LTE에서 PUCCH 포맷과 UCI의 맵핑 관계를 나타낸다.

[표 1]

PUCCH 포맷	상향링크 제어 정보 (Uplink Control Information, UCI)
포맷 1	SR(Scheduling Request) (비변조된 파형)
포맷 1a	1-비트 HARQ ACK/NACK (SR 존재/비존재)
포맷 1b	2-비트 HARQ ACK/NACK (SR 존재/비존재)
포맷 2	CQI (20개의 코딩된 비트)
포맷 2	CQI 및 1- 또는 2-비트 HARQ ACK/NACK (20비트) (확장 CP만 해당)
포맷 2a	CQI 및 1-비트 HARQ ACK/NACK (20+1개의 코딩된 비트)
포맷 2b	CQI 및 2-비트 HARQ ACK/NACK (20+2개의 코딩된 비트)

- [0043]
- [0044] SPS (Semi-Persistent Scheduling)
- [0045] 유니캐스트 데이터는 스케줄링에 의해 매 서브프레임마다 동적으로 자원이 할당된다. 반면, SPS는 VoIP(Voice over Internet Protocol)나 스트리밍과 같이 중/저속의 요구 데이터율을 가지고 주기적으로 발생하는 트래픽에 대해 자원을 미리 예약해 둔다. SPS는 특정 트래픽에 대해 자원을 미리 예약함으로써 스케줄링 오버헤드를 감소시키고 자원을 안정적으로 할당할 수 있다.
- [0046] LTE에서 DL/UL(uplink/downlink) SPS의 경우, SPS 송신(Tx)/수신(Rx)을 해야하는 서브프레임에 관한 정보는 RRC(Radio Resource Control) 시그널링으로 주어지고, SPS의 활성화(activation), 재활성화(reactivation) 및 해제(release)는 PDCCH를 통해 이뤄진다. SPS를 위한 서브프레임 정보는 서브프레임 간격(interval), 서브프레임 오프셋을 포함한다. 편의상 SPS 활성화/재활성화/해제를 지시하기 위한 PDCCH를 SPS PDCCH라고 지칭한다. SPS PDCCH는 SPS Tx/Rx를 위한 RB 할당 정보, MCS(Modulation and Coding Scheme) 정보를 나른다. SPS PDCCH는 CRC(Cyclic Redundancy Check)가 SPS C-RNTI(Cell Radio Network Temporary Identifier)로 마스킹되고 NDI=0으로 세팅된다. 따라서, 단말은 RRC 시그널링으로 SPS를 수신해야 할 서브프레임에 관한 정보를 할당 받더라도 바로 SPS Tx/Rx를 수행하지는 않는다. 단말은 SPS 활성화 (또는 재활성화)를 알리는 SPS PDCCH를 수신한 경우, RRC 시그널링으로 할당된 서브프레임에서 SPS Tx(예, PUSCH 전송) 또는 SPS Rx(예, PDSCH 수신)를 수행한다. 해당 서브프레임 내에서 SPS Tx/Rx는 SPS PDCCH 내의 RB 할당 정보 및 MCS 정보를 이용하여 수행된다. 한편, 단말은 SPS 해제를 알리는 PDCCH를 수신하면 SPS Tx/Rx를 중단한다. 중단된 SPS Tx/Rx는 활성화(또는 재활성화)를 알리는 SPS PDCCH가 수신되면, RRC 시그널링으로 할당 받은 서브프레임에서 SPS PDCCH에서 지정한 RB 할당, MCS 등을 이용하여 SPS Tx/Rx가 재개된다.

[0047] SPS 활성화의 경우, SPS PDCCH의 DCI 필드는 표 2와 같이 세팅된다. 표 2의 필드 조합은 SPS 활성화 PDCCH 검증(validation)을 위한 가상 CRC로 사용된다.

[0048] [표 2]

	DCI format 0	DCI format 1/1A	DCI format 2/2A/2B
TPC command for scheduled PUSCH	set to '00'	N/A	N/A
Cyclic shift DM RS	set to '000'	N/A	N/A
Modulation and coding scheme and redundancy version	MSB is set to '0'	N/A	N/A
HARQ process number	N/A	FDD: set to '000' TDD: set to '0000'	FDD: set to '000' TDD: set to '0000'
Modulation and coding scheme	N/A	MSB is set to '0'	For the enabled transport block: MSB is set to '0'
Redundancy version	N/A	set to '00'	For the enabled transport block: set to '00'

[0049]

[0050] 가상 CRC는 해당 필드 값이 약속된 값인지 아닌지 확인함으로써 추가적으로 오류를 검출하는데 사용된다. 다른 단말에게 할당된 DCI에 오류가 발생하였으나 해당 단말이 해당 오류를 검출하지 못하고 자신의 SPS 스케줄링 활성화로 잘못 인식할 경우 해당 자원을 계속 사용하기 때문에 1회의 오류가 지속적으로 문제를 발생시킨다. 따라서, 가상 CRC를 사용하여 SPS의 잘못된 검출을 막도록 하고 있다.

[0051] SPS 해제 시의 경우, SPS PDCCH의 DCI 필드는 표 3과 같이 세팅된다. 표 3의 DCI 필드 조합은 SPS 해제 PDCCH 검증을 위한 가상 CRC로 사용한다. SPS 해제 시의 경우, 단말은 SPS 해제 PDCCH에 대한 ACK/NACK을 전송한다.

[0052] [표 3]

	DCI format 0	DCI format 1A
TPC command for scheduled PUSCH	set to '00'	N/A
Cyclic shift DM RS	set to '000'	N/A
Modulation and coding scheme and redundancy version	set to '11111'	N/A
Resource block assignment and hopping resource allocation	Set to all '1' s	N/A
HARQ process number	N/A	FDD: set to '000' TDD: set to '0000'
Modulation and coding scheme	N/A	set to '11111'
Redundancy version	N/A	set to '00'
Resource block assignment	N/A	Set to all '1' s

[0053]

[0054] 상향링크 SPS의 동작 방식에 구체적으로 설명한다. 먼저, 기지국은 상위 계층(예, RRC) 시그널링을 통해 단말에게 SPS 동작을 수행해야 하는 서브프레임(예, 20ms 간격)을 알려준다. 이후, 기지국은 단말에게 SPS 활성화를 지시하는 SPS PDCCH를 전송할 수 있다. SPS PDCCH는 UL 그랜트 정보를 포함한다. 이 경우, 단말은 SPS 시그널링에 의해 UL 그랜트 메시지를 수신한 후부터 20ms 간격으로 SPS PDCCH에 의해 지정된 특정 RB, MCS 등을 상향링크 전송을 위해 할당 받는다. 따라서, 단말은 20ms 마다 SPS PDCCH에 의해 지정된 RB, MCS를 이용하여 상향링크 전송을 수행할 수 있다. 따라서, SPS 동작 중에 전송되는 PUSCH 신호의 경우 대응되는 PDCCH가 없다. 편의상, SPS에 따른 PUSCH를 SPS PUSCH라고 지칭한다. 하향링크 SPS 동작도 유사하게 수행된다. 구체적으로, DL 그랜트를 갖는 SPS 활성화 PDCCH를 수신한 후, 단말은 20ms 마다 SPS PDCCH에 의해 지정된 RB, MCS를 이용하여 하향링크 신호(예, PDSCH)를 수신할 수 있다. SPS 동작 중에 전송되는 PDSCH 신호의 경우 대응되는 PDCCH가 없다. 편의상, SPS에 따른 PDSCH를 SPS PDSCH라고 지칭한다.

[0055] 도 6은 ACK/NACK을 위한 PUCCH 자원을 결정하는 예를 나타낸다. LTE 시스템에서 ACK/NACK을 위한 PUCCH 자원은 각 단말에게 미리 할당되어 있지 않고, 복수의 PUCCH 자원을 셀 내의 복수의 단말들이 매 시점마다 나눠서 사용한다. 구체적으로, 단말이 ACK/NACK을 전송하는데 사용하는 PUCCH 자원은 해당 하향링크 데이터에 대한 스케줄링 정보를 나르는 PDCCH에 대응된다. 각각의 하향링크 서브프레임에서 PDCCH가 전송되는 전체 영역은 복수의 CCE(Control Channel Element)로 구성되고, 단말에게 전송되는 PDCCH는 하나 이상의 CCE로 구성된다. 단말은 자신이 수신한 PDCCH를 구성하는 CCE들 중 특정 CCE (예, 첫 번째 CCE)에 대응되는 PUCCH 자원을 통해

ACK/NACK을 전송한다.

[0056] 도 6을 참조하면, 하향링크 컴포넌트 반송파(DownLink Component Carrier, DL CC)에서 각 사각형은 CCE를 나타내고, 상향링크 컴포넌트 반송파(Uplink Component Carrier, UL CC)에서 각 사각형은 PUCCH 자원을 나타낸다. 각각의 PUCCH 인덱스는 ACK/NACK을 위한 PUCCH 자원에 대응된다. 도 6에서와 같이 4~6 번 CCE로 구성된 PDCCH를 통해 PDSCH에 대한 정보가 전달된다고 가정할 경우, 단말은 PDCCH를 구성하는 첫 번째 CCE인 4번 CCE에 대응되는 4번 PUCCH를 통해 ACK/NACK을 전송한다. 도 6은 DL CC에 최대 N개의 CCE가 존재할 때에 UL CC에 최대 M개의 PUCCH가 존재하는 경우를 예시한다. N=M일 수도 있지만 M값과 N값을 다르게 설계하고 CCE와 PUCCH들의 맵핑이 겹치게 하는 것도 가능하다.

[0057] 구체적으로, LTE 시스템에서 PUCCH 자원 인덱스는 다음과 같이 정해진다.

[0058] [수학식 1]

[0059]
$$n^{(1)}_{PUCCH} = n_{CCE} + N^{(1)}_{PUCCH}$$

[0060] 여기에서, $n^{(1)}_{PUCCH}$ 는 ACK/NACK/DTX을 전송하기 위한 PUCCH 포맷 1a/1b의 자원 인덱스를 나타내고, $N^{(1)}_{PUCCH}$ 는 상위계층으로부터 전달받는 시그널링 값을 나타내며, n_{CCE} 는 PDCCH 전송에 사용된 CCE 인덱스 중에서 가장 작은 값을 나타낸다. $n^{(1)}_{PUCCH}$ 로부터 PUCCH 포맷 1a/1b를 위한 사이클릭 쉬프트, 직교 확산 코드 및 PRB(Physical Resource Block)가 얻어진다.

[0061] TDD 방식은 동일한 주파수 대역을 시간 도메인에서 DL 서브프레임과 UL 서브프레임으로 나눠 사용한다. 따라서, DL/UL 비대칭 데이터 트래픽 상황의 경우 DL 서브프레임이 많게 할당되거나 UL 서브프레임이 많게 할당될 수 있다. 따라서, TDD 방식에서는 DL 서브프레임과 UL 서브프레임이 일대일로 대응되지 않는 경우가 발생한다. 특히, DL 서브프레임의 수가 UL 서브프레임보다 많은 경우, 단말은 복수의 DL 서브프레임 상의 복수의 PDSCH에 대한 ACK/NACK 응답을 하나의 UL 서브프레임에서 전송해야 하는 상황이 발생한다. 예를 들어, TDD 구성에 따라 DL 서브프레임:UL 서브프레임 = M:1을 설정될 수 있다. M은 하나의 UL 서브프레임에 대응하는 DL 서브프레임의 개수이다. 이 경우, 단말은 M개의 DL 서브프레임 상의 복수의 PDSCH에 대한 ACK/NACK 응답을 하나의 UL 서브프레임에서 전송해야 한다.

[0062] 구체적으로, UL 서브프레임 n 상에서 전송되는 ACK/NACK 신호는 DL 서브프레임(들) $n-k$ ($k \in K$)에서 단말에 의해 검출된 PDCCH(들)과 하향링크 SPS 해제 PDCCH에 대응한다. K 는 UL-DL 구성(configuration)에 의해 주어진다. 표 4는 기존 LTE TDD에 정의된 $K : \{k_0, k_1, \dots, k_{M-1}\}$ 를 나타낸다.

[0063] [표 4]

UL-DL Configuration	Subframe n									
	0	1	2	3	4	5	6	7	8	9
0	-	-	6	-	4	-	-	6	-	4
1	-	-	7, 6	-	-	-	-	7, 6	-	4
2	-	-	8, 7, 4, 6	-	-	-	-	8, 7, 4, 6	-	-
3	-	-	7, 6, 11	-	6, 5	5, 4	-	-	-	-
4	-	-	12, 8, 7, 11	6, 5, 4, 7	-	-	-	-	-	-
5	-	-	13, 12, 9, 8, 7, 5, 4, 11, 6	-	-	-	-	-	-	-
6	-	-	7	7	5	-	-	7	7	-

[0064] 복수의 DL 서브프레임에서 복수의 PDSCH를 한 단말에게 전송하는 경우, 기지국은 각 PDSCH에 대하여 하나씩 복수의 PDCCH를 전송한다. 이 때, 단말은 복수의 PDSCH에 대한 ACK/NACK을 하나의 UL 서브프레임 상에서 PUCCH 또는 PUSCH를 통해 전송한다. 복수의 PDSCH에 대하여 하나의 ACK/NACK을 전송하는 방식은 다음과 같이 크게 2가지 방식으로 나눌 수 있다.

[0065] 1) ACK/NACK 번들링(ACK/NACK bundling): 복수의 데이터 유닛(예, PDSCH, SPS 해제 PDCCH 등)에 대한 ACK/NACK 비트가 논리-AND 연산에 의해 결합된다. 예를 들어, 모든 데이터 유닛이 성공적으로 복호된 경우 Rx 노드(예, 단말)는 ACK 신호를 전송한다. 반면, 데이터 유닛 중 하나라도 복호(또는 검출)가 실패한 경우 Rx 노드는 NACK 신호를 전송하거나 아무것도 전송하지 않는다.

[0067] 2) PUCCH 선택 전송: 복수의 PDSCH를 수신하는 단말은 ACK/NACK 전송을 위해 복수의 PUCCH 자원들을 점유한다. 복수의 데이터 유닛에 대한 ACK/NACK 응답은 실제 ACK/NACK 전송에 사용된 PUCCH 자원과 전송된 ACK/NACK 내용(예, 비트 값)의 조합에 의해 식별된다.

- [0068] TDD에서 단말이 기지국에게 ACK/NACK 신호를 전송할 때에 다음과 같은 문제점이 발생할 수 있다.
- [0069] · 여러 서브프레임 구간 동안 기지국이 보낸 PDCCH(들) 중 일부를 단말이 놓쳤을 경우 단말은 놓친 PDCCH에 해당하는 PDSCH가 자신에게 전송된 사실도 알 수 없으므로 ACK/NACK 생성 시에 오류가 발생할 수 있다.
- [0070] 이러한 오류를 해결하기 위해, TDD 시스템은 PDCCH에 DAI(Downlink Assignment Index)를 포함시킨다. DAI는 DL 서브프레임(들) $n-k$ ($k \leq K$) 내에서 현재 서브프레임까지 PDSCH(들)에 대응하는 PDCCH(들) 및 하향링크 SPS 해제를 지시하는 PDCCH(들)의 누적 값(즉, 카운팅 값)을 나타낸다. 예를 들어, 3개의 DL 서브프레임이 하나의 UL 서브프레임이 대응되는 경우, 3개의 DL 서브프레임 구간에 전송되는 PDSCH에 순차적으로 인덱스를 부여(즉 순차적으로 카운트)하여 PDSCH를 스케줄링하는 PDCCH에 실어 보낸다. 단말은 PDCCH에 있는 DAI 정보를 보고 이전까지의 PDCCH를 제대로 수신했는지 알 수 있다.
- [0071] 도 7은 DAI를 이용한 ACK/NACK 전송을 예시한다. 본 예는 3 DL 서브프레임:1 UL 서브프레임으로 구성된 TDD 시스템을 가정한다. 편의상, 단말은 마지막으로 검출한 PDCCH에 대응하는 PUCCH 자원을 이용하여 ACK/NACK을 전송한다고 가정한다.
- [0072] 도 7을 참조하면, 첫 번째 예시와 같이 2번째 PDCCH를 놓친 경우, 단말은 세번째 PDCCH의 DAI 값과 그때까지 검출된 PDCCH의 수가 다르므로 2번째 PDCCH를 놓친 것을 알 수 있다. 이 경우, 단말은 DAI=3에 대응되는 PUCCH 자원을 이용하여 ACK/NACK을 전송하며, 2번째 PDCCH에 대한 ACK/NACK 응답은 NACK (혹은 NACK/DTX)로 지시될 수 있다. 반면, 두 번째 예시와 같이 마지막 PDCCH를 놓친 경우, 단말은 마지막으로 검출한 PDCCH의 DAI 값과 그때까지 검출된 PDCCH 수가 일치하므로 마지막 PDCCH를 놓친 것을 인식할 수 없다. 따라서, 단말은 DL 서브프레임 구간 동안 2개의 PDCCH만을 스케줄링 받은 것으로 인식한다. 단말은 DAI=2에 대응되는 PUCCH 자원을 이용하여 ACK/NACK 정보를 전송하므로, 기지국은 단말이 DAI=3을 포함한 PDCCH를 놓친 것을 알 수 있다.
- [0073] 도 8은 캐리어 병합(Carrier Aggregation, CA) 통신 시스템을 예시한다. LTE-A 시스템은 보다 넓은 주파수 대역을 사용하기 위하여 복수의 상/하향링크 주파수 블록을 보다 더 큰 상/하향링크 대역폭을 사용하는 캐리어 병합(carrier aggregation 또는 bandwidth aggregation) 기술을 사용한다. 각각의 주파수 블록은 콤포넌트 캐리어(Component Carrier, CC)를 이용하여 전송된다. 콤포넌트 캐리어는 해당 주파수 블록을 위한 캐리어 주파수(또는 중심 캐리어, 중심 주파수)로 이해될 수 있다.
- [0074] 도 8을 참조하면, 복수의 상/하향링크 콤포넌트 캐리어(Component Carrier, CC)들을 모아서 더 넓은 상/하향링크 대역폭을 지원할 수 있다. 각각의 CC들은 주파수 영역에서 서로 인접하거나 비-인접할 수 있다. 각 콤포넌트 캐리어의 대역폭은 독립적으로 정해질 수 있다. UL CC의 개수와 DL CC의 개수가 다른 비대칭 캐리어 병합도 가능하다. 예를 들어, DL CC 2개 UL CC 1개인 경우에는 2:1로 대응되도록 구성이 가능하다. DL CC/UL CC 링크는 시스템에 고정되어 있거나 반-정적으로 구성될 수 있다. 또한, 시스템 전체 대역이 N개의 CC로 구성되더라도 특정 단말이 모니터링/수신할 수 있는 주파수 대역은 M($M < N$)개의 CC로 한정될 수 있다. 캐리어 병합에 대한 다양한 파라미터는 셀 특정(cell-specific), 단말 그룹 특정(UE group-specific) 또는 단말 특정(UE-specific) 방식으로 설정될 수 있다. 한편, 제어 정보는 특정 CC를 통해서만 송수신 되도록 설정될 수 있다. 이러한 특정 CC를 프라이머리 CC(Primary CC, PCC)(또는 앵커 CC)로 지칭하고, 나머지 CC를 세컨더리 CC(Secondary CC, SCC)로 지칭할 수 있다.
- [0075] LTE-A는 무선 자원을 관리하기 위해 셀(cell)의 개념을 사용한다. 셀은 하향링크 자원과 상향링크 자원의 조합으로 정의되며, 상향링크 자원은 필수 요소는 아니다. 따라서, 셀은 하향링크 자원 단독, 또는 하향링크 자원과 상향링크 자원으로 구성될 수 있다. 캐리어 병합이 지원되는 경우, 하향링크 자원의 캐리어 주파수(또는, DL CC)와 상향링크 자원의 캐리어 주파수(또는, UL CC) 사이의 링크지(linkage)는 시스템 정보에 의해 지시될 수 있다. 프라이머리 주파수(또는 PCC) 상에서 동작하는 셀을 프라이머리 셀(Primary Cell, PCell)로 지칭하고, 세컨더리 주파수(또는 SCC) 상에서 동작하는 셀을 세컨더리 셀(Secondary Cell, SCell)로 지칭할 수 있다. PCell은 단말이 초기 연결 설정(initial connection establishment) 과정을 수행하거나 연결 재-설정 과정을 수행하는데 사용된다. PCell은 핸드오버 과정에서 지시된 셀을 지칭할 수도 있다. SCell은 RRC 연결이 설정이 이루어진 이후에 구성 가능하고 추가적인 무선 자원을 제공하는데 사용될 수 있다. PCell과 SCell은 서빙 셀로 통칭될 수 있다. 따라서, RRC_CONNECTED 상태에 있지만 캐리어 병합이 설정되지 않았거나 캐리어 병합을 지원하지 않는 단말의 경우, PCell로만 구성된 서빙 셀이 단 하나 존재한다. 반면, RRC_CONNECTED 상태에 있고 캐리어 병합이 설정된 단말의 경우, 하나 이상의 서빙 셀이 존재하고, 전체 서빙 셀에는 PCell과 전체 SCell이 포함된다. 캐리어 병합을 위해, 네트워크는 초기 보안 활성화(initial security activation) 과정이 개시된 이후, 연결 설정 과정에서 초기에 구성되는 PCell에 부가하여 하나 이상의 SCell을 캐리어 병합을 지원하는 단말을 위해 구성할

수 있다.

- [0076] 크로스-캐리어 스케줄링 (또는 크로스-CC 스케줄링)이 적용될 경우, 하향링크 할당을 위한 PDCCH는 DL CC#0으로 전송되고, 해당 PDSCH는 DL CC#2로 전송될 수 있다. 크로스-CC 스케줄링을 위해, 캐리어 지시 필드(carrier indicator field, CIF)의 도입이 고려될 수 있다. PDCCH 내에서 CIF의 존재 여부는 상위 계층 시그널링(예, RRC 시그널링)에 의해 반-정적 및 단말-특정(또는 단말 그룹-특정) 방식으로 설정될 수 있다. PDCCH 전송의 베이스 라인을 요약하면 다음과 같다.
- [0077] - CIF 디스에이블드(disabled): DL CC 상의 PDCCH는 동일한 DL CC 상의 PDSCH 자원을 할당하거나 하나의 링크된 UL CC 상의 PUSCH 자원을 할당
- [0078] - CIF 이네이블드(enabled): DL CC 상의 PDCCH는 CIF를 이용하여 복수의 병합된 DL/UL CC 중에서 특정 DL/UL CC 상의 PDSCH 또는 PUSCH 자원을 할당 가능
- [0079] CIF가 존재할 경우, 기지국은 단말 측의 BD 복잡도를 낮추기 위해 PDCCH 모니터링 DL CC 세트를 할당할 수 있다. PDCCH 모니터링 DL CC 세트는 병합된 전체 DL CC의 일부로서 하나 이상의 DL CC를 포함하고 단말은 해당 DL CC 상에서만 PDCCH의 검출/디코딩을 수행한다. 즉, 기지국이 단말에게 PDSCH/PUSCH를 스케줄링 할 경우, PDCCH는 PDCCH 모니터링 DL CC 세트를 통해서만 전송된다. PDCCH 모니터링 DL CC 세트는 단말-특정(UE-specific), 단말-그룹-특정 또는 셀-특정(cell-specific) 방식으로 설정될 수 있다. 용어 "PDCCH 모니터링 DL CC" 는 모니터링 캐리어, 모니터링 셀 등과 같은 등가의 용어로 대체될 수 있다. 또한, 단말을 위해 병합된 CC는 서빙 CC, 서빙 캐리어, 서빙 셀 등과 같은 등가의 용어로 대체될 수 있다.
- [0080] 도 9는 복수의 캐리어가 병합된 경우의 스케줄링을 예시한다. 3개의 DL CC가 병합되었다고 가정한다. DL CC A가 PDCCH 모니터링 DL CC로 설정되었다고 가정한다. DL CC A~C는 서빙 CC, 서빙 캐리어, 서빙 셀 등으로 지칭될 수 있다. CIF가 디스에이블 된 경우, 각각의 DL CC는 LTE PDCCH 규칙에 따라 CIF 없이 자신의 PDSCH를 스케줄링 하는 PDCCH만을 전송할 수 있다. 반면, 단말-특정 (또는 단말-그룹-특정 또는 셀-특정) 상위 계층 시그널링에 의해 CIF가 이네이블 된 경우, DL CC A(모니터링 DL CC)는 CIF를 이용하여 DL CC A의 PDSCH를 스케줄링 하는 PDCCH뿐만 아니라 다른 CC의 PDSCH를 스케줄링 하는 PDCCH도 전송할 수 있다. 이 경우, PDCCH 모니터링 DL CC로 설정되지 않은 DL CC B/C에서는 PDCCH가 전송되지 않는다.
- [0081] LTE-A 시스템에서는 복수의 DL CC를 통해 전송된 복수의 PDSCH에 대한 복수의 ACK/NACK 정보/신호를 특정 UL CC를 통해 전송하는 것을 고려하고 있다. 이를 위해 기존 LTE에서의 PUCCH 포맷 1a/1b를 이용한 ACK/NACK 전송과는 달리, 복수의 ACK/NACK 정보를 조인트 코딩(예, Reed-Muller code, Tail-biting convolutional code 등)한 후 새로운 PUCCH 포맷(E-PUCCH (Enhanced PUCCH) 포맷 혹은 PUCCH 포맷 M으로 지칭)을 이용하여 복수의 ACK/NACK 정보/신호를 전송하는 것을 고려할 수 있다. E-PUCCH 포맷은 아래와 같은 블록-확산(Block-spreading) 기반의 PUCCH 포맷을 포함한다. 조인트 코딩 후, E-PUCCH 포맷을 이용한 ACK/NACK 전송은 일 예로서, E-PUCCH 포맷은 UCI 전송에 제한 없이 사용될 수 있다. 예를 들어, E-PUCCH 포맷은 ACK/NACK, CSI(예, CQI, PMI, RI, PTI 등), SR, 또는 이들 중 2 이상의 정보를 함께 전송하는데 사용될 수 있다. 따라서, 본 명세서에서 E-PUCCH 포맷은 UCI의 종류/개수/사이즈에 상관없이 조인트 코딩된 UCI 코드워드를 전송하는데 사용될 수 있다.
- [0082] 도 10은 슬롯 레벨에서 블록-확산 기반의 E-PUCCH 포맷(다른 말로, PUCCH 포맷 M)을 예시한다. 블록-확산 기반의 E-PUCCH 포맷의 경우 하나의 심볼 시퀀스가 주파수 영역에 걸쳐 전송되고 OCC(Orthogonal Cover Code) 기반의 시간-도메인 확산을 이용하여 단말 다중화가 수행된다. 즉, 심볼 시퀀스가 OCC에 의해 시간-도메인 확산되어 전송되는 형태이다. OCC를 이용하여 동일한 RB에 여러 단말들의 제어 신호들을 다중화 시킬 수 있다.
- [0083] 도 10을 참조하면, 길이-5 (SF(Spreading Factor)=5)의 OCC(C1~C5)를 이용하여, 하나의 심볼 시퀀스({d1,d2,...})로부터 5개의 SC-FDMA 심볼(즉, UCI 데이터 파트)이 생성된다. 여기서, 심볼 시퀀스({d1,d2,...})는 변조 심볼 시퀀스 또는 코드워드 비트 시퀀스를 의미할 수 있다. 심볼 시퀀스({d1,d2,...})가 코드워드 비트 시퀀스를 의미할 경우, 도 10의 블록도는 변조 블록을 더 포함한다. 도면은 1 슬롯 동안 총 2개의 RS 심볼(즉, RS 파트)을 사용하였지만, 3개의 RS 심볼로 구성된 RS 파트를 사용하고 SF=4의 OCC를 이용하여 구성된 UCI 데이터 파트를 사용하는 방식 등 다양한 응용도 고려할 수 있다. 여기서, RS 심볼은 특정 사이클릭 쉬프트를 갖는 CAZAC 시퀀스로부터 생성될 수 있다. 또한, RS는 시간 영역의 복수 RS 심볼에 특정 OCC가 적용된 (곱해진) 형태로 전송될 수 있다. 블록-확산된 UCI는 SC-FDMA 심볼 단위로 FFT(Fast Fourier Transform) 과정, IFFT(Inverse Fast Fourier Transform) 과정을 거쳐 네트워크로 전송된다. 즉, 블록-확산 기법은 제어 정보(예, ACK/NACK 등)를 기

존 LTE의 PUCCH 포맷 1 또는 2 계열과는 다르게 SC-FDMA 방식을 이용해 변조한다.

[0084] 도 11은 서브프레임 레벨에서 블록-확산 기반의 E-PUCCH 포맷을 예시한다.

[0085] 도 11을 참조하면, 슬롯 0에서 심볼 시퀀스($\{d'0 \sim d'11\}$)는 한 SC-FDMA 심볼의 부반송파에 맵핑되며, OCC(C1~C5)를 이용한 블록-확산에 의해 5개의 SC-FDMA 심볼에 맵핑된다. 유사하게, 슬롯 1에서 심볼 시퀀스($\{d'12 \sim d'23\}$)는 한 SC-FDMA 심볼의 부반송파에 맵핑되며, OCC(C1~C5)를 이용한 블록-확산에 의해 5개의 SC-FDMA 심볼에 맵핑된다. 여기서, 각 슬롯에 도시된 심볼 시퀀스($\{d'0 \sim d'11\}$ 또는 $\{d'12 \sim d'23\}$)는 도 11의 심볼 시퀀스($\{d1, d2, \dots\}$)에 FFT 또는 FFT/IFFT가 적용된 형태를 나타낸다. 심볼 시퀀스($\{d'0 \sim d'11\}$ 또는 $\{d'12 \sim d'23\}$)가 도 11의 심볼 시퀀스($\{d1, d2, \dots\}$)에 FFT가 적용된 형태인 경우, SC-FDMA 생성을 위해 $\{d'0 \sim d'11\}$ 또는 $\{d'12 \sim d'23\}$ 에 IFFT가 추가로 적용된다. 전체 심볼 시퀀스($\{d'0 \sim d'23\}$)는 하나 이상의 UCI를 조인트 코딩함으로써 생성되며, 앞의 절반($\{d'0 \sim d'11\}$)은 슬롯 0을 통해 전송되고 뒤의 절반($\{d'12 \sim d'23\}$)은 슬롯 1을 통해 전송된다. 도시하지는 않았지만, OCC는 슬롯 단위로 변경될 수 있고, UCI 데이터는 SC-FDMA 심볼 단위로 스크램블 될 수 있다.

[0086] 편의상, E-PUCCH 포맷을 사용하는 채널 코딩 기반의 UCI (예, 복수 ACK/NACK) 전송 방식을 "멀티-비트 UCI 코딩" 전송 방법이라 칭한다. ACK/NACK을 예로 들면, 멀티-비트 UCI 코딩 전송 방법은 복수 DL 셀의 PDSCH 및/또는 SPS 해제를 지시하는 PDCCH에 대한 ACK/NACK 또는 DTX 정보 (PDCCH를 수신/검출하지 못함을 의미)들을 조인트 코딩하고, 생성된 코딩된 ACK/NACK 블록을 전송하는 방법을 나타낸다. 예를 들어 단말이 어떤 DL 셀에서 SU-MIMO 모드로 동작하여 2개의 코드워드를 수신한다고 가장한다. 이 경우, 해당 셀에 대해 ACK/ACK, ACK/NACK, NACK/ACK, NACK/NACK의 총 4개의 피드백 상태가 존재하거나, DTX까지 포함하여 최대 5개의 피드백 상태가 존재할 수 있다. 만약, 단말이 단일 코드워드 수신을 한다면 ACK, NACK, DTX의 최대 3개 상태가 존재할 수 있다 (NACK을 DTX와 동일하게 처리하면 ACK, NACK/DTX의 총 2개 상태가 존재할 수 있다). 따라서 단말이 최대 5개의 DL 셀을 병합하고 모든 셀에서 SU-MIMO(Single User Multiple Input Multiple Output) 모드로 동작한다면 최대 5^5 개의 전송 가능한 피드백 상태가 존재한다. 따라서, 필요한 ACK/NACK 페이로드 사이즈는 적어도 12 비트가 된다. DTX를 NACK과 동일하게 처리하면, 피드백 상태 수는 4^5 개가 되고 필요한 ACK/NACK 페이로드 사이즈는 적어도 10 비트가 된다.

[0087] PUCCH 포맷을 M을 위한 자원을 명시적으로 주어질 수 있다. 구체적으로, 상위 계층(예, RRC)에 의해 PUCCH 자원 세트가 구성되고, PDCCH의 ARI(ACK/NACK Resource Indicator) 값을 이용하여 실제 사용될 PUCCH 자원이 지시될 수 있다.

[0088] 표 5는 HARQ-ACK을 위한 PUCCH 자원을 명시적으로 지시하는 예를 나타낸다.

[0089] [표 5]

PUCCH를 위한 HARQ-ACK 자원의 값 (ARI)	n_{PUCCH}
00	상위 계층에 의해 구성된 첫 번째 PUCCH 자원 값
01	상위 계층에 의해 구성된 두 번째 PUCCH 자원 값
10	상위 계층에 의해 구성된 세 번째 PUCCH 자원 값
11	상위 계층에 의해 구성된 네 번째 PUCCH 자원 값

[0090] ARI: ACK/NACK Resource Indicator. 표 5에서 상위 계층은 RRC 계층을 포함하고, ARI 값은 DL 그랜트를 나르는 PDCCH를 통해 지시될 수 있다. 예를 들어, ARI 값은 SCell PDCCH 및/또는 상기 DAI 초기 값에 대응되지 않는 하나 이상의 PCell PDCCH의 TPC(Transmit Power Control) 필드를 이용해 지시될 수 있다.

[0092] LTE-A에서는 UCI를 UL-SCH 데이터와 동시에 전송하는 방법을 두 가지로 나누고 있다. 첫 번째 방법은 PUCCH와 PUSCH를 동시에 전송하는 방법이고, 두 번째 방법은 기존의 LTE와 마찬가지로 PUSCH에 UCI를 다중화 하는 방법이다. PUCCH와 PUSCH의 동시 전송 허용 여부는 상위 계층에 의해 설정될 수 있다. PUCCH+PUSCH 동시 전송이 이 네이블(enable)되면 첫 번째 방법이 적용되고, PUCCH+PUSCH 동시 전송이 디스에이블(disable)되면 두 번째 방법이 적용된다.

[0093] 기존 LTE 단말은 PUCCH와 PUSCH를 동시에 전송할 수 없으므로 PUSCH가 전송되는 서브프레임에서 UCI(예, CQI/PMI, HARQ-ACK, RI 등) 전송이 필요한 경우, UCI를 PUSCH 영역에 다중화 하는 방법을 사용하였다. 일 예로, PUSCH 전송이 할당된 서브프레임에서 HARQ-ACK을 전송해야 할 경우, 단말은 UL-SCH 데이터와 HARQ-ACK를 DFT-확산 이전에 다중화한 뒤, PUSCH를 통해 제어 정보와 데이터를 함께 전송한다.

- [0094] 도 12는 UL-SCH 데이터와 제어 정보의 처리 과정을 예시한다.
- [0095] 도 12를 참조하면, 에러 검출은 CRC(Cyclic Redundancy Check) 부착을 통해 UL-SCH 전송블록에 제공된다(S100).
- [0096] 전체 전송블록이 CRC 패리티 비트를 계산하기 위해 사용된다. 전송블록의 비트는 $a_0, a_1, a_2, a_3, \dots, a_{A-1}$ 이다. 패리티 비트는 $p_0, p_1, p_2, p_3, \dots, p_{L-1}$ 이다. 전송블록의 크기는 A이고, 패리티 비트의 수는 L이다.
- [0097] 전송블록 CRC 부착 이후, 코드 블록 분할과 코드 블록 CRC 부착이 실행된다(S110). 코드 블록 분할에 대한 비트 입력은 $b_0, b_1, b_2, b_3, \dots, b_{B-1}$ 이다. B는 전송블록(CRC 포함)의 비트 수이다. 코드 블록 분할 이후의 비트는 $c_{r,0}, c_{r,1}, c_{r,2}, c_{r,3}, \dots, c_{r,K_r-1}$ 이 된다. r은 코드 블록 번호를 나타내고($r=0, 1, \dots, C-1$), K_r 은 코드 블록 r의 비트 수를 나타낸다. C는 코드 블록의 총 개수를 나타낸다.
- [0098] 채널 코딩은 코드 블록 분할과 코드 블록 CRC 이후에 실행된다(S120). 채널 코딩 이후의 비트는 $d_{i,0}^{(r)}, d_{i,1}^{(r)}, d_{i,2}^{(r)}, d_{i,3}^{(r)}, \dots, d_{i,D_r-1}^{(r)}$ 이 된다. $i=0, 1, 2$ 이고, D_r 은 코드 블록 r을 위한 i번째 부호화된 스트림의 비트 수를 나타낸다(즉, $D_r = K_r + 4$). r은 코드 블록 번호를 나타내고($r=0, 1, \dots, C-1$), K_r 은 코드 블록 r의 비트 수를 나타낸다. C는 코드 블록의 총 개수를 나타낸다. 채널 코딩을 위해 터보 코딩이 사용될 수 있다.
- [0099] 레이트 매칭은 채널 코딩 이후에 수행된다(S130). 레이트 매칭 이후의 비트는 $e_{r,0}, e_{r,1}, e_{r,2}, e_{r,3}, \dots, e_{r,E_r-1}$ 이 된다. E_r 은 r-번째 코드 블록의 레이트 매칭된 비트의 수이다. $r=0, 1, \dots, C-1$ 이고, C는 코드 블록의 총 개수를 나타낸다.
- [0100] 코드 블록 연결은 레이트 매칭 이후에 실행된다(S140). 코드 블록 연결 이후 비트는 $f_0, f_1, f_2, f_3, \dots, f_{G-1}$ 가 된다. G는 전송을 위한 부호화된 비트의 총 개수를 나타낸다. 제어 정보가 UL-SCH 전송과 다중화 되는 경우, 제어 정보 전송에 사용되는 비트는 G에 포함되지 않는다. $f_0, f_1, f_2, f_3, \dots, f_{G-1}$ 는 UL-SCH 코드워드에 해당한다.
- [0101] UCI의 경우, 채널 품질 정보(CQI 및/또는 PMI), RI 및 HARQ-ACK의 채널 코딩이 각각 독립적으로 수행된다(S150 ~ S170). UCI의 채널 코딩은 각각의 제어 정보를 위한 부호화된 심볼의 개수에 기초하여 수행된다. 예를 들어, 부호화된 심볼의 개수는 부호화된 제어 정보의 레이트 매칭에 사용될 수 있다. 부호화된 심볼의 개수는 이후의 과정에서 변조 심볼의 개수, RE의 개수 등으로 대응된다.
- [0102] HARQ-ACK의 채널 코딩은 단계 S170의 입력 비트 시퀀스 $[o_0^{ACK}]$, $[o_0^{ACK} o_1^{ACK}]$ 또는 $[o_0^{ACK} o_1^{ACK} \dots o_{O^{ACK}-1}^{ACK}]$ 를 이용하여 수행된다. $[o_0^{ACK}]$ 와 $[o_0^{ACK} o_1^{ACK}]$ 는 각각 1-비트 HARQ-ACK와 2-비트 HARQ-ACK을 의미한다. 또한, $[o_0^{ACK} o_1^{ACK} \dots o_{O^{ACK}-1}^{ACK}]$ 은 두 비트 이상의 정보로 구성된 HARQ-ACK을 의미한다(즉, $O^{ACK} > 2$). ACK은 1로 부호화되고, NACK은 0으로 부호화된다. 1-비트 HARQ-ACK의 경우, 반복(repetition) 코딩이 사용된다. 2-비트 HARQ-ACK의 경우, (3,2) 심플렉스 코드가 사용되고 인코딩된 데이터는 순환 반복될 수 있다.
- [0103] 표 6은 1-비트 HARQ-ACK를 채널 코딩하는 예를 나타내고, 표 7은 2-비트 HARQ-ACK을 채널 코딩하는 예를 나타낸다.
- [0104] [표 6]
- | Q_m | Encoded HARQ-ACK |
|-------|-------------------------|
| 2 | $[o_0^{ACK} y]$ |
| 4 | $[o_0^{ACK} y x x]$ |
| 6 | $[o_0^{ACK} y x x x x]$ |
- [0105]
- [0106] [표 7]
- | Q_m | Encoded HARQ-ACK |
|-------|---|
| 2 | $[o_0^{ACK} o_1^{ACK} o_2^{ACK} o_0^{ACK} o_1^{ACK} o_2^{ACK}]$ |
| 4 | $[o_0^{ACK} o_1^{ACK} x x o_2^{ACK} o_0^{ACK} x x o_1^{ACK} o_2^{ACK} x x]$ |
| 6 | $[o_0^{ACK} o_1^{ACK} x x x x o_2^{ACK} o_0^{ACK} x x x x o_1^{ACK} o_2^{ACK} x x x x]$ |
- [0107]
- [0108] 여기서, Q_m 은 변조 차수를 나타낸다. 예를 들어, $Q_m=2, 4, 6$ 은 각각 QPSK, 16QAM 및 64QAM에 대응할 수 있다.

q_0^{ACK} 은 코드워드 0을 위한 ACK/NACK 비트에 대응하고, q_1^{ACK} 은 코드워드 1을 위한 ACK/NACK 비트에 대응한다. $\alpha_2^{ACK} = (\alpha_0^{ACK} + \alpha_1^{ACK}) \bmod 2$ 이고, mod는 모듈로(modulo) 연산을 나타낸다. x,y는 HARQ-ACK 비트를 스캐램블 시에 HARQ-ACK 정보를 나르는 변조 심볼의 유클리드 거리가 최대가 되도록 하기 위한 플레이스 홀더(place holder)이다. x,y는 각각 0 또는 1의 값을 갖는다.

[0109] Q_{ACK} 은 부호화된 비트의 총 개수를 나타내며, 비트 시퀀스 $q_0^{ACK}, q_1^{ACK}, q_2^{ACK}, \dots, q_{Q_{ACK}-1}^{ACK}$ 는 부호화된 HARQ-ACK 블록(들)의 결합에 의해 얻어진다. 비트 시퀀스의 길이를 Q_{ACK} 에 맞추기 위해, 마지막에 결합되는 부호화된 HARQ-ACK 블록은 일부분일 수 있다(즉, 레이트 매칭). $Q_{ACK} = Q'_{ACK} \times Q_m$ 이고, Q'_{ACK} 은 HARQ-ACK을 위한 부호화된 심볼의 개수이며, Q_m 은 변조 차수(order)이다. Q_m 은 UL-SCH 데이터와 동일하게 설정된다.

[0110] 데이터/제어 다중화 블록의 입력은 부호화된 UL-SCH 비트를 의미하는 $f_0, f_1, f_2, f_3, \dots, f_{G-1}$ 와 부호화된 CQI/PMI 비트를 의미하는 $g_0, g_1, g_2, g_3, \dots, g_{Q_{CQI}-1}$ 이다(S180). 데이터/제어 다중화 블록의 출력은 $\xi_0, \xi_1, \xi_2, \xi_3, \dots, \xi_{H'-1}$ 이다. ξ_i 는 길이 Q_m 의 컬럼 벡터이다($i=0, \dots, H'-1$). $H' = H/Q_m$ 이고, $H = (G+Q_{CQI})$ 이다. H는 UL-SCH 데이터와 CQI/PMI를 위해 할당된 부호화된 비트의 총 개수이다.

[0111] 채널 인터리버의 입력은 데이터/제어 다중화 블록의 출력, $\xi_0, \xi_1, \xi_2, \dots, \xi_{H'-1}$, 부호화된 랭크 지시자 $q_0^{RI}, q_1^{RI}, q_2^{RI}, \dots, q_{Q_{RI}-1}^{RI}$ 및 부호화된 HARQ-ACK $q_0^{ACK}, q_1^{ACK}, q_2^{ACK}, \dots, q_{Q_{ACK}-1}^{ACK}$ 를 대상으로 수행된다(S190). ξ_i 는 CQI/PMI를 위한 길이 Q_m 의 컬럼 벡터이고 $i=0, \dots, H'-1$ 이다($H' = H/Q_m$). q_i^{ACK} 는 ACK/NACK을 위한 길이 Q_m 의 컬럼 벡터이고 $i=0, \dots, Q'_{ACK}-1$ 이다($Q'_{ACK} = Q_{ACK}/Q_m$). q_i^{RI} 는 RI를 위한 길이 Q_m 의 컬럼 벡터이고 $i=0, \dots, Q'_{RI}-1$ 이다($Q'_{RI} = Q_{RI}/Q_m$).

[0112] 채널 인터리버는 PUSCH 전송을 위해 제어 정보와 UL-SCH 데이터를 다중화한다. 구체적으로, 채널 인터리버는 PUSCH 자원에 대응하는 채널 인터리버 행렬에 제어 정보와 UL-SCH 데이터를 맵핑하는 과정을 포함한다.

[0113] 채널 인터리빙이 수행된 이후, 채널 인터리버 행렬로부터 행-바이-행으로 독출된 비트 시퀀스 $h_0, h_1, h_2, \dots, h_{H'+Q_{RI}-1}$ 가 출력된다. 독출된 비트 시퀀스는 자원 그리드 상에 맵핑된다. $H'' = H' + Q'_{RI}$ 개의 변조 심볼이 서브프레임을 통해 전송된다.

[0114] 도 13은 PUSCH 상에서 제어 정보와 UL-SCH 데이터의 다중화를 나타낸다. PUSCH 전송이 할당된 서브프레임에서 제어 정보를 전송하고자 할 경우, 단말은 DFT-확산 이전에 제어 정보(UCI)와 UL-SCH 데이터를 함께 다중화한다. 제어 정보는 CQI/PMI, HARQ ACK/NACK 및 RI 중에서 적어도 하나를 포함한다. CQI/PMI, ACK/NACK 및 RI 전송에 사용되는 각각의 RE 개수는 PUSCH 전송을 위해 할당된 MCS(Modulation and Coding Scheme) 및 오프셋 값 (Δ_{offset}^{CQI} , $\Delta_{offset}^{HARQ-ACK}$, Δ_{offset}^{RI})에 기초한다. 오프셋 값은 제어 정보에 따라 서로 다른 코딩 레이트를 허용하며 상위 계층(예, RRC) 시그널에 의해 반-정적으로 설정된다. UL-SCH 데이터와 제어 정보는 동일한 RE에 맵핑되지 않는다. 제어 정보는 서브프레임의 두 슬롯에 모두 존재하도록 맵핑된다.

[0115] 도 13을 참조하면, CQI 및/또는 PMI(CQI/PMI) 자원은 UL-SCH 데이터 자원의 시작 부분에 위치하고 하나의 부반송파 상에서 모든 SC-FDMA 심볼에 순차적으로 맵핑된 이후에 다음 부반송파에서 맵핑이 이뤄진다. CQI/PMI는 부반송파 내에서 왼쪽에서 오른쪽, 즉 SC-FDMA 심볼 인덱스가 증가하는 방향으로 맵핑된다. PUSCH 데이터(UL-SCH 데이터)는 CQI/PMI 자원의 양(즉, 부호화된 심볼의 개수)을 고려해서 레이트-매칭된다. UL-SCH 데이터와 동일한 변조 차수(modulation order)가 CQI/PMI에 사용된다. ACK/NACK은 UL-SCH 데이터가 맵핑된 SC-FDMA의 자원의 일부에 평처링을 통해 삽입된다. ACK/NACK는 RS 옆에 위치하며 해당 SC-FDMA 심볼 내에서 아래쪽부터 시작해서 위쪽, 즉 부반송파 인덱스가 증가하는 방향으로 채워진다. 노멀 CP인 경우, 도면에서와 같이 ACK/NACK을 위한 SC-FDMA 심볼은 각 슬롯에서 SC-FDMA 심볼 #2/#5에 위치한다. 서브프레임에서 ACK/NACK이 실제로 전송하는지 여부와 관계 없이, 부호화된 RI는 ACK/NACK을 위한 심볼의 옆에 위치한다.

[0116] LTE에서 제어 정보(예, QPSK 변조 사용)는 UL-SCH 데이터 없이 PUSCH 상에서 전송되도록 스케줄링 될 수 있다. 제어 정보(CQI/PMI, RI 및/또는 ACK/NACK)는 낮은 CM(Cubic Metric) 단일-반송파 특성을 유지하기 위해 DFT-스

프레딩 이전에 다중화된다. ACK/NACK, RI 및 CQI/PMI를 다중화 하는 것은 도 13에서 도시한 것과 유사하다. ACK/NACK를 위한 SC-FDMA 심볼은 RS 옆에 위치하며, CQI가 맵핑된 자원이 핑처리 될 수 있다. ACK/NACK 및 RI을 위한 RE의 개수는 레퍼런스 MCS(CQI/PMI MCS)와 오프셋 파라미터($\Delta_{\text{offset}}^{\text{CQI}}$, $\Delta_{\text{offset}}^{\text{HARQ-ACK}}$, 또는 $\Delta_{\text{offset}}^{\text{RI}}$)에 기초한다. 레퍼런스 MCS는 CQI 페이로드 사이즈 및 자원 할당으로부터 계산된다. UL-SCH 데이터가 없는 제어 시그널링을 위한 채널 코딩 및 레이트 매칭은 상술한 UL-SCH 데이터가 있는 제어 시그널링의 경우와 동일하다.

[0117] 이하, TDD 시스템에서 복수의 CC(캐리어, 캐리어 자원, 주파수 자원, 셀 등과 등가이다)가 병합된 경우에 상향링크 제어 정보, 바람직하게는 ACK/NACK(다른 말로, HARQ-ACK)를 효율적으로 전송하는 방안, 이를 위한 자원 할당 방안을 설명한다.

[0118] 설명의 편의상, CC가 non-MIMO 모드로 설정된 경우, 해당 CC의 서브프레임 k에서 최대 한 개의 전송블록(Transport Block, TB)(전송블록은 코드워드와 등가이다)이 전송될 수 있다고 가정한다. CC가 MIMO 모드로 설정된 경우, 해당 CC의 서브프레임 k에서 최대 m개(예, 2개)의 전송블록(혹은 코드워드)이 전송될 수 있다고 가정한다. CC가 MIMO 모드로 설정되었는지 여부는 상위 계층에 의해 설정된 전송 모드를 이용하여 알 수 있다. 해당 CC에 대한 ACK/NACK(즉, ACK/NACK 비트, HARQ-ARQ 비트)의 개수는 실제 전송된 전송블록(혹은 코드워드)의 개수와 관계없이, 해당 CC에 대해 설정된 전송 모드에 따라 1개(non-MIMO) 또는 m개(MIMO)가 된다고 가정한다.

[0119] 먼저, 본 명세서에서 사용되는 용어에 대해 정리한다.

[0120] ● HARQ-ACK: 하향링크 전송(예, PDSCH 혹은 SPS release PDCCH)에 대한 수신응답결과, 즉, ACK/NACK/DTX 응답(간단히, ACK/NACK 응답)을 나타낸다. ACK/NACK/DTX 응답은 ACK, NACK, DTX 또는 NACK/DTX를 의미한다. 특정 CC에 대한 HARQ-ACK 혹은 특정 CC의 HARQ-ACK은 해당 CC와 연관된(예, 해당 CC에 스케줄링된) 하향링크 신호(예, PDSCH)에 대한 ACK/NACK 응답을 나타낸다. PDSCH는 전송블록 혹은 코드워드로 대체될 수 있다.

[0121] ● SPS 해제 PDCCH: SPS 해제를 지시하는 PDCCH를 의미한다. 단말은 SPS 해제 PDCCH에 대한 ACK/NACK 정보를 상향링크 피드백한다.

[0122] ● SPS PDSCH: SPS에 의해 반-정적으로 설정된 자원을 이용하여 DL 전송되는 PDSCH를 의미한다. SPS PDSCH는 대응되는 DL 그랜트 PDCCH가 없다. 본 명세서에서 SPS PDSCH는 PDSCH w/o PDCCH와 혼용된다.

[0123] ● SPS PUSCH: SPS에 의해 반-정적으로 설정된 자원을 이용하여 UL 전송되는 PUSCH를 의미한다. SPS PUSCH는 대응되는 UL 그랜트 PDCCH가 없다. 본 명세서에서 SPS PUSCH는 PUSCH w/o PDCCH와 혼용된다.

[0124] ● PUCCH 인덱스: PUCCH 자원에 대응된다. PUCCH 인덱스는 예를 들어 PUCCH 자원 인덱스를 나타낸다. PUCCH 자원 인덱스는 직교 커버(OC), 사이클릭 쉬프트(CS) 및 PRB 중 적어도 하나로 맵핑된다.

[0125] ● ARI(ACK/NACK Resource Indicator): PUCCH 자원을 지시하기 위한 용도로 사용된다. 일 예로, ARI는 (상위 계층에 의해 구성된) 특정 PUCCH 자원(그룹)에 대한 자원 변형 값(예, 오프셋)을 알려주는 용도로 사용될 수 있다. 다른 예로, ARI는 (상위 계층에 의해 구성된) PUCCH 자원(그룹) 세트 내에서 특정 PUCCH 자원 (그룹) 인덱스를 알려주는 용도로 사용될 수 있다. ARI는 SCC 상의 PDSCH에 대응하는 PDCCH의 TPC(Transmit Power Control) 필드에 포함될 수 있다. PUCCH 전력 제어는 PCC를 스케줄링하는 PDCCH (즉, PCC 상의 PDSCH에 대응하는 PDCCH) 내의 TPC 필드를 통해 수행된다. 또한, ARI는 DAI(Downlink Assignment Index) 초기 값을 가지면서 특정 셀(예, PCell)을 스케줄링하는 PDCCH를 제외하고 남은 PDCCH의 TPC 필드에 포함될 수 있다. ARI는 HARQ-ACK 자원 지시 값과 혼용된다.

[0126] ● DAI(Downlink Assignment Index): PDCCH를 통해 전송되는 DCI에 포함된다. DAI는 PDCCH의 순서 값 또는 카운터 값을 나타낼 수 있다. 기존 LTE에서 TDD 동작을 위해 사용된다. 편의상, DL 그랜트 PDCCH의 DAI는 DL DAI라고 지칭하고, UL 그랜트 PDCCH 내의 DAI의 UL DAI라고 지칭한다.

[0127] ● 묵시적 PUCCH 자원(Implicit PUCCH resource): PCC를 스케줄링하는 PDCCH의 최소 CCE 인덱스에 링크된 PUCCH 자원/인덱스를 나타낸다(수학식 1 참조).

[0128] ● 명시적 PUCCH 자원(Explicit PUCCH resource): 명시적 PUCCH 자원은 ARI를 이용하여 지시될 수 있다.

[0129] ● CC를 스케줄링하는 PDCCH: 해당 CC 상의 PDSCH를 스케줄링하는 PDCCH를 나타낸다. 즉, 해당 CC 상의 PDSCH에 대응하는 PDCCH를 나타낸다.

[0130] ● PCC PDCCH: PCC를 스케줄링하는 PDCCH를 나타낸다. 즉, PCC PDCCH는 PCC 상의 PDSCH에 대응하는 PDCCH를 나

타낸다. PCC에 대해서는 크로스-캐리어 스케줄링이 허용되지 않는다고 가정하면, PCC PDCCH는 PCC 상에서만 전송된다.

[0131] ● SCC PDCCH: SCC를 스케줄링하는 PDCCH를 나타낸다. 즉, SCC PDCCH는 SCC 상의 PDSCH에 대응하는 PDCCH를 나타낸다. SCC에 대해 크로스-캐리어 스케줄링이 허용될 경우, SCC PDCCH는 PCC 상에서 전송될 수 있다. 반면, SCC에 대해 크로스 캐리어 스케줄링이 허용되지 않은 경우, SCC PDCCH는 SCC 상에서만 전송된다.

[0132] ● 크로스-CC 스케줄링: 모든 PDCCH가 하나의 PCC를 통해서만 스케줄링/전송되는 동작을 의미한다.

[0133] ● 논-크로스-CC 스케줄링: 각 CC를 스케줄링하는 PDCCH가 해당 CC를 통해 스케줄링/전송되는 동작을 의미한다.

[0134] LTE-A는 DL PCC에 대해서는 크로스-캐리어 스케줄링을 허용하되, DL SCC에 대해서는 셀프-캐리어 스케줄링만을 허용하는 것을 고려하고 있다. 이 경우, DL PCC 상의 PDSCH를 스케줄링하는 PDCCH는 DL PCC 상에서만 전송될 수 있다. 반면, DL SCC 상의 PDSCH를 스케줄링하는 PDCCH는 DL PCC 상에서 전송되거나(크로스-캐리어 스케줄링), 혹은 해당 DL SCC 상에서 전송될 수 있다(셀프-캐리어 스케줄링).

[0135] **실시예 1**

[0136] 캐리어 병합 및 FDD 상황에서 단말이 PDCCH를 놓친 경우 발생하는 ACK/NACK 생성 오류를 막기 위한 방안을 제안한다. 구체적으로, 기존 TDD에 사용되던 DAI를 차용하여, CA FDD 시스템에서 ACK/NACK 생성 오류를 막기 위한 방안을 제안한다. 다음과 같은 DAI 구성 방식을 제안한다.

[0137] 방식 1) 각각의 PDCCH를 통해 해당 단말에게 송신되는 PDCCH (또는, 대응하는 PDSCH)의 총 수를 알려주는 방식

[0138] 도 14는 본 방식에 따른 ACK/NACK 전송 과정을 예시한다.

[0139] 도 14를 참조하면, 기지국은 한 DL 서브프레임(Subframe, SF)에서 단말에게 하나 혹은 복수의 PDCCH를 송신할 때에 각 PDCCH를 통해 해당 단말이 그 서브프레임에서 수신해야 하는 PDCCH의 총 개수 정보를 알려줄 수 있다. PDCCH의 총 개수 정보는 PDCCH의 DAI를 통해 지시될 수 있다. 여기서, PDCCH는 PDSCH를 스케줄링하는 PDCCH(즉, DL 그랜트 PDCCH)를 의미한다. 편의상, 본 명세서에서 다르게 언급하지 않는 한, PDCCH는 DL 그랜트 PDCCH를 의미하는 것으로 한다. 따라서, PDCCH의 개수는 PDSCH의 개수와 동일한 의미로 사용될 수 있다.

[0140] 예를 들어 기지국이 한 단말에게 한 DL 서브프레임에서 3개의 PDCCH를 송신한다면, 기지국은 3개의 PDCCH를 송신한다는 정보를 해당 단말에게 전송되는 3개의 PDCCH에 모두 실어 전송한다. 따라서, 단말은 자신에게 송신된 복수의 PDCCH 중 하나라도 놓친 경우에는 그 사실을 자신이 수신한 다른 PDCCH들에 실린 PDCCH 개수 정보를 통해 알 수 있다. 구체적으로 단말이 2개의 PDCCH만을 검출한 경우, 단말은 기지국이 3개의 PDCCH를 송신했으나 자신은 2개의 PDCCH만을 수신했음을 알 수 있다.

[0141] 다만, 본 방식에 따르면 단말이 놓친 PDCCH가 어떤(몇 번째) PDCCH인지 알 수 없는 단점이 있다. 만약, 각 PDCCH에 대응되는 각 PUCCH 자원을 통해 ACK/NACK을 개별적으로 전송한다면, 놓친 PDCCH에 대응되는 PUCCH 상에서는 ACK/NACK 전송이 없으므로 기지국은 단말이 놓친 PDCCH를 인식할 수 있다. 그러나, 하나의 PUCCH 자원을 통해서만 ACK/NACK을 전송한다고 가정할 때, PUCCH 자원을 PDCCH 순번과 대응시키거나, ACK/NACK 페이로드 내에서 ACK/NACK의 위치를 PDCCH 순번과 대응시킬 경우 단말은 놓친 PDCCH의 순서를 알 수 없으므로 PUCCH 자원 할당 혹은 ACK/NACK 페이로드 구성 시에 에러가 발생할 수 있다. 유사하게, PUSCH 자원을 통해서 ACK/NACK을 전송하고 ACK/NACK 페이로드 내에서 ACK/NACK의 위치를 PDCCH 순번과 대응시킬 경우, 동일한 이유로 ACK/NACK 페이로드 구성 시에 에러가 발생할 수 있다. 따라서, 단말은 PDCCH 검출 실패 시 ACK/NACK 자원 맵핑을 구성할 수 없다. 여기서, ACK/NACK 자원 맵핑(간단히, 자원 맵핑)은 물리 자원 혹은 ACK/NACK 페이로드 내에 각각의 ACK/NACK을 맵핑하는 것을 포함한다.

[0142] 따라서, PDCCH 검출 실패에 대비해서 특정 시점에 단말이 기지국으로부터 최대 스케줄링 받을 수 있는 PDSCH 수에 대응되는 ACK/NACK 자원을 확보하는 것을 고려할 수 있다(Non-adaptive ACK/NACK transmission). 이 경우, 각각의 ACK/NACK은 물리 자원 혹은 ACK/NACK 페이로드 내에서 대응하는 PDSCH가 위치한 CC의 순으로 맵핑될 수 있다.

[0143] 방식 2) 각각의 PDCCH를 통해 단말에게 송신되는 PDCCH (또는, 대응하는 PDSCH)의 순서 값을 알려주는 방식

[0144] 도 15는 본 방식에 따른 ACK/NACK 전송 과정을 예시한다.

[0145] 도 15를 참조하면, 기지국이 한 서브프레임에서 단말에게 하나 혹은 복수의 PDCCH를 송신하는 경우, 기지국은

단말에게 해당 서브프레임에서 송신되는 각 PDCCH의 순서 값을 알려줄 수 있다. PDCCH의 순서 값은 PDCCH의 DAI를 통해 지시될 수 있다. 예를 들어, 기지국이 단말에게 한 서브프레임에서 3개의 PDCCH를 송신한다면, 기지국은 각각의 PDCCH를 통해 각각 0, 1, 2(혹은 1, 2, 3) 값을 알려줄 수 있다. PDCCH의 순서는 예를 들어 PDCCH를 구성하는 CCE 인덱스의 크기, PDSCH가 전송되는 CC의 주파수 순서 또는 CC의 CIF(carrier indication field) 값의 순서로 결정될 수 있다.

[0146] 본 방식에 따르면, 순서 값 0을 가지는 PDCCH와 순서 값 2를 가지는 PDCCH만 검출된 경우, 단말은 순서 값 1을 가지는 PDCCH와 이에 대응되는 PDSCH를 놓친 것을 알 수 있다. 즉, 방식 1과 달리, 단말은 검출한 PDCCH의 순서를 알 수 있고 이에 따라 중간에 빠진 PDCCH의 인덱스를 알 수 있다.

[0147] 다만, 마지막 PDCCH를 놓친 경우에는 이전까지 받은 PDCCH의 순서 값 0, 1이 연속적이므로, 단말은 마지막 PDCCH를 놓친 것을 알 수 없다. 즉, 마지막의 연속된 PDCCH(들)을 놓친 경우, 단말은 기지국이 총 몇 개의 PDCCH를 전송했는지를 알 수 없는 단점이 있다. 이러한 문제를 해소하기 위한 한 방안으로, 단말은 마지막 PDCCH가 전송되는 CCE에 대응되는 PUCCH 자원을 통해 (변들링된) ACK/NACK을 전송할 수 있다. 예를 들어, 기지국이 단말에게 3개의 PDCCH를 할당하고 단말이 마지막 PDCCH를 놓친 경우, 단말은 두 번째 PDCCH에 대응되는 PUCCH를 통해 ACK/NACK을 전송한다. 마지막 PDCCH에 대응되는 PUCCH가 아닌 두 번째 PDCCH에 대응되는 PUCCH를 통해 ACK이 전송되므로, 기지국은 단말이 마지막 PDCCH를 놓친 것을 인식할 수 있다.

[0148] 본 방식서, 단말은 총 전송된 PDSCH 수(또는 PDSCH를 스케줄링하는 PDCCH 수)를 모르기 때문에 최대 스케줄링 가능한 PDSCH에 수에 맞게 ACK/NAK 자원을 확보하는 것이 바람직하다. 예를 들어, 도시한 바와 같이, 최대 4개의 PDSCH가 스케줄링될 수 있는 경우, 단말은 항상 4개의 PDSCH가 전송되는 것을 가정하여 ACK/NACK 자원을 확보하고 전송할 수 있다(Non-adaptive ACK/NACK transmission).

[0149] 방식 3) 각각의 PDCCH를 통해 단말에게 송신되는 PDCCH (또는, 대응하는 PDSCH)의 순서 값과 총 개수를 알려주는 방식

[0150] 방식 1 및 2에 따른 DAI 전송 기법은 실제 스케줄링되는 PDSCH에 대한 ACK/NACK 정보만이 아닌 해당 시점에 스케줄링될 수 있는 모든 PDSCH를 고려하여 ACK/NACK 정보를 전송해야 하는 단점이 존재한다. 따라서 PDCCH의 검출 실패의 오류 상황에 강인하고 실제 스케줄링된 PDSCH에 대한 ACK/NACK만을 전송할 수 있도록, 특정 시구간 동안에 한 단말에게 전송되는 PDCCH (또는 대응하는 PDSCH)의 총 수와 각 PDCCH (또는 대응하는 PDSCH)의 순서 값을 각 PDCCH를 통해 단말에게 알려줄 수 있다. PDCCH의 순서 값과 총 개수는 PDCCH의 DAI를 통해 지시될 수 있다. 본 방식에 따르면, 실제 전송된 PDCCH/PDSCH에 대한 ACK/NACK만 전송하는 것이 가능하다. 또한, PDCCH 검출 자체에 대한 수신 확인이 필요한 PDCCH가 존재할 경우에도 해당 PDCCH의 DAI에 전체 PDCCH(즉, UL ACK/NACK 응답을 유발시키는 모든 PDCCH)의 총합과 그 PDCCH의 순서 값을 포함시킬 수 있다. PDCCH의 검출 자체에 대한 수신 확인이 필요한 PDCCH의 대표적인 예로 SPS 해제를 지시하는 PDCCH(즉, SPS 해제 PDCCH)가 있다.

[0151] 여기서, 특정 시구간이란 ACK/NACK이 전송될 UL 서브프레임에 대응되는 DL 서브프레임 구간으로, 예를 들어 DL 서브프레임과 UL 서브프레임이 1:1로 대응되는 FDD의 경우 1 DL 서브프레임이 되고, TDD의 경우 다수의 DL 서브프레임이 될 수 있다.

[0152] 바람직하게 단말은 수신한 총합과 같은 수의 PDCCH가 전송될 것을 가정하고, 해당 PDCCH가 스케줄링하는 PDSCH에 대한 ACK/NACK 정보(PDCCH 검출 자체에 대한 ACK/NACK응답이 필요한 PDCCH의 경우, PDCCH 수신 자체에 대한 ACK/NACK 정보)를 전송할 수 있다.

[0153] 도 16은 본 방식에 따른 ACK/NACK 전송 과정을 예시한다. 도 16은 최대 4개까지 PDSCH 스케줄링이 가능한 경우에 기지국이 총 3개의 PDCCH를 전송하여 총 3개의 PDSCH를 스케줄링하고 단말은 마지막 PDCCH를 놓친 경우이다.

[0154] 도 16을 참조하면, 단말은 PDCCH의 총합을 알 수 있으므로 1개의 PDCCH를 놓친 것을 알 수 있으며, 순서 값 3을 수신하지 못했으므로 놓친 PDCCH가 마지막 PDCCH임을 알 수 있다. 단말은 PDCCH (또는 대응하는 PDSCH)의 총수와 해당 CC의 전송 모드(예, 단일 전송블록 전송 모드(즉, Non-MIMO 모드) 또는 다중 전송블록 전송모드(즉, MIMO 모드))를 고려하여 ACK/NACK 페이로드 사이즈를 결정하고, 놓친 PDCCH를 고려하여 ACK/NACK 페이로드를 구성할 수 있다. CC가 단일 전송블록 전송 모드인 경우 1비트 ACK/NACK 정보가 생성되고 다중 전송블록 전송 모드인 경우 2비트 ACK/NACK 정보가 생성될 수 있다.

[0155] 편의상, 방식 1 및 2와 같이, 스케줄링 가능한 모든 PDSCH (및 PDCCH 수신 자체에 대한 ACK/NACK 응답을 요구하는 PDCCH)에 대한 ACK/NACK 전송을 하는 방식을 비-적응적(Non-adaptive) ACK/NACK 전송이라 지칭한다. 비-적응적(Non-adaptive) ACK/NACK 전송의 경우, ACK/NAK을 전송하는 경우 불필요한 자원의 이용이 필요하거나 불필

요한 ACK/NACK 정보 비트의 증가로 코드율을 효율적으로 낮출 수 없는 단점이 있다. 반면, 방식 3과 같이, 스케줄링된 PDSCH (및 PDCCH 수신 자체에 대한 ACK/NACK 응답을 요구하는 PDCCH)의 수(ACK/NACK 피드백이 필요한 DL 서브프레임의 개수와 등가이다)에 대한 정확한 정보 또는 상한 정보를 이용하여 ACK/NACK 수를 적응적으로 전송하는 방식을 적응적(adaptive) ACK/NACK 전송이라 지칭한다.

[0156] 비-적응적 ACK/NACK 전송과 적응적 ACK/NACK 전송 중 어떤 전송 방법을 적용할지는 단말이 스케줄링된 PDSCH (및 PDCCH 수신 자체에 대한 ACK/NACK 응답을 요구하는 PDCCH)의 수에 대한 정보를 사용할 수 있는지 여부에 따라 동적으로 결정될 수 있다. 예를 들어, 스케줄링된 PDSCH (및 PDCCH 수신 자체에 대한 ACK/NACK 응답을 요구하는 PDCCH)의 수에 대한 정보가 PUSCH를 스케줄링하는 PDCCH(즉, UL 그랜트 PDCCH (예, via UL DAI 필드))를 통해 전송된다고 가정한다. 이 경우, ACK/NACK이 PUCCH 또는 PUSCH w/o PDCCH (예, SPS PUSCH)를 통해 전송되면 비-적응적 ACK/NACK 전송이 사용될 수 있다. 반면, ACK/NACK이 PDCCH가 있는 PUSCH를 통해 전송되면 적응적 ACK/NACK 전송이 사용될 수 있다.

[0157] **실시예 2**

[0158] ACK/NACK 전송을 위해 다음의 두 가지 방식을 고려할 수 있다.

[0159] - 풀(full) ACK/NACK 방식: 단말에게 할당된 모든 CC와 복수 DL 서브프레임 (즉, SF $n-k(k \in K)$)을 통해 전송될 수 있는 최대 CW 수에 대응되는 복수 ACK/NACK을 전송할 수 있다.

[0160] - 번들링된 ACK/NACK 방식: CW 번들링, CC 번들링 및 서브프레임(subframe, SF) 번들링 중 적어도 하나를 적용하여 전체 전송 ACK/NACK 비트 수를 줄여서 전송할 수 있다.

[0161] CW 번들링은 각 DL SF에 대해 CC별로 ACK/NACK 번들링을 적용하는 것을 의미한다. CW 번들링은 공간 번들링이라고도 지칭된다. CC 번들링은 각 DL SF에 대해 모든 혹은 일부 CC에 대해 ACK/NACK 번들링을 적용하는 것을 의미한다. SF 번들링은 각 CC에 대해 모든 혹은 일부 DL SF에 대해 ACK/NACK 번들링을 적용하는 것을 의미한다. ACK/NACK 번들링은 복수의 ACK/NACK 응답에 대해 논리 AND 연산 과정을 의미한다.

[0162] 기존 LTE에서는 ACK/NACK 전송 시점에 PUSCH가 존재하는 경우, UL-SCH 데이터 페이로드를 펄칭 (및/또는 레이트-매칭)한 후, ACK/NACK을 UL-SCH 데이터와 다중화하여 PUCCH가 아닌 PUSCH를 통해 전송한다(즉, ACK/NACK 피기백).

[0163] CA 기반 FDD 시스템에서 ACK/NACK 전송 시점에 PUSCH가 존재하는 경우, PUSCH와 PUCCH가 동시 전송이 안되게 설정되어 있으면 PUSCH의 데이터 펄칭 손실을 줄이기 위해서 번들링된 ACK/NACK(예, CW 번들링 또는 수신된 ACK 개수를 알려주는 방식) 또는 특정 CC의 ACK/NACK만을 PUSCH에 피기백하여 전송하는 방안을 고려할 수 있다. 또한 CA 기반 FDD 시스템에서 ACK/NACK 전송 시점에 PUSCH가 존재하는 경우, PUSCH와 PUCCH가 동시 전송이 되게끔 설정되어 있으면 ACK/NACK 전송의 신뢰도를 증가시키기 위해 PUCCH로 ACK/NACK을 전송함과 동시에 풀 또는 번들링된 ACK/NACK(예, CW 번들링 또는 수신된 ACK 개수를 알려주는 방식) 또는 특정 CC(예, PCC)의 ACK/NACK만을 PUSCH에 피기백하는 방안을 고려할 수 있다. ACK/NACK이 PUSCH로 피기백되는 경우에는 무조건 ACK/NACK 번들링(예, CW 번들링)이 적용될 수 있다. 혹은 ACK/NACK 피기백시 ACK/NACK 번들링(예, CW 번들링) 적용 여부를 RRC 혹은 L1/L2 시그널링을 통해 설정할 수 있다.

[0164] CA 기반 LTE-A TDD 시스템의 경우, 복수의 DL 서브프레임과 복수의 CC 상의 복수의 PDSCH에 대한 복수의 ACK/NACK 정보/신호는, 해당 복수 DL 서브프레임에 대응되는 UL 서브프레임에서 특정 CC(즉, 프라이머리 CC)를 통해 전송될 수 있다. CA 기반 LTE-A TDD 시스템에서도 ACK/NACK 전송 시점에 PUSCH가 존재하는 경우, 풀 또는 번들링된 ACK/NACK을 PUSCH에 피기백하여 전송하는 방안을 고려할 수 있다. 여기서, CC 개수, CW 개수 및/또는 DL SF 개수가 많아 풀 또는 번들링된 ACK/NACK 페이로드 사이즈가 커질 경우, PUSCH에 피기백되는 ACK/NACK 비트 혹은 심볼 양이 많아지므로 UL-SCH 데이터 쓰루풋 손실을 야기할 가능성이 존재하게 된다.

[0165] 따라서, CA 기반 TDD 시스템에서 단말이 ACK/NACK을 효율적으로 전송하는 방안에 대해 제안한다. 구체적으로, CA 기반 TDD 시스템에서 PUSCH로 피기백되는 ACK/NACK 페이로드 사이즈를 적응적으로 축소/결정하기 위하여, PUSCH를 스케줄링하는 PDCCH(즉, UL 그랜트 PDCCH)를 통해 PUSCH에 피기백될 ACK/NACK 페이로드 정보를 알려주는 방법을 제안한다. 다음의 방법을 고려할 수 있다.

[0166] 방법 1) 모든 DL CC에 대하여 PDSCH (또는 DL 그랜트 PDCCH)가 적어도 하나 이상 스케줄링/전송된 첫 번째 혹은 마지막 DL SF 인덱스를 알려줄 수 있다.

[0167] 방법 2) 모든 DL SF에 대하여 PDSCH (또는 DL 그랜트 PDCCH)가 적어도 하나 이상 스케줄링/전송된 첫 번째 혹은

마지막 DL CC 인덱스를 알려줄 수 있다.

- [0168] 방법 3) PDSCH (또는 DL 그랜트 PDCCH)가 적어도 하나 이상 스케줄링/전송된 첫 번째 혹은 마지막 ACK/NACK 그룹을 알려줄 수 있다. ACK/NACK 그룹은 DL CC 그룹, DL SF 그룹 혹은 이들간의 조합에 대응한다.
- [0169] 방법 4) ACK/NACK 페이로드 구성 대상이 되는 ACK/NACK 그룹을 알려줄 수 있다. ACK/NACK 그룹은 DL CC 그룹, DL SF 그룹 혹은 이들간의 조합에 대응한다.
- [0170] 본 명세서에서, PDSCH 또는 DL 그랜트 PDCCH는 ACK/NACK 응답이 요구되는 PDSCH 혹은 PDCCH를 모두 포함하며, SPS 해제를 지시하는 PDCCH도 포함할 수 있다.
- [0171] CA 기반 TDD 시스템에서 ACK/NACK이 PUSCH로 피기백되는 경우 (PUCCH ACK/NACK 전송 시 CW 번들링 여부와 상관 없이) 무조건 CW 번들링이 적용될 수 있다. 혹은, ACK/NACK 피기백시 CW 번들링 적용 여부를 RRC 혹은 L1/L2 시그널링을 통해 설정할 수 있다. 보다 구체적으로, ACK/NACK 피기백시 CW 번들링 적용 여부를 나타내는 2개의 상태 및/또는 피기백 대상 ACK/NACK이 없음을 알리는 1개의 상태를 UL 그랜트 PDCCH 내의 DAI(Downlink Assignment Index) 필드(예, 2 비트)를 차용하여 알려줄 수 있다(이를, [방법 0]이라 칭한다).
- [0172] 방법 1) 첫 번째 또는 마지막 PDSCH(PDCCH)-스케줄드 DL SF 지시
- [0173] 본 방법에서는 DL SF 인덱스를 기반으로, UL SF에 대응되는 DL SF 그룹 (이는, 해당 DL SF 그룹에 대한 ACK/NACK이 해당 UL SF를 통해 전송됨을 의미)에 대하여 PDSCH (또는 DL 그랜트 PDCCH)가 적어도 하나 이상 스케줄링/전송된 첫 번째 DL SF 인덱스(F-SF 인덱스) 혹은 마지막 DL SF 인덱스(L-SF 인덱스)를 단말에게 알려줄 수 있다. F-SF 인덱스 또는 L-SF 인덱스 지시 정보는 해당 UL SF 상의 PUSCH를 스케줄링하는 PDCCH를 통해 지시될 수 있다. 이때, PDCCH 없이 전송되는 PDSCH (예, SPS PDSCH)의 경우 기지국과 단말 모두 알고 있는 스케줄링 정보이므로 F- 또는 L-SF 인덱스를 결정하기 위한 PDSCH 대상에서 제외될 수 있다. 구체적으로, F-SF 인덱스를 알려주는 경우, F-SF 인덱스부터 마지막 SF 인덱스에 대응하는 DL 서브프레임에 대해서만 ACK/NACK 페이로드를 구성할 수 있다. 유사하게, L-SF 인덱스를 알려주는 경우 첫 번째 SF 인덱스부터 L-SF 인덱스에 대응하는 DL 서브프레임에 대해서만 ACK/NACK 페이로드를 구성할 수 있다.
- [0174] 또한, DL SF 인덱스에 대한 정보는 UL 그랜트 PDCCH 내의 DAI(Downlink Assignment Index) 필드를 통해 전송될 수 있다. UL 그랜트 PDCCH는 추가적으로 UL SF에 대응되는 DL SF 그룹 전체에 대해 PDSCH (또는 DL 그랜트 PDCCH) 스케줄링/전송이 하나도 없음을 알려주는 상태 ("no-PDSCH-state") 지시 정보를 포함할 수 있다. "no-PDSCH-state" 지시 정보도 UL 그랜트 PDCCH의 DAI 필드를 통해 전송될 수 있다. 이 경우, DL SF 인덱스에 대한 정보와 "no-PDSCH-state" 지시 정보는 DAI 필드 내의 서로 다른 비트에 의해 구분되거나, 서로 다른 DAI 상태에 의해 구분되거나, 특정 DAI 상태를 공유할 수 있다. 특징적으로, 특정 복수의 DL SF 인덱스들 중에 F/L-SF가 존재하는 경우 해당 DL SF 인덱스들 중 가장 작은/큰 인덱스를 갖는 DL SF를 F/L-SF 인덱스로 알려줄 수 있다.
- [0175] 도 17은 본 방법에 따른 ACK/NACK 전송 과정을 예시한다. 4개의 CC가 병합되고 DL SF:UL SF = 4:1로 구성된 TDD 상황을 가정한다. 도 17을 참조하면, PDSCH가 적어도 하나 이상 스케줄링/전송된 L-SF가 UL 그랜트 PDCCH를 통해 단말에게 지시된다. 본 예의 경우, L-SF 인덱스는 DL SF #2를 지시한다. 특징적으로 L-SF 인덱스 지시를 위해 2-비트 DAI 사용을 고려할 때, DL SF #3 또는 #4가 L-SF인 경우에 L-SF 인덱스=DL SF #4를 지시할 수 있다.
- [0176] 다른 방안으로, PDSCH (또는 DL 그랜트 PDCCH)가 적어도 하나 이상 스케줄링/전송된 모든 DL SF 인덱스 각각을 비트맵 형태로 알려주는 방식을 고려할 수 있다.
- [0177] 한편, 기존 LTE TDD에서와 유사하게 DL 그랜트 PDCCH 내의 DAI 필드를 이용하여, DL CC별로 DAI-카운터를 단말에게 알려주는 방안을 고려할 수 있다.
- [0178] ● DAI-카운터(즉, DL DAI): DL SF 순서를 기반으로 스케줄링되는 PDSCH 또는 DL 그랜트 PDCCH 순서를 알려줄 수 있다. 즉, DAI-카운터 값은 DL 서브프레임(들) $n-k$ ($k \in K$) 내에서 현재 서브프레임까지 PDSCH(들)에 대응하는 PDCCH(들) 및 하향링크 SPS 해제를 지시하는 PDCCH(들)의 누적 값(즉, 카운팅 값)을 나타낼 수 있다. 한편, DAI-카운터가 지시하는 순서는 PDCCH 없이 전송되는 PDSCH(예, SPS PDSCH)를 제외한 순서일 수 있다. DAI-카운터 값은 0 이나 1, 혹은 임의의 숫자로 시작될 수 있으며, 편의상 0으로 시작됨을 가정한다. 예를 들어, DL SF #1, #3을 통해 PDSCH가 스케줄링되는 경우, 해당 PDSCH를 스케줄링하는 PDCCH 내의 DAI-카운터 값은 각각 0, 1(또는, 1, 2)로 시그널링될 수 있다. 2-비트 DAI-카운터의 경우, 3을 초과하는 DAI-카운터 값에는 modulo 4 연산을 적용할 수 있다.

- [0179] 이와 함께, DL CC 별 스케줄링/전송된 PDSCH (혹은 PDCCH, 바람직하게는 SPS 해제를 지시하는 PDCCH도 포함) 개수들 중 최대 값(즉, maxPDCCHperCC)(ACK/NACK 피드백이 필요한 DL 서브프레임의 개수와 등가이다)을, PUSCH를 스케줄링하는 PDCCH를 통해 알려주는 방식을 제안한다(방법 1-A). 본 방법에 따르면, ACK/NACK을 PUCCH 또는 SPS PUSCH를 통해 전송하는 경우, 대응되는 PDCCH가 없으므로 maxPDCCHperCC에 대한 정보를 단말에게 알려줄 수 없다. 이 경우, maxPDCCHperCC는 M으로 설정될 수 있다. M은 ACK/NACK이 전송되는 UL 서브프레임에 대응하는 DL 서브프레임의 총 수를 나타낸다. M은 UL-DL 구성에 따라 표 4와 같이 정의될 수 있다.
- [0180] 바람직하게, PDSCH w/o PDCCH(예, SPS PDSCH)의 경우, 기지국과 단말이 모두 알고 있는 스케줄링 정보이므로 maxPDCCHperCC 결정 시에 SPS PDSCH는 대상에서 제외될 수 있다. 보다 바람직하게, PCC를 스케줄링하는 PDCCH의 DL DAI 필드만 DAI-카운터가 아닌 다른 용도(예, ACK/NACK 자원을 지정/이동하는 용도로 사용)로 차용되는 경우를 고려하면, PCC를 제외한 DL CC에 대해서만, CC 별 스케줄링/전송된 PDSCH 개수들 중 최대 값을 PUSCH를 스케줄링하는 PDCCH를 통해 알려줄 수 있다.
- [0181] 구체적으로, 단말은 각 DL CC 별로 DAI-카운터 초기 값부터 maxPDCCHperCC - 1(DAI-카운터가 0으로 시작되는 경우) 혹은 maxPDCCHperCC (DAI-카운터가 1로 시작되는 경우)에 대응하는 PDSCH (혹은 PDCCH)에 대해서만 CC 별 ACK/NACK 페이로드를 구성할 수 있다. CC 별 ACK/NACK 페이로드 내에서 각각의 ACK/NACK은 대응되는 PDCCH의 DAI-카운터 값에 따라 순차적으로 위치할 수 있다. ACK/NACK 페이로드 내에서 대응되는 DAI-카운터 값이 없는 비트는 NACK, DTX 또는 NACK/DTX를 나타내는 값으로 설정될 수 있다. 각각의 CC 별 ACK/NACK 페이로드는 CC 인덱스에 따라 순차적으로 연결되어 전체 ACK/NACK 페이로드로 구성될 수 있다.
- [0182] CC 별로 ACK/NACK 페이로드를 구성하는 ACK/NACK 비트는, ACK/NACK 비트 수/위치에 대한 기지국과 단말간 불일치 방지를 위하여, 순서적으로 전송되는 CW 수가 아닌 각 DL CC의 전송 모드(즉, 전송 가능한 최대 CW 수) 및 CW 번들링 유무에 의존하여 결정됨이 바람직하다. 예를 들어, CC에 설정된 전송 모드가 단일 전송블록 전송을 지원하거나 번들링이 적용되는 경우, 해당 CC에 대한 ACK/NACK 비트의 수는 단말이 ACK/NACK을 피드백 해야 하는 서브프레임 (혹은 PDSCH)의 개수*2로 주어질 수 있다. 반면, CC에 설정된 전송 모드가 2개의 전송블록 전송을 지원하고 번들링이 적용되지 않는 경우, 해당 CC에 대한 ACK/NACK 비트의 수는 단말이 ACK/NACK을 피드백 해야 하는 서브프레임 (혹은 PDSCH)의 개수로 주어질 수 있다.
- [0183] maxPDCCHperCC 정보는 UL 그랜트 PDCCH 내의 DAI 필드(즉, UL DAI)를 통해 전송될 수 있다. 2-비트 DAI 사용을 고려할 경우 3을 초과하는 maxPDCCHperCC 값에 대해서는 modulo 4 연산을 적용할 수 있다.
- [0184] 정리하면, UL DAI 값을 이용하여 전체 ACK/NACK 페이로드 사이즈를 조절할 수 있다. 구체적으로, UL DAI 값과, 해당 CC의 전송 모드 및 번들링 여부를 고려하여 각 DL CC를 위한 CC 별 ACK/NACK 페이로드(다른 말로, ACK/NACK 파트)의 사이즈를 결정할 수 있다. 또한, 각 DL CC에서 수신된 DL DAI 값(들)을 이용하여 CC 별 ACK/NACK 페이로드 내에서 각 ACK/NACK의 위치를 결정할 수 있다.
- [0185] 구체적으로, c-번째 DL CC (혹은 서빙 셀)을 위한 HARQ-ACK 피드백 비트를 $o_{c,0}^{ACK} o_{c,1}^{ACK}, \dots, o_{c,o_c^{ACK}-1}^{ACK}$ 라고 정의한다고 가정한다($c \geq 0$). o_c^{ACK} 는 c-번째 DL CC를 위한 HARQ-ACK 페이로드의 비트 수 (즉, 사이즈)를 나타낸다. c-번째 DL CC에 대해, 단일 전송블록 전송을 지원하는 전송 모드가 설정되거나 공간 번들링이 적용되는 경우, $o_c^{ACK} = B_c^{DL}$ 로 주어질 수 있다. 반면, c-번째 DL CC에 대해, 복수(예, 2)의 전송블록 전송을 지원하는 전송 모드가 설정되고 공간 번들링이 적용되지 않는 경우, $o_c^{ACK} = 2B_c^{DL}$ 로 주어질 수 있다. B_c^{DL} 는 c-번째 DL CC에서 ACK/NACK 피드백이 필요한 DL 서브프레임의 개수(즉, maxPDCCHperCC)를 나타낸다. PUSCH w/ PDCCH를 통해 HARQ-ACK이 전송되는 경우, maxPDCCHperCC은 UL-DAI 필드의 값에 의해 지시된다. 반면, PUCCH 또는 PUSCH w/o PDCCH를 통해 HARQ-ACK이 전송되는 경우, maxPDCCHperCC=M 으로 주어진다.
- [0186] c-번째 DL CC에 대해, 단일 전송블록 전송을 지원하는 전송 모드가 설정되거나 공간 번들링이 적용되는 경우, CC 별 HARA-ACK 페이로드 내에서 각 ACK/NACK의 위치는 $o_{c,2DAI(k)-1}^{ACK}$ 로 주어진다. DAI(k)는 DL 서브프레임 n-k 에서 검출된 PDCCH의 DL DAI 값을 나타낸다. 반면, c-번째 DL CC에 대해, 복수(예, 2)의 전송블록 전송을 지원하는 전송 모드가 설정되고 공간 번들링이 적용되지 않는 경우, CC 별 HARA-ACK 페이로드 내에서 각 ACK/NACK의 위치는 $o_{c,2DAI(k)-2}^{ACK}$ 및 $o_{c,2DAI(k)-1}^{ACK}$ 로 주어진다. $o_{c,2DAI(k)-2}^{ACK}$ 는 코드워드 0을 위한 HARQ-ACK을 나타내고, $o_{c,2DAI(k)-1}^{ACK}$ 는 코드워드 1을 위한 HARQ-ACK을 나타낸다.

[0187] 도 18은 본 방법에 따른 ACK/NACK 전송을 예시한다. 본 예는 4개의 CC가 병합되고 DL SF:UL SF = 4:1로 구성된 TDD 상황에서 maxPDCCHperCC를 지시하는 경우를 나타낸다. 도 18을 참조하면, DL CC#1, #2, #3, #4 각각에 대해 스케줄링/전송된 PDSCH의 개수는 각각 2, 3, 1, 0이므로, 이들 중 최대 값(즉, maxPDCCHperCC = 3)이 UL 그랜트 PDCCH를 통해 지시된다. 단말은 각 DL CC 별로 초기 값부터 (maxPDCCHperCC - 1 = 2)에 해당하는 DAI-카운터 값 (즉, DAI-c)에 대응하는 PDSCH 및 ACK/NACK 포지션에 대해서만 ACK/NACK 페이로드를 구성한다. 여기서, 대응되는 DAI-카운터 값이 없는(예, 대응되는 DAI-카운터 값을 포함하는 PDCCH를 수신하지 못한 경우, 혹은 DAI-카운터의 최대 값보다 maxPDCCHperCC이 큰 경우) ACK/NACK 포지션의 경우 도시된 바와 같이 NACK 혹은 DTX 처리될 수 있다.

[0188] 방법 1-A에서, PDSCH w/o PDCCH (예, SPS PDSCH)를 배제한 상태에서 maxPDCCHperCC를 결정할 경우, 그렇지 않은 경우(즉, SPS PDSCH를 고려하여 maxPDCCHperCC를 결정)에 비해 ACK/NACK 페이로드의 사이즈를 더 줄일 수 있다. 구체적으로, 단말은, 각 DL CC 별로 초기 값부터 maxPDCCHperCC - 1 (DAI-카운터가 0으로 시작되는 경우) 혹은 maxPDCCHperCC (DAI-카운터가 1로 시작되는 경우)에 해당하는 DAI-카운터 값에 대응하는 PDSCH (혹은 PDCCH) 및 ACK/NACK 포지션에 대해서만 ACK/NACK 페이로드를 구성할 수 있다. 만약, PDSCH w/o PDCCH(예, SPS PDSCH)가 존재할 경우, SPS PDSCH에 대한 ACK/NACK 비트는 ACK/NACK 페이로드에 추가적으로 부가될 수 있다.

[0189] 상술한 방식을 사용할 때, ACK/NACK 페이로드의 사이즈, 즉 ACK/NACK 비트의 수($O_{HARQ-ACK}$)는 다음과 같이 주어질 수 있다.

[0190] [수학식 2]

$$O_{HARQ-ACK} = \maxPDCCHperCC \cdot \sum_{c=0}^{C-1} TB_{\max}(c)$$

[0191] 여기서, maxPDCCHperCC는 CC 별로 ACK/NACK 피드백이 필요한 DL 서브프레임 (또는 PDSCH/PDCCH)의 개수이다. C는 CC의 개수이다. $TB_{\max}(c)$ 는 CC c에서 한 서브프레임 구간에서 최대 수신될 수 있는 TB(또는 CW) 개수이다. $TB_{\max}(c)$ 가 1 또는 2 라고 하면, ACK/NACK 비트의 수는 다음과 같이 주어질 수 있다.

[0193] [수학식 3]

$$O_{HARQ-ACK} = \maxPDCCHperCC \cdot \sum_{c=0}^{C-1} TB_{\max}(c) = \maxPDCCHperCC \cdot (C + C_2)$$

[0194] 여기서 C_2 는 하나의 서브프레임 구간에서 최대 2개의 TB가 수신될 수 있는 CC의 개수이다. 만약, N개의 CC에 공간 번들링이 적용될 경우, 수학식 3에서 C_2 는 C_2-N 으로 대체된다. 따라서, 모든 CC에 공간 번들링이 적용될 경우, $C_2=0$ 이다.

[0196] 도 19~20은 본 방법에 따른 ACK/NACK 전송 과정의 다른 예를 나타낸다. 도 18과 마찬가지로, 4개의 CC가 병합되고 DL SF:UL SF = 4:1로 구성된 TDD 상황에서 maxPDCCHperCC를 지시하는 경우를 나타낸다. 도 19는 기지국이 maxPDCCHperCC 값 결정시 PDSCH w/o PDCCH까지 고려하는 경우를 예시한다(즉, maxPDCCHperCC 값=3). 따라서, 단말은 각 DL CC 별로 DAI-c=0~2에 대응하는 PDSCH 및 ACK/NACK 포지션을 고려하여 ACK/NACK 페이로드를 구성할 수 있다. 구체적으로, 단말은 DAI-c=x (x=0~2)에 대응하는 PDSCH에 대한 ACK/NACK을 DAI-c=x에 대응하는 ACK/NACK 포지션에 위치시켜 ACK/NACK 페이로드를 구성할 수 있다. 따라서, 실제 DAI-c=2에 해당되는 PDSCH가 스케줄링되지 않았음에도 불구하고 불필요하게 ACK/NACK 비트를 채워야 하므로 오버헤드가 증가할 수 있다. 반면, 도 20은 기지국이 maxPDCCHperCC 값 결정시 PDSCH w/o PDCCH까지 고려하지 않는 경우를 예시한다(즉, maxPDCCHperCC 값=2). 따라서, 단말은 각 DL CC 별로 DAI-c=0~1에 대응하는 PDSCH 및 ACK/NACK 포지션을 고려하여 구성한 ACK/NACK 비트에, PDSCH w/o PDCCH에 대한 ACK/NACK 비트를 추가하여 ACK/NACK 페이로드를 구성할 수 있다.

[0197] 도 21은 본 방법에 따른 ACK/NACK 전송 과정의 다른 예를 나타낸다. PCC를 스케줄링하는 PDCCH에 DAI-카운터가 없는 상황에서 PCC를 제외한 DL CC에 대해 스케줄링/전송된 PDSCH 수 중 최대 값을 시그널링하는 방식을 고려할 수 있다. 이 경우, 단말은 PCC에 대해서는 모든 DL SF에 대한 ACK/NACK 페이로드를 구성할 수 있다. 반면, 단말은 PCC를 제외한 각 DL CC에 대해서는 초기 값부터 maxPDCCHperCC - 1 (DAI-카운터가 0으로 시작되는 경우) 혹은 maxPDCCHperCC (DAI-카운터가 1로 시작되는 경우)에 해당하는 DAI-카운터 값에 대응하는 PDSCH (혹은

PDCCH) 및 ACK/NACK 포지션을 고려하여 ACK/NACK 페이로드를 구성할 수 있다.

[0198] 도 21을 참조하면, 단말은 PCC에 대해서는 4개의 모든 DL SF에 대한 ACK/NACK 페이로드를 구성한다. 반면, 단말은 PCC를 제외한 DL CC에 대해서는 maxPDCCHperCC 값이 2이므로 DAI-c=0~1에 대응하는 PDSCH (혹은 PDCCH) 및 ACK/NACK 포지션을 고려하여 ACK/NACK 페이로드를 구성할 수 있다. 구체적으로, 단말은 DAI-c=x (x=0~1)에 대응하는 PDSCH에 대한 ACK/NACK을 DAI-c=x에 대응하는 ACK/NACK 포지션에 위치시켜 ACK/NACK 페이로드를 구성할 수 있다.

[0199] 상술한 maxPDCCHperCC에 대한 UL DAI 시그널링을 기반으로 하는 ACK/NACK 피기백 방식들은, DL 스케줄링이 모든 CC에 비교적 균일하게 수행되는 경우에 적합할 수 있다. 반면, 하나 혹은 소수의 CC에만 DL 스케줄링이 수행 (혹은 집중)되는 경우에는 불필요하게 높은 maxPDCCHperCC 값이 모든 CC에 적용될 수 있다. 이 경우, PUSCH 내에 점유하는 ACK/NACK 변조 심볼 수 혹은 ACK/NACK 전송을 위해 사용되는 RE 수의 증가로 인해 불필요한 오버헤드를 가져올 수 있다.

[0200] 따라서, UL 그랜트 PDCCH (예, UL DAI 필드 이용)를 통해 (피기백되는 ACK/NACK 페이로드 비트 수가 아닌) PUSCH 내에 ACK/NACK 전송을 위해 사용되는 RE 수를 조절하는 방안을 고려할 수 있다. 수학식 4는 UL CC 상에서 하나의 UL-SCH 전송블록이 전송되는 경우에 HARQ-ACK을 위한 부호화된 변조 심볼의 개수를 나타낸다. 수학식 5는 UL CC 상에서 두 개의 UL-SCH 전송블록이 전송되는 경우에 HARQ-ACK을 위한 부호화된 변조 심볼의 개수를 나타낸다. HARQ-ACK을 위한 부호화된 변조 심볼의 개수는 HARQ-ACK을 위한 RE의 개수와 등가이다.

[0201] [수학식 4]

$$Q' = \min \left(\left[\frac{O \cdot M_{sc}^{PUSCH-initial} \cdot N_{ymb}^{PUSCH-initial} \cdot \beta_{offset}^{PUSCH}}{\sum_{r=0}^{C-1} K_r} \right], 4 \cdot M_{sc}^{PUSCH} \right)$$

[0202]

[0203] [수학식 5]

$$Q' = \max \left[\min(Q'_{temp}, 4 \cdot M_{sc}^{PUSCH}), Q'_{min} \right]$$

$$Q'_{temp} = \left[\frac{O \cdot M_{sc}^{PUSCH-initial(1)} \cdot N_{ymb}^{PUSCH-initial(1)} \cdot M_{sc}^{PUSCH-initial(2)} \cdot N_{ymb}^{PUSCH-initial(2)} \cdot \beta_{offset}^{PUSCH}}{\sum_{r=0}^{C^{(1)}-1} K_r^{(1)} \cdot M_{sc}^{PUSCH-initial(2)} \cdot N_{ymb}^{PUSCH-initial(2)} + \sum_{r=0}^{C^{(2)}-1} K_r^{(2)} \cdot M_{sc}^{PUSCH-initial(1)} \cdot N_{ymb}^{PUSCH-initial(1)}} \right]$$

[0204]

[0205] 여기서, Q' 는 레이어 당 부호화된 변조 심볼의 개수를 나타낸다. O 는 HARQ-ACK 비트의 개수이다. M_{sc}^{PUSCH} 는 현재 서브프레임에서 전송블록의 PUSCH 전송을 위해 스케줄링된 대역이다(부반송파 단위). $M_{sc}^{PUSCH-initial}$ 는 동일 전송블록의 초기 PUSCH 전송을 위해 스케줄링된 대역이다(부반송파 단위). $N_{ymb}^{PUSCH-initial}$ 는 동일 전송블록의 초기 PUSCH 전송을 위한 서브프레임 당 SC-FDMA 심볼의 개수이다. $N_{ymb}^{PUSCH-initial} = (2 \cdot (N_{ymb}^{UL} - 1) - N_{SRS})$ 이다. N_{ymb}^{UL} 은 상향링크 슬롯에 있는 SC-FDMA 심볼의 개수이다. N_{SRS} 는 SRS 전송과 관련된 값으로서 0 또는 1의 값을 갖는다. β_{offset}^{PUSCH} 는 오프셋 값을 나타낸다. C 는 동일 전송블록에 대한 코드블록의 개수이다. K_r 는 코드블록 r 의 페이로드 사이즈이다. Q'_{min} 는 부호화된 변조 심볼의 하한 값을 나타낸다.

[0206] 본 방식에서, DL SF:UL SF = M:1인 TDD 구성에서 PUSCH로 피기백되는 ACK/NACK 페이로드의 비트 수 O^{ACK} 은 UL DAI 값에 상관없이 아래와 같이 주어질 수 있다.

[0207] [수학식 6]

$$O^{ACK} = M(C + C_2)$$

[0208]

[0209] 여기서, C 는 CC 개수를 의미하며, C_2 는 최대 2개의 전송블록 전송을 지원하도록 전송 모드가 설정되고 또한 공간 번들링이 적용되지 않는 CC의 개수이다.

[0210] PUSCH 내에 ACK/NACK 전송을 위해 사용되는 RE 수는 수신된 UL DAI 값에 따라 다음과 같이 조절될 수 있다. 구체적으로, N-비트로 구성된 (즉, 2^N 개의 상태가 표현 가능한) UL DAI의 사용을 가정하면, 수학적 식 4~5에 사용되는 파라미터 O 는 UL DAI 값에 따라 O^{ACK} 이하의 2^N 가지의 값으로 산출될 수 있다. maxPDCCHperCC 값에 기반하여 ACK/NACK 페이로드의 비트 수를 결정하는 방식과 달리, 본 방법에서는 UL DAI 시그널링을 통해 PUSCH 내 ACK/NACK 전송 RE 수를 조절할 수 있다. 따라서, 2^N 개의 UL DAI 값들이 M값에 상관없이 사용될 수 있다.

[0211] 일 예로, N-비트 UL DAI를 $V_{DAI}^{UL} \in \{1, \dots, 2^N\}$ 라 정의하면 파라미터 O 는 수신된 UL DAI 값에 따라 다음과 같이 주어질 수 있다.

[0212] [수학적 식 7]

[0213]
$$O = \frac{V_{DAI}^{UL}}{2^N} \cdot O^{ACK} = \frac{V_{DAI}^{UL}}{2^N} \cdot M(C + C_2)$$

[0214] 2-비트 UL DAI를 $V_{DAI}^{UL} \in \{1, 2, 3, 4\}$ 라 정의하면 파라미터 O 는 수신된 UL DAI 값에 따라 다음과 같이 주어질 수 있다.

[0215] [수학적 식 8]

[0216]
$$O = \frac{V_{DAI}^{UL}}{4} \cdot O^{ACK} = \frac{V_{DAI}^{UL}}{4} \cdot M(C + C_2)$$

[0217] 한편, CA 기반 TDD 시스템에서는 특정 UL SF에서 하나 이상의 CC를 통해 하나 이상의 PUSCH가 전송될 수 있으며, UL 그랜트 PDCCH에 의한 스케줄링없이 전송되는 PUSCH (즉, PUSCH w/o PDCCH, 예를 들어 SPS PUSCH) 역시 해당 하나 이상의 PUSCH에 포함될 수 있다. 이러한 상황에서 ACK/NACK 피기백을 위해 PUSCH w/o PDCCH가 선택된 경우에는, UL DAI가 가질 수 있는 최대 값, 즉 $O = O^{ACK} = M(C + C_2)$ 를 적용하여 해당 PUSCH로의 ACK/NACK 피기백을 수행하는 것이 바람직하다.

[0218] 방법 2) 첫 번째 또는 마지막 PDSCH(PDCCH)-스케줄링된 DL CC 지시

[0219] 본 방법에서는 UL SF에 대응되는 DL SF 그룹에 대하여 PDSCH (또는 DL 그랜트 PDCCH)가 적어도 하나 이상 스케줄링/전송된 첫 번째 DL CC 인덱스(F-CC 인덱스) 혹은 마지막 DL CC 인덱스(L-CC 인덱스)를 UL 그랜트 PDCCH를 통해 알려줄 수 있다. 단말은 해당 UL SF 상에서 PUSCH를 통해 ACK/NACK을 전송한다. 이때, PDCCH 없이 전송되는 PDSCH (예, SPS PDSCH)는 기지국과 단말이 모두 알고 있으므로, F- 또는 L-CC 인덱스 결정을 위한 PDSCH 대상에서 제외될 수 있다. 구체적으로, F-CC 인덱스를 알려주는 경우, 단말은 해당 F-CC 인덱스부터 마지막 CC 인덱스에 대응하는 DL CC에 대해서만 ACK/NACK 페이로드를 구성할 수 있다. 또는, L-CC 인덱스를 알려주는 경우, 단말은 첫 번째 CC 인덱스부터 해당 L-CC 인덱스까지에 대응하는 DL CC에 대해서만 ACK/NACK 페이로드를 구성할 수 있다. 첫 번째 CC 인덱스에 대응되는 CC는 프라이머리 CC일 수 있다.

[0220] 또한, CC 인덱스에 대한 정보는 UL 그랜트 PDCCH 내의 DAI(Downlink Assignment Index) 필드를 통해 전송될 수 있다. UL 그랜트 PDCCH는 추가적으로 UL SF에 대응되는 DL SF 그룹 전체에 대해 PDSCH (또는 DL 그랜트 PDCCH) 스케줄링/전송이 하나도 없음을 알려주는 상태("no-PDSCH-state") 지시 정보를 포함할 수 있다. "no-PDSCH-state" 지시 정보도 UL 그랜트 PDCCH의 DAI 필드를 통해 전송될 수 있다. 이 경우, CC 인덱스에 대한 정보와 "no-PDSCH-state" 지시 정보는 DAI 필드 내의 서로 다른 비트에 의해 구분되거나, 서로 다른 DAI 상태에 의해 구분되거나, 특정 DAI 상태를 공유할 수 있다. 특징적으로, 특정 복수의 DL CC 인덱스들 중에 F/L-CC가 존재하는 경우 해당 DL CC 인덱스들 중 가장 작은/큰 인덱스를 갖는 DL CC를 F/L-CC 인덱스로 알려줄 수 있다.

[0221] 도 22는 4개의 CC가 병합되고 DL SF:UL SF = 4:1로 구성된 상황에서 ACK/NACK 페이로드 구성 방안을 예시한다. 도 22를 참조하면, PDSCH가 적어도 하나 이상 스케줄링/전송된 L-CC(즉, DL CC #3)이 UL 그랜트 PDCCH를 통해 지시된다. 특징적으로, L-CC 인덱스 지시를 위해 2-비트 DAI 사용을 고려할 때, DL CC #3 또는 #4가 L-CC인 경우에는 L-CC 인덱스 = DL CC #4로 동일하게 지시될 수 있다.

[0222] 다른 방안으로, PDSCH (또는 DL 그랜트 PDCCH)가 적어도 하나 이상 스케줄링/전송된 모든 DL CC 인덱스 각각을 비트맵 형태로 알려주는 방식을 고려할 수 있다.

- [0223] 방법 3) 첫 번째 또는 마지막 PDSCH(PDCCH)-스케줄링된 ACK/NACK 그룹 지시
- [0224] 본 방법에서는 PDSCH (또는 DL 그랜트 PDCCH)가 적어도 하나 이상 스케줄링/전송된 첫 번째 ACK/NACK 그룹 인덱스(F-ANG 인덱스) 혹은 마지막 ACK/NACK 그룹 인덱스(L-ANG 인덱스)를, 해당 UL SF를 통해 전송될 PUSCH를 스케줄링하는 PDCCH를 통해 알려줄 수 있다. ACK/NACK 그룹은 DL CC 그룹, DL SF 그룹 혹은 이들간의 조합에 대응되며, 각 ACK/NACK 그룹에는 인덱스가 미리 지정된다.
- [0225] PDSCH w/o PDCCH (예, SPS PDSCH)는 기지국과 단말이 모두 알고 있으므로 F- 또는 L-ANG 인덱스 결정을 위한 PDSCH 대상에서 제외될 수 있다. 구체적으로, F-ANG 인덱스를 알려주는 경우, 단말은 F-ANG 인덱스부터 마지막 ANG 인덱스에 대응하는 DL 서브프레임/DL CC에 대해서만 ACK/NACK 페이로드를 구성할 수 있다. 유사하게, L-ANG 인덱스를 알려주는 경우, 단말은 첫 번째 ANG 인덱스부터 L-ANG 인덱스에 대응하는 DL 서브프레임/DL CC에 대해서만 ACK/NACK 페이로드를 구성할 수 있다.
- [0226] 또한, ANG 인덱스에 대한 정보는 UL 그랜트 PDCCH 내의 DAI(Downlink Assignment Index) 필드를 통해 전송될 수 있다. UL 그랜트 PDCCH는 추가적으로 UL SF에 대응되는 DL SF 그룹 전체에 대해 PDSCH (또는 DL 그랜트 PDCCH) 스케줄링/전송이 하나도 없음을 알려주는 상태("no-PDSCH-state") 지시 정보를 포함할 수 있다. "no-PDSCH-state" 지시 정보도 UL 그랜트 PDCCH의 DAI 필드를 통해 전송될 수 있다. 이 경우, ANG 인덱스에 대한 정보와 "no-PDSCH-state" 지시 정보는 DAI 필드 내의 서로 다른 비트에 의해 구분되거나, 서로 다른 DAI 상태에 의해 구분되거나, 특정 DAI 상태를 공유할 수 있다. 특징적으로, 특정 복수의 ANG 인덱스들 중에 F/L-ANG가 존재하는 경우 해당 ANG 인덱스들 중 가장 작은/큰 인덱스를 갖는 ANG를 F/L-ANG 인덱스로 알려줄 수 있다.
- [0227] 도 23은 4개의 CC가 병합되고 DL SF:UL SF = 4:1로 구성된 상황에서 L-ANG 인덱스 지시 기반의 ACK/NACK 페이로드 구성 방안을 예시한다. 도 23을 참조하면, PDSCH가 적어도 하나 이상 스케줄링/전송된 L-ANG (즉, ACK/NACK 그룹 #2)가 UL 그랜트 PDCCH를 통해 지시된다. 단말은 ACK/NACK 그룹 #1, #2에 대응하는 DL 서브프레임/DL CC(즉, DL SF #1~2/DL CC #1~4)에 대해서만 ACK/NACK 페이로드를 구성한다.
- [0228] 다른 방안으로, PDSCH (또는 DL 그랜트 PDCCH)가 적어도 하나 이상 스케줄링/전송된 ACK/NACK 그룹 인덱스 각각을 비트맵 형태로 알려주는 방식을 고려할 수 있다.
- [0229] 방법 4) ACK/NACK 그룹 지시에 대응하는 ACK/NACK 페이로드
- [0230] 본 방법에서는 UL SF에 대응되는 DL SF 그룹에 대하여 ACK/NACK 페이로드 구성 대상이 되는 ACK/NACK 그룹 인덱스 (즉, AN-PG 인덱스)를, 해당 UL SF를 통해 전송될 PUSCH를 스케줄링하는 PDCCH를 통해 알려줄 수 있다. ACK/NACK 그룹은 DL CC 그룹, DL SF 그룹 혹은 이들간의 조합에 대응되며, 각 ACK/NACK 그룹은 인덱스가 미리 지정된다. PDSCH w/o PDCCH (예, SPS PDSCH)의 경우, 기지국과 단말이 모두 스케줄링 정보를 알고 있으므로, SPS PDSCH는 AN-PG 인덱스 결정을 위한 PDSCH 대상에서 제외될 수 있다. 본 방법에서, 단말은 AN-PG 인덱스에 해당하는 ACK/NACK 그룹에 대해서만 직접적으로 ACK/NACK 페이로드를 구성할 수 있다.
- [0231] 또한, AN-PG 인덱스에 대한 정보는 UL 그랜트 PDCCH 내의 DAI(Downlink Assignment Index) 필드를 통해 전송될 수 있다. UL 그랜트 PDCCH는 추가적으로 UL SF에 대응되는 DL SF 그룹 전체에 대해 PDSCH (또는 DL 그랜트 PDCCH) 스케줄링/전송이 하나도 없음을 알려주는 상태("no-PDSCH-state") 지시 정보를 포함할 수 있다. "no-PDSCH-state" 지시 정보도 UL 그랜트 PDCCH의 DAI 필드를 통해 전송될 수 있다. 이 경우, AN-PG 인덱스에 대한 정보와 "no-PDSCH-state" 지시 정보는 DAI 필드 내의 서로 다른 비트에 의해 구분되거나, 서로 다른 DAI 상태에 의해 구분되거나, 특정 DAI 상태를 공유할 수 있다.
- [0232] 도 24는 4개의 CC가 병합되고 DL SF:UL SF = 4:1로 구성된 상황에서 AN-PG 인덱스 지시 기반의 ACK/NACK 페이로드 구성 방안을 예시한다. 도 24는 모든 PDSCH 스케줄링/전송을 포함하는 AN-PG (즉, ACK/NACK 그룹 #2)가 UL 그랜트 PDCCH를 통해 지시되는 경우를 예시한다. 단말은 ACK/NACK 그룹 #2에 대응하는 DL 서브프레임/DL CC(즉, DL SF #3~4/DL CC #1~4)에 대해서만 ACK/NACK 페이로드를 구성한다.
- [0233] 방법 4를 위한 ACK/NACK 그룹핑시, 모든 DL CC와 모든 DL SF를 포함하는 ACK/NACK 그룹 (도 24의 예에서 ACK/NACK 그룹 #3)이 지정되는 것이 바람직하다. 또한, PCC와 SCC(들)를 구분하여 서로 다른 ACK/NACK 그룹으로 지정할 수 있으며, CW 번들링 여부에 따라서도 서로 다른 ACK/NACK 그룹을 지정할 수 있다.
- [0234] 상기 제안 방법들에 대하여, 셀-특정 방법 구성(configuration)을 통해 모든 단말에게 공통된 하나의 방법이 적용되거나, 혹은 단말-특정 방법 구성을 통해 각 단말별로 서로 독립적인 방법이 적용될 수 있다.
- [0235] 상술한 방법과 같이, UL 그랜트 PDCCH(예, via UL DAI 필드)를 통해 시그널링 되는 정보(여기서, PDSCH w/o

PDCCH (예, SPS PDSCH)는 해당 정보 결정시 제외될 수 있다)를 이용하여 PUSCH로 피기백될 ACK/NACK 페이로드 구간(즉, 시그널링된 ACK/NACK 페이로드)이 결정되는 경우, PDSCH w/o PDCCH에 대한 ACK/NACK은 다음과 같이 처리될 수 있다. 설명의 편의를 위해, 하나의 DL CC내 각각의 DL SF를 "슬롯"이라 칭한다.

- [0236] 1) PDSCH w/o PDCCH가 스케줄링/전송된 슬롯이 시그널링된 ACK/NACK 페이로드 내 존재하는 경우
- [0237] - 시그널링된 ACK/NACK 페이로드 내 해당 슬롯에 해당 PDSCH에 대한 ACK/NACK을 맵핑한 후, 시그널링된 ACK/NACK 페이로드를 PUSCH로 피기백
- [0238] 2) PDSCH w/o PDCCH가 스케줄링/전송된 슬롯이 시그널링된 ACK/NACK 페이로드 내 존재하지 않는 경우 또는 방법 1-A의 경우
- [0239] - 시그널링된 ACK/NACK 페이로드에 MSB (또는 LSB)를 새로이 추가하여 해당 PDSCH에 대한 ACK/NACK을 맵핑한 후 PUSCH로 피기백 (여기서 LSB라 함은, 시그널링된 ACK/NACK 페이로드 전체 혹은 시그널링된 ACK/NACK 페이로드 내 PCC ACK/NACK 파트에 대한 LSB일 수 있다)
- [0240] 한편, CA 기반 TDD 시스템에서는 특정 UL SF에서 하나 이상의 UL CC를 통해 하나 이상의 PUSCH가 전송될 수 있으며, PUSCH w/o PDCCH (예, SPS PUSCH) 역시 해당 하나 이상의 PUSCH에 포함될 수 있다. 편의를 위해, 일반적인 PUSCH, 즉 UL 그랜트 PDCCH에 의해 스케줄링되어 전송되는 PUSCH를 PUSCH w/ PDCCH라 칭한다. 이러한 상황에서 PUSCH로의 ACK/NACK 피기백이 요구되는 경우, 해당 하나 이상의 PUSCH 중 특정 하나의 PUSCH만을 선택하여 해당 특정 PUSCH에만 ACK/NACK을 피기백하여 전송하는 것을 고려할 수 있다. 선택된 해당 특정 PUSCH가 PUSCH w/o PDCCH일 경우, UL 그랜트 PDCCH (예, via DAI 필드)를 통해 시그널링되는 정보가 존재하지 않으므로, 피기백되는 ACK/NACK 페이로드 결정을 위해 다음과 같이 단말 동작을 정의할 수 있다.
- [0241] < Alt 1a >
- [0242] 1) PUSCH w/ PDCCH가 존재하지 않고 PUSCH w/o PDCCH만 존재하는 상황에서 ACK/NACK 피기백을 위해 PUSCH w/o PDCCH가 선택된 경우, 모든 DL SF 및 단말이 병합한 모든 DL CC에 대해 ACK/NACK 페이로드를 구성하여 선택된 PUSCH로 피기백 전송한다.
- [0243] 2) PUSCH w/ PDCCH와 PUSCH w/o PDCCH가 모두 존재하는 상황에서 ACK/NACK 피기백을 위해 PUSCH w/o PDCCH가 선택된 경우, PUSCH w/ PDCCH의 UL 그랜트 PDCCH (예, via DAI 필드)를 통해 시그널링된 정보를 기반으로 ACK/NACK 페이로드를 구성하여 선택된 PUSCH로 피기백 전송한다.
- [0244] < Alt 1b >
- [0245] 1) PUSCH w/o PDCCH가 존재하는 상황에서 ACK/NACK 피기백을 위해 PUSCH w/o PDCCH가 선택된 경우, PUSCH w/ PDCCH의 존재 여부와 관계없이 모든 DL SF 및 단말이 병합한 모든 DL CC에 대해 ACK/NACK 페이로드를 구성하여 선택된 PUSCH로 피기백 전송한다.
- [0246] 한편, 피기백되는 ACK/NACK 페이로드 결정을 위해 UL 그랜트 PDCCH (예, via DAI 필드)를 통해 시그널링되는 정보(즉, TDD-UL-DAI)는, 피기백되는 ACK/NACK 페이로드에 대한 기지국과 단말간 불일치를 방지하기 위해 특정 UL SF에서의 복수 PUSCH를 스케줄링하는 UL 그랜트 PDCCH(들)에서 모두 동일한 값으로 설정되는 것이 바람직하다. 만약, 특정 UL SF에 대응되는 UL 그랜트 PDCCH(들)에서 TDD-UL-DAI 값이 서로 다를 경우, 다음과 같이 단말 동작을 정의할 수 있다.
- [0247] < Alt 2a >
- [0248] 모든 UL 그랜트 PDCCH에서 TDD-UL-DAI 값이 동일하지 않을 경우 해당 모든 UL 그랜트 PDCCH를 버리고 (discard), 이에 대응/수반되는 PUSCH 전송을 포기한다. 이를 기반으로, ACK/NACK 피기백을 위한 세부 동작은 아래와 같이 정의될 수 있다.
- [0249] 1) 모든 UL 그랜트 PDCCH에서 TDD-UL-DAI 값이 동일하지 않은 상황에서 ACK/NACK 피기백을 위해 PUSCH w/o PDCCH가 선택된 경우, 해당 모든 UL 그랜트 PDCCH를 버리고(예, 해당 UL 그랜트 PDCCH들이 스케줄링하는 PUSCH 전송을 모두 드랍), 모든 DL SF 및 단말이 병합한 모든 DL CC에 대해 ACK/NACK 페이로드를 구성하여 PUSCH w/o PDCCH로 피기백 전송한다.
- [0250] 2) 모든 UL 그랜트 PDCCH에서 TDD-UL-DAI 값이 동일하지 않고 PUSCH w/o PDCCH가 존재하는 상황에서 ACK/NACK 피기백을 위해 PUSCH w/o PDCCH가 선택되지 않은 경우, 해당 모든 UL 그랜트 PDCCH를 버리고(예, 해당 UL 그랜

트 PDCCH들이 스케줄링하는 PUSCH 전송을 모두 드랍), PUSCH w/o PDCCH을 통해 상기 A1t 2a-1)과 동일한 방식의 ACK/NACK 피기백을 수행한다.

[0251] 3) 모든 UL 그랜트 PDCCH에서 TDD-UL-DAI 값이 동일하지 않고 PUSCH w/o PDCCH가 존재하지 않는 경우, 해당 모든 UL 그랜트 PDCCH를 버리고(예, 해당 UL 그랜트 PDCCH들이 스케줄링하는 PUSCH 전송을 모두 드랍)한 후 PUSCH로의 피기백없이 PUCCH를 통해 ACK/NACK을 전송한다.

[0252] < A1t 2b >

[0253] 1) 모든 UL 그랜트 PDCCH에서 TDD-UL-DAI 값이 동일하지 않은 상황에서 ACK/NACK 피기백을 위해 PUSCH w/o PDCCH가 선택된 경우, 별도의 처리(예, UL 그랜트 PDCCH를 버림)없이 모든 DL SF 및 단말이 병합한 모든 DL CC에 대해 ACK/NACK 페이로드를 구성하여 선택된 PUSCH로 피기백 전송한다.

[0254] 2) 모든 UL 그랜트 PDCCH에서 TDD-UL-DAI 값이 동일하지 않고 PUSCH w/o PDCCH가 존재하는 상황에서 ACK/NACK 피기백을 위해 PUSCH w/o PDCCH가 선택되지 않은 경우, 해당 모든 UL 그랜트 PDCCH를 버리고(예, 해당 UL 그랜트 PDCCH들이 스케줄링하는 PUSCH 전송을 모두 생략), PUSCH w/o PDCCH을 통해 상기 A1t 2b-1)과 동일한 방식의 ACK/NACK 피기백을 수행한다.

[0255] 3) 모든 UL 그랜트 PDCCH에서 TDD-UL-DAI 값이 동일하지 않고 PUSCH w/o PDCCH가 존재하지 않는 경우, 해당 모든 UL 그랜트 PDCCH를 버리고(예, 해당 UL 그랜트 PDCCH들이 스케줄링하는 PUSCH 전송을 모두 생략), PUSCH로의 피기백없이 PUCCH를 통해 ACK/NACK을 전송한다.

[0256] **실시예 3**

[0257] CA 기반 TDD 시스템에서 UL DAI 필드를 이용하여 PUSCH로 피기백되는 ACK/NACK의 페이로드 크기를 줄이는 방안에 대해 추가적으로 설명한다. 본 예는 도 19~21을 참조하여 설명한 바와 같이, DL 그랜트 PDCCH에 포함된 DAI 필드(DL DAI)를 PDSCH의 개수에 관한 정보를 알려주는 카운터로 사용하고, UL 그랜트 PDCCH에 포함된 DAI 필드(UL DAI)를 DL 서브프레임 구간 동안 전송된 PDSCH의 총 개수를 알려줌으로써 PUSCH로 피기백되는 페이로드의 수를 동적으로 조절하는 방안을 전체로 한다. 여기서, PDSCH의 개수는 ACK/NACK 피드백이 필요한 DL SF의 개수와 등가이다.

[0258] 도 25는 UL DAI에 사용 여부에 따른 ACK/NACK 전송 과정을 예시한다. 이해를 돕기 위해 TDD 및 1 CC 병합 상황을 가정한다.

[0259] 도 25를 참조하면, 기지국은 DL SF#1, DL SF#3, DL SF#4에서 PDCCH/PDSCH를 전송한다. 각각의 DL 그랜트 PDCCH의 DAI 필드에는 해당 PDCCH의 순서 값을 지시하는 정보가 포함된다. 본 예는 단말이 SF#4에서 PDCCH (DL DAI=3)의 검출에 실패했다고 가정한다(PDCCH DTX 발생). 이 경우, UL DAI의 총 개수 정보를 이용하지 않는다면, 단말은 PDCCH DTX 문제로 인해 최대 4 SF 동안의 ACK/NACK을 피드백 해야 한다. 하지만, 단말이 UL DAI의 총 개수 정보를 알고 있으면 도시한 바와 같이 PUSCH로 피기백해야 하는 ACK/NACK 페이로드를 줄일 수 있다. 또한, 단말은 도시한 바와 같이 SF#1과 SF#3에서만 PDSCH를 수신했으므로 ACK/NACK 페이로드 내에서 SF#1과 SF#3에 해당하는 비트 포지션에서는 ACK/NACK을 전송하고 PDSCH를 수신하지 않은 SF에 해당하는 비트 포지션에는 바람직하게는 NACK 상태를 채워서 전송할 수 있다.

[0260] 다음으로, 복수의 CC가 병합된 TDD 상황에서 고려한다면, 상술한 방식을 확장하여 다음의 방식을 고려할 수 있다.

[0261] 도 26은 UL DAI에 사용에 따른 ACK/NACK 전송 과정을 예시한다. DL SF:UL SF = 4:1이고 3개의 CC가 병합된 상황을 가정하였다.

[0262] 도 26을 참조하면, 기지국은 각 CC 별로 전송되는 PDSCH의 개수 중 최대 값, 또는 각 CC 별 전송되는 DL 스케줄링 PDCCH의 개수 중 최대 값을 UL DAI를 통해 단말에게 알려줄 수 있다. 이 경우, 단말은 각 CC 별로 UL DAI 값에 맞게 ACK/NACK 페이로드를 구성할 수 있다(수학적 2~3 참조). 예를 들어, 단말은 Non-MIMO로 설정된 3개의 CC를 병합하고 UL DAI가 지시하는 값이 3이라면, 각 CC 별로 3비트씩을 예약해야 하므로 총 9비트의 페이로드를 구성할 수 있다.

[0263] 상술한 방식을 고려할 때, 본 예에서는 제한된 비트 수(예, 2비트)로 UL DAI를 사용할 경우 UL DAI 상태를 구성하는 방안에 대해 제안한다. 예를 들어, TDD에서 DL SF:UL SF = 4:1인 경우를 고려할 때, UL DAI에 맵핑되는 정보(즉, 각 CC 내에서 전송되는 PDSCH의 개수 중 최대 값, 또는 각 CC 내에서 전송되는 DL 그랜트 PDCCH의 개수

중 최대 값)는 5개의 상태(즉, 0, 1, 2, 3, 4)를 표현할 수 있어야 한다. 그러나, DAI 필드가 2비트일 경우에는 비트 수가 모자란다. 따라서, UL DAI의 상태를 중첩시켜 표현할 필요가 있고 이에 따른 단말 동작을 정의할 필요가 있다.

[0264] 한 방안으로, UL DAI에 맵핑되는 정보(즉, 0, 1, 2, 3, 4)에서 연속된 두 개의 값을 하나의 UL DAI 상태로 맵핑하는 방안을 고려할 수 있다.

[0265] 표 8은 UL DAI 상태 맵핑 테이블을 구성하는 일 예를 나타낸다.

[0266] [표 8]

UL DAI 상태	UL DAI에 맵핑되는 정보		UL DAI에 맵핑되는 정보
A	0	⇒	0
B	1,2		2
C	3		3
D	4		4

[0267]

[0268] A, B, C, D는 {00, 01, 10, 11}비트의 원소일 수 있다. 예를 들어, {A=00, B=01, B=10, D=11}, {A=01, B=10, C=11, D=00}과 같은 다양한 맵핑이 가능하다.

[0269] 표 8에 따른 동작을 설명하기 위해, 단말이 UL 그랜트 PDCCH를 통해 UL DAI 상태=B에 해당하는 UL DAI 필드 값을 수신했다고 가정한다. 이 경우, CC에서 ACK/NACK 피드백이 필요한 DL 서브프레임의 개수(즉, 최대 전송될 수 있는 PDCCH/PDSCH의 개수)가 1 또는 2일 수 있지만, 단말은 ACK/NACK 피드백이 필요한 DL 서브프레임의 개수를 2로 가정하여 ACK/NACK 페이로드를 구성한다. 즉, 단말이 3개의 MIMO CC를 구성하고 있고 공간 번들링이 적용되지 않는 경우, 단말은 총 12비트(CC 별 4비트 ACK/NACK 페이로드 구성)의 ACK/NACK 페이로드를 구성한다.

[0270] 유사하게, UL DAI에 맵핑되는 정보 중 2와 3을 묶어 하나의 UL DAI 상태로 맵핑하고, 3과 4를 묶어 하나의 UL DAI 상태로 맵핑하는 것도 고려할 수 있다.

[0271] 표 9는 UL DAI 상태 맵핑 테이블을 구성하는 다른 예를 나타낸다. 표 9는 UL DAI에 맵핑되는 정보(즉, 0, 1, 2, 3, 4) 중에서 0과 4를 하나의 UL DAI 상태로 맵핑하는 방안을 예시한다.

[0272] [표 9]

UL DAI 상태	UL DAI에 맵핑되는 정보		UL DAI에 맵핑되는 정보
A	0,4	⇒	0 또는 4 (조건적 맵핑)
B	1		1
C	2		2
D	3		3

[0273]

[0274] A, B, C, D는 {00, 01, 10, 11}비트의 원소일 수 있다. 예를 들어, {A=00, B=01, B=10, D=11}, {A=01, B=10, C=11, D=00}과 같은 다양한 맵핑이 가능하다.

[0275] 표 9에 따른 동작을 설명하기 위해, 단말이 UL 그랜트 PDCCH를 통해 UL DAI 상태=A에 해당하는 UL DAI 필드 값을 수신했다고 가정한다. 이 경우, UL SF에 대응하는 복수의 DL SF에서 하나 이상의 DL 스케줄링 PDCCH (SPS 해제 PDCCH 포함) 또는 PDSCH가 검출되면, 단말은 해당 UL DAI 상태가 지시하는 정보를 4로 인식하고 상술한 바와 같이 ACK/NACK 페이로드를 구성할 수 있다. 반면, UL DAI 상태=A이고, UL SF에 대응하는 복수의 DL SF에서 DL 스케줄링 PDCCH (SPS 해제 PDCCH 포함) 및 PDSCH가 하나도 검출되지 않는 경우, 단말은 해당 UL DAI 상태가 지시하는 정보를 0으로 인식하고 PUSCH에 ACK/NACK을 피기백하지 않을 수 있다. 즉, 단말은 PUSCH 상으로 ACK/NACK을 전송하지 않을 수 있다.

[0276] 표 10은 UL DAI 상태 맵핑 테이블을 구성하는 다른 예를 나타낸다. 표 10은 UL DAI에 맵핑되는 정보(즉, 0, 1, 2, 3, 4) 중에서 1과 4를 하나의 UL DAI 상태로 맵핑하는 방안을 예시한다.

[0277] [표 10]

UL DAI 상태	UL DAI에 맵핑되는 정보		UL DAI에 맵핑되는 정보
A	0	⇒	0
B	1,4		1 또는 4 (조건적 맵핑)
C	2		2
D	3		3

[0278]

[0279] A, B, C, D는 {00, 01, 10, 11}비트의 원소일 수 있다. 예를 들어, {A=00, B=01, B=10, D=11}, {A=01, B=10, C=11, D=00}과 같은 다양한 맵핑이 가능하다.

- [0280] 표 10에 따른 동작을 설명하기 위해, 단말이 UL 그랜트 PDCCH를 통해 UL DAI 상태=B에 해당하는 UL DAI 필드 값을 수신했다고 가정한다. 이 경우, 하나 이상의 CC에서 두 개 이상의 DL 스케줄링 PDCCH (SPS 해제 PDCCH 포함) 또는 PDSCH가 검출되면, 단말은 해당 UL DAI 상태가 지시하는 정보를 4로 인식하고 상술한 바와 같이 ACK/NACK 페이로드를 구성할 수 있다. 반면, UL DAI 상태=B이고, 하나 이상의 CC에서 하나 이하의 DL 스케줄링 PDCCH(SPS 해제 PDCCH 포함)또는 PDSCH가 검출된 경우, 단말은 해당 UL DAI 상태가 지시하는 정보를 1로 인식하고 ACK/NACK 페이로드를 구성할 수 있다.
- [0281] **실시예 4**
- [0282] 도 27을 참조하여 PDCCH 없이 전송되는 PDSCH(예, SPS PDSCH)에 대한 ACK/NACK을 포함하는 ACK/NACK 페이로드 구성 시의 문제점을 설명한다. 본 예는 복수의 CC가 병합된 TDD 상황을 예시한다. 편의상, 하나의 DL CC에서 PDSCH/PDCCH가 전송되는 경우만을 도시하였다. 본 예는 복수의 CC가 병합된 FDD에도 해당한다.
- [0283] 도 27을 참조하면, 기지국은 DL SF#1,2,4에서 PDSCH를 전송하고 DL SF#2에서 SPS PDSCH를 전송한다. 설명을 위해, 단말이 DL SF#2,4에서 PDCCH를 수신하지 못했다고 가정한다. 이 경우, 앞에서 설명한 바와 같이, UL DAI를 이용하여 ACK/NACK 페이로드 사이즈를 동적으로 조절할 경우, SPS PDSCH에 대한 ACK/NACK의 위치가 불분명해지는 문제가 발생한다. 구체적으로, SPS 스케줄링의 경우 PDCCH로 SPS가 활성화되면 PDCCH 없이도 기지국과 단말간에 약속된 주기로 PDSCH가 전송된다. 이와 같이, PDCCH가 없는 경우에는 PDSCH의 순서 값을 전송할 수 없기 때문에 해당 PDSCH에 대한 ACK/NACK의 위치/순서를 알 수 없다.
- [0284] 따라서, SPS PDSCH에 대한 ACK/NACK (SPS PDSCH가 할당된 DL CC의 전송 모드(즉, 전송 가능한 최대 CW 수) 및 CW 번들링 유무에 따라 1 혹은 2 비트가 될 수 있음)의 경우, 기지국과 단말간 ACK/NACK 비트 포지션에 대한 불일치를 방지하기 위하여, SPS PDSCH에 대한 ACK/NACK(SPS PDSCH A/N으로 지칭)을 ACK/NACK 페이로드 내에서 고정된 위치에 맵핑시킬 것을 제안한다. ACK/NACK 페이로드는 PUSCH 혹은 PUCCH를 통해 전송될 수 있다. SPS PDSCH A/N을 위해 고정된 위치는 예를 들어 ACK/NACK 페이로드 내에서 MSB (Most Significant Bit) 또는 LSB (Least Significant Bit)를 포함한다. 여기서, LSB는 ACK/NACK 페이로드 전체 혹은 ACK/NACK 페이로드 내 PCC ACK/NACK 파트(즉, PCC를 위한 CC 별 ACK/NACK 페이로드)에 대한 LSB일 수 있다. PCC의 셀 인덱스가 가장 작게 설정될 경우, LSB는 ACK/NACK 페이로드 내에서 셀 인덱스가 가장 작은 셀의 ACK/NACK 파트에 대한 LSB일 수 있다. 유사하게, MSB는 ACK/NACK 페이로드 전체 혹은 ACK/NACK 페이로드 내 PCC ACK/NACK 파트에 대한 MSB일 수 있다. PCC의 셀 인덱스가 가장 작게 설정될 경우, MSB는 ACK/NACK 페이로드 내에서 셀 인덱스가 가장 작은 셀의 ACK/NACK 파트에 대한 MSB일 수 있다.
- [0285] 도 28~29는 본 발명의 일 실시예에 따른 ACK/NACK 페이로드 구성 방안을 예시한다. 도 28은 복수의 CC가 병합된 FDD 상황을 예시한다. FDD에서 DL 서브프레임과 UL 서브프레임은 1:1로 대응하므로 하나의 UL 서브프레임 상에서 하나의 DL 서브프레임에 대한 ACK/NACK이 전송된다. 도 29는 복수의 CC가 병합된 FDD 상황을 예시한다. TDD에서 DL 서브프레임과 UL 서브프레임은 M:1로 대응하므로 하나의 UL 서브프레임 상에서 복수의 DL 서브프레임에 대한 ACK/NACK이 전송될 수 있다.
- [0286] 도 28~29를 참조하면, 다음의 세 가지 옵션을 고려할 수 있다.
- [0287] 옵션 A: SPS PDSCH A/N을 ACK/NACK 페이로드의 끝에 위치시킬 수 있다(즉, ACK/NACK 구성 비트의 LSB에 배치). 본 방식에 따르면, DAI에 포함된 순서 값을 할당 받은 ACK/NACK을 순서 값 그대로 배치할 수 있다. SPS PDSCH A/N은 PDCCH가 있는 PDSCH (및 SPS 해제 PDCCH)에 대한 ACK/NACK 이후에 배치된다. SPS PDSCH가 복수인 경우, 복수의 SPS PDSCH A/N도 LSB부터 배치할 수 있다. 바람직하게, SPS PDSCH A/N간의 순서는 SPS PDSCH가 전송되는 CC 인덱스 순(또는 역순)으로 배치하고 동일 CC 인덱스인 경우 서브프레임 번호가 빠른(또는 느린) 순으로 배치할 수 있다.
- [0288] 옵션 B: SPS PDSCH A/N을 ACK/NACK의 페이로드의 처음에 위치시킬 수 있다(즉, ACK/NACK 구성 비트의 MSB에 배치). 본 방식에 따르면, SPS PDSCH A/N은 ACK/NACK 페이로드의 처음에 배치되므로 DAI에 포함된 순서 값을 할당 받은 ACK/NACK은 ACK/NACK 페이로드 내에서 순서 값을 하나씩 뒤로 미루어 배치해야 한다. SPS가 특정 CC로 전송된다면, 해당 CC에 대한 ACK/NACK 페이로드를 항상 전체 ACK/NACK 페이로드의 처음에 배치하는 것도 가능하다. 도시한 바와 같이, CC 별 ACK/NACK 페이로드를 CC 인덱스 순서에 따라 순차적으로 연결하여 전체 ACK/NACK 페이로드를 구성할 경우, SPS PDSCH가 있는 CC에 대해 제일 낮은 CC 인덱스 값을 부여하거나, 제일 낮은 CC 인덱스 값을 갖는 CC를 통해서만 SPS PDSCH가 전송되도록 제한할 수 있다. 예를 들어, SPS PDSCH가 있는 특정 CC는 프라이머리 CC로 제한될 수 있다. SPS PDSCH가 복수인 경우, 복수의 SPS PDSCH A/N도 MSB부터 배치할

수 있다. 바람직하게 SPS PDSCH A/N간의 순서는 SPS PDSCH의 CC 인덱스 순(또는 역순)으로 배치하고 동일 CC 인덱스인 경우 서브프레임 번호가 빠른(또는 느린) 순으로 배치할 수 있다.

[0289] 옵션 C: SPS PDSCH A/N을 SPS PDSCH가 존재하는 CC를 위한 ACK/NACK 페이로드의 마지막 자리에 위치시킬 수 있다(즉, CC별 ACK/NACK 구성 비트의 LSB에 배치). SPS PDSCH가 복수인 경우, 복수의 SPS PDSCH를 각각의 CC별 ACK/NACK 구성 비트 필드의 LSB부터 배치할 수 있다. 바람직하게 SPS ACK/ANCK간의 순서는 SPS PDSCH의 CC 인덱스 별로 배치하고 동일 CC 인덱스인 경우 서브프레임 번호가 빠른(또는 느린) 순으로 배치할 수 있다.

[0290] 도 30은 ACK/NACK 페이로드를 구성하는 다른 예를 나타낸다. 도 30은 도 19에 상술한 옵션 C를 적용한 예를 나타낸다.

[0291] 먼저 도 19에 관한 내용을 다시 한번 설명한다. 도 19의 방식에 따르면, 단말은 UL DAI 값을 이용하여 전체 ACK/NACK 페이로드 사이즈를 조절할 수 있다. 구체적으로, 단말은 UL DAI 값과, 해당 CC의 전송 모드 및 번들링 여부를 고려하여 각 DL CC를 위한 CC 별 ACK/NACK 페이로드(다른 말로, ACK/NACK 파트)의 사이즈를 결정할 수 있다. 또한, 단말은 각 DL CC에서 수신된 DL DAI 값(들)을 이용하여 CC 별 ACK/NACK 페이로드 내에서 각 ACK/NACK의 위치를 결정할 수 있다.

[0292] 구체적으로, c-번째 DL CC (혹은 서빙 셀)을 위한 HARQ-ACK 피드백 비트를 $o_{c,0}^{ACK} o_{c,1}^{ACK} \dots o_{c,O_c^{ACK}-1}^{ACK}$ 라고 정의한다고 가정한다($c \geq 0$). O_c^{ACK} 는 c-번째 DL CC를 위한 HARQ-ACK 페이로드의 비트 수 (즉, 사이즈)를 나타낸다. c-번째 DL CC에 대해, 단일 전송블록 전송을 지원하는 전송 모드가 설정되거나 공간 번들링이 적용되는 경우, $O_c^{ACK} = B_c^{DL}$ 로 주어질 수 있다. 반면, c-번째 DL CC에 대해, 복수(예, 2)의 전송블록 전송을 지원하는 전송 모드가 설정되고 공간 번들링이 적용되지 않는 경우, $O_c^{ACK} = 2B_c^{DL}$ 로 주어질 수 있다. B_c^{DL} 는 c-번째 DL CC에서 ACK/NACK 피드백이 필요한 DL 서브프레임의 개수(즉, maxPDCCHperCC)를 나타낸다. PUSCH w/ PDCCH를 통해 HARQ-ACK이 전송되는 경우, maxPDCCHperCC는 UL-DAI 필드의 값에 의해 지시된다. 본 예는 기지국이 maxPDCCHperCC 값 결정시 PDSCH w/o PDCCH (예, SPS PDSCH)까지 고려하는 경우를 예시한다(즉, maxPDCCHperCC 값=3). 반면, PUCCH 또는 PUSCH w/o PDCCH를 통해 HARQ-ACK이 전송되는 경우, maxPDCCHperCC=M으로 주어진다.

[0293] c-번째 DL CC에 대해, 단일 전송블록 전송을 지원하는 전송 모드가 설정되거나 공간 번들링이 적용되는 경우, CC별 HARA-ACK 페이로드 내에서 각 ACK/NACK의 위치는 $o_{c,2DAI(k)-1}^{ACK}$ 로 주어진다. DAI(k)는 DL 서브프레임 $n-k$ 에서 검출된 PDCCH의 DL DAI 값을 나타낸다. 반면, c-번째 DL CC에 대해, 복수(예, 2)의 전송블록 전송을 지원하는 전송 모드가 설정되고 공간 번들링이 적용되지 않는 경우, CC 별 HARA-ACK 페이로드 내에서 각 ACK/NACK의 위치는 $o_{c,2DAI(k)-2}^{ACK}$ 및 $o_{c,2DAI(k)-1}^{ACK}$ 로 주어진다. $o_{c,2DAI(k)-2}^{ACK}$ 는 코드워드 0을 위한 HARQ-ACK을 나타내고, $o_{c,2DAI(k)-1}^{ACK}$ 는 코드워드 1을 위한 HARQ-ACK을 나타낸다.

[0294] 한편, 도시한 바와 같이 SPS PDSCH가 존재하는 경우, 옵션 C에 따르면, SPS PDSCH에 대한 HARQ-ACK의 위치는 해당 CC를 위한 HARQ-ACK 페이로드의 $o_{c,O_c^{ACK}-1}^{ACK}$ 에 위치한다. SPS PDSCH는 존재하는 CC는 도시한 바와 같이, 가장 작은 CC 인덱스를 갖는 DL CC로 한정될 수 있다. 또한, SPS PDSCH는 존재하는 CC는 DL PCC로 한정될 수 있다. DL PCC의 CC 인덱스가 가장 작은 CC 인덱스를 갖도록 설정하는 것도 가능하다.

[0295] 이후, 단말은 복수의 CC 별 HARQ-ACK 페이로드 (즉, 각 CC를 위한 HARQ-ACK 파트)를 셀 인덱스에 따라 순차적으로, 바람직하게는 오름차순으로 연결한다. 연결에 의해 구성된 전체 HARQ-ACK 페이로드는 물리 채널 전송을 위한 신호 처리(예, 채널 코딩, 변조, 스크램블 등)을 거친 뒤 PUCCH 또는 PUSCH를 통해 전송될 수 있다.

[0296] **실시예 5**

[0297] 이하, ACK/NACK 전송을 위한 SPS ACK/NACK 정보 비트의 개수를 결정하는 방안에 대해 제안한다. SPS 스케줄링의 경우 PDCCH로 SPS가 활성화되면 PDCCH 없이도 기지국과 단말간에 약속된 주기로 PDSCH가 전송된다. 따라서, PDCCH가 없는 경우라도, 단말은 해당 PDSCH를 통해 1개 혹은 복수의 TB가 전송될지 예측할 수 있다. 따라서, SPS PDSCH가 전송되는 CC가 하나의 PDSCH에 대해서 복수의 TB가 전송될 수 있도록 모드가 설정되면, SPS PDSCH가 아닌 동적 PDSCH(즉, 대응되는 PDCCH가 있는 PDSCH)의 경우 PDCCH 손실(missing)을 대비하여 CC 별 전송 모드에 따른 최대 전송 가능한 TB 수에 맞추어 PDSCH 당 ACK/NACK 정보 비트 수를 확보해야 한다. 그러나, SPS PDSCH의 경우 SPS 활성화 시에 할당 받은 TB 수에 맞추어서 PDSCH 당 ACK/NACK 정보 비트 수를 결정하도록 할

수 있다.

[0298] 예를 들어, SPS PDSCH는 전송 모드에 관계없이 1개의 TB만이 스케줄링되도록 설정되고, SPS PDSCH가 전송되는 CC는 최대 2개의 TB 전송을 지원하는 전송 모드가 설정되었다고 가정한다. 이 경우, 동적 PDSCH를 위해서는 실제 1개의 TB만이 스케줄링되는 경우라도 단말은 2개의 ACK/NACK 정보 비트를 확보해야 하는 반면, SPS PDSCH를 위해서는 1개의 ACK/NACK 정보 비트만 확보할 수 있다. 따라서, 본 SPS PDSCH에 대해 불필요한 ACK/NACK 정보 비트의 할당을 피할 수 있다.

[0299] 도 31은 본 실시예에 따른 ACK/NACK 전송 과정을 예시한다. 도면에서 옵션 A~C는 도 29의 옵션 A~C에 적응적 ACK/NACK 전송을 결합한 예이다. 옵션 A~C는 maxPDCCHperCC=2인 경우의 적응적 ACK/NACK 전송 방법을 예시하며, maxPDCCHperCC 값 결정 시에 SPS PDSCH가 고려된 경우를 가정한다. 따라서, 옵션 A~C에서 ACK/NACK 피드백이 필요한 DL 서브프레임의 개수는 2개이다. 옵션 D는 비-적응적 ACK/NACK 전송을 나타내며, ACK/NACK 페이로드 내에서 각 ACK/NACK 비트의 위치는 CC 인덱스와 서브프레임 순서에 순차적으로 정해진다. 또한, CC#1/#3은 두 개의 TB 전송을 지원하는 전송 모드(Transmission Mode, TM)로 설정되고 공간 번들링은 적용되지 않는다고 가정한다. CC#2/#3는 한 개의 TB 전송을 지원하는 전송 모드로 설정되었다고 가정한다. 또한, SPS PDSCH는 한 개의 TB 전송만을 지원하도록 설정되었다고 가정한다.

[0300] 도 31을 참조하면, 옵션 A~C의 경우, 단말은 CC 별로 2개의 DL 서브프레임에 대한 ACK/NACK 비트를 생성한다. 옵션 D의 경우, 단말은 CC 별로 2개의 DL 서브프레임에 대한 ACK/NACK 비트를 생성한다.

[0301] 단말은 CC#1/#3의 동적 PDSCH에 대해서는 실제 스케줄링된 TB 수와 상관없이 전송 모드에 따라, 하나의 PDSCH (혹은 하나의 DL 서브프레임) 당 항상 ACK/NACK 2 비트를 할당한다. 만약, CC#1/#3에 공간 번들링이 적용될 경우, 단말은 CC#1/#3의 동적 PDSCH에 대해서는 하나의 PDSCH (혹은 하나의 DL 서브프레임) 당 항상 ACK/NACK 2비트를 할당한다. 또한, 단말은 단말은 CC#2/#4의 동적 PDSCH에 대해서는 실제 스케줄링된 TB 수와 상관없이 1개의 TB를 위해, 하나의 PDSCH (혹은 하나의 DL 서브프레임) 당 항상 ACK/NACK 1비트를 할당한다.

[0302] 반면, 단말은 SPS PDSCH에 대해서는 CC#1의 전송 모드에 따른 최대 스케줄링 가능한 TB 수에 무관하게 실제 SPS PDSCH로 스케줄링된 TB 수에 따른 ACK/NACK 비트 (본 예의 경우, 1비트)를 할당한다. 즉, 본 예에서, SPS PDSCH A/N은 SPS PDSCH가 전송되는 CC의 전송 모드와 관계 없이 항상 1비트로 고정된다.

[0303] CC별로 하나의 DL 서브프레임에서 최대 전송될 수 있는 TB 수가 1또는 2라고 하면, 본 실시예에 따른 HARQ-ACK 비트 수는 다음과 결정될 수 있다.

[0304] 1) maxPDCCHperCC를 구할 때에 SPS PDSCH를 포함하는 경우 다음 관계가 성립한다. 수학적 9는 SPS PDSCH가 전송되는 CC가 최대 1TB 전송을 지원하는 전송 모드로 설정된 경우를 나타낸다. 수학적 10은 SPS PDSCH가 전송되는 CC가 최대 2TB 전송을 지원하는 전송 모드로 설정된 경우를 나타낸다.

[0305] [수학적 9]

[0306]
$$O_{HARQ-ACK} = \max PDCCHperCC \cdot \sum_{c=0}^{C-1} TB_{max}(c) = \max PDCCHperCC \cdot (C + C_2).$$

[0307] [수학적 10]

[0308]
$$O_{HARQ-ACK} = \max PDCCHperCC \cdot \sum_{c=0}^{C-1} TB_{max}(c) - 1 = \max PDCCHperCC \cdot (C + C_2) - 1$$

[0309] 2) maxPDCCHperCC 를 구할 때에 PDSCH를 포함하지 않을 경우 다음 관계가 성립한다.

[0310] [수학적 11]

[0311]
$$O_{HARQ-ACK} = \max PDCCHperCC \cdot \sum_{c=0}^{C-1} TB_{max}(c) + 1 = \max PDCCHperCC \cdot (C + C_2) + 1.$$

[0312] 다만, maxPDCCHperCC =M인 경우(M은 하나의 UL 서브프레임에 대응되는 DL 서브프레임의 수이다), 다음의 예외를 적용할 수 있다. 수학적 12는 SPS PDSCH가 전송되는 CC가 최대 1TB 전송을 지원하는 전송 모드로 설정된 경우를 나타낸다. 수학적 13은 SPS PDSCH가 전송되는 CC가 최대 2TB 전송을 지원하는 전송 모드로 설정된 경우를 나타낸다.

[0313] [수학식 12]

[0314]
$$O_{HARQ-ACK} = \max_{\text{PDCCH per CC}} \cdot \sum_{c=0}^{C-1} TB_{\max}(c) = \max_{\text{PDCCH per CC}} \cdot (C + C_2).$$

[0315] [수학식 13]

[0316]
$$O_{HARQ-ACK} = \max_{\text{PDCCH per CC}} \cdot \sum_{c=0}^{C-1} TB_{\max}(c) - 1 = \max_{\text{PDCCH per CC}} \cdot (C + C_2) - 1$$

[0317] 적응적 ACK/NACK 전송 방식에서는 제안하는 바와 같이 SPS PDSCH의 경우 스케줄링된 TB 수에 따라 ACK/NACK 비트 수를 할당할 수 있다. 반면, 비-적응적 ACK/NACK 전송 방식에서는 SPS PDSCH와 무관하게 전송 모드에 따른 최대 스케줄링 가능한 TB 수에 따라 ACK/NACK 비트 수를 할당하는 방식을 사용할 수 있다. 비-적응적 방식의 경우, 항상 CC의 전송 모드와 1개의 UL 서브프레임에 대응되는 DL 서브프레임 수에 따른 고정된 ACK/NACK 수를 사용할 수 있다는 면에서 바람직할 수 있다.

[0318] 보다 구체적으로 다음의 조합을 고려할 수 있다.

[0319] - PUCCH 포맷으로 ACK/NACK이 전송될 경우 비-적응적 ACK/NACK 전송 방식을 사용하고(SPS PDSCH와 무관하게), 전송 모드에 따른 최대 스케줄 가능한 TB 수에 따라 ACK/NACK 비트 수를 할당하는 방식을 적용할 수 있다.

[0320] - PUSCH로 ACK/NACK이 피기백되어 전송될 경우 적응적 ACK/NACK 전송 방식을 사용하고 동적 PDSCH의 경우 전송 모드에 따른 최대 스케줄링 가능한 TB 수에 따라 ACK/NACK 비트 수를 할당할 수 있다. 반면, SPS PDSCH의 경우 스케줄링된 TB 수에 따라 ACK/NACK 비트 수를 할당하는 방식을 적용할 수 있다. SPS PDSCH로 전송할 수 있는 최대 TB 수가 전송 모드와 상관없이 1 TB인 경우 SPS PDSCH에 대한 ACK/NACK은 항상 1비트로 고정될 수 있다.

[0321] **실시예 6**

[0322] 이하, ACK/NACK 전송 자원을 선택하기 위한 시그널링 방안에 대해 제안한다. 기존 LTE의 경우, 1개의 PDSCH에 대한 ACK/NACK을 전송하는 포맷(Format1로 지칭)만이 존재한다. 또한, PDCCH가 있는 경우에는 단말은 PDCCH가 전송되는 CCE와 연동된 PUCCH 자원을 활용하고 SPS의 경우에는 미리 기지국으로부터 할당 받은 PUCCH 자원을 활용한다. 반면, LTE-A의 경우, 다수의 PDSCH에 대한 다수의 ACK/NACK을 전송하기 위한 다중 ACK/NACK 포맷(FormatM로 지칭)이 제안되고 있다(도 10~11 참조). FormatM을 위한 자원은 기지국이 단말에게 명시적으로 할당할 수 있다. FormatM의 경우, 기존 Format1에 비해 물리 자원을 더 차지하므로 이를 많이 사용하는 것은 자원 활용 관점에서 비효율적이다. 따라서, 복수의 CC가 구성되더라도 실제 스케줄링되는 PDSCH가 하나일 경우 가급적 기존의 Format1을 활용하는 것이 바람직하다.

[0323] 따라서, 실제 전송이 필요한 ACK/NACK의 수에 따라서, PDSCH 할당을 하는 PDCCH, SPS 해제를 지시하는 PDCCH에 PUCCH 포맷과 이를 위한 자원 선택을 지시하는 시그널링을 포함시키는 것을 고려할 수 있다.

[0324] SPS에 의해, PDCCH 없이 주기적으로 PDSCH가 스케줄링될 경우에는 해당 서브프레임에서 SPS PDSCH의 수도 포함하여 PUCCH 포맷 및 전송 자원을 선택할 수 있다. SPS PDSCH A/N 전송을 위한 별도의 Format1 전송용 자원이 단말에게 할당되는지 여부에 따라 다음과 같이 ACK/NACK 전송 동작이 달라질 수 있다.

[0325] 옵션 1: SPS PDSCH에 대한 ACK/NACK 전송을 위한 별도의 PUCCH Format1 자원이 할당되지 않는 경우

[0326] 하나의 PDSCH만 단말에 스케줄링 되는 경우, 앞서 언급한 바와 같이 PDCCH에 전송 포맷/자원을 지시하는 시그널링을 포함시키고, 그에 따라 ACK/NACK을 Format1으로 전송하는 것이 효율적이다. 그러나 SPS PDSCH만 스케줄링되는 경우 PDCCH가 존재하지 않을 수 있기 때문에 포맷/자원 선택의 지시를 할 수 없는 경우가 발생한다. 또한, 이 경우 PDCCH가 전송되는 CCE와 연동된 PUCCH 자원을 활용할 수 없으므로 Format1으로의 전송은 불가하다. 따라서, 단말이 UL ACK/NACK을 유발하는 어떤 PDCCH를 검출하지 못하고 이때 SPS PDSCH가 스케줄링 된 경우, FormatM으로 할당된 PUCCH 자원을 통해서 SPS PDSCH에 대한 ACK/NACK을 전송할 수 있다. 단, 이 경우라도 ACK/NACK 전송을 위한 서브프레임에 PUSCH가 스케줄링 되었을 경우 ACK/NACK은 PUSCH로 피기백 될 수 있다.

[0327] 옵션 2: SPS PDSCH에 대한 ACK/NACK 전송을 위한 별도의 PUCCH Format1 자원이 할당되는 경우

[0328] 도 32를 참조하여 옵션 2에 따른 ACK/NACK 전송 과정을 설명한다.

[0329] 도 32를 참조하면, SPS PDSCH만 스케줄링 되는 경우 PDCCH가 존재하지 않을 수 있으므로 PUCCH 포맷/자원 선택의 지시를 할 수 없는 경우가 발생한다. 즉, 단말이 UL ACK/NACK을 유발하는 어떤 PDCCH도 검출하지 못하고 이

때 SPS PDSCH가 스케줄링 된 경우 단말은 PDCCH의 지시 없이도 SPS를 위해 할당된 자원을 통해 Format1으로 ACK/NACK을 전송할 수 있다. 단, 이 경우라도 ACK/NACK 전송을 위한 서브프레임에 PUSCH가 스케줄링 되었을 경우 ACK/NACK은 PUSCH로 피기백 될 수 있다.

[0330] 도 33은 본 발명에 실시예에 적용될 수 있는 기지국 및 단말을 예시한다. 무선 통신 시스템에 릴레이가 포함되는 경우, 백홀 링크에서 통신은 기지국과 릴레이 사이에 이뤄지고 액세스 링크에서 통신은 릴레이와 단말 사이에 이뤄진다. 따라서, 도면에 예시된 기지국 또는 단말은 상황에 맞춰 릴레이로 대체될 수 있다.

[0331] 도 33을 참조하면, 무선 통신 시스템은 기지국(BS, 110) 및 단말(UE, 120)을 포함한다. 기지국(110)은 프로세서(112), 메모리(114) 및 무선 주파수(Radio Frequency, RF) 유닛(116)을 포함한다. 프로세서(112)는 본 발명에서 제안한 절차 및/또는 방법들을 구현하도록 구성될 수 있다. 메모리(114)는 프로세서(112)와 연결되고 프로세서(112)의 동작과 관련한 다양한 정보를 저장한다. RF 유닛(116)은 프로세서(112)와 연결되고 무선 신호를 송신 및/또는 수신한다. 단말(120)은 프로세서(122), 메모리(124) 및 RF 유닛(126)을 포함한다. 프로세서(122)는 본 발명에서 제안한 절차 및/또는 방법들을 구현하도록 구성될 수 있다. 메모리(124)는 프로세서(122)와 연결되고 프로세서(122)의 동작과 관련한 다양한 정보를 저장한다. RF 유닛(126)은 프로세서(122)와 연결되고 무선 신호를 송신 및/또는 수신한다. 기지국(110) 및/또는 단말(120)은 단일 안테나 또는 다중 안테나를 가질 수 있다.

[0332] 이상에서 설명된 실시예들은 본 발명의 구성요소들과 특징들이 소정 형태로 결합된 것들이다. 각 구성요소 또는 특징은 별도의 명시적 언급이 없는 한 선택적인 것으로 고려되어야 한다. 각 구성요소 또는 특징은 다른 구성요소나 특징과 결합되지 않은 형태로 실시될 수 있다. 또한, 일부 구성요소들 및/또는 특징들을 결합하여 본 발명의 실시예를 구성하는 것도 가능하다. 본 발명의 실시예들에서 설명되는 동작들의 순서는 변경될 수 있다. 어느 실시예의 일부 구성이나 특징은 다른 실시예에 포함될 수 있고, 또는 다른 실시예의 대응하는 구성 또는 특징과 교체될 수 있다. 특허청구범위에서 명시적인 인용 관계가 있지 않은 청구항들을 결합하여 실시예를 구성하거나 출원 후의 보정에 의해 새로운 청구항으로 포함시킬 수 있음은 자명하다.

[0333] 본 문서에서 본 발명의 실시예들은 주로 단말과 기지국 간의 데이터 송수신 관계를 중심으로 설명되었다. 본 문서에서 기지국에 의해 수행된다고 설명된 특정 동작은 경우에 따라서는 그 상위 노드(upper node)에 의해 수행될 수 있다. 즉, 기지국을 포함하는 복수의 네트워크 노드들(network nodes)로 이루어지는 네트워크에서 단말과의 통신을 위해 수행되는 다양한 동작들은 기지국 또는 기지국 이외의 다른 네트워크 노드들에 의해 수행될 수 있음은 자명하다. 기지국은 고정국(fixed station), Node B, eNode B(eNB), 액세스 포인트(access point) 등의 용어에 의해 대체될 수 있다. 또한, 단말은 UE(User Equipment), MS(Mobile Station), MSS(Mobile Subscriber Station) 등의 용어로 대체될 수 있다.

[0334] 본 발명에 따른 실시예는 다양한 수단, 예를 들어, 하드웨어, 펌웨어(firmware), 소프트웨어 또는 그것들의 결합 등에 의해 구현될 수 있다. 하드웨어에 의한 구현의 경우, 본 발명의 일 실시예는 하나 또는 그 이상의 ASICs(application specific integrated circuits), DSPs(digital signal processors), DSPDs(digital signal processing devices), PLDs(programmable logic devices), FPGAs(field programmable gate arrays), 프로세서, 컨트롤러, 마이크로 컨트롤러, 마이크로 프로세서 등에 의해 구현될 수 있다.

[0335] 펌웨어나 소프트웨어에 의한 구현의 경우, 본 발명의 일 실시예는 이상에서 설명된 기능 또는 동작들을 수행하는 모듈, 절차, 함수 등의 형태로 구현될 수 있다. 소프트웨어 코드는 메모리 유닛에 저장되어 프로세서에 의해 구동될 수 있다. 상기 메모리 유닛은 상기 프로세서 내부 또는 외부에 위치하여, 이미 공지된 다양한 수단에 의해 상기 프로세서와 데이터를 주고 받을 수 있다.

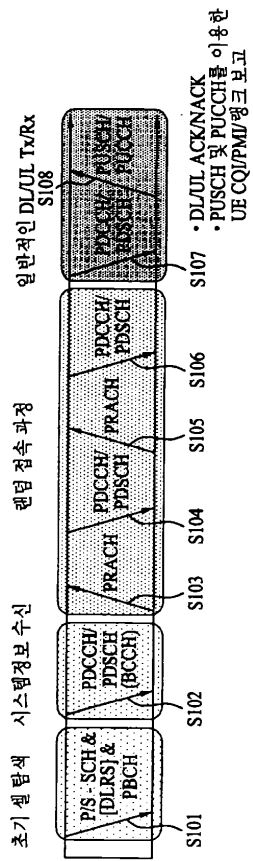
[0336] 본 발명은 본 발명의 특징을 벗어나지 않는 범위에서 다른 특정한 형태로 구체화될 수 있음은 당업자에게 자명하다. 따라서, 상기의 상세한 설명은 모든 면에서 제한적으로 해석되어서는 아니되고 예시적인 것으로 고려되어야 한다. 본 발명의 범위는 첨부된 청구항의 합리적 해석에 의해 결정되어야 하고, 본 발명의 등가적 범위 내에서의 모든 변경은 본 발명의 범위에 포함된다.

[0337] **[산업상 이용가능성]**

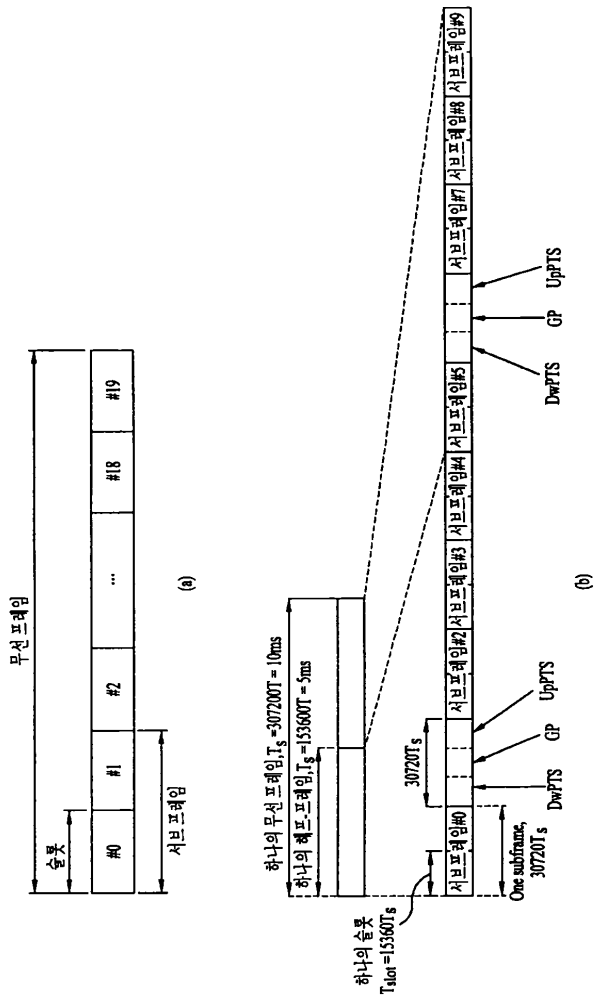
[0338] 본 발명은 단말, 릴레이, 기지국 등과 같은 무선 통신 장치에 사용될 수 있다.

도면

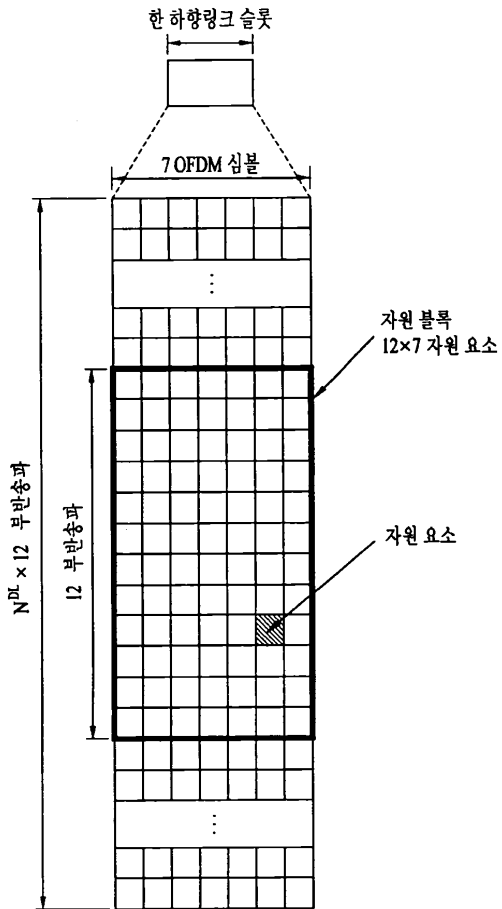
도면1



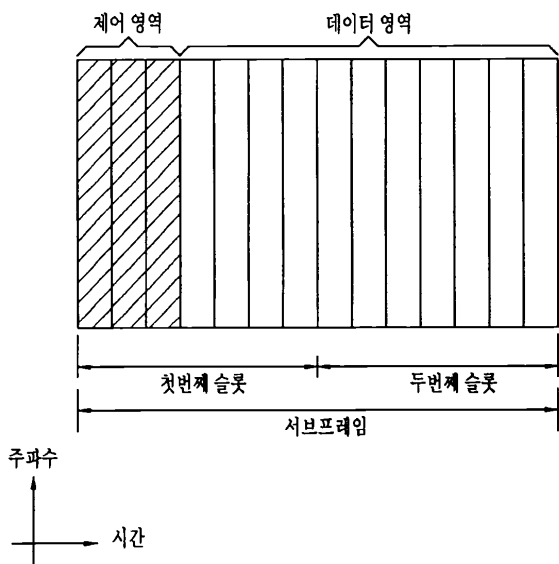
도면2



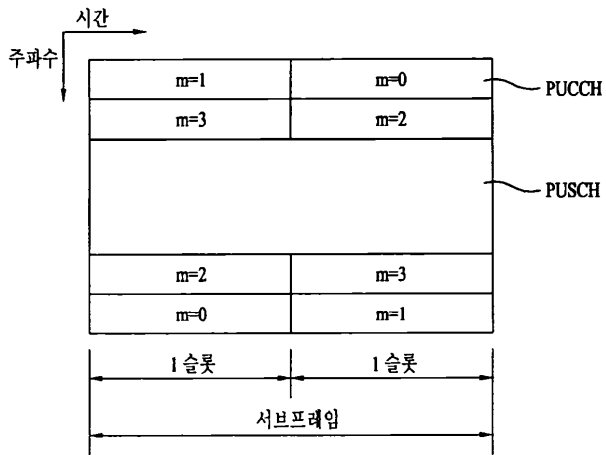
도면3



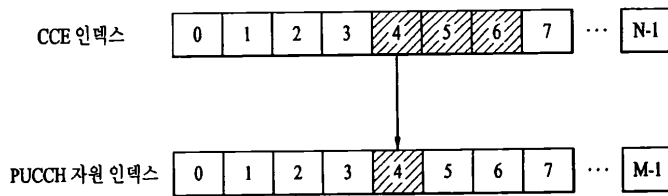
도면4



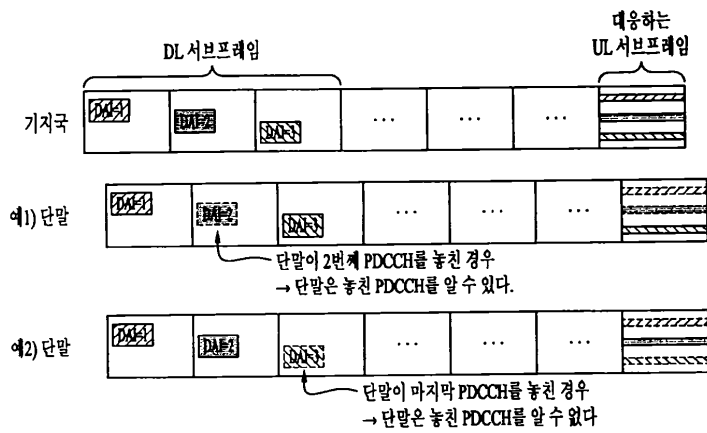
도면5



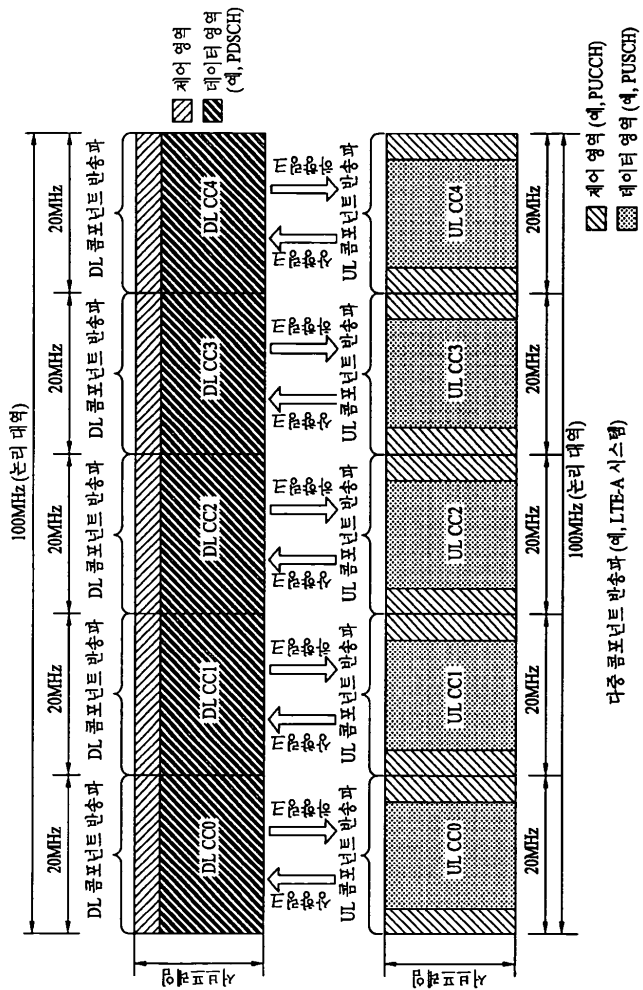
도면6



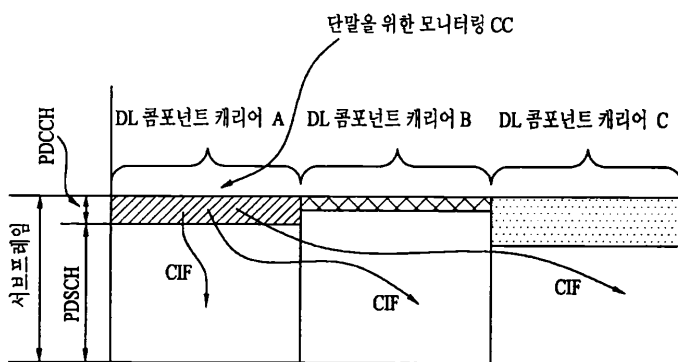
도면7



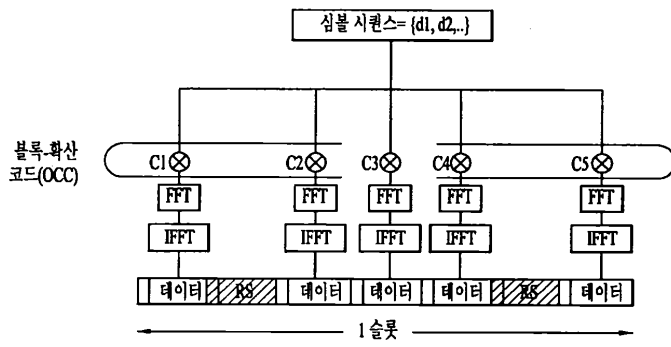
도면8



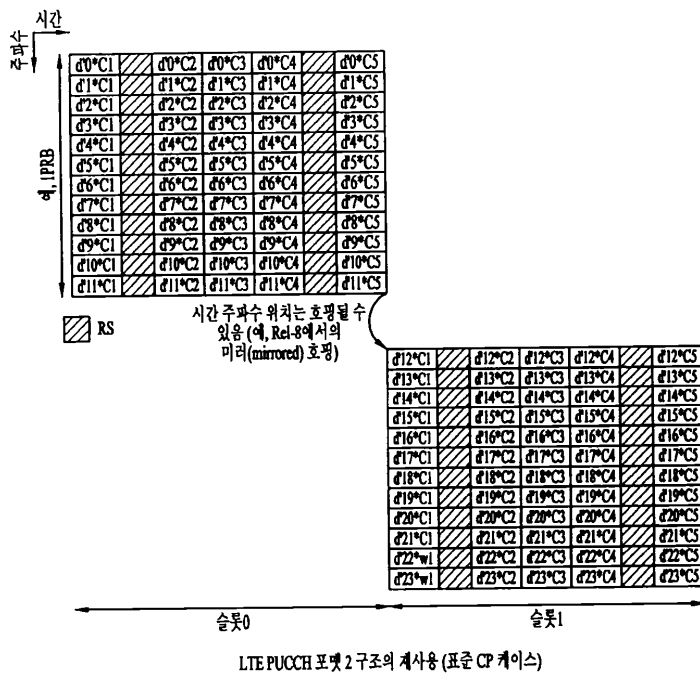
도면9



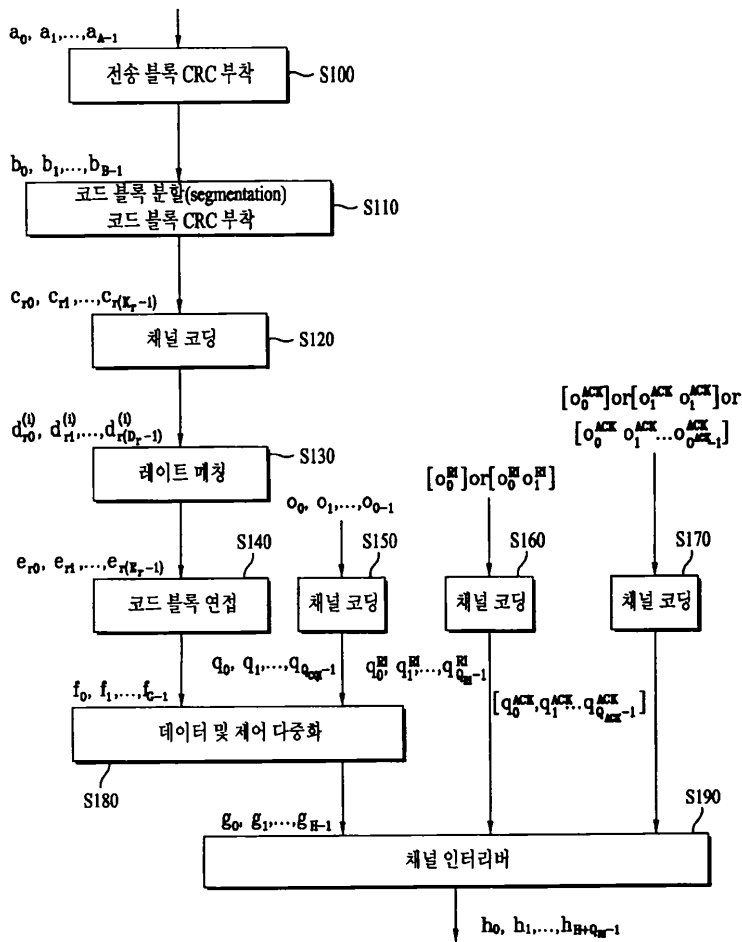
도면10



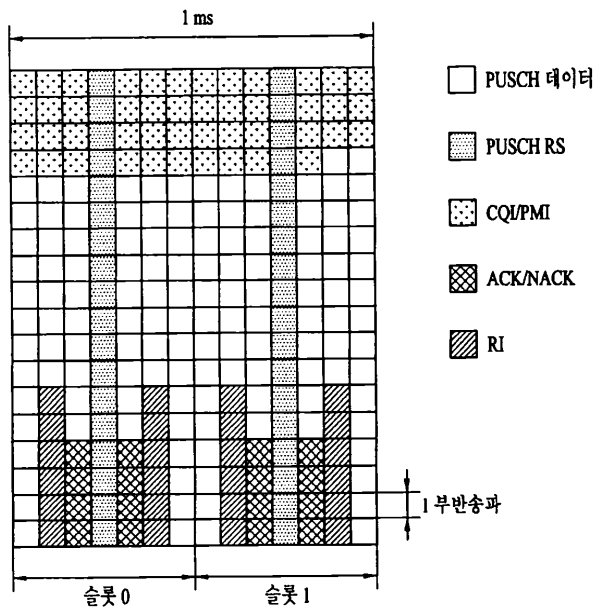
도면11



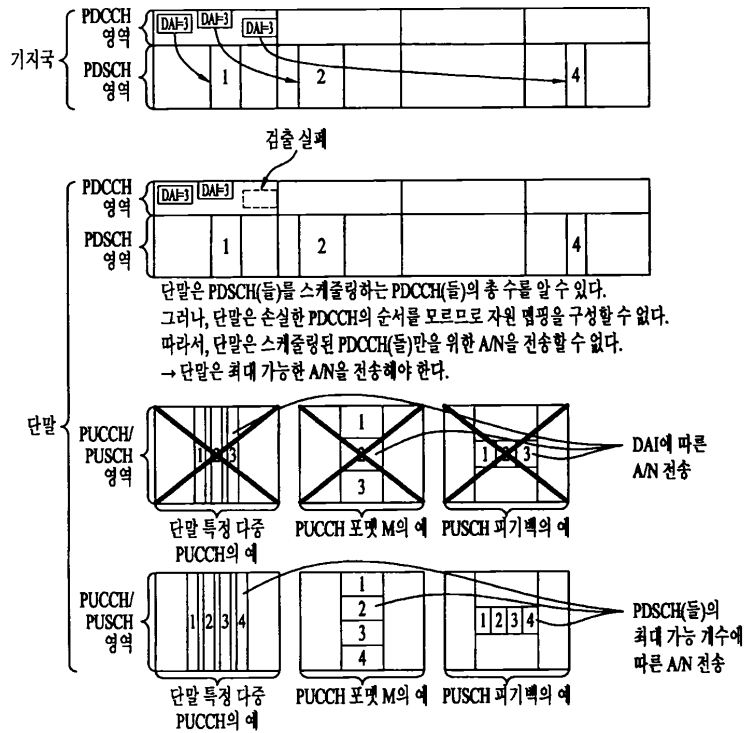
도면12



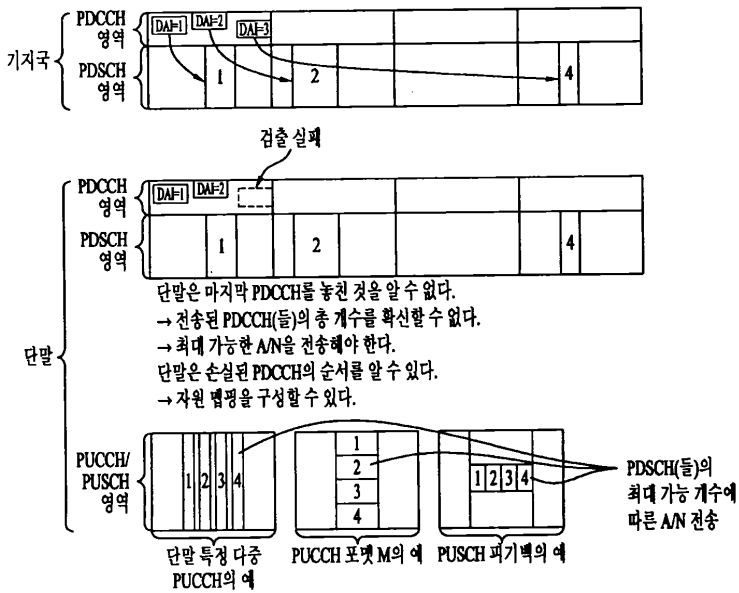
도면13



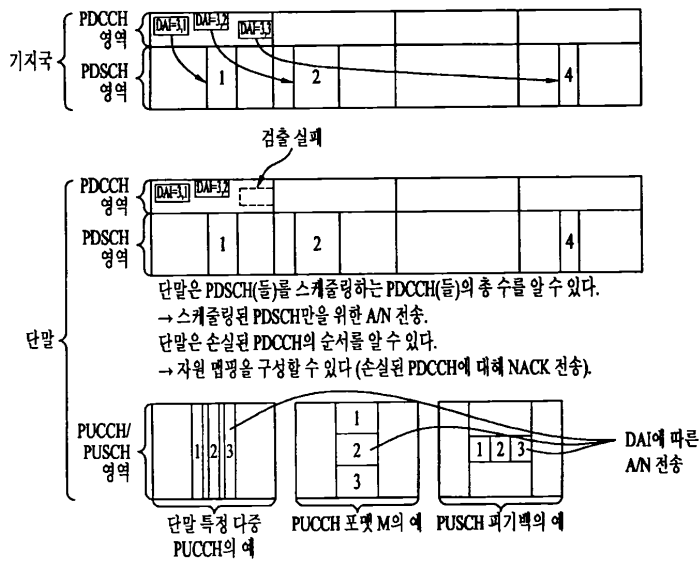
도면14



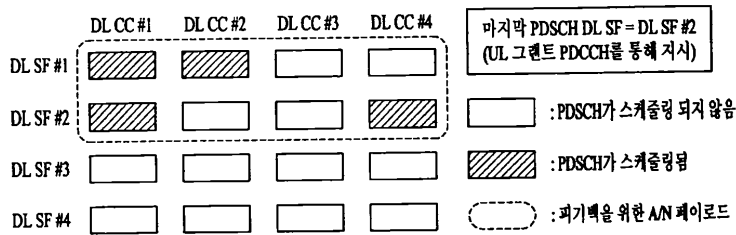
도면15



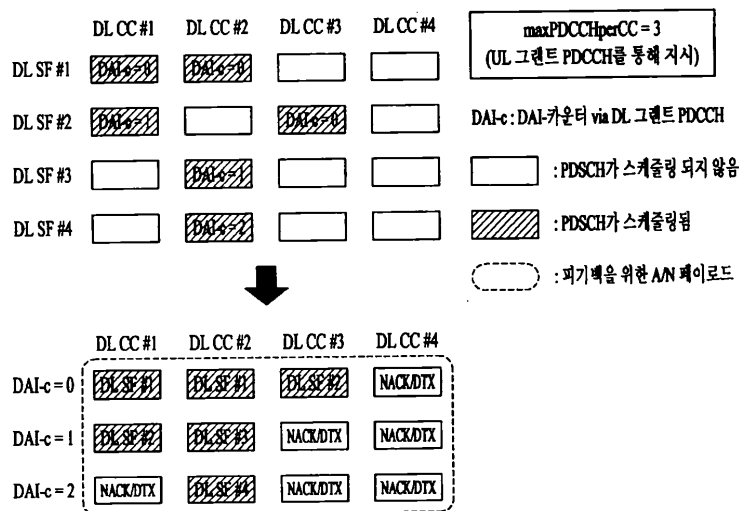
도면16



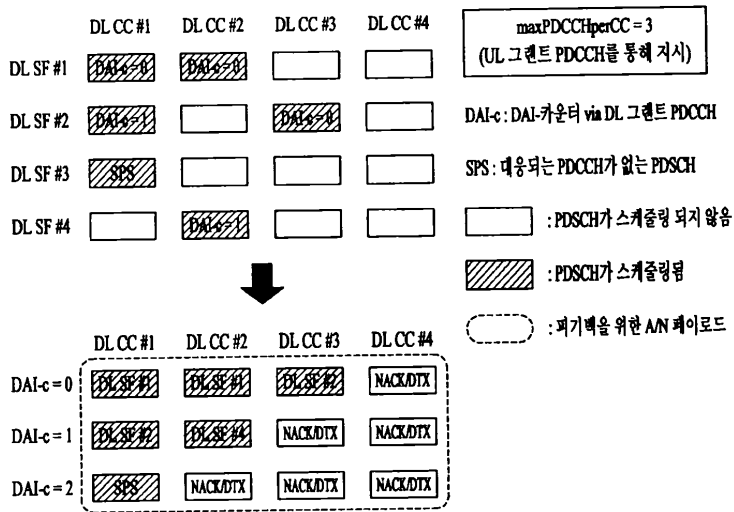
도면17



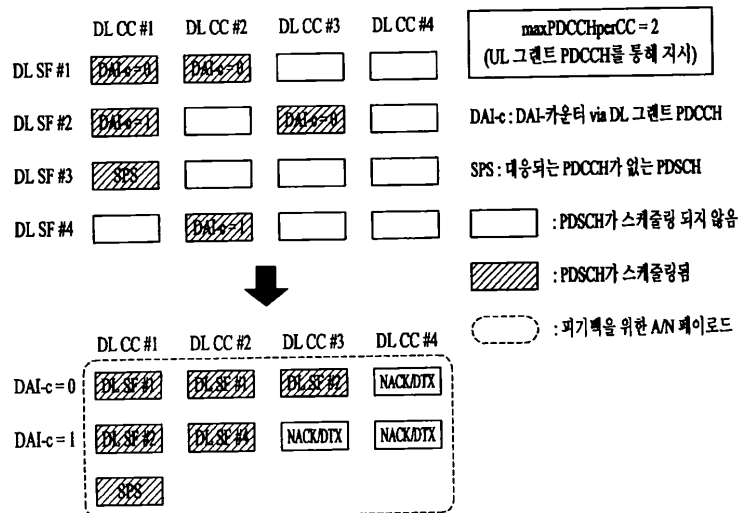
도면18



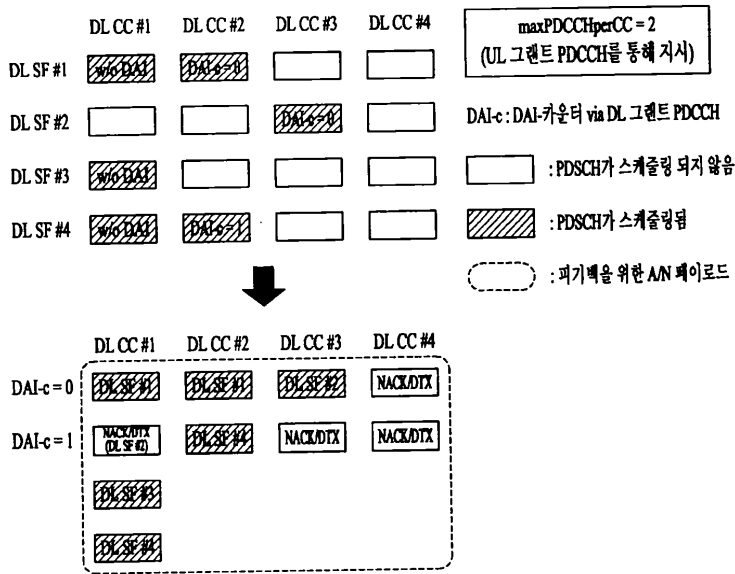
도면19



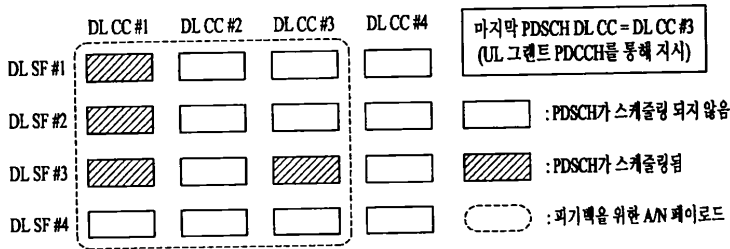
도면20



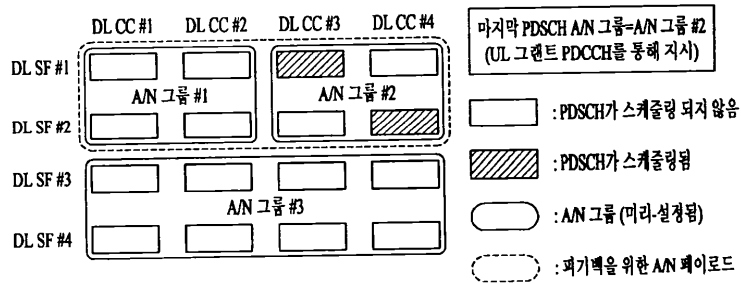
도면21



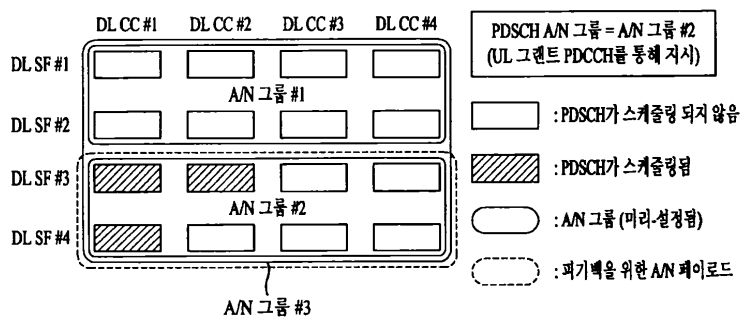
도면22



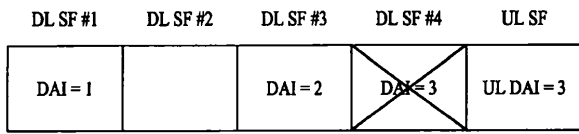
도면23



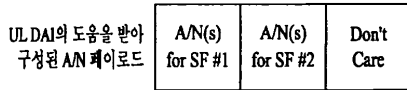
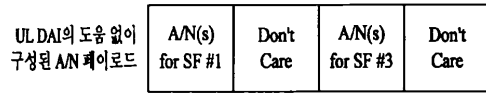
도면24



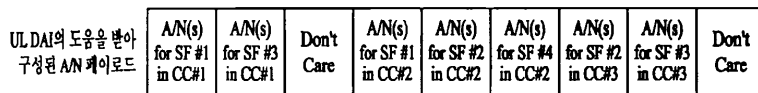
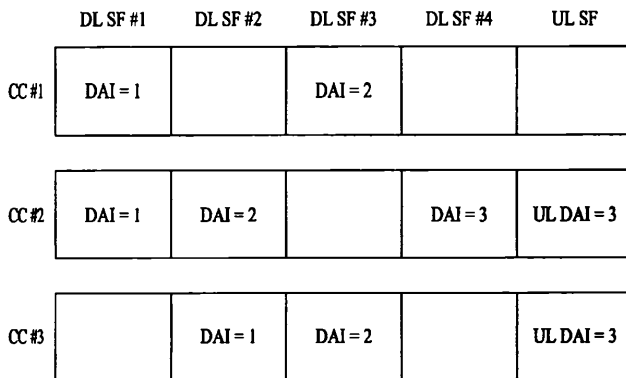
도면25



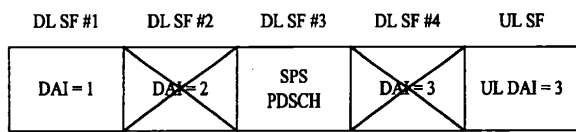
단말이 PDCCH를 놓침



도면26



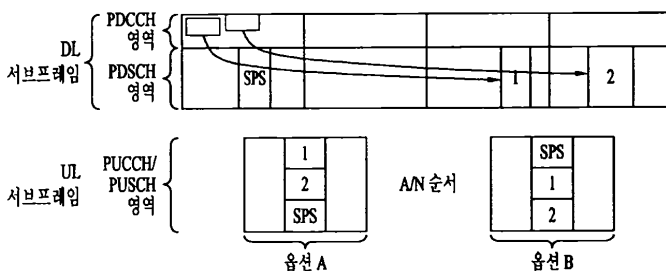
도면27



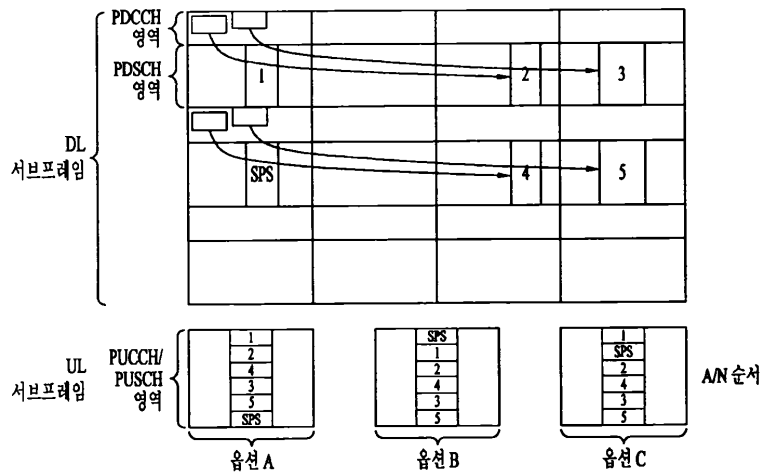
단말이 PDCCH를 놓침

단말이 PDCCH를 놓침

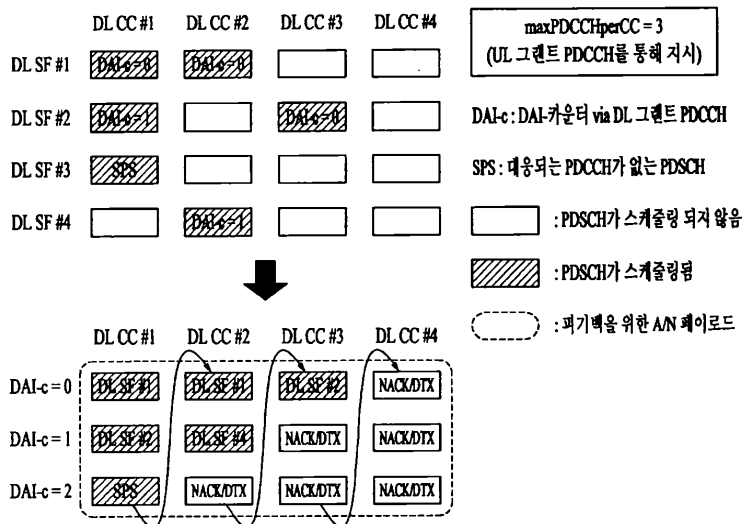
도면28



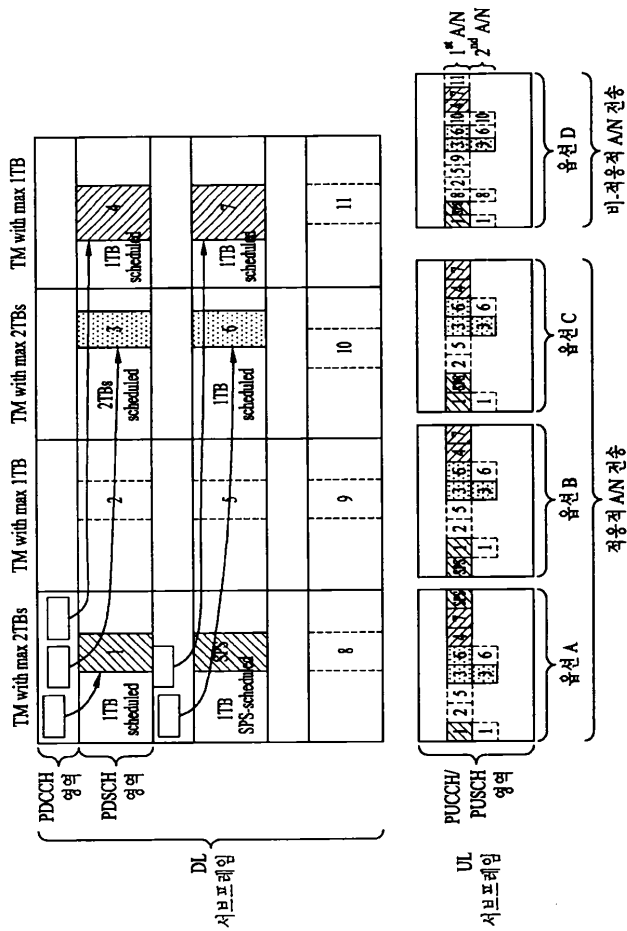
도면29



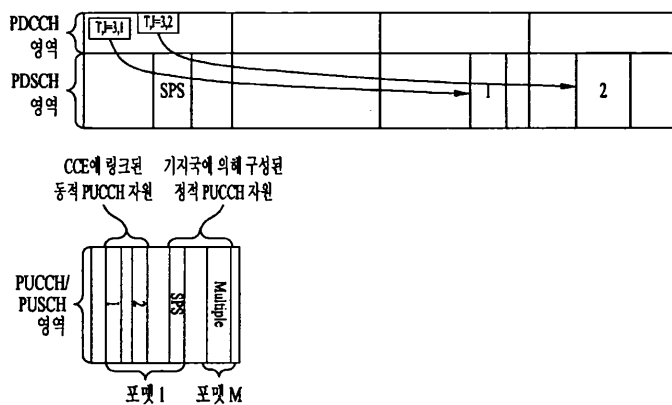
도면30



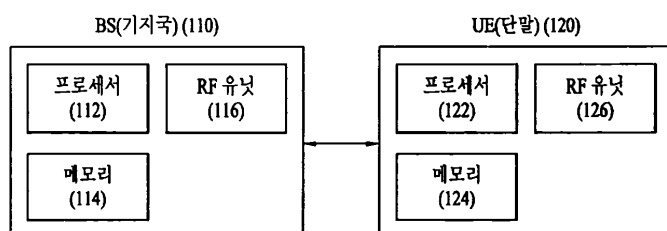
도면31



도면32



도면33



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 청구항 12

【변경전】

상기 셀 인덱스가

【변경후】

셀 인덱스가

【직권보정 2】

【보정항목】 청구범위

【보정세부항목】 청구항 6

【변경전】

상기 셀 인덱스가

【변경후】

셀 인덱스가