



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2024년10월16일  
(11) 등록번호 10-2718772  
(24) 등록일자 2024년10월14일

(51) 국제특허분류(Int. Cl.)  
H01L 27/15 (2024.01)

(52) CPC특허분류  
H01L 27/156 (2013.01)

(21) 출원번호 10-2018-0169401

(22) 출원일자 2018년12월26일

심사청구일자 2021년11월29일

(65) 공개번호 10-2020-0079817

(43) 공개일자 2020년07월06일

(56) 선행기술조사문헌

JP2011166150 A\*

KR1020180017914 A\*

\*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

곽용석

경기도 파주시 월롱면 엘지로 245

한명수

경기도 파주시 월롱면 엘지로 245

(뒷면에 계속)

(74) 대리인

특허법인인벤싱크

전체 청구항 수 : 총 19 항

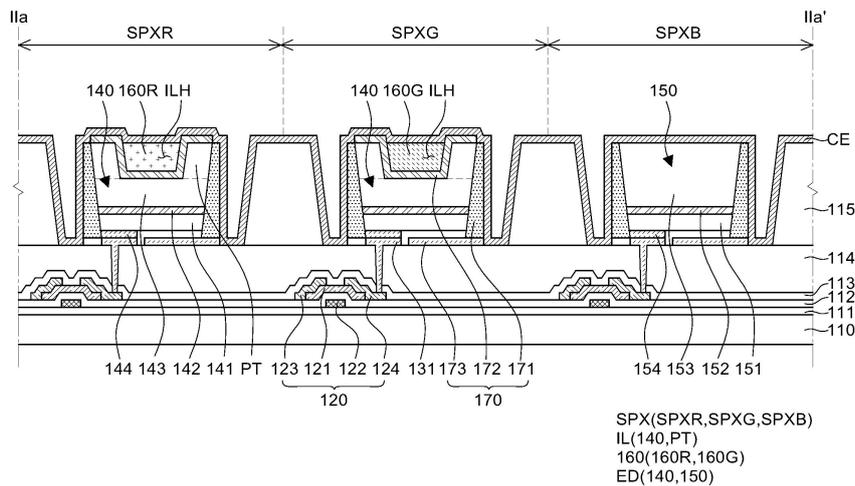
심사관 : 황재연

(54) 발명의 명칭 표시 장치

(57) 요약

본 발명은 표시 장치에 관한 것으로, 본 발명의 일 실시예에 따른 표시 장치는, 복수의 서브 픽셀이 정의된 제1 기관, 복수의 서브 픽셀 각각에 배치된 복수의 LED, 복수의 LED 중 적어도 일부 상에 배치된 복수의 광 변환부 및 복수의 LED 중 적어도 일부 상에서 복수의 광 변환부 각각의 측면을 둘러싸도록 배치된 복수의 격벽을 포함하고, 복수의 광 변환부 각각은 복수의 LED 및 복수의 격벽에 의해 정의된 홈 내에 배치된다. 따라서, 복수의 LED 상의 홈 내에 복수의 광 변환부를 배치하여 복수의 광 변환부의 두께를 증가시켜 광 변환 효율을 향상시킬 수 있다.

대표도



(72) 발명자  
**양기용**  
경기도 과천시 월릉면 엘지로 245

**강민재**  
경기도 과천시 월릉면 엘지로 245

---

**명세서**

**청구범위**

**청구항 1**

복수의 서브 픽셀이 정의된 제1 기판;

상기 복수의 서브 픽셀 각각에 배치된 복수의 LED;

상기 복수의 LED 중 적어도 일부 상에 배치된 복수의 광 변환부;

상기 복수의 LED 및 상기 복수의 광 변환부 상부 전면에 배치된 공통 전극; 및

상기 복수의 LED 중 적어도 일부 상에서 상기 복수의 광 변환부 각각의 측면을 둘러싸도록 배치된 복수의 격벽을 포함하고,

상기 복수의 광 변환부 각각은 상기 복수의 LED 및 상기 복수의 격벽에 의해 정의된 홈 내에 배치된, 표시 장치.

**청구항 2**

제1항에 있어서,

상기 복수의 LED 각각은,

상기 제1 기판 상에 배치된 p형 반도체층;

상기 p형 반도체층의 일 측에 배치된 발광층; 및

상기 발광층의 일 측에 배치된 n형 반도체층을 포함하고,

상기 복수의 격벽 각각은 상기 n형 반도체층과 일체로 이루어진, 표시 장치.

**청구항 3**

제2항에 있어서,

상기 복수의 LED 각각은 상기 n형 반도체층의 상면으로부터 돌출된 복수의 돌출부를 더 포함하고,

상기 복수의 돌출부의 상면은 상기 복수의 광 변환부의 내측에 배치되는, 표시 장치.

**청구항 4**

제3항에 있어서,

상기 복수의 돌출부는 상기 n형 반도체층과 일체로 이루어진, 표시 장치.

**청구항 5**

제1항에 있어서,

상기 복수의 격벽은 사파이어(Sapphire), 실리콘(Si), 질화 갈륨(GaN), 갈륨 비소(GaAs), 갈륨 인(GaP), 탄화 규소(SiC) 중 어느 하나로 이루어진, 표시 장치.

**청구항 6**

제1항에 있어서,

상기 복수의 LED의 외측면 및 상기 격벽의 외측면을 감싸도록 배치된 제1 반사부를 더 포함하는, 표시 장치.

**청구항 7**

제6항에 있어서,

상기 복수의 광 변환부와 상기 복수의 LED의 상면 사이 및 상기 복수의 광 변환부와 상기 복수의 격벽 사이에 배치된 제2 반사부를 더 포함하고,

상기 복수의 LED에서 발광된 광은 상기 제2 반사부를 투과하고, 상기 복수의 LED에서 발광된 광보다 장파장인 광은 상기 제2 반사부로부터 반사되는, 표시 장치.

**청구항 8**

제1항에 있어서,

상기 복수의 LED 중 일부는 녹색 광을 발광하고, 상기 복수의 LED 중 나머지는 청색 광을 발광하는, 표시 장치.

**청구항 9**

제1항에 있어서,

상기 복수의 LED는 동일한 파장의 광을 발광하는, 표시 장치.

**청구항 10**

제9항에 있어서,

상기 복수의 LED는 자외선 영역의 광을 발광하고,

상기 복수의 LED 전체의 상면에 증착하도록 상기 복수의 광 변환부가 배치되는, 표시 장치.

**청구항 11**

복수의 서브 픽셀이 정의된 제1 기판;

상기 복수의 서브 픽셀의 적어도 일부에 배치되고, 상면에 홈이 배치된 복수의 무기 발광 구조물;

상기 복수의 무기 발광 구조물 중 적어도 일부의 상기 홈에 충전된 복수의 광 변환부;

상기 복수의 무기 발광 구조물 및 상기 복수의 광 변환부 상부 전면에 배치된 공통 전극; 및

상기 복수의 무기 발광 구조물로부터 발광된 광을 상기 제1 기판의 상부로 반사시켜 상기 복수의 무기 발광 구조물의 광 추출 효율을 향상시키도록 상기 복수의 무기 발광 구조물을 둘러싼 제1 반사부를 포함하는, 표시 장치.

**청구항 12**

제11항에 있어서,

상기 복수의 무기 발광 구조물은 복수의 청색 무기 발광 구조물 및 복수의 녹색 무기 발광 구조물을 포함하고,

상기 복수의 광 변환부는 적색 광 변환부인, 표시 장치.

**청구항 13**

제11항에 있어서,

상기 복수의 무기 발광 구조물은 동일한 파장의 광을 발광하고,

상기 복수의 광 변환부는 적색 광 변환부 및 녹색 광 변환부를 포함하는, 표시 장치.

**청구항 14**

제13항에 있어서,

상기 복수의 광 변환부는 청색 광 변환부를 더 포함하는, 표시 장치.

**청구항 15**

제11항에 있어서,

상기 복수의 무기 발광 구조물은,

상기 제1 기관 상에 배치된 복수의 발광층 및 상기 복수의 발광층 상에 배치된 복수의 n형 반도체층을 포함하는 복수의 LED; 및

상기 복수의 n형 반도체층 중 적어도 일부 상에 접하도록 배치되고, 상기 복수의 n형 반도체층의 상면의 일 부분을 노출시키는 격벽을 포함하는, 표시 장치.

**청구항 16**

제15항에 있어서,

상기 복수의 n형 반도체층의 상면에 상기 홈이 배치되고,

상기 격벽은 상기 n형 반도체층의 일부분인, 표시 장치.

**청구항 17**

제16항에 있어서,

상기 복수의 LED 각각은 상기 홈의 바닥면으로부터 돌출된 복수의 돌출부를 더 포함하고,

상기 복수의 돌출부의 높이는 상기 복수의 광 변환부의 두께보다 작은, 표시 장치.

**청구항 18**

제15항에 있어서,

상기 격벽은 상기 복수의 광 변환부 각각을 둘러싸도록 배치되고,

상기 격벽은 상기 복수의 n형 반도체층과 다른 물질로 이루어진, 표시 장치.

**청구항 19**

제11항에 있어서,

상기 복수의 무기 발광 구조물과 상기 복수의 광 변환부 사이에 배치된 제2 반사부를 더 포함하고,

상기 제2 반사부는 상기 복수의 광 변환부에서 변환된 광의 추출 효율을 향상시키도록 상기 복수의 무기 발광 구조물로부터 발광된 광은 투과시키고, 상기 복수의 광 변환부에서 변환된 광은 상기 제1 기관의 상부로 반사시키는, 표시 장치.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 표시 장치에 관한 것으로서, 보다 상세하게는 마이크로 LED(Micro Light Emitting Diode)를 이용한 표시 장치에 관한 것이다.

**배경 기술**

[0002] 컴퓨터의 모니터나 TV, 핸드폰 등에 사용되는 표시 장치에는 스스로 광을 발광하는 유기 발광 표시 장치(Organic Light Emitting Display; OLED) 등과 별도의 광원을 필요로 하는 액정 표시 장치(Liquid Crystal Display; LCD) 등이 있다.

[0003] 표시 장치는 컴퓨터의 모니터 및 TV 뿐만 아니라 개인 휴대 기기까지 그 적용 범위가 다양해지고 있으며, 넓은 표시 면적을 가지면서도 감소된 부피 및 무게를 갖는 표시 장치에 대한 연구가 진행되고 있다.

[0004] 또한, 최근에는, LED를 포함하는 표시 장치가 차세대 표시 장치로 주목받고 있다. LED는 유기 물질이 아닌 무기 물질로 이루어지므로, 신뢰성이 우수하여 액정 표시 장치나 유기 발광 표시 장치에 비해 수명이 길다. 또한, LED는 점등 속도가 빠를 뿐만 아니라, 발광 효율이 뛰어나고, 내충격성이 강해 안정성이 뛰어나며, 고휘도의 영상을 표시할 수 있다.

**발명의 내용**

**해결하려는 과제**

- [0005] LED 제조를 위해, 하나의 웨이퍼에서 에피층을 성장시키고, 에피층을 패터닝하여 복수의 LED를 형성할 수 있다. 그리고 웨이퍼에서 제조가 완료된 LED는 백플레인 기판으로 전사되어 표시 장치를 형성할 수 있다. 다만, 하나의 웨이퍼 상에는 적색 LED, 녹색 LED 및 청색 LED를 동시에 성장시키기 어려운 문제점이 있다. 이에, 하나의 웨이퍼에서 성장된 단일한 색상의 광을 발광하는 복수의 LED를 백플레인 기판에 전사하고, 복수의 LED 상에 광 변환부를 배치하여, 다양한 색상의 광을 구현할 수 있다.
- [0006] 구체적으로, 단일한 색상의 광을 발광하는 복수의 LED 사이에 블랙 매트릭스를 배치한 후, 블랙 매트릭스 사이의 공간에 형광체를 포함하는 물질을 도포하여 복수의 광 변환부를 형성하였다. 예를 들어, 복수의 LED 상에 형광체를 포함하는 포토 레지스트를 스핀 코팅 방식으로 도포하여 복수의 광 변환부를 구현하였다. 이때, 형광체를 포함하는 포토 레지스트의 경우, 1회의 스핀 코팅으로 구현할 수 있는 두께는 1um ~ 2um 수준일 수 있다. 그러므로, 1회의 공정으로는 충분한 양의 형광체가 복수의 LED 상에 코팅되기 어렵고, 이는 광 변환 효율을 저하로 이어질 수 있다. 이에, 형광체를 포함하는 포토 레지스트를 복수의 LED 상에 수차례 코팅하여 다층의 막을 갖는 복수의 광 변환부를 형성하였다. 다만, 포토 레지스트의 도포 시, 공차 등이 발생하여 복수의 광 변환부의 배치가 틀어질 수도 있고, 공정 수가 증가함에 따라 재료 또한 막대한 양으로 소모된다. 따라서, 복수의 LED 상에 형광체를 도포 및 코팅하는 방식으로는 광 변환 효율이 높은 광 변환부를 형성하기 어렵고, 표시 장치의 휘도 저하 및 소비 전력이 증가하는 문제점이 있었다.
- [0007] 아울러, 복수의 LED 사이에 블랙 매트릭스를 배치함에 따라, 복수의 LED의 측면으로 방출되는 광이 백플레인 기판의 상부로 방출되지 못하고, 블랙 매트릭스에 흡수되어 광 손실이 발생하는 문제점이 있었다.
- [0008] 이에, 본 발명의 발명자들은 복수의 광 변환부의 두께를 증가시켜 광 변환 효율을 향상시키고, 복수의 LED의 측면으로의 광 손실을 저감할 수 있는 표시 장치를 발명하였다.
- [0009] 이에, 본 발명이 해결하고자 하는 과제는 복수의 광 변환부의 두께를 증가시킬 수 있는 표시 장치를 제공하는 것이다.
- [0010] 본 발명이 해결하고자 하는 다른 과제는 복수의 광 변환부의 두께를 증가시키면서도 복수의 광 변환부의 형성에 필요한 재료 소모량을 극소화한 표시 장치를 제공하는 것이다.
- [0011] 본 발명이 해결하고자 하는 또 다른 과제는 복수의 LED로부터의 광 중 복수의 LED의 측면으로 향하는 광을 복수의 LED의 상측으로 방출시킬 수 있는 표시 장치를 제공하는 것이다.
- [0012] 본 발명이 해결하고자 하는 또 다른 과제는 복수의 광 변환부에서 변환된 광이 복수의 LED에 재흡수되는 것을 최소화한 표시 장치를 제공하는 것이다.
- [0013] 본 발명의 과제들은 이상에서 언급한 과제들로 제한되지 않으며, 언급되지 않은 또 다른 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

**과제의 해결 수단**

- [0014] 본 발명의 일 실시예에 따른 표시 장치는, 복수의 서브 픽셀이 정의된 제1 기판, 복수의 서브 픽셀 각각에 배치된 복수의 LED, 복수의 LED 중 적어도 일부 상에 배치된 복수의 광 변환부 및 복수의 LED 중 적어도 일부 상에서 복수의 광 변환부 각각의 측면을 둘러싸도록 배치된 복수의 격벽을 포함하고, 복수의 광 변환부 각각은 복수의 LED 및 복수의 격벽에 의해 정의된 홈 내에 배치된다. 따라서, 복수의 LED 상의 홈 내에 복수의 광 변환부를 배치하여 복수의 광 변환부의 두께를 증가시켜 광 변환 효율을 향상시킬 수 있다.
- [0015] 본 발명의 다른 실시예에 따른 표시 장치는, 복수의 서브 픽셀이 정의된 제1 기판, 복수의 서브 픽셀의 적어도 일부에 배치되고, 상면에 홈이 배치된 복수의 무기 발광 구조물, 복수의 무기 발광 구조물 중 적어도 일부의 홈을 충전하는 복수의 광 변환부 및 복수의 무기 발광 구조물로부터 발광된 광을 제1 기판의 상부로 반사시켜 복수의 무기 발광 구조물의 광 추출 효율을 향상시키도록 복수의 무기 발광 구조물을 둘러싼 제1 반사부를 포함할 수 있다. 따라서, 복수의 무기 발광 구조물로부터 발광된 광 중 제1 기판의 상부를 향하지 않는 일부의 광이 제1 반사부에 의해 제1 기판의 상부로 반사됨에 따라, 복수의 무기 발광 구조물의 발광 효율 및 표시 장치의 휘도를 향상시킬 수 있다.

[0016] 기타 실시예의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

**발명의 효과**

[0017] 본 발명은 복수의 광 변환부의 두께를 증가시켜, 복수의 LED로부터 발광된 광의 변환 효율을 향상시킬 수 있다.

[0018] 본 발명은 복수의 광 변환부의 두께를 증가시키면서도 복수의 광 변환부 형성에 필요한 재료를 최소화할 수 있다.

[0019] 본 발명은 복수의 LED의 측면으로 방출되는 광을 복수의 LED의 상측으로 반사시켜 광 추출 효율을 향상시킬 수 있다.

[0020] 본 발명은 복수의 광 변환부에서 변환된 광 중 복수의 LED 측으로 향하는 광을 복수의 LED의 상측으로 반사시켜 광 추출 효율을 향상시킬 수 있다.

[0021] 본 발명에 따른 효과는 이상에서 예시된 내용에 의해 제한되지 않으며, 더욱 다양한 효과들이 본 발명 내에 포함되어 있다.

**도면의 간단한 설명**

[0022] 도 1은 본 발명의 일 실시예에 따른 표시 장치의 개략적인 평면도이다.

도 2a는 도 1의 IIa-IIa'에 따른 단면도이다.

도 2b는 본 발명의 일 실시예에 따른 표시 장치의 복수의 LED의 사시도이다.

도 3a 내지 도 3m은 본 발명의 일 실시예에 따른 표시 장치 및 표시 장치의 제조 방법을 설명하기 위한 개략적인 공정도들이다.

도 4는 본 발명의 다른 실시예에 따른 표시 장치의 단면도이다.

도 5는 본 발명의 또 다른 실시예에 따른 표시 장치의 단면도이다.

도 6은 본 발명의 또 다른 실시예에 따른 표시 장치의 단면도이다.

도 7은 본 발명의 또 다른 실시예에 따른 표시 장치의 단면도이다.

**발명을 실시하기 위한 구체적인 내용**

[0023] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나, 본 발명은 이하에서 개시되는 실시예들에 제한되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

[0024] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 면적, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 제한되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 발명 상에서 언급된 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.

[0025] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.

[0026] 위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.

[0027] 소자 또는 층이 다른 소자 또는 층 "위 (on)"로 지칭되는 것은 다른 소자 바로 위에 또는 중간에 다른 층 또는 다른 소자를 개재한 경우를 모두 포함한다.

[0028] 또한 제 1, 제 2 등이 다양한 구성 요소들을 서술하기 위해서 사용되나, 이들 구성 요소들은 이들 용어에 의해

제한되지 않는다. 이들 용어들은 단지 하나의 구성 요소를 다른 구성 요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제 1 구성 요소는 본 발명의 기술적 사상 내에서 제 2 구성 요소일 수도 있다.

- [0029] 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.
- [0030] 도면에서 나타난 각 구성의 면적 및 두께는 설명의 편의를 위해 도시된 것이며, 본 발명이 도시된 구성의 면적 및 두께에 반드시 한정되는 것은 아니다.
- [0031] 본 발명의 여러 실시예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하고, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시할 수도 있다.
- [0032] 이하에서는 도면을 참조하여 본 발명에 대해 설명하기로 한다.
- [0033] 도 1은 본 발명의 일 실시예에 따른 표시 장치의 개략적인 평면도이다. 도 1에서는 설명의 편의를 위해 표시 장치(100)의 다양한 구성 요소 중 제1 기관(110) 및 서브 픽셀(SPX)만을 도시하였다.
- [0034] 제1 기관(110)은 표시 장치(100)에 포함된 다양한 구성 요소를 지지하기 위한 구성으로, 절연 물질로 이루어질 수 있다. 예를 들어, 제1 기관(110)은 유리 또는 수지 등으로 이루어질 수 있다. 또한, 제1 기관(110)은 고분자 또는 플라스틱을 포함하여 이루어질 수도 있고, 플렉서빌리티(flexibility)를 갖는 물질로 이루어질 수도 있다. 예를 들어, 제1 기관(110)은 실리콘(Si) 기관일 수 있다.
- [0035] 제1 기관(110)은 표시 영역(AA) 및 비표시 영역(NA)을 포함한다.
- [0036] 표시 영역(AA)은 복수의 픽셀을 구성하는 복수의 서브 픽셀(SPX)이 배치되어 영상이 표시되는 영역이다. 표시 영역(AA)의 복수의 서브 픽셀(SPX) 각각에는 발광 소자 및 발광 소자를 구동하기 위한 구동 회로 등이 배치될 수 있다. 예를 들어, 복수의 서브 픽셀(SPX) 각각에는 LED 및 LED를 구동하기 위한 반도체 소자 등이 배치될 수 있다.
- [0037] 비표시 영역(NA)은 영상이 표시되지 않는 영역으로, 표시 영역(AA)에 배치된 서브 픽셀(SPX)을 구동하기 위한 다양한 배선, 구동 IC 등이 배치되는 영역이다. 예를 들어, 비표시 영역(NA)에는 게이트 드라이버 IC, 데이터 드라이버 IC와 같은 다양한 IC 및 구동 회로 등이 배치될 수 있다. 한편, 비표시 영역(NA)은 제1 기관(110)의 배면 측, 서브 픽셀(SPX)이 없는 면에 위치되거나, 또는 생략될 수 있다.
- [0038] 제1 기관(110)의 표시 영역(AA)에는 복수의 서브 픽셀(SPX)이 정의된다. 복수의 서브 픽셀(SPX) 각각은 빛을 발광하는 개별 단위로, 복수의 서브 픽셀(SPX) 각각에는 LED 및 반도체 소자가 형성된다. 예를 들어, 복수의 서브 픽셀(SPX)은 적색 서브 픽셀, 녹색 서브 픽셀 및 청색 서브 픽셀을 포함할 수 있으나, 이에 제한되지 않는다.
- [0039] 이하에서는 복수의 서브 픽셀(SPX)에 대한 보다 상세한 설명을 위해 도 2를 함께 참조한다.
- [0040] 도 2a는 도 1의 IIa-IIa'에 따른 단면도이다. 도 2b는 본 발명의 일 실시예에 따른 표시 장치의 복수의 LED의 사시도이다. 도 2b의 (a)는 본 발명의 일 실시예에 따른 표시 장치(100)의 제1 LED(140) 및 격벽(PT)을 포함하는 무기 발광 구조물(IL)의 사시도이고, 도 2b의 (b)는 본 발명의 일 실시예에 따른 제2 LED(150)의 사시도이다. 도 2a 및 도 2b를 참조하면, 본 발명의 일 실시예에 따른 표시 장치(100)는 제1 기관(110), 버퍼층(111), 게이트 절연층(112), 패시베이션층(113), 평탄화층(114), बैं크(115), 복수의 반도체 소자(120), 컨택 전극(131), 복수의 제1 LED(140) 및 복수의 제2 LED(150)를 포함하는 복수의 LED(LED), 복수의 격벽(PT), 복수의 광 변환부(160), 복수의 반사부(170) 및 공통 전극(CE)을 포함한다.
- [0041] 도 2a를 참조하면, 제1 기관(110) 상에 버퍼층(111)이 배치된다. 버퍼층(111)은 제1 기관(110)으로부터 수분 또는 불순물의 확산을 최소화할 수 있다. 버퍼층(111)은 실리콘 산화물(SiO<sub>x</sub>) 또는 실리콘 질화물(SiN<sub>x</sub>)의 단일층 또는 복층으로 구성될 수 있으나, 이에 제한되지 않는다.
- [0042] 버퍼층(111) 상에 복수의 반도체 소자(120)가 배치된다. 복수의 반도체 소자(120)는 표시 장치의 구동 소자로 사용될 수 있다. 복수의 반도체 소자(120)는 예를 들어, 박막 트랜지스터(Thin Film Transistor; TFT), N형 금속 산화막 반도체(N-channel Metal Oxide Semiconductor; NMOS), P형 금속 산화막 반도체(P-channel Metal Oxide Semiconductor; PMOS), 상보성 금속 산화막 반도체(Complementary Metal Oxide Semiconductor; CMOS), 전계 효과 트랜지스터(Field Effect Transistor; FET) 등일 수 있으나, 이에 제한되지 않는다. 이하에서는, 복수의 반도체 소자(120)가 박막 트랜지스터인 것으로 가정하여 설명하기로 하나, 이에 제한되지 않는다.

- [0043] 복수의 반도체 소자(120) 각각은 게이트 전극(121), 액티브층(122), 소스 전극(123) 및 드레인 전극(124)을 포함한다.
- [0044] 버퍼층(111) 상에 게이트 전극(121)이 배치된다. 게이트 전극(121)은 도전성 물질, 예를 들어, 구리(Cu), 알루미늄(Al), 몰리브덴(Mo), 티타늄(Ti), 또는 이들의 합금으로 구성될 수 있으나, 이에 제한되지 않는다.
- [0045] 게이트 전극(121) 상에 게이트 절연층(112)이 배치된다. 게이트 절연층(112)은 게이트 전극(121)과 액티브층(122)을 절연시키기 위한 층으로, 절연 물질로 이루어질 수 있다. 예를 들어, 게이트 절연층(112)은 실리콘 산화물(SiO<sub>x</sub>) 또는 실리콘 질화물(SiN<sub>x</sub>)의 단일층 또는 복층으로 구성될 수 있으나, 이에 제한되지 않는다.
- [0046] 게이트 절연층(112) 상에 액티브층(122)이 배치된다. 예를 들어, 액티브층(122)은 산화물 반도체, 비정질 실리콘 또는 폴리 실리콘 등으로 이루어질 수 있으나, 이에 제한되지 않는다.
- [0047] 액티브층(122) 상에 소스 전극(123) 및 드레인 전극(124)이 서로 이격되어 배치된다. 소스 전극(123) 및 드레인 전극(124)은 액티브층(122)과 전기적으로 연결될 수 있다. 소스 전극(123) 및 드레인 전극(124)은 도전성 물질, 예를 들어, 구리(Cu), 알루미늄(Al), 몰리브덴(Mo), 티타늄(Ti), 또는 이들의 합금으로 구성될 수 있으나, 이에 제한되는 것은 아니다.
- [0048] 복수의 반도체 소자(120) 상에 패시베이션층(113)이 배치된다. 패시베이션층(113)은 패시베이션층(113) 하부의 구성을 보호하기 위한 절연층이다. 예를 들어, 패시베이션층(113)은 실리콘 산화물(SiO<sub>x</sub>) 또는 실리콘 질화물(SiN<sub>x</sub>)의 단일층 또는 복층으로 구성될 수 있으나, 이에 제한되지 않는다.
- [0049] 패시베이션층(113) 상에 평탄화층(114)이 배치된다. 평탄화층(114)은 복수의 반도체 소자(120)를 포함하는 제1 기판(110)의 상부를 평탄화할 수 있다. 평탄화층(114)은 단층 또는 복층으로 구성될 수 있으며, 유기 물질로 이루어질 수 있다. 예를 들어, 평탄화층(114)은 아크릴(acryl)계 유기 물질로 이루어질 수 있으나, 이에 제한되지 않는다.
- [0050] 평탄화층(114) 상에 복수의 콘택 전극(131)이 배치된다. 복수의 콘택 전극(131)은 복수의 반도체 소자(120) 각각과 복수의 LED(ED) 각각을 전기적으로 연결할 수 있다. 구체적으로, 복수의 콘택 전극(131)은 패시베이션층(113) 및 평탄화층(114)에 형성된 콘택홀을 통해 복수의 반도체 소자(120)의 드레인 전극(124)과 전기적으로 연결될 수 있고, 복수의 LED(ED) 각각과 전기적으로 연결될 수 있다. 예를 들어, 복수의 콘택 전극(131)은 주석 산화물(Tin Oxide; TO), 인듐 주석 산화물(Indium Tin Oxide; ITO), 인듐 아연 산화물(Indium Zinc Oxide; IZO), 인듐 주석 아연 산화물(Indium Zinc Tin Oxide; ITZO) 등으로 이루어질 수도 있고, 반도체 소자(120)의 게이트 전극(121), 소스 전극(123) 및 드레인 전극(124) 등과 동일한 물질로 이루어질 수도 있으나, 이에 제한되지 않는다.
- [0051] 또한, 복수의 콘택 전극(131)은 복수의 LED(ED)의 본딩을 위한 전극일 수 있다. 이러한 경우, 복수의 콘택 전극(131)은 공융 금속(eutectic metal)으로 이루어질 수 있으며, 예를 들어, 주석(Sn), 인듐(In), 아연(Zn), 납(Pb), 니켈(Ni), 금(Au), 백금(Pt), 구리(Cu) 등으로 이루어질 수 있으나, 이에 제한되지 않는다.
- [0052] 복수의 콘택 전극(131) 및 평탄화층(114) 상에 बैं크(115)가 배치된다. बैं크(115)는 서로 인접한 복수의 서브 픽셀(SPX)을 구분하기 위한 절연층이다. बैं크(115)는 복수의 서브 픽셀(SPX) 간의 경계에 배치될 수 있다. बैं크(115)는 복수의 콘택 전극(131)을 개구시키도록 배치될 수 있고, 유기 절연 물질로 이루어질 수 있으나, 이에 제한되지 않는다.
- [0053] 복수의 콘택 전극(131) 상에 복수의 LED(ED)가 배치된다. 복수의 LED(ED)는 복수의 서브 픽셀(SPX) 각각에 배치된다. 복수의 LED(ED)는 전압이 인가될 시, 빛을 발광하는 발광 소자이다. 복수의 LED(ED)는 적색 광, 녹색 광, 청색 광 또는 자외선 영역의 광 등을 발광하는 LED 등이 있고, 이들의 조합으로 백색을 포함하는 다양한 색상의 광을 구현할 수 있다.
- [0054] 한편, 복수의 LED(ED)는 수평형(lateral), 수직형(vertical), 플립형(flip) 등 다양한 구조로 형성될 수 있다. 수평형 구조의 LED는 발광층과 발광층의 양측에서 수평으로 배치된 N형 전극 및 P형 전극을 포함한다. 수평형 구조의 LED는 N형 전극을 통해 발광층으로 공급된 전자와, P형 전극을 통해 발광층으로 공급된 정공이 결합하여 광을 발광할 수 있다. 수직형 구조의 LED는 발광층, 발광층 상하에 배치된 N형 전극 및 P형 전극을 포함한다. 수직형 LED 또한 수평형 LED와 마찬가지로, 전극으로부터 공급된 전자 및 정공의 결합으로 광을 발광할 수 있다. 플립형 LED는 수평형 LED와 실질적으로 동일한 구조이다. 다만, 플립형 구조의 LED는 금속 와이어와 같은 매개체를 생략하고, 직접 인쇄회로기판 등에 부착될 수 있다. 이하에서는 설명의 편의를 위해, 복수의 LED(ED)

가 수직형 구조인 것으로 가정하여 설명하기로 하나, 이에 제한되지 않는다.

- [0055] 한편, 복수의 LED(ED)는 서로 다른 색상의 광을 발광할 수도 있으며, 동일한 색상의 광을 발광할 수도 있다. 예를 들어, 복수의 LED(ED)가 서로 다른 색상의 광을 발광하는 경우, 복수의 서브 픽셀(SPX) 중 적색 서브 픽셀(SPXR)에 배치된 LED(ED)는 적색 광을 발광하는 LED일 수 있고, 녹색 서브 픽셀(SPXG)에 배치된 LED(ED)는 녹색 광을 발광하는 LED일 수 있고, 청색 서브 픽셀(SPXB)에 배치된 LED(ED)는 청색 광을 발광하는 LED일 수 있다.
- [0056] 반면, 복수의 LED(ED)가 동일한 색상의 광을 발광하는 경우, 복수의 LED(ED) 각각의 상부에 광 변환부(160)와 같은 광 변환 부재를 사용하여 복수의 LED(ED) 각각에서 발광된 광을 다양한 색상으로 변환할 수도 있다. 이하에서는 복수의 LED(ED) 모두가 청색 광을 발광하는 LED인 것으로 가정하여 설명하기로 하나, 이에 제한되지 않는다.
- [0057] 도 2a 및 도 2b를 참조하면, 복수의 LED(ED)는 제1 LED(140) 및 제2 LED(150)를 포함한다. 제1 LED(140)는 복수의 서브 픽셀(SPX) 중 적색 서브 픽셀(SPXR) 및 녹색 서브 픽셀(SPXG)에 배치되고, 제2 LED(150)는 복수의 서브 픽셀(SPX) 중 청색 서브 픽셀(SPXB)에 배치된다. 제1 LED(140)는 상부에 광 변환부(160)가 배치되어 제1 LED(140)에서 발광된 광은 다른 색상의 광으로 변환되어 제1 기판(110)의 상부로 방출되고, 제2 LED(150)는 상부에 광 변환부(160)가 배치되지 않아 제2 LED(150)에서 발광된 광은 그대로 제1 기판(110)의 상부로 방출될 수 있다.
- [0058] 제1 LED(140)는 제1 p형 반도체층(141), 제1 발광층(142), 제1 n형 반도체층(143), 제1 p형 전극(144) 및 제1 n형 전극(145)을 포함한다.
- [0059] 복수의 서브 픽셀(SPX) 중 적색 서브 픽셀(SPXR) 및 녹색 서브 픽셀(SPXG)의 컨택 전극(131) 상에 제1 LED(140)의 제1 p형 반도체층(141)이 배치되고, 제1 p형 반도체층(141) 상에 제1 n형 반도체층(143)이 배치된다. 제1 p형 반도체층(141) 및 제1 n형 반도체층(143)은 질화갈륨(GaN)에 n형 또는 p형의 불순물을 주입하여 형성된 층일 수 있다. 예를 들어, 제1 p형 반도체층(141)이 질화갈륨에 p형의 불순물을 주입하여 형성된 층이고, 제1 n형 반도체층(143)이 질화갈륨에 n형의 불순물을 주입하여 형성된 층일 수 있으나, 이에 제한되지 않는다. p형의 불순물은 마그네슘(Mg), 아연(Zn), 베릴륨(Be) 등일 수 있고, n형의 불순물은 실리콘(Si), 게르마늄(Ge), 주석(Sn) 등일 수 있으나, 이에 제한되지 않는다.
- [0060] 제1 p형 반도체층(141) 및 제1 n형 반도체층(143) 사이에 제1 발광층(142)이 배치된다. 제1 발광층(142)은 제1 p형 반도체층(141) 및 제1 n형 반도체층(143)으로부터 정공 및 전자를 공급받아 빛을 발광할 수 있다. 제1 발광층(142)은 단층 또는 다중 양자우물(Multi-Quantum Well; MQW) 구조로 이루어질 수 있고, 예를 들어, 제1 발광층(142)은 인듐 갈륨 질화물(InGaN) 또는 질화갈륨(GaN) 등으로 이루어질 수 있으나, 이에 제한되지 않는다.
- [0061] 제1 p형 반도체층(141)과 컨택 전극(131) 사이에 제1 p형 전극(144)이 배치된다. 제1 p형 전극(144)은 제1 p형 반도체층(141)과 전기적으로 연결될 수 있다. 제1 p형 전극(144)은 제1 p형 반도체층(141)의 하면에 접할 수 있고, 제1 p형 전극(144)의 하면에 복수의 컨택 전극(131)이 접할 수 있다. 이에, 복수의 반도체 소자(120)는 복수의 컨택 전극(131) 및 복수의 제1 p형 전극(144)을 통해 복수의 제1 LED(140)와 전기적으로 연결될 수 있다. 구체적으로, 복수의 반도체 소자(120)로부터의 전압은 복수의 컨택 전극(131) 및 복수의 제1 p형 전극(144)을 통해 복수의 제1 LED(140)의 제1 p형 반도체층(141)에 인가될 수 있고, 복수의 제1 LED(140) 각각의 제1 발광층(142)으로 전자 또는 정공이 공급될 수 있다.
- [0062] 도 2b를 참조하면, 제1 n형 반도체층(143) 상에 제1 n형 전극(145)이 배치된다. 제1 n형 전극(145)은 격벽(PT)의 상면에 접하여 제1 n형 반도체층(143)과 전기적으로 연결될 수 있다.
- [0063] 복수의 제1 LED(140)의 제1 n형 반도체층(143)과 제1 n형 전극(145) 사이에 격벽(PT)이 배치된다. 격벽(PT)은 제1 n형 반도체층(143)의 상면에 접하도록 배치된다. 격벽(PT)은 제1 n형 반도체층(143)의 상면의 일 부분을 노출시키도록 배치될 수 있다. 즉, 복수의 제1 LED(140)의 상면에 홈(ILH)이 배치될 수 있고, 홈(ILH)은 복수의 제1 LED(140)와 격벽(PT)에 의해 정의된 공간일 수 있다. 복수의 제1 LED(140) 및 복수의 격벽(PT)은 무기 발광 구조물(IL)로도 정의될 수 있다.
- [0064] 격벽(PT)은 제1 n형 반도체층(143)과 일체로 이루어질 수 있다. 격벽(PT)은 제1 n형 반도체층(143)과 일체로 이루어져, 격벽(PT)의 상면에 접하도록 배치된 제1 n형 전극(145)과 격벽(PT)의 하면에 접하는 제1 n형 반도체층(143)을 전기적으로 연결시킬 수 있다. 이에, 격벽(PT)은 복수의 제1 LED(140)의 제1 n형 반도체층(143)으로 기능할 수 있다.

- [0065] 한편, 도 2a에서는 복수의 격벽(PT)이 복수의 제1 LED(140)와 별개의 구성이고, 복수의 제1 LED(140)와 복수의 격벽(PT)이 무기 발광 구조물(IL)을 이루는 것으로 정의하였으나, 복수의 격벽(PT)은 복수의 제1 LED(140)에 포함되는 것으로 정의될 수도 있으며, 이에 제한되지 않는다.
- [0066] 제2 LED(150)는 제2 p형 반도체층(151), 제2 발광층(152), 제2 n형 반도체층(153), 제2 p형 전극(154) 및 제2 n형 전극(155)을 포함한다.
- [0067] 복수의 서브 픽셀(SPX) 중 청색 서브 픽셀(SPXB)의 컨택 전극(131) 상에 제2 LED(150)의 제2 p형 반도체층(151)이 배치되고, 제2 p형 반도체층(151) 상에 제2 n형 반도체층(153)이 배치된다. 제2 p형 반도체층(151) 및 제2 n형 반도체층(153)은 질화갈륨(GaN)에 n형 또는 p형의 불순물을 주입하여 형성된 층일 수 있다. 예를 들어, 제2 p형 반도체층(151)이 질화갈륨에 p형의 불순물을 주입하여 형성된 층이고, 제2 n형 반도체층(153)이 질화갈륨에 n형의 불순물을 주입하여 형성된 층일 수 있으나, 이에 제한되지 않는다. p형의 불순물은 마그네슘(Mg), 아연(Zn), 베릴륨(Be) 등일 수 있고, n형의 불순물은 실리콘(Si), 게르마늄(Ge), 주석(Sn) 등일 수 있으나, 이에 제한되지 않는다.
- [0068] 제2 p형 반도체층(151) 및 제2 n형 반도체층(153) 사이에 제2 발광층(152)이 배치된다. 제2 발광층(152)은 제2 p형 반도체층(151) 및 제2 n형 반도체층(153)으로부터 정공 및 전자를 공급받아 빛을 발광할 수 있다. 제2 발광층(152)은 단층 또는 다중 양자우물(Multi-Quantum Well; MQW) 구조로 이루어질 수 있고, 예를 들어, 제2 발광층(152)은 인듐 갈륨 질화물(InGaN) 또는 질화갈륨(GaN) 등으로 이루어질 수 있으나, 이에 제한되지 않는다.
- [0069] 제2 p형 반도체층(151)과 컨택 전극(131) 사이에 제2 p형 전극(154)이 배치된다. 제2 p형 전극(154)은 제2 p형 반도체층(151)과 전기적으로 연결될 수 있다. 제2 p형 전극(154)은 제2 p형 반도체층(151)의 하면에 접할 수 있고, 제2 p형 전극(154)의 하면에 복수의 컨택 전극(131)이 접할 수 있다. 이에, 복수의 반도체 소자(120)는 복수의 컨택 전극(131) 및 복수의 제2 p형 전극(154)을 통해 복수의 제2 LED(150)와 전기적으로 연결될 수 있다. 구체적으로, 복수의 반도체 소자(120)로부터의 전압은 복수의 컨택 전극(131) 및 복수의 제2 p형 전극(154)을 통해 복수의 제2 LED(150)의 제2 p형 반도체층(151)에 인가될 수 있고, 복수의 제2 LED(150) 각각의 제2 발광층(152)으로 전자 또는 정공이 공급될 수 있다.
- [0070] 도 2b를 참조하면, 제2 n형 반도체층(153) 상에 제2 n형 전극(155)이 배치된다. 제2 n형 전극(155)은 제2 n형 반도체층(153)과 전기적으로 연결될 수 있다. 제2 n형 전극(155)은 제2 n형 반도체층(153)의 상면에 접하여 제2 n형 반도체층(153)과 전기적으로 연결될 수 있다.
- [0071] 다시 도 2a를 참조하면, 복수의 LED(LED) 상에 공통 전극(CE)이 배치된다. 공통 전극(CE)은 복수의 LED(LED)로 전압을 인가할 수 있다. 구체적으로, 공통 전극(CE)은 복수의 제1 LED(140)의 제1 n형 전극(145)을 통해 제1 발광층(142)으로 전자 또는 정공을 공급할 수 있고, 공통 전극(CE)은 복수의 제2 LED(150)의 제2 n형 전극(155)을 통해 제2 발광층(152)으로 전자 또는 정공을 공급할 수 있다. 도 2a에서는 각각의 서브 픽셀(SPX)에 배치된 공통 전극(CE)은 서로 연결되어, 복수의 제1 LED(140) 및 복수의 제2 LED(150)가 공통 전극(CE)을 공유하는 것으로 도시되었으나, 공통 전극(CE)은 서브 픽셀(SPX) 별로 분리되어 배치될 수도 있다. 공통 전극(CE)은 제1 발광층(142) 및 제2 발광층(152)에서 발광된 광을 투과시키기 위해 인듐 주석 산화물(Indium Tin Oxide; ITO), 인듐 아연 산화물(Indium Zin Oxide; IZO), 인듐 주석 아연 산화물(Indium Tin Zinc Oxide; ITZO), 아연 산화물(Zinc Oxide; ZnO) 및 주석 산화물(Tin Oxide; TO) 계열의 투명 도전성 산화물로 이루어질 수 있으나, 이에 제한되지 않는다.
- [0072] 공통 전극(CE)은 공통 전압을 공급받을 수 있다. 예를 들어, 공통 전극(CE)은 비표시 영역(NA)에까지 연장 배치되어, 비표시 영역(NA)의 구동 IC와 연결되어, 공통 전압을 공급받을 수도 있고, 구동 IC로부터 전압을 공급받는 반도체 소자(120) 등에 연결되어 공통 전압을 공급받을 수도 있다.
- [0073] 복수의 LED(LED) 중 일부의 LED(LED) 상에 복수의 광 변환부(160)가 배치된다. 구체적으로, 복수의 LED(LED) 중 제1 LED(140) 상에 복수의 광 변환부(160)가 배치될 수 있다. 즉, 복수의 제1 LED(140) 및 복수의 격벽(PT)으로 이루어진 복수의 무기 발광 구조물(IL) 상에 복수의 광 변환부(160)가 배치될 수 있다. 복수의 광 변환부(160)는 복수의 제1 LED(140) 및 복수의 격벽(PT)에 의해 정의된 홈(ILH)을 채우도록 배치될 수 있다. 복수의 광 변환부(160)는 복수의 제1 LED(140)의 제1 n형 반도체층(143)의 상면을 덮는 제2 반사부(172)를 덮도록 배치될 수 있다. 이 경우, 복수의 격벽(PT)은 복수의 광 변환부(160)의 측면을 둘러싸도록 배치될 수 있다.
- [0074] 복수의 광 변환부(160)는 복수의 LED(LED)로부터 발광된 광을 다양한 색상의 광으로 변환할 수 있다. 복수의 광 변환부(160) 각각에는 서로 다른 형광체가 분포될 수 있다. 복수의 제1 LED(140)에서 발광된 광은 복수의 광 변

환부(160)로 조사되고, 복수의 광 변환부(160)의 형광체는 광을 흡수하여 다른 파장의 광을 발광할 수 있다.

- [0075] 예를 들어, 복수의 광 변환부(160) 중 적색 서브 픽셀(SPXR)에는 적색 광 변환부(160R)가 배치될 수 있다. 그리고 적색 서브 픽셀(SPXR)의 제1 LED(140)로부터 발광된 청색 광은 적색 광 변환부(160R)를 통과하며 적색 광으로 변환될 수 있다.
- [0076] 복수의 광 변환부(160) 중 녹색 서브 픽셀(SPXG)에는 녹색 광 변환부(160G)가 배치될 수 있다. 그리고 녹색 서브 픽셀(SPXG)의 제1 LED(140)로부터 발광된 청색 광은 녹색 광 변환부(160G)를 통과하며 녹색 광으로 변환될 수 있다.
- [0077] 이때, 청색 서브 픽셀(SPXB)에는 별도의 광 변환부(160)가 배치되지 않을 수 있다. 구체적으로, 청색 서브 픽셀(SPXB)에 배치된 제2 LED(150)는 상술한 바와 같이 청색 광을 발광하는 청색 LED(LED)이므로, 제2 LED(150)에서 발광된 청색 광은 그대로 제1 기관(110)의 상부로 방출될 수 있다. 다만, 제2 LED(150) 상에도 제2 LED(150)로부터 발광된 광의 색상을 보다 고순도 색상의 광으로 변환시키기 위해 별도의 광 변환 부재가 배치될 수도 있으며, 이에 제한되지 않는다.
- [0078] 복수의 LED(LED)로부터 발광된 광을 제1 기관(110)의 상부로 반사시키는 반사부(170)가 배치된다. 반사부(170)는 제1 반사부(171), 제2 반사부(172) 및 제3 반사부(173)를 포함한다.
- [0079] 제1 반사부(171)는 복수의 무기 발광 구조물(IL) 및 복수의 제2 LED(150)의 외측면을 감싸도록 배치된다. 구체적으로, 제1 반사부(171)는 복수의 무기 발광 구조물(IL)의 제1 LED(140)의 외측면 및 격벽(PT)의 외측면을 감싸도록 배치되고, 제1 반사부(171)는 제2 LED(150)의 외측면을 감싸도록 배치될 수 있다. 제1 반사부(171)는 복수의 LED(LED)에서 발광된 광 중 복수의 LED(LED)의 측면으로 방출되는 광을 제1 기관(110)의 상부로 반사시켜, 복수의 LED(LED)의 광 효율을 향상시킬 수 있다. 예를 들어, 제1 반사부(171)는 광 반사를 위한 미세 입자를 포함하는 절연 물질로 이루어질 수 있으며, 예를 들어, 제1 반사부(171)는 산화 티타늄(TiO<sub>2</sub>) 입자가 분산된 실리콘 산화물(SiO<sub>x</sub>) 또는 실리콘 질화물(SiN<sub>x</sub>)의 절연 물질로 이루어질 수 있으나, 이에 제한되지 않는다.
- [0080] 한편, 제1 반사부(171)는 복수의 제1 LED(140)의 제1 p형 반도체층(141)과 제1 n형 반도체층(143), 복수의 제2 LED(150)의 제2 p형 반도체층(151)과 제2 n형 반도체층(153)의 전기적인 쇼트를 방지하는 절연층으로도 기능할 수 있다. 구체적으로, 복수의 제1 LED(140)의 제1 p형 반도체층(141) 및 제1 n형 반도체층(143)은 서로 다른 전극과 전기적으로 연결되어 제1 발광층(142)으로 전자 및 정공을 공급할 수 있다. 그리고 복수의 제2 LED(150)의 제2 p형 반도체층(151) 및 제2 n형 반도체층(153)은 서로 다른 전극과 전기적으로 연결되어 제2 발광층(152)으로 전자 및 정공을 공급할 수 있다. 예를 들어, 복수의 제1 LED(140)의 제1 p형 반도체층(141)은 제1 p형 전극(144)과, 제1 n형 반도체층(143)은 제1 n형 전극(145)과 전기적으로 연결될 수 있고, 복수의 제2 LED(150)의 제2 p형 반도체층(151)은 제2 p형 전극(154)과, 제2 n형 반도체층(153)은 제2 n형 전극(155)과 전기적으로 연결될 수 있다. 이때, 제1 n형 전극(145)이 제1 n형 반도체층(143)만이 아니라 제1 p형 반도체층(141)에까지 접하게 된다면, 전기적인 쇼트가 발생할 수 있다. 이에, 제1 p형 반도체층(141) 및 제1 n형 반도체층(143), 제2 p형 반도체층(151) 및 제2 n형 반도체층(153) 간의 전기적인 쇼트가 일어나지 않도록 제1 p형 반도체층(141) 및 제1 n형 반도체층(143)을 절연시키기 위한 절연층과 제2 p형 반도체층(151) 및 제2 n형 반도체층(153)을 절연시키기 위한 절연층을 별도로 형성할 수도 있다. 다만, 본 발명의 일 실시예에 따른 표시 장치(100)에서는 절연 물질로 이루어진 제1 반사부(171)가 복수의 LED(LED)의 외측면을 감싸도록 배치되어, 복수의 LED(LED)의 쇼트를 방지하는 절연층으로도 기능할 수 있다.
- [0081] 제2 반사부(172)는 복수의 LED(LED) 중 일부의 LED(LED) 상에 배치된다. 제2 반사부(172)는 복수의 무기 발광 구조물(IL)의 제1 LED(140) 상에 배치될 수 있다. 구체적으로, 제2 반사부(172)는 복수의 제1 LED(140)와 복수의 광 변환부(160) 사이, 복수의 광 변환부(160)와 복수의 격벽(PT) 사이에 배치된다. 제2 반사부(172)는 복수의 격벽(PT)으로부터 노출된 제1 LED(140)의 제1 n형 반도체층(143)의 상면 일부와 복수의 격벽(PT)의 내측면을 따라 배치될 수 있다. 제2 반사부(172)는 복수의 광 변환부(160)에서 변환된 광 중 복수의 제1 LED(140) 측으로 향하는 광을 제1 기관(110)의 상부로 반사시켜, 복수의 제1 LED(140)의 광 추출 효율을 향상시킬 수 있다.
- [0082] 제2 반사부(172)는 복수의 제1 LED(140)에서 발광된 광은 투과시키고, 복수의 광 변환부(160)에서 변환된 광은 반사시킬 수 있다. 제2 반사부(172)는 복수의 LED(LED)에서 발광된 광은 투과시키고, 복수의 LED(LED)에서 발광된 광보다 장파장인 광은 반사시킬 수 있다. 복수의 광 변환부(160)에 포함된 형광체는 복수의 제1 LED(140)로부터 발광된 광에 의해 여기되어, 장파장인 광을 방출할 수 있다. 그러므로, 복수의 광 변환부(160)에서 변환된 광은 복수의 제1 LED(140)에서 발광된 광보다 장파장일 수 있다. 이때, 복수의 광 변환부(160)와 복수의 제1

LED(140) 사이에 배치된 제2 반사부(172)는 복수의 제1 LED(140)로부터 발광된 광이 복수의 광 변환부(160)에 조사되도록 복수의 제1 LED(140)로부터 발광된 광은 투과시킬 수 있다. 그리고 제2 반사부(172)는 복수의 광 변환부(160)에서 변환된 장파장의 광 중 복수의 제1 LED(140) 측으로 향하는 광을 다시 제1 기관(110)의 상부로 반사시켜, 복수의 광 변환부(160)에서 변환된 광의 추출 효율을 향상시킬 수 있다. 따라서, 제2 반사부(172)는 복수의 제1 LED(140)에서 발광된 단파장의 광은 투과시키고, 복수의 제1 LED(140)에서 발광된 광보다 장파장인 변환된 광은 반사시킬 수 있다.

[0083] 제2 반사부(172)는 굴절률이 다른 유전체층을 적층하여 형성된 분산된 브래그 반사체(Distributed Bragg Reflector)일 수 있고, 예를 들어, 제2 반사부(172)는 굴절률이 큰 산화 티타늄(TiO<sub>2</sub>)과 굴절률이 작은 산화 실리콘(SiO<sub>2</sub>)을 교대로 적층하여 구현될 수 있으나, 이에 제한되지 않는다. 이때, 제2 반사부(172)는 적층되는 유전체층의 개수 및 유전체층의 두께를 조절하여 특정 파장 범위의 광을 선택적으로 투과 및 반사시킬 수 있다. 예를 들어, 청색 광을 발광하는 제1 LED(140) 상에 배치된 제2 반사부(172)는 청색 광에 대응되는 파장 범위의 광은 투과시킬 수 있고, 제2 반사부(172)는 녹색 광 및 적색 광에 대응되는 파장 범위의 광은 반사시킬 수 있다.

[0084] 한편, 복수의 제1 LED(140)로부터 발광된 광 중 일부의 광이 복수의 광 변환부(160)로 조사되지 않고, 복수의 격벽(PT)의 상면을 통해 외부로 방출될 수 있다. 구체적으로, 제2 반사부(172)는 복수의 제1 LED(140)로부터 발광된 광은 투과시키기 때문에, 복수의 격벽(PT)의 상면 및 제2 반사부(172)를 통해 복수의 제1 LED(140)로부터 발광된 광 중 일부가 방출될 수 있다. 이에, 도면에 도시되지는 않았으나, 복수의 제1 LED(140)로부터 발광된 광 중 복수의 광 변환부(160)에서 다른 파장의 광으로 변환되지 않은 채로 복수의 격벽(PT)의 상면으로 향하는 광이 복수의 격벽(PT)의 상면을 투과하지 못하도록 복수의 격벽(PT) 상에 별도의 반사부가 더 배치될 수도 있다.

[0085] 제3 반사부(173)는 복수의 LED(ED)의 하측에 배치된다. 구체적으로, 평탄화층(114) 상에서 제3 반사부(173)는 복수의 LED(ED)에 중첩하도록 배치될 수 있다. 예를 들어, 제3 반사부(173)는 복수의 제1 p형 전극(144)의 외측으로 돌출된 제1 발광층(142)의 일 부분에 중첩하도록 배치될 수 있고, 제3 반사부(173)는 복수의 제2 p형 전극(154)의 외측으로 돌출된 제2 발광층(152)의 일 부분에 중첩하도록 배치될 수 있다. 제3 반사부(173)는 복수의 LED(ED)에서 발광된 광 중 복수의 LED(ED)의 하측으로 방출되는 광을 제1 기관(110)의 상부로 다시 반사시켜, 복수의 LED(ED)의 광 효율을 향상시킬 수 있다. 예를 들어, 제3 반사부(173)는 제1 반사부(171)와 동일한 물질로 이루어질 수도 있고, 반사 효율이 높은 금속 물질, 예를 들어, 알루미늄(Al) 또는 은(Ag)과 같은 물질로 이루어질 수도 있으며, 이에 제한되지 않는다.

[0086] 제3 반사부(173)는 복수의 LED(ED)의 외측으로 더 연장되어 공통 전극(CE)과 접한다. 제3 반사부(173)는 공통 전극(CE)과 접함에 따라 플로팅(floating)되지 않을 수 있다. 만약, 제3 반사부(173)가 플로팅되는 경우, 제3 반사부(173)에 인접한 구성들에 인가되는 전압으로 인해 제3 반사부(173)에 커플링 전계가 발생할 수 있고, 이에 기인한 기생 커패시턴스가 발생하여 화질이 저하될 수 있다. 그러므로, 제3 반사부(173)를 공통 전극(CE)에 접하도록 배치함에 따라 제3 반사부(173)는 플로팅 되지 않을 수 있고, 기생 커패시턴스를 저감할 수 있다. 다만, 제3 반사부(173)는 공통 전극(CE)이 아닌 컨택 전극(131), 제1 p형 전극(144) 및 제2 p형 전극(154)에 접할 수도 있으며, 이에 제한되지 않는다.

[0087] 한편, 도 2a에서는 제3 반사부(173)와 복수의 LED(ED)의 제1 p형 반도체층(141) 및 제2 p형 반도체층(151)이 서로 이격된 것으로 도시하였으나, 제3 반사부(173)는 제1 p형 반도체층(141) 및 제2 p형 반도체층(151)과 접할 수 있다. 예를 들어, 제3 반사부(173)의 두께는 제1 p형 전극(141)의 두께와 컨택 전극(131)의 두께의 합과 동일한 두께를 가질 수 있고, 제3 반사부(173)의 상면은 제1 p형 반도체층(141)의 하면 및 제2 p형 반도체층(151)의 하면과 접할 수도 있으며, 도 2a에 도시된 바에 제한되지 않는다.

[0088] 본 발명의 일 실시예에 따른 표시 장치(100)는 복수의 제1 LED(140) 상에 배치된 홈(ILH) 내에 복수의 광 변환부(160)를 배치함으로써, 복수의 광 변환부(160)의 두께를 증가시킬 수 있고, 광 변환 효율을 향상시킬 수 있다. 구체적으로, 복수의 LED(ED) 중 복수의 제1 LED(140) 상에 복수의 제1 LED(140)의 상면 일부를 노출시키는 격벽(PT)이 배치된다. 이에, 복수의 제1 LED(140)의 상면 일부와 복수의 격벽(PT)에 의해 정의된 공간인 홈(ILH)이 형성될 수 있다. 즉, 복수의 제1 LED(140)와 복수의 격벽(PT)으로 이루어진 복수의 무기 발광 구조물(IL) 상에 홈(ILH)이 형성될 수 있다. 그리고 복수의 무기 발광 구조물(IL)의 홈(ILH)에 복수의 광 변환부(160)를 배치할 수 있다. 이때, 복수의 광 변환부(160)의 두께는 복수의 격벽(PT)에 의해 결정될 수 있고, 복수의 격벽(PT)의 높이를 증가시켜 복수의 광 변환부(160)의 두께를 용이하게 증가시킬 수 있다. 그리고 복수의 광 변

환부(160)의 두께를 증가시킴에 따라 복수의 제1 LED(140)에서 발광된 광은 복수의 광 변환부(160)에서 충분히 흡수되어 다른 색상의 광으로 변환될 수 있다. 또한, 복수의 광 변환부(160)를 복수의 제1 LED(140) 전면에 도포하는 방식이 아닌, 복수의 제1 LED(140) 상면의 홈(ILH)을 채우도록 배치하기 때문에, 복수의 광 변환부(160)를 형성하기 위한 재료 소모량을 극소화할 수 있다. 따라서, 본 발명의 일 실시예에 따른 표시 장치(100)는 복수의 제1 LED(140) 상에 복수의 제1 LED(140)의 제1 n형 반도체층(143)과 일체로 이루어진 격벽(PT)을 형성하여, 복수의 광 변환부(160)가 배치되는 홈(ILH)을 형성할 수 있고, 복수의 광 변환부(160)의 두께를 증가시켜 광 변환 효율을 향상시킬 수 있다.

[0089] 본 발명의 일 실시예에 따른 표시 장치(100)는 복수의 LED(ED)를 감싸는 복수의 반사부(170)를 배치하여 복수의 LED(ED)의 광 추출 효율 및 광 변환 효율을 향상시킬 수 있다. 복수의 광 변환부(160)는 복수의 LED(ED) 중 복수의 제1 LED(140)의 상면에 배치될 수 있고, 복수의 제1 LED(140)의 외측면을 둘러싼 제1 반사부(171) 및 복수의 제1 LED(140)의 하측에 배치된 제3 반사부(173)는 복수의 제1 LED(140)에서 발광된 광을 복수의 광 변환부(160) 측, 즉, 제1 기판(110)의 상부로 반사시킬 수 있다. 그러므로, 복수의 제1 LED(140)의 외측면 및 하면을 둘러싸도록 제1 반사부(171) 및 제3 반사부(173)를 배치하여 복수의 제1 LED(140)에서 발광된 광을 복수의 광 변환부(160) 측으로 반사시켜 광 변환 효율을 향상시킬 수 있다. 그리고 복수의 제2 LED(150)의 외측면 및 하면을 둘러싸도록 제1 반사부(171) 및 제3 반사부(173)를 배치하여 복수의 제2 LED(150)에서 발광된 광을 제1 기판(110)의 상부로 반사시킬 수 있고, 복수의 제2 LED(150)의 광 추출 효율을 향상시킬 수 있다. 그리고 복수의 제1 LED(140)와 복수의 광 변환부(160) 사이에 복수의 제1 LED(140)에서 발광된 광은 투과시키고, 복수의 광 변환부(160)에서 변환된 광은 제1 기판(110)의 상부로 반사시키는 제2 반사부(172)를 배치하여, 복수의 광 변환부(160)에서 변환된 광이 복수의 제1 LED(140)에 재흡수되어 광 추출 효율이 저하되는 것을 최소화할 수 있다. 따라서, 본 발명의 일 실시예에 따른 표시 장치(100)는 복수의 LED(ED)를 둘러싸는 제1 반사부(171) 및 제3 반사부(173)를 배치하여 광 추출 효율을 향상시킬 수 있고, 복수의 제1 LED(140)와 복수의 광 변환부(160) 사이에 제2 반사부(172)를 배치하여 복수의 광 변환부(160)에서 변환된 광이 복수의 제1 LED(140)에 재흡수되는 것을 최소화하여 광 추출 효율을 향상시킬 수 있다.

[0090] 이하에서는 도 3a 내지 도 3m을 참조하여 본 발명의 일 실시예에 따른 표시 장치(100) 및 표시 장치(100)의 제조 방법을 상세히 설명하기로 한다.

[0091] 도 3a 내지 도 3m은 본 발명의 일 실시예에 따른 표시 장치 및 표시 장치의 제조 방법을 설명하기 위한 개략적인 공정도들이다. 구체적으로, 도 3a는 에피층(EP)이 형성된 제2 기판(WF)의 개략적인 평면도이다. 도 3b는 도 3a의 IIIb-IIIb'에 따른 단면도이다. 도 3c는 에피층(EP)의 가공 과정을 설명하기 위한 개략적인 단면도이다. 도 3d 및 도 3e는 복수의 LED(ED)를 제1 보조 기판(CS)으로 전사하는 과정을 설명하기 위한 개략적인 단면도이다. 도 3f 및 도 3g는 복수의 LED(ED) 사이에 반사막(171m)의 형성 과정을 설명하기 위한 개략적인 단면도이다. 도 3h는 복수의 제2 반사부(172) 및 복수의 광 변환부(160)의 형성 과정을 설명하기 위한 개략적인 단면도이다. 도 3i는 제1 반사부(171)의 형성 과정을 설명하기 위한 개략적인 단면도이다. 도 3j 및 도 3k는 복수의 LED(ED)를 제2 보조 기판(DN)으로 전사하는 과정을 설명하기 위한 개략적인 단면도이다. 도 3l은 복수의 LED(ED)를 제1 기판(110)으로 전사하는 과정을 설명하기 위한 개략적인 단면도이다. 도 3m은 공통 전극(CE)의 형성 과정을 설명하기 위한 개략적인 단면도이다.

[0092] 도 3a 및 도 3b를 참조하면, 제2 기판(WF) 전면에 에피층(EP)을 형성한다.

[0093] 제2 기판(WF)은 에피층(EP)이 성장되는 기판이다. 제2 기판(WF)은 예를 들어, 사파이어, 탄화규소(SiC), 질화갈륨(GaN), 산화아연(ZnO) 등으로 이루어질 수 있으나, 이에 제한되지 않는다. 제2 기판(WF)은 웨이퍼로도 지칭될 수 있다.

[0094] 에피층(EP)은 복수의 LED(ED)를 형성하기 위한 것으로, 복수의 LED(ED)를 이루는 층을 이루는 물질이 순차적으로 적층된 구조를 가질 수 있다. 예를 들어, 에피층(EP)은 n형 반도체 물질층(NL), 발광 물질층(EL) 및 p형 반도체 물질층(PL)으로 이루어질 수 있다.

[0095] 먼저, 제2 기판(WF) 전면에 n형 반도체 물질층(NL)을 형성한다. n형 반도체 물질층(NL)은 복수의 제1 LED(140)의 제1 n형 반도체층(143) 및 복수의 제2 LED(150)의 제2 n형 반도체 물질층(NL)을 이루는 물질로, 예를 들어, n형 불순물이 주입된 질화갈륨으로 이루어질 수 있다.

[0096] n형 반도체 물질층(NL)의 두께는 이후 형성될 복수의 광 변환부(160)의 두께이자 홈(ILH)의 깊이를 고려하여 결정될 수 있다. 구체적으로, n형 반도체 물질층(NL)으로부터 복수의 제1 LED(140)의 제1 n형 반도체층(143) 및

복수의 격벽(PT)을 함께 형성할 수 있고, 복수의 격벽(PT) 및 홈(ILH)을 형성하기 위해 n형 반도체 물질층(NL)의 두께를 두껍게 형성할 수 있다. 이에 대하여 도 3h를 참조하여 상세히 후술하기로 한다.

- [0097] 이어서, n형 반도체 물질층(NL) 상에 발광 물질층(EL)을 형성한다. 발광 물질층(EL)은 복수의 제1 LED(140)의 제1 발광층(142) 및 복수의 제2 LED(150)의 제2 발광층(152)을 이루는 물질로, 예를 들어, 인듐 갈륨 질화물 또는 질화 갈륨 등으로 이루어질 수 있다.
- [0098] 이어서, 발광 물질층(EL) 상에 p형 반도체 물질층(PL)을 형성한다. p형 반도체 물질층(PL)은 복수의 제1 LED(140)의 제1 p형 반도체층(141) 및 복수의 제2 LED(150)의 제2 p형 반도체층(151)을 이루는 물질로, 예를 들어, p형의 불순물이 주입된 질화 갈륨으로 이루어질 수 있다.
- [0099] 이어서, p형 반도체 물질층(PL) 상에 금속층(ML)을 형성한다. 금속층(ML)은 복수의 제1 LED(140)의 제1 p형 전극(144) 및 복수의 제2 LED(150)의 제2 p형 전극(154)을 이루는 물질로, 예를 들어, 도전성 물질로 이루어질 수 있다.
- [0100] 이어서, 도 3c를 참조하면, 제2 기판(WF) 전면에 형성된 에피층(EP) 및 금속층(ML)을 가공하여 복수의 LED(ED)를 형성한다.
- [0101] 구체적으로, 금속층(ML)을 식각하여 복수의 제1 p형 전극(144) 및 복수의 제2 p형 전극(154)을 형성할 수 있다.
- [0102] 이어서, 복수의 제1 p형 전극(144) 및 복수의 제2 p형 전극(154)으로부터 노출된 에피층(EP)의 p형 반도체 물질층(PL), 발광 물질층(EL) 및 n형 반도체 물질층(NL)을 순차적으로 식각하여 복수의 제1 LED(140)의 제1 p형 반도체층(141), 제1 발광층(142) 및 초기의 제1 n형 반도체층(143')과 복수의 제2 LED(150)의 제2 p형 반도체층(151), 제2 발광층(152) 및 제2 n형 반도체층(153)을 형성할 수 있다. 따라서, 복수의 제1 LED(140)의 제1 p형 반도체층(141), 제1 발광층(142), 초기의 제1 n형 반도체층(143') 및 제1 p형 전극(144), 복수의 제2 LED(150)의 제2 p형 반도체층(151), 제2 발광층(152), 제2 n형 반도체층(153) 및 제2 p형 전극(154)의 형성을 완료할 수 있다.
- [0103] 한편, 복수의 제1 LED(140)의 초기의 제1 n형 반도체층(143')은 복수의 격벽(PT) 및 홈(ILH)이 형성되기 전 상태로, 초기의 제1 n형 반도체층(143')은 복수의 격벽(PT)을 형성함으로써, 제1 n형 반도체층(143)으로 형성될 수 있다.
- [0104] 한편, 도 3a 및 도 3b에서는 제2 기판(WF) 상에 n형 반도체 물질층(NL), 발광 물질층(EL) 및 p형 반도체 물질층(PL)을 순차적으로 형성하는 것으로 도시하였으나, 제2 기판(WF)의 전면에 p형 반도체 물질층(PL)을 먼저 형성한 후, p형 반도체 물질층(PL) 상에 발광 물질층(EL) 및 n형 반도체 물질층(NL)을 순차적으로 형성할 수도 있으며, 이에 제한되지 않는다.
- [0105] 다음으로, 도 3d 및 도 3e를 참조하면, 제2 기판(WF) 상의 복수의 제1 LED(140) 및 복수의 제2 LED(150)를 제1 보조 기판(CS)으로 전사한다.
- [0106] 복수의 제1 LED(140)의 제1 p형 전극(144) 및 복수의 제2 LED(150)의 제2 p형 전극(154)이 제1 보조 기판(CS)의 상면에 접하도록 복수의 LED(ED)를 배치시킬 수 있다. 즉, 제1 보조 기판(CS)과 제2 기판(WF)이 서로 대향하도록 제1 보조 기판(CS) 상에 제2 기판(WF)을 배치시켜, 복수의 제1 LED(140)의 제1 p형 전극(144) 및 복수의 제2 LED(150)의 제2 p형 전극(154)을 제1 보조 기판(CS)의 상면에 접합시킬 수 있다.
- [0107] 제1 보조 기판(CS) 상에 복수의 LED(ED)를 배치시킨 후, 복수의 LED(ED)로부터 제2 기판(WF)을 박리할 수 있다. 예를 들어, 제2 기판(WF)은 레이저 리프트 오프(Laser Lift Off; LLO) 기술을 통해 박리될 수 있다.
- [0108] 레이저 리프트 오프 기술의 경우, 레이저를 제2 기판(WF)에 조사하면, 복수의 LED(ED)와 제2 기판(WF)의 계면에서 레이저 흡수가 일어나, 복수의 LED(ED)와 제2 기판(WF)이 분리될 수 있다. 다만, 제2 기판(WF)은 레이저 리프트 오프 방식 외에 다른 방식으로부터 분리될 수도 있으며, 이에 제한되지 않는다.
- [0109] 한편, 제1 보조 기판(CS)에 전사된 복수의 제1 LED(140) 및 복수의 제2 LED(150) 각각은 초기의 제1 n형 반도체층(143') 및 제2 n형 반도체층(154)이 최상층에 배치될 수 있다. 그리고 제1 보조 기판(CS)으로 전사된 후, 초기의 제1 n형 반도체층(143')의 상면 및 제2 n형 반도체층(154)의 상면에 접하는 제1 n형 전극(145) 및 제2 n형 전극(155)을 형성할 수도 있으나, 제1 보조 기판(CS)으로 전사 전 또는 전사 후의 다른 공정에서 제1 n형 전극(145) 및 제2 n형 전극(155)을 형성할 수도 있으며, 이에 제한되지 않는다.
- [0110] 따라서, 복수의 LED(ED)를 제1 보조 기판(CS) 상에 배치시킨 후, 복수의 LED(ED)로부터 제2 기판(WF)을 박리함

으로써, 복수의 LED(ED)의 전사를 완료할 수 있다.

- [0111] 다음으로, 도 3f 및 도 3g를 참조하면, 제1 보조 기관(CS)에 전사된 복수의 제1 LED(140)와 복수의 제2 LED(150) 사이에 반사막(171m)을 형성한다. 반사막(171m)은 복수의 제1 LED(140)와 복수의 제2 LED(150) 사이의 공간을 채우도록 형성될 수 있다. 반사막(171m)은 복수의 제1 LED(140)와 복수의 제2 LED(150)의 외측면을 감싸도록 형성될 수 있다. 반사막(171m)은 광 반사를 위한 미세 입자를 포함하는 절연 물질로 이루어질 수 있으며, 예를 들어, 제1 반사부(171)와 동일한 물질로 이루어질 수 있으나, 이에 제한되지 않는다.
- [0112] 다음으로, 도 3h를 참조하면, 복수의 LED(ED) 중 복수의 제1 LED(140) 상에 복수의 격벽(PT), 복수의 제2 반사부(172) 및 복수의 광 변환부(160)를 형성한다.
- [0113] 먼저, 복수의 LED(ED) 중 복수의 제1 LED(140)의 상면에 홈(ILH)을 형성할 수 있다. 복수의 제1 LED(140)의 초기의 제1 n형 반도체층(143')의 상면에 홈(ILH)을 형성함으로써, 제1 n형 반도체층(143) 및 복수의 격벽(PT)을 형성할 수 있다. 따라서, 복수의 제1 LED(140) 및 복수의 격벽(PT)으로 이루어진 복수의 무기 발광 구조물(IL)의 형성을 완료할 수 있다.
- [0114] 이때, 홈(ILH)의 크기는 복수의 제1 LED(140)의 제1 n형 반도체층(143)의 상면에 형성되는 제1 n형 전극(145)의 크기를 고려하여 결정할 수 있다. 홈(ILH)을 크게 형성하는 경우, 복수의 광 변환부(160)의 크기 또한 커지게 되어 광 변환 효율이 향상될 수 있다. 다만, 홈(ILH)의 크기를 크게 형성하는 경우, 제1 n형 전극(145)의 크기를 작게 형성하여야 하므로, 전류 퍼짐 특성 및 오믹 컨택 특성이 저하될 수 있고, 복수의 제1 LED(140)의 효율 저하 및 구동 전압이 상승할 수 있다.
- [0115] 구체적으로, 제1 n형 전극(145)으로부터 전압이 제1 n형 반도체층(143)의 전체에 균일하게 제공되어야, 제1 발광층(142)의 전 영역에서 광이 고르게 발광될 수 있다. 다만, 제1 n형 전극(145)의 크기가 작아져 제1 n형 전극(145)과 제1 n형 반도체층(143)의 접촉 면적이 작아지게 되는 경우, 제1 n형 전극(145)으로부터의 전압이 제1 n형 반도체층(143)에 균일하게 제공되기 어려울 수 있고, 이는 복수의 제1 LED(140)의 효율 저하로 이어질 수 있다. 또한, 홈(ILH)의 크기가 커지고, 제1 n형 전극(145)의 크기가 작아지는 경우, 오믹 컨택 특성이 저하되어, 제1 n형 전극(145)과 제1 n형 반도체층(143) 사이에 접촉 저항이 커져 캐리어 주입 효율이 저하되고, 계면에서 열 손실 증가로 인해 복수의 제1 LED(140)의 발광 효율이 감소할 수 있다. 이에, 제1 n형 전극(145)의 크기 및 홈(ILH)의 크기는 전류 퍼짐 특성 및 오믹 컨택 특성을 고려하여 결정될 수 있다.
- [0116] 한편, 홈(ILH)의 형성 위치는 포토리소그래피 공정의 공차를 고려하여 결정될 수 있다. 포토리소그래피 공정으로 제1 n형 반도체층(143)의 상면에 홈(ILH)을 형성하는 경우, 제1 n형 반도체층(143)의 엣지로부터 포토리소그래피 공정의 공차만큼 내측으로 홈(ILH)의 형성 위치를 고려할 수 있다. 예를 들어, 포토리소그래피 공정의 공차가 약 3 $\mu$ m인 경우, 홈(ILH)은 제1 n형 반도체층(143) 상면의 엣지로부터 3 $\mu$ m 내측에 형성되도록 설계될 수 있다.
- [0117] 홈(ILH)의 깊이는 복수의 광 변환부(160)의 형광체의 광 흡수율을 고려하여 결정될 수 있다. 구체적으로, 복수의 제1 LED(140)의 홈(ILH)을 채우도록 형성되는 복수의 광 변환부(160)의 두께는 홈(ILH)의 깊이이자 격벽(PT)의 높이에 의해 결정될 수 있다. 이때, 복수의 제1 LED(140)에서 발광된 광은 복수의 광 변환부(160)로 조사되고, 복수의 광 변환부(160)의 형광체는 복수의 제1 LED(140)에서 발광된 광을 흡수하여 다른 파장의 광을 방출할 수 있다. 만약, 홈(ILH)의 깊이이자 복수의 광 변환부(160)의 두께를 작게 하는 경우, 복수의 광 변환부(160)의 형광체는 복수의 제1 LED(140)에서 발광된 광을 충분히 흡수하기 어렵고, 복수의 광 변환부(160)에서 광 변환 효율이 저하될 수 있다.
- [0118] 반면, 홈(ILH)의 깊이이자 복수의 광 변환부(160)의 두께가 두꺼워질수록, 복수의 광 변환부(160)의 형광체는 복수의 제1 LED(140)에서 발광된 광을 충분히 흡수할 수 있고, 복수의 광 변환부(160)에서 광 변환 효율이 향상될 수 있다. 다만, 홈(ILH)의 깊이이자 복수의 광 변환부(160)의 깊이를 깊게 형성하는 경우, 제2 기관(WF) 상에서 n형 반도체 물질층(NL)을 두껍게 성장시켜야 한다. 다만, n형 반도체 물질층(NL)을 두껍게 성장시키는데 성장 시간 및 비용이 증가하므로, 이러한 요인까지 고려하여 n형 반도체 물질층(NL)의 두께를 결정할 수 있다. 예를 들어, 일반적으로 n형 반도체 물질층(NL)은 전류 퍼짐 특성 등을 위해 약 1.5 $\mu$ m ~ 2 $\mu$ m 내의 두께 수준으로 성장시킬 수 있다. 반면, 본 발명의 일 실시예에 따른 표시 장치(100)에서는 복수의 광 변환부(160)의 광 변환 효율을 확보하기 위해, n형 반도체 물질층(NL)을 약 3 $\mu$ m ~ 5 $\mu$ m 내의 혹은 5 $\mu$ m 이상의 두께 수준으로 성장시킬 수 있고, 복수의 광 변환부(160)의 광 변환 효율 또한 확보할 수 있다. 이에, 복수의 광 변환부(160)의 형광체의 광 흡수율, n형 반도체 물질층(NL)의 성장 시간 및 비용 등을 고려하여 홈(ILH)의 깊이를 설계할 수 있다.

- [0119] 이어서, 복수의 제1 n형 반도체층(143)의 상면 및 복수의 격벽(PT)을 덮는 복수의 제2 반사부(172)를 형성할 수 있다. 복수의 제2 반사부(172)는 복수의 제1 n형 반도체층(143)의 상면 및 복수의 격벽(PT)에 의해 정의된 홈(ILH)을 따라 형성될 수 있다. 복수의 제2 반사부(172)는 복수의 격벽(PT)으로부터 노출된 제1 n형 반도체층(143)의 상면 일부와 복수의 격벽(PT)의 내측면을 따라 형성될 수 있다. 복수의 제2 반사부(172)는 굴절률이 다른 유전체층을 적층하여 형성된 분산된 브래그 반사체(Distributed Bragg Reflector)일 수 있고, 예를 들어, 산화 티타늄(TiO<sub>2</sub>)과 산화 실리콘(SiO<sub>2</sub>)을 교대로 적층하여 구현될 수 있으나, 이에 제한되지 않는다.
- [0120] 이어서, 복수의 제1 LED(140) 상의 홈(ILH)을 채우도록 복수의 광 변환부(160)를 형성할 수 있다. 구체적으로, 복수의 제1 LED(140) 및 복수의 격벽(PT)에 의해 정의된 홈(ILH)을 따라 형성된 제2 반사부(172)를 덮도록 복수의 광 변환부(160)를 형성할 수 있다. 복수의 제1 LED(140) 상에 각각 적색 광 변환부(160R) 및 녹색 광 변환부(160G)가 형성될 수 있으며, 복수의 광 변환부(160)는 잉크젯 프린팅 공법 또는 리버스 오프셋 프린팅 공법 등을 이용하여 형성될 수 있으나, 이에 제한되지 않는다.
- [0121] 한편, 도 3a 내지 도 3h에서는 제2 기관(WF)에 n형 반도체 물질층(NL)을 가장 먼저 형성하여, 복수의 LED(ED)를 형성한 후, 복수의 LED(ED)를 제1 보조 기관(CS)으로 전사함으로써, 제1 보조 기관(CS)에서 초기의 제1 n형 반도체층(143')을 최상층에 배치시킬 수 있고, 제1 보조 기관(CS)의 최상층에 배치된 제1 n형 반도체층(143')을 가공하여 홈(ILH) 및 복수의 광 변환부(160)를 형성하는 것으로 설명하였다.
- [0122] 반면, 제2 기관(WF)에서 p형 반도체 물질층(PL), 발광 물질층(EL) 및 n형 반도체 물질층(NL)의 순서로 에피층(EP)을 형성한 경우, 제2 기관(WF)에서 형성된 복수의 LED(ED)는 초기의 제1 n형 반도체층(143')이 최상층에 배치된다. 그러므로, 제2 기관(WF)에 형성된 복수의 LED(ED)를 제1 보조 기관(CS)으로 전사할 필요 없이, 제2 기관(WF) 최상층에 배치된 초기의 제1 n형 반도체층(143') 상에 홈(ILH) 및 광 변환부(160)를 바로 형성할 수도 있다. 따라서, 제2 기관(WF) 상에 n형 반도체 물질층 또는 p형 반도체 물질층(PL)의 형성 순서에 따라, 제1 보조 기관(CS)으로 복수의 LED(ED)를 전사하는 과정을 생략할 수도 있으며, 이에 제한되지 않는다.
- [0123] 다음으로, 도 3i를 참조하면, 복수의 LED(ED) 사이의 반사막(171m)을 절단하여 복수의 LED(ED) 각각을 분리하고, 제1 반사부(171)를 형성한다.
- [0124] 먼저, 복수의 LED(ED) 사이의 반사막(171m)을 절단하여 복수의 LED(ED) 각각을 분리시킬 수 있다. 예를 들어, 복수의 LED(ED) 사이의 반사막(171m)은 절단 부재(CM) 등을 이용하여 절단될 수 있고, 예를 들어, 반사막(171m)은 나이프 등으로 절단될 수 있으나, 이에 제한되지 않는다.
- [0125] 이때, 복수의 LED(ED) 사이의 반사막(171m)을 절단함으로써, 복수의 LED(ED)의 외측면의 제1 반사부(171)를 형성할 수 있다. 구체적으로, 복수의 LED(ED) 사이의 반사막(171m)을 절단하여 복수의 제1 LED(140)의 외측면 및 복수의 격벽(PT)의 외측면, 복수의 제2 LED(150)의 외측면을 둘러싸는 제1 반사부(171)를 형성할 수 있다.
- [0126] 따라서, 반사막(171m)을 절단함으로써, 반사막(171m)에 의해 일체로 고정된 복수의 LED(ED) 각각을 분리할 수 있으며, 복수의 LED(ED)와 제1 반사부(171)를 일체로 형성하여, 복수의 LED(ED) 및 제1 반사부(171)를 제2 보조 기관(DN) 및 제1 기관(110)으로 용이하게 전사할 수 있다.
- [0127] 다음으로, 도 3j 및 도 3k를 참조하면, 복수의 LED(ED)를 제2 보조 기관(DN)으로 전사한다.
- [0128] 복수의 제1 LED(140)의 제1 p형 전극(144) 및 복수의 제2 LED(150)의 제2 p형 전극(154)을 제1 기관(110) 상의 복수의 컨택 전극(131)에 접하도록 배치시키기 위해, 복수의 제1 LED(140) 및 복수의 제2 LED(150)를 제2 보조 기관(DN)으로 전사하여, 복수의 제1 LED(140)의 제1 p형 전극(144) 및 복수의 제2 LED(150)의 제2 p형 전극(154)을 제2 보조 기관(DN)의 상층에 배치시킬 수 있다. 복수의 제1 LED(140)의 제1 n형 반도체층(143) 및 복수의 제2 LED(150)의 제2 n형 반도체층(153)이 제2 보조 기관(DN)의 상면에 대향하도록 제2 보조 기관(DN) 상에 제1 보조 기관(CS)을 배치시켜, 복수의 제1 LED(140) 및 복수의 제2 LED(150)를 제2 보조 기관(DN)으로 전사할 수 있다. 이때, 제2 보조 기관(DN)은 도너로 지칭될 수 있다.
- [0129] 다음으로, 도 3l을 참조하면, 복수의 반도체 소자(120)가 형성된 제1 기관(110)으로 복수의 제1 LED(140) 및 복수의 제2 LED(150)를 전사한다.
- [0130] 복수의 반도체 소자(120)가 형성된 제1 기관(110)은 도 2a에 도시된 표시 장치(100)와 실질적으로 동일하다. 구체적으로, 제1 기관(110) 상에 버퍼층(111), 액티브층(122), 게이트 절연층(112), 게이트 전극(121), 소스 전극(123) 및 드레인 전극(124)을 순차적으로 형성한 후, 패시베이션층(113) 및 평탄화층(114)을 형성할 수 있다. 이어서, 평탄화층(114) 및 패시베이션층(113)에 드레인 전극(124)을 노출시키는 컨택홀을 형성한 후, 컨택홀을

채우도록 평탄화층(114) 상에 컨택 전극(131)을 형성할 수 있다. 그리고 컨택 전극(131)의 형성 시, 평탄화층(114) 상에 제3 반사부(173)를 동시에 형성할 수도 있고, 컨택 전극(131) 형성 후에 평탄화층(114) 상에 제3 반사부(173)를 형성할 수 있다. 마지막으로, 평탄화층(114) 상에 컨택 전극(131) 및 제3 반사부(173)를 노출시키는 बैं크(115)를 형성할 수 있다.

[0131] 제2 보조 기관(DN)의 복수의 LED(ED)를 제1 기관(110) 상에 전사하여 복수의 LED(ED)와 복수의 반도체 소자(120)를 전기적으로 연결시킨다. 구체적으로, 제1 기관(110)의 복수의 컨택 전극(131)이 제2 보조 기관(DN)의 복수의 제1 LED(140)의 제1 p형 전극(144) 및 복수의 제2 LED(150)의 제2 p형 전극(154)과 대향하도록 제1 기관(110) 및 제2 보조 기관(DN)을 정렬하여 배치시킬 수 있다. 그리고 고온에서의 열 압착 방식 또는 레이저 등을 이용하여 복수의 제1 LED(140)의 제1 p형 전극(144) 및 복수의 제2 LED(150)의 제2 p형 전극(154)을 컨택 전극(131)에 합착시킬 수 있고, 복수의 LED(ED)를 복수의 반도체 소자(120)와 전기적으로 연결시킬 수 있다. 이때, 복수의 반도체 소자(120)가 형성된 제1 기관(110)은 백플레인 기관으로 지칭될 수 있다.

[0132] 다음으로, 도 3m을 참조하면, 복수의 LED(ED) 상에 공통 전극(CE)을 형성한다.

[0133] 복수의 LED(ED)와 복수의 반도체 소자(120)를 전기적으로 연결시킨 후, 복수의 LED(ED) 상에 공통 전극(CE)을 형성할 수 있다. 예를 들어, 공통 전극(CE)은 복수의 LED(ED) 및 बैं크(115)를 포함하는 제1 기관(110)의 상면 전체에 형성될 수도 있고, 공통 전극(CE)은 복수의 제1 LED(140)의 제1 n형 전극(145) 및 복수의 제2 LED(150)의 제2 n형 전극(155) 각각에 접하도록 형성될 수도 있다. 이때, 도면에 도시되지는 않았으나, 공통 전극(CE)은 비표시 영역(NA)에까지 배치되어 비표시 영역(NA)에 배치된 구동 IC 등으로부터 전압을 공급받을 수 있다.

[0134] 본 발명의 일 실시예에 따른 표시 장치(100)의 제조 방법은 복수의 LED(ED)의 형성 시, 복수의 LED(ED), 복수의 광 변환부(160), 복수의 제1 반사부(171) 및 복수의 제2 반사부(172)를 일체화하여 복수의 반도체 소자(120)가 형성된 제1 기관(110)으로 전사할 수 있다.

[0135] 종래에는 복수의 LED를 복수의 반도체 소자가 형성된 백플레인 기관 상에 전사한 후, 복수의 LED 상에 형광체를 포함하는 물질, 예를 들어, 형광체를 포함하는 포토 레지스트를 도포하여 광 변환부를 형성하였다. 다만, 1회의 공정으로는 충분한 두께의 광 변환부를 형성하기 어렵고, 수 차례 포토 레지스트를 도포하였다. 다만, 수 차례 표시 장치의 전면에 포토 레지스트를 도포하기 위해 막대한 양의 재료가 소모되었다.

[0136] 본 발명의 일 실시예에 따른 표시 장치(100)의 제조 방법은 초기의 제1 n형 반도체층(143')의 상면에 형성되는 홈(ILH)의 깊이를 조절하여 높은 광 변환 효율을 갖는 복수의 광 변환부(160)를 형성할 수 있다. 제2 기관(WF) 상에 n형 반도체 물질층(NL)을 포함하는 에피층(EP)을 성장시킨다. 이 경우, n형 반도체 물질층(NL)의 두께는 복수의 광 변환부(160)의 두께를 고려하여 두껍게 성장시킬 수 있다. 그리고 에피층(EP)을 가공하여 복수의 LED(ED)를 형성하고, 제2 기관(WF)에서 제1 보조 기관(CS)으로 복수의 LED(ED)를 전사할 수 있다. 이어서, 제1 보조 기관(CS)으로 전사된 복수의 LED(ED) 중 복수의 제1 LED(140)의 상면에 홈(ILH)을 형성할 수 있다. 구체적으로, 복수의 제1 LED(140)의 초기의 제1 n형 반도체층(143')의 상면에 복수의 광 변환부(160)의 두께를 고려하여 홈(ILH)을 형성할 수 있고, 홈(ILH) 내에 복수의 광 변환부(160)를 형성할 수 있다. 이때, 홈(ILH)의 깊이를 조절하여 복수의 광 변환부(160)의 두께를 조절할 수 있고, 복수의 LED(ED)로부터 발광된 광을 다른 색상의 광으로 변환하기에 충분한 광 변환 효율을 갖도록 복수의 광 변환부(160)의 두께를 결정할 수 있다. 이에, 본 발명의 일 실시예에 따른 표시 장치(100)의 제조 방법은 복수의 광 변환부(160)가 형성되는 공간인 복수의 홈(ILH)의 깊이를 조절하여 복수의 광 변환부(160)의 두께를 용이하게 조절할 수 있고, 복수의 광 변환부(160)가 높은 광 변환 효율을 갖는 두께를 갖도록 할 수 있다. 따라서, 복수의 LED(ED)로부터 발광된 광이 충분한 두께의 복수의 광 변환부(160)를 통해 다른 색상의 광으로 변환될 수 있다.

[0137] 본 발명의 일 실시예에 따른 표시 장치(100)의 제조 방법은 n형 반도체 물질층(NL)의 두께를 두껍게 성장시켜, 소량의 재료로 충분한 광 변환 효율을 갖는 복수의 광 변환부(160)를 형성할 수 있다. 먼저, 제2 기관(WF) 상에 n형 반도체 물질층(NL)을 두껍게 성장시킨다. 예를 들어, 최소 3 $\mu$ m 이상의 두께를 갖도록 n형 반도체 물질층(NL)을 성장시킬 수 있다. 그리고 n형 반도체 물질층(NL)을 포함하는 에피층(EP)을 가공하여 복수의 LED(ED)를 형성한 후, 복수의 LED(ED)를 제1 보조 기관(CS) 상으로 전사할 수 있다. 전사된 복수의 LED(ED)는 n형 반도체 물질층(NL)으로 이루어진 초기의 제1 n형 반도체층(143')이 최상부에 배치될 수 있다. 그리고 초기의 제1 n형 반도체층(143')의 상면에 홈(ILH)을 형성하고, 홈(ILH) 내에 복수의 광 변환부(160)를 형성할 수 있다. 이때, 홈(ILH) 내에 복수의 광 변환부(160)를 형성하기 위해, 홈(ILH)에만 선택적으로 복수의 광 변환부(160)를 이루는 물질을 형성하는 방식으로 복수의 광 변환부(160)를 형성할 수 있다. 이에, 종래의 복수의 LED 전면에 형광체를 도포하는 방식과 비교하여 본 발명의 일 실시예에 따른 표시 장치(100)의 제조 방법에서는 홈(ILH) 내에만

선택적으로 복수의 광 변환부(160)를 형성하기 때문에, 적은 양의 재료로 복수의 광 변환부(160) 형성이 가능할 수 있다. 따라서, 본 발명의 일 실시예에 따른 표시 장치(100)의 제조 방법은 복수의 제1 LED(140)의 초기의 제1 n형 반도체층(143')의 상면에 복수의 광 변환부(160)가 수용되는 홈(ILH)을 형성하여, 소량의 재료로 복수의 광 변환부(160)를 형성할 수 있다.

[0138] 도 4는 본 발명의 다른 실시예에 따른 표시 장치의 단면도이다. 도 4의 표시 장치(400)는 도 1 내지 도 3m의 표시 장치(100)와 비교하여 복수의 제1 LED(440), 복수의 광 변환부(460), 콘택 전극(431) 및 제2 반사부(472)가 상이하고, 복수의 제2 LED(150) 대신 복수의 제1 LED(440)만이 배치되는 점이 상이할 뿐, 다른 구성은 실질적으로 동일하므로 중복 설명을 생략한다.

[0139] 도 4를 참조하면, 복수의 서브 픽셀(SPX) 각각에 복수의 제1 LED(440), 복수의 격벽(PT) 및 복수의 광 변환부(460)가 배치된다. 구체적으로, 복수의 서브 픽셀(SPX) 각각에 복수의 제1 LED(440) 및 복수의 격벽(PT)을 포함하는 복수의 무기 발광 구조물(IL), 복수의 광 변환부(460), 복수의 반사부(470)가 배치될 수 있다.

[0140] 복수의 서브 픽셀(SPX) 각각에 배치된 복수의 제1 LED(440)는 동일한 파장의 광을 발광하는 LED(LED)일 수 있다. 예를 들어, 복수의 제1 LED(440)는 가시광선 영역의 청색 광을 발광하는 LED일 수도 있고, 비가시광선인 자외선 영역의 광을 발광하는 LED일 수 있다. 이하에서는 복수의 제1 LED(440)가 자외선 영역의 광을 발광하는 것으로 가정하여 설명하기로 하나, 이에 제한되지 않는다.

[0141] 복수의 제1 LED(440) 각각의 제1 p형 전극(444)은 제1 p형 반도체층(441)의 하면 전체에 배치된다. 그리고 제1 p형 전극(444)과 대응되도록 콘택 전극(431)은 제1 p형 전극(444)과 중첩하도록 배치된다. 그러므로, 복수의 제1 p형 전극(444) 및 복수의 콘택 전극(431) 각각은 복수의 제1 발광층(442)에 중첩하도록 배치될 수 있고, 복수의 제1 p형 전극(444) 및 복수의 콘택 전극(431)은 복수의 LED(LED)에서 발광된 광 중 복수의 LED(LED)의 하측으로 방출되는 광을 다시 제1 기관(110)의 상부로 반사시킬 수 있다. 따라서, 복수의 제1 p형 전극(444) 및 복수의 콘택 전극(431)을 제1 p형 반도체층(441)의 전면에 형성함에 따라, 도 2a에 도시된 바와 같은 제3 반사부(173) 등이 생략될 수 있다. 또한, 복수의 LED(LED)의 제1 p형 전극(444)의 면적과, 복수의 콘택 전극(431)의 면적이 증가함에 따라, 복수의 LED(LED)를 제1 기관(110) 상으로 전사할 때, 복수의 LED(LED)의 제1 p형 전극(444)과 복수의 콘택 전극(431) 간의 정렬 마진을 확보할 수 있다.

[0142] 복수의 제1 LED(440) 상에 복수의 광 변환부(460)가 배치된다. 구체적으로, 적색 서브 픽셀(SPXR)의 제1 LED(440) 상에 적색 광 변환부(160R)가 배치될 수 있고, 녹색 서브 픽셀(SPXG)의 제1 LED(440) 상에 녹색 광 변환부(160G)가 배치될 수 있다. 그리고 청색 서브 픽셀(SPXB)의 제1 LED(440) 상에 청색 광 변환부(160B)가 배치될 수 있다.

[0143] 이때, 복수의 제1 LED(440)로부터 발광된 자외선 영역의 광은 가시광선이 아니므로, 사람의 눈에 시인되지 않는다. 다만, 자외선 영역의 광은 청색 광보다 단파장에 해당하므로, 단파장의 광을 장파장의 광으로 변환시키는 복수의 광 변환부(460)에서 가시광선 영역의 광으로 변환될 수 있다.

[0144] 제2 반사부(472)는 복수의 제1 LED(440)에서 발광된 자외선 영역의 광은 투과시키고, 복수의 광 변환부(460)에서 변환된 가시광선 영역의 광은 반사시킬 수 있다. 제2 반사부(472)는 복수의 제1 LED(440)에서 발광된 자외선 영역의 광이 복수의 광 변환부(460)의 형광체에 흡수되어 가시광선 영역의 광으로 변환되도록, 복수의 제1 LED(440)에서 발광된 자외선 영역의 광은 투과시킬 수 있다. 그리고 제2 반사부(472)는 복수의 광 변환부(460)에서 변환된 가시광선 영역의 광 중 복수의 제1 LED(440) 측으로 향하여 복수의 제1 LED(440)에 흡수되지 않도록, 복수의 광 변환부(460)에서 변환된 가시광선 영역의 광은 반사시킬 수 있다.

[0145] 본 발명의 다른 실시예에 따른 표시 장치(400)는 자외선 영역의 광을 발광하는 복수의 제1 LED(440) 및 복수의 광 변환부(460)를 함께 배치하여, 광 효율을 향상시킬 수 있다. 구체적으로, 복수의 서브 픽셀(SPX) 각각에 자외선 영역의 광을 발광하는 복수의 제1 LED(440)를 배치하고, 복수의 제1 LED(440) 상에 복수의 광 변환부(460)를 배치할 수 있다. 이때, 자외선 영역의 광이 복수의 광 변환부(460)에서 변환되는 경우, 아주 넓은 파장 스펙트럼의 광으로 변환할 수 있고, 높은 연색지수(color rendering index, CRI)를 확보할 수 있다. 이에, 사람의 눈에 시인되지 않는 비가시광선 영역인 자외선 영역의 광을 발광하는 복수의 제1 LED(440)를 표시 장치(400)에 배치하고, 복수의 제1 LED(440)에서 발광된 광을 사람의 눈에 시인되는 가시광선 영역으로 변환시키는 복수의 광 변환부(460)를 배치하여 영상을 구현할 수 있다. 따라서, 본 발명의 다른 실시예에 따른 표시 장치(400)는 비가시광선 영역의 광을 발광하는 복수의 제1 LED(440) 상에 복수의 광 변환부(460)를 배치하여 고색순도의 가시광선 영역의 광으로 변환할 수 있다.

- [0146] 도 5는 본 발명의 또 다른 실시예에 따른 표시 장치의 단면도이다. 도 5의 표시 장치(500)는 도 1 내지 도 3m의 표시 장치(100)와 비교하여, 복수의 제1 LED(540) 및 격벽(PT)이 상이하고, 복수의 제2 LED(150) 대신 복수의 제1 LED(540)가 배치되는 점이 상이할 뿐, 다른 구성은 실질적으로 동일하므로 중복 설명은 생략한다.
- [0147] 도 5를 참조하면, 복수의 서브 픽셀(SPX) 각각에 복수의 제1 LED(540) 및 복수의 격벽(PT)이 배치된다. 복수의 서브 픽셀(SPX) 각각에 복수의 제1 LED(540) 및 복수의 격벽(PT)을 포함하는 복수의 무기 발광 구조물(IL)이 배치된다.
- [0148] 복수의 서브 픽셀(SPX) 각각에 배치된 복수의 제1 LED(540)는 동일한 파장의 광을 발광하는 LED(ED)일 수 있다. 예를 들어, 복수의 제1 LED(540)는 가시광선 영역의 청색 광을 발광하는 LED(ED)일 수도 있고, 비가시광선인 자외선 영역의 광을 발광하는 LED(ED)일 수 있다. 이하에서는 복수의 제1 LED(540)가 청색 광을 발광하는 것으로 가정하여 설명하기로 하나, 이에 제한되지 않는다.
- [0149] 복수의 제1 LED(540) 상에 복수의 격벽(PT)이 배치된다. 복수의 격벽(PT) 각각은 복수의 제1 LED(540)의 제1 n형 반도체층(543)의 상면에 접하도록 배치된다. 복수의 격벽(PT)과 복수의 제1 LED(540)의 제1 n형 반도체층(543)에 의해 복수의 제1 LED(540) 상에 복수의 광 변환부(160)가 수용되는 홈(ILH)이 정의될 수 있다.
- [0150] 복수의 격벽(PT)은 복수의 제1 LED(540)의 제1 n형 반도체층(543)과 다른 물질로 이루어질 수 있다. 복수의 격벽(PT)은 복수의 제1 LED(540)가 성장된 제2 기판(WF), 즉, 웨이퍼와 동일한 물질로 이루어질 수 있고, 예를 들어, 복수의 격벽(PT)은 사파이어(Sapphire), 실리콘(Si), 질화 갈륨(GaN), 갈륨 비소(GaAs), 갈륨 인(GaP), 탄화 규소(SiC) 중 어느 하나로 이루어질 수 있다.
- [0151] 예를 들어, 복수의 격벽(PT)은 복수의 제1 LED(540)가 상면에 형성된 제2 기판(WF)의 하면을 가공하여 복수의 광 변환부(160)의 깊이에 대응되도록 제2 기판(WF)의 두께를 줄일 수 있다. 이어서, 두께가 줄어든 제2 기판(WF)에 복수의 제1 LED(540)의 상면을 노출시키는 홈(ILH)을 형성함으로써, 복수의 격벽(PT)을 형성할 수 있다.
- [0152] 또한 다른 예를 들면, 복수의 격벽(PT)은 복수의 제1 LED(540)를 제1 보조 기판(CS)에 전사한 후, 복수의 제1 LED(540) 상에 격벽(PT)을 이루는 물질을 형성한 후, 복수의 제1 LED(540)의 상면을 노출시키도록 격벽(PT)을 이루는 물질을 식각하여, 복수의 홈(ILH) 및 격벽(PT)을 형성할 수도 있다.
- [0153] 이때, 도 5에서는 복수의 광 변환부(160)가 수용되는 복수의 무기 발광 구조물(IL) 상의 홈(ILH)이 복수의 제1 n형 반도체층(543)의 상면 및 복수의 격벽(PT)에 의해 정의된 것으로 도시하였으나, 홈(ILH)은 복수의 제1 n형 반도체층(543)에까지 연장되어 배치될 수 있으며, 이에 제한되지 않는다.
- [0154] 복수의 서브 픽셀(SPX) 중 적색 서브 픽셀(SPXR) 및 녹색 서브 픽셀(SPXG)에만 복수의 광 변환부(160)가 배치된다. 복수의 제1 LED(540)로부터 발광된 청색 광은 복수의 광 변환부(160)를 통해 적색 광 및 녹색 광으로 변환될 수 있다. 구체적으로, 적색 서브 픽셀(SPXR)의 제1 LED(540) 상에 적색 광 변환부(160R)가 배치되어 청색 광을 적색 광으로 변환할 수 있고, 녹색 서브 픽셀(SPXG)의 제1 LED(540) 상에 녹색 광 변환부(160G)가 배치되어 청색 광을 녹색 광으로 변환할 수 있다.
- [0155] 복수의 서브 픽셀(SPX) 중 청색 서브 픽셀(SPXB)에는 복수의 광 변환부(160)가 배치되지 않는다. 청색 서브 픽셀(SPXB)에 배치된 복수의 제1 LED(540) 또한 복수의 제1 LED(540) 상에 격벽(PT)이 배치되어 홈(ILH)이 형성될 수 있으나, 홈(ILH) 내에는 별도의 광 변환부(160)가 배치되지 않을 수 있다.
- [0156] 다만, 도 5에서는 청색 서브 픽셀(SPXB)의 제1 LED(540) 상에 별도의 광 변환부(160)가 배치되지 않은 것으로 도시하였으나, 제1 LED(540) 상에 투명한 물질로 이루어진 광 변환부 등이 별도로 배치될 수도 있으며, 이에 제한되지 않는다.
- [0157] 본 발명의 또 다른 실시예에 따른 표시 장치(500)는 복수의 제1 LED(540)가 성장된 제2 기판(WF)을 이용하여 복수의 제1 LED(540) 상에 복수의 광 변환부(160)가 수용되는 홈(ILH)을 형성할 수 있다. 복수의 제1 LED(540) 상에 배치된 복수의 격벽(PT)에 의해 복수의 광 변환부(160)의 두께가 결정될 수 있다. 복수의 격벽(PT)의 높이를 증가시켜, 복수의 광 변환부(160)의 두께를 증가시킬 수 있고, 복수의 LED(ED)에서 발광된 광은 복수의 광 변환부(160)의 형광체에서 충분히 흡수되어 다른 색상의 광으로 변환될 수 있다. 이때, 복수의 제1 LED(540)가 성장된 제2 기판(WF), 즉, 웨이퍼를 박리하는 대신, 웨이퍼를 가공하여 복수의 제1 LED(540)의 제1 n형 반도체층(543)과 다른 물질로 이루어진 복수의 격벽(PT)을 형성할 수 있다. 그리고 복수의 격벽(PT)을 형성함으로써, 복수의 제1 LED(540)의 제1 n형 반도체층(543) 상에 복수의 광 변환부(160)가 수용되는 홈(ILH)이 정의될 수 있다. 이에, 복수의 제1 LED(540)를 형성하기 위한 에피층(EP)을 제2 기판(WF) 상에서 성장시킬 때, 에피층(E

P)의 n형 반도체 물질층(NL)의 두께를 두껍게 성장시키는 대신, 제2 기판(WF)을 가공하여 복수의 광 변환부(160)가 수용되는 홈(ILH)을 형성할 수 있으므로, 에피층(EP)의 성장 시간 및 비용을 절감할 수 있고, 복수의 광 변환부(160)의 두께를 증가시켜 광 변환 효율을 향상시킬 수 있다.

- [0158] 도 6은 본 발명의 또 다른 실시예에 따른 표시 장치의 단면도이다. 도 6의 표시 장치(600)는 도 1 내지 도 3m의 표시 장치(100)와 비교하여, 복수의 LED(ED), 광 변환부(660) 및 복수의 제2 반사부(672)만이 상이하고, 제3 LED(680)가 더 배치될 뿐, 다른 구성은 실질적으로 동일하므로 중복 설명은 생략한다.
- [0159] 도 6을 참조하면, 복수의 서브 픽셀(SPX) 각각에 복수의 LED(ED)가 배치된다. 구체적으로, 복수의 서브 픽셀(SPX) 중 적색 서브 픽셀(SPXR)에는 상부에 격벽(PT) 및 광 변환부(660)가 배치된 제1 LED(640)가 배치되고, 청색 서브 픽셀(SPXB)에는 제2 LED(150)가 배치되고, 녹색 서브 픽셀(SPXG)에는 제3 LED(680)가 배치된다. 즉, 적색 서브 픽셀(SPXR)에는 무기 발광 구조물(IL)이 배치되고, 청색 서브 픽셀(SPXB) 및 녹색 서브 픽셀(SPXG) 각각에는 제2 LED(150) 및 제3 LED(680)만이 배치될 수 있다.
- [0160] 적색 서브 픽셀(SPXR)에 배치된 제1 LED(640)는 적색 광보다 단파장인 녹색 광 또는 청색 광을 발광하는 LED(ED)일 수 있다. 그러므로, 적색 서브 픽셀(SPXR)에 배치된 무기 발광 구조물(IL)은 녹색 무기 발광 구조물(IL) 또는 청색 무기 발광 구조물(IL)일 수 있다. 이하에서는 제1 LED(640)가 녹색 광을 발광하는 녹색 LED(ED)이고, 적색 서브 픽셀(SPXR)에는 녹색 무기 발광 구조물(IL)이 배치된 것으로 가정하여 설명하기로 하나, 이에 제한되지 않는다.
- [0161] 적색 서브 픽셀(SPXR)의 무기 발광 구조물(IL)의 홈(ILH) 내에 광 변환부(660)가 배치된다. 광 변환부(660)는 적색 광 변환부(660R)만을 포함한다. 구체적으로, 제1 LED(640) 상에서 격벽(PT)과 제1 LED(640)의 상면에 의해 정의된 홈(ILH) 내에 적색 광 변환부(660R)가 배치될 수 있다. 적색 광 변환부(660R)는 제1 LED(640)로부터 발광된 녹색 광을 적색 광으로 변환할 수 있다.
- [0162] 제1 LED(640)와 적색 광 변환부(660R) 사이에 제2 반사부(672)가 배치된다. 제2 반사부(672)는 제1 LED(140)에서 발광된 녹색 광에 대응되는 파장 범위의 광은 투과시킬 수 있고, 적색 광 변환부(160R)에서 변환된 적색 광에 대응되는 파장 범위의 광은 반사시킬 수 있다.
- [0163] 한편, 도 6에서는 적색 서브 픽셀(SPXR)에 녹색 광을 발광하는 제1 LED(640)가 배치된 것으로 도시하였으나, 적색 서브 픽셀(SPXR)에는 적색 광 변환부(660R)의 형광체의 광 흡수 특성에 따라 청색 광을 발광하는 LED가 배치될 수도 있으며, 이에 제한되지 않는다.
- [0164] 녹색 서브 픽셀(SPXG)에 배치된 제3 LED(680)는 적색 서브 픽셀(SPXR)에 배치된 제1 LED(640)와 마찬가지로 녹색 광을 발광하는 LED일 수 있다. 그리고 제3 LED(680)가 배치된 녹색 서브 픽셀(SPXG)에는 별도의 광 변환부(660)가 배치되지 않을 수 있다. 녹색 서브 픽셀(SPXG)에 배치된 제3 LED(680)는 녹색 광을 발광하므로, 제3 LED(680)에서 발광된 광은 그대로 제1 기판(110)의 상부로 방출될 수 있다.
- [0165] 청색 서브 픽셀(SPXB)에 배치된 제2 LED(150)는 청색 광을 발광하는 LED(ED)이다. 그리고 제2 LED(150)가 배치된 청색 서브 픽셀(SPXB)에는 별도의 광 변환부(660)가 배치되지 않을 수 있다. 청색 서브 픽셀(SPXB)에 배치된 제2 LED(150)는 청색 광을 발광하므로, 제2 LED(150)에서 발광된 광은 그대로 제1 기판(110)의 상부로 방출될 수 있다.
- [0166] 한편, 복수의 LED(ED)는 동일한 제2 기판(WF)에서 성장된 LED일 수 있다. 구체적으로, 복수의 LED(ED) 중 녹색 광을 발광하는 제1 LED(640) 및 제3 LED(680)와 청색 광을 발광하는 제2 LED(150)는 동일한 제2 기판(WF) 상에서 함께 성장될 수 있다. 먼저, 제2 LED(150)를 형성하기 위한 에피층(EP)을 제2 기판(WF) 상에 성장시킨 후, 에피층(EP)을 식각하여 제2 LED(150)를 형성할 수 있다. 이때, 제1 LED(140) 및 제3 LED(680)를 형성할 위치에 배치된 에피층(EP)의 n형 반도체 물질층(NL)을 일부 남겨둔 채로 에피층(EP)을 식각할 수 있다. 그리고 남겨진 일부의 n형 반도체 물질층(NL) 상에 다시 에피층(EP)을 성장시킬 수 있다. 이때, 발광 물질층(EL)에 포함된 인듐의 함량을 조절하여 제1 발광층(642) 및 제3 발광층(682)에서 청색 광보다 장파장인 녹색 광을 발광하도록 할 수 있다. 그리고 에피층(EP)을 식각하여 제1 LED(640) 및 제3 LED(680)를 형성할 수 있다. 이에, 녹색 광을 발광하는 제1 LED(640) 및 제3 LED(680)와 청색 광을 발광하는 제2 LED(150)는 동일한 제2 기판(WF), 즉, 웨이퍼에서 함께 성장된 LED(ED)일 수 있다.
- [0167] 본 발명의 또 다른 실시예에 따른 표시 장치(600)는 청색 광 및 녹색 광을 발광하는 복수의 LED(ED) 및 적색 광 변환부(660R)를 배치하여 백색을 포함하는 다양한 색상의 광을 구현할 수 있다. 먼저, 복수의 LED(ED) 중 녹색 광을 발광하는 제1 LED(660) 및 제3 LED(680)와 청색 광을 발광하는 제2 LED(150)는 동일한 제2 기판(WF)에서

함께 성장 및 형성될 수 있다. 그리고 녹색 광을 발광하는 제3 LED(680)를 녹색 서브 픽셀(SPXG)에 배치하여, 녹색 서브 픽셀(SPXG)에서 녹색 광이 제1 기관(110)의 상부로 방출되도록 할 수 있다. 청색 광을 발광하는 제2 LED(150)를 청색 서브 픽셀(SPXB)에 배치하여, 청색 서브 픽셀(SPXB)에서 청색 광이 제1 기관(110)의 상부로 방출되도록 할 수 있다. 이때, 적색 서브 픽셀(SPXR)에는 녹색 광을 발광하는 제1 LED(640)와 적색 광 변환부(660R)를 함께 배치하여 적색 서브 픽셀(SPXR)에서 적색 광이 제1 기관(110)의 상부로 방출되도록 할 수 있다. 따라서, 본 발명의 또 다른 실시예에 따른 표시 장치(600)에서는 청색 광 및 녹색 광을 발광하는 복수의 LED(LED)와 적색 광 변환부(660R)만을 배치하여 다양한 색상의 영상을 표시할 수 있다.

[0168] 도 7은 본 발명의 또 다른 실시예에 따른 표시 장치의 단면도이다. 도 7의 표시 장치(700)는 도 1 내지 도 3m의 표시 장치(100)와 비교하여, 복수의 돌출부(746)를 더 포함할 뿐, 다른 구성은 실질적으로 동일하므로 중복 설명은 생략한다.

[0169] 도 7을 참조하면, 복수의 제1 LED(740)의 제1 n형 반도체층(743)의 상면으로부터 돌출된 복수의 돌출부(746)가 배치된다. 즉, 복수의 무기 발광 구조물(IL) 각각은 홈(ILH)의 바닥면으로부터 돌출된 복수의 돌출부(746)를 포함한다. 복수의 돌출부(746)는 복수의 격벽(PT)으로부터 노출된 복수의 제1 LED(740)의 제1 n형 반도체층(743)의 상면으로부터 돌출되어 배치될 수 있다. 복수의 돌출부(746)는 홈(ILH)의 바닥면으로부터 돌출되어 배치될 수 있다.

[0170] 복수의 돌출부(746)는 제1 n형 반도체층(743)과 일체로 이루어질 수 있다. 즉, 복수의 돌출부(746)는 제1 n형 반도체층(743)과 동일한 물질로 이루어질 수 있다.

[0171] 복수의 돌출부(746)는 제2 반사부(172)를 사이에 두고 복수의 제1 LED(140)의 제1 n형 반도체층(143)과 복수의 광 변환부(160)의 접촉 면적을 향상시켜 복수의 제1 발광층(142)으로부터 발광된 광이 복수의 광 변환부(160)에서 변환되는 효율을 향상시킬 수 있다. 제1 n형 반도체층(743)과 복수의 광 변환부(160)의 접촉 면적이 향상될수록, 제1 발광층(142)으로부터의 광이 복수의 광 변환부(160)의 형광체에 흡수될 가능성이 높아질 수 있고, 이에 따라 광 변환 효율이 향상될 수 있다.

[0172] 복수의 돌출부(746) 및 홈(ILH)을 덮도록 복수의 제1 LED(740) 상에 복수의 광 변환부(160)가 배치된다. 이때, 복수의 광 변환부(160)는 복수의 돌출부(746)의 상면을 덮도록 배치될 수 있다. 즉, 복수의 돌출부(746)의 상면은 복수의 광 변환부(160) 내측에 배치될 수 있고, 복수의 돌출부(746)의 높이는 복수의 광 변환부(160)의 두께보다 작을 수 있다.

[0173] 복수의 제1 LED(740)의 제1 발광층(142)으로부터 발광된 광은 제1 n형 반도체층(743)을 통해 복수의 광 변환부(160)에 조사될 수 있다. 이때, 제1 발광층(142)으로부터의 광은 제1 n형 반도체층(743)의 상면 및 복수의 돌출부(746)를 통해 복수의 광 변환부(160) 측으로 향할 수 있다. 이 경우, 복수의 광 변환부(160)의 외측으로 복수의 돌출부(746)의 상면이 배치되는 경우, 복수의 돌출부(746)의 상면으로부터 방출된 광은 복수의 광 변환부(160)에서 변환되지 못한다. 그러므로, 복수의 광 변환부(160)는 복수의 돌출부(746)의 상면을 덮도록 배치되어, 복수의 돌출부(746)의 상면으로부터 방출된 광을 다른 색상의 광으로 변환시킬 수 있다.

[0174] 본 발명의 또 다른 실시예에 따른 표시 장치(700)는 복수의 제1 LED(740)의 상면으로부터 돌출된 복수의 돌출부(746)를 배치하여 복수의 광 변환부(160)에서의 광 변환 효율을 향상시킬 수 있다. 복수의 제1 LED(740)의 제1 발광층(142)으로부터 발광된 광은 복수의 광 변환부(160)의 형광체에 흡수되어 다른 색상의 광으로 변환될 수 있다. 이때, 복수의 제1 LED(740)의 상면, 즉, 제1 n형 반도체층(743)의 상면으로부터 돌출된 복수의 돌출부(746)가 배치된다. 복수의 돌출부(746)는 복수의 광 변환부(160)의 내측을 향해 돌출되어 배치될 수 있다. 그러므로, 복수의 제1 LED(740)의 제1 발광층(142)으로부터의 광은 복수의 돌출부(746)를 통해 복수의 광 변환부(160) 측으로 더 많이 방출될 수 있고, 복수의 광 변환부(160)는 제1 발광층(142)으로부터의 광을 더 많이 흡수하여 다른 색상의 광으로 변환시킬 수 있다. 따라서, 본 발명의 또 다른 실시예에 따른 표시 장치(700)는 복수의 제2 반사부(172)를 사이에 두고 복수의 제1 LED(740)와 복수의 광 변환부(160)의 접촉 면적을 증가시켜, 복수의 광 변환부(160)에서의 광 변환 효율을 향상시킬 수 있다.

[0175] 본 발명의 다양한 실시예들에 따른 표시 장치 및 표시 장치의 제조 방법은 다음과 같이 설명될 수 있다.

[0176] 본 발명의 일 실시예에 따른 표시 장치는, 복수의 서브 픽셀이 정의된 제1 기관, 복수의 서브 픽셀 각각에 배치된 복수의 LED, 복수의 LED 중 적어도 일부 상에 배치된 복수의 광 변환부 및 복수의 LED 중 적어도 일부 상에서 복수의 광 변환부 각각의 측면을 둘러싸도록 배치된 복수의 격벽을 포함하고, 복수의 광 변환부 각각은 복수의 LED 및 복수의 격벽에 의해 정의된 홈 내에 배치된다.

- [0177] 본 발명의 다른 특징에 따르면, 복수의 LED 각각은, 제1 기판 상에 배치된 p형 반도체층, p형 반도체층의 일 측에 배치된 발광층 및 발광층의 일 측에 배치된 n형 반도체층을 포함하고, 복수의 격벽 각각은 n형 반도체층과 일체로 이루어질 수 있다.
- [0178] 본 발명의 또 다른 특징에 따르면, 복수의 LED 각각은 n형 반도체층의 상면으로부터 돌출된 복수의 돌출부를 더 포함하고, 복수의 돌출부의 상면은 복수의 광 변환부의 내측에 배치될 수 있다.
- [0179] 본 발명의 또 다른 특징에 따르면, 복수의 돌출부는 n형 반도체층과 일체로 이루어질 수 있다.
- [0180] 본 발명의 또 다른 특징에 따르면, 복수의 격벽은 사파이어(Sapphire), 실리콘(Si), 질화 갈륨(GaN), 갈륨 비소(GaAs), 갈륨 인(GaP), 탄화 규소(SiC) 중 어느 하나로 이루어질 수 있다.
- [0181] 본 발명의 또 다른 특징에 따르면, 복수의 LED의 외측면 및 격벽의 외측면을 감싸도록 배치된 제1 반사부를 더 포함할 수 있다.
- [0182] 본 발명의 또 다른 특징에 따르면, 복수의 광 변환부와 복수의 LED의 상면 사이 및 복수의 광 변환부와 복수의 격벽 사이에 배치된 제2 반사부를 더 포함하고, 복수의 LED에서 발광된 광은 제2 반사부를 투과하고, 복수의 LED에서 발광된 광보다 장파장인 광은 제2 반사부로부터 반사될 수 있다.
- [0183] 본 발명의 또 다른 특징에 따르면, 복수의 LED 중 일부는 녹색 광을 발광하고, 복수의 LED 중 나머지는 청색 광을 발광할 수 있다.
- [0184] 본 발명의 또 다른 특징에 따르면, 복수의 LED는 동일한 파장의 광을 발광할 수 있다.
- [0185] 본 발명의 또 다른 특징에 따르면, 복수의 LED는 자외선 영역의 광을 발광하고, 복수의 LED 전체의 상면에 중첩하도록 복수의 광 변환부가 배치될 수 있다.
- [0186] 본 발명의 다른 실시예에 따른 표시 장치는, 복수의 서브 픽셀이 정의된 제1 기판, 복수의 서브 픽셀의 적어도 일부에 배치되고, 상면에 홈이 배치된 복수의 무기 발광 구조물, 복수의 무기 발광 구조물 중 적어도 일부의 홈에 충전된 복수의 광 변환부 및 복수의 무기 발광 구조물로부터 발광된 광을 제1 기판의 상부로 반사시켜 복수의 무기 발광 구조물의 광 추출 효율을 향상시키도록 복수의 무기 발광 구조물을 둘러싼 제1 반사부를 포함할 수 있다.
- [0187] 본 발명의 다른 특징에 따르면, 복수의 무기 발광 구조물은 복수의 청색 무기 발광 구조물 및 복수의 녹색 무기 발광 구조물을 포함하고, 복수의 광 변환부는 적색 광 변환부일 수 있다.
- [0188] 본 발명의 또 다른 특징에 따르면, 복수의 무기 발광 구조물은 동일한 파장의 광을 발광하고, 복수의 광 변환부는 적색 광 변환부 및 녹색 광 변환부를 포함할 수 있다.
- [0189] 본 발명의 또 다른 특징에 따르면, 복수의 광 변환부는 청색 광 변환부를 더 포함할 수 있다.
- [0190] 본 발명의 또 다른 특징에 따르면, 복수의 무기 발광 구조물은, 제1 기판 상에 배치된 복수의 발광층 및 복수의 발광층 상에 배치된 복수의 n형 반도체층을 포함하는 복수의 LED 및 복수의 n형 반도체층 중 적어도 일부 상에 접하도록 배치되고, 복수의 n형 반도체층의 상면의 일 부분을 노출시키는 격벽을 포함할 수 있다.
- [0191] 본 발명의 또 다른 특징에 따르면, 복수의 n형 반도체층의 상면에 홈이 배치되고, 격벽은 n형 반도체층의 일부분일 수 있다.
- [0192] 본 발명의 또 다른 특징에 따르면, 복수의 LED 각각은 홈의 바닥면으로부터 돌출된 복수의 돌출부를 더 포함하고, 복수의 돌출부의 높이는 복수의 광 변환부의 두께보다 작을 수 있다.
- [0193] 본 발명의 또 다른 특징에 따르면, 격벽은 복수의 광 변환부 각각을 둘러싸도록 배치되고, 격벽은 복수의 n형 반도체층과 다른 물질로 이루어질 수 있다.
- [0194] 본 발명의 또 다른 특징에 따르면, 복수의 무기 발광 구조물과 복수의 광 변환부 사이에 배치된 제2 반사부를 더 포함하고, 제2 반사부는 복수의 광 변환부에서 변환된 광의 추출 효율을 향상시키도록 복수의 무기 발광 구조물로부터 발광된 광은 투과시키고, 복수의 광 변환부에서 변환된 광은 제1 기판의 상부로 반사시킬 수 있다.
- [0195] 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 더욱 상세하게 설명하였으나, 본 발명은 반드시 이러한 실시예로 국한되는 것은 아니고, 본 발명의 기술사상을 벗어나지 않는 범위 내에서 다양하게 변형 실시될 수 있다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 제한하기 위한 것이 아니라 설명하기 위한

것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 제한되는 것은 아니다. 그러므로, 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 제한적이 아닌 것으로 이해해야만 한다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

**부호의 설명**

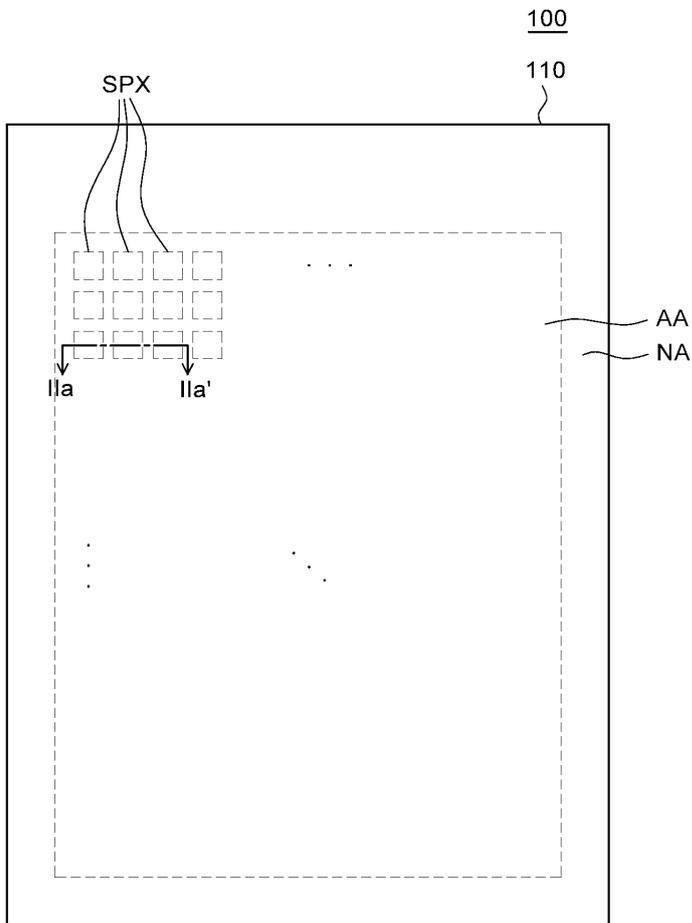
[0196]

- 100, 400, 500, 600, 700: 표시 장치
- AA: 표시 영역
- NA: 비표시 영역
- SPX: 서브 픽셀
- SPXR: 적색 서브 픽셀
- SPXG: 녹색 서브 픽셀
- SPXB: 청색 서브 픽셀
- 110: 제1 기판
- 111: 버퍼층
- 112: 게이트 절연층
- 113: 패시베이션층
- 114: 평탄화층
- 115: बैं크
- 120: 반도체 소자
- 121: 게이트 전극
- 122: 액티브층
- 123: 소스 전극
- 124: 드레인 전극
- 131, 431: 콘택 전극
- IL: 무기 발광 구조물
- PT: 격벽
- ILH: 홈
- ED: LED
- 140, 440, 540, 640, 740: 제1 LED
- 141, 441, 541, 641: 제1 p형 반도체층
- 142, 442, 542, 642: 제1 발광층
- 143, 443, 543, 643, 743: 제1 n형 반도체층
- 144, 444, 544, 644: 제1 p형 전극
- 145: 제1 n형 전극
- 746: 돌출부
- 150: 제2 LED

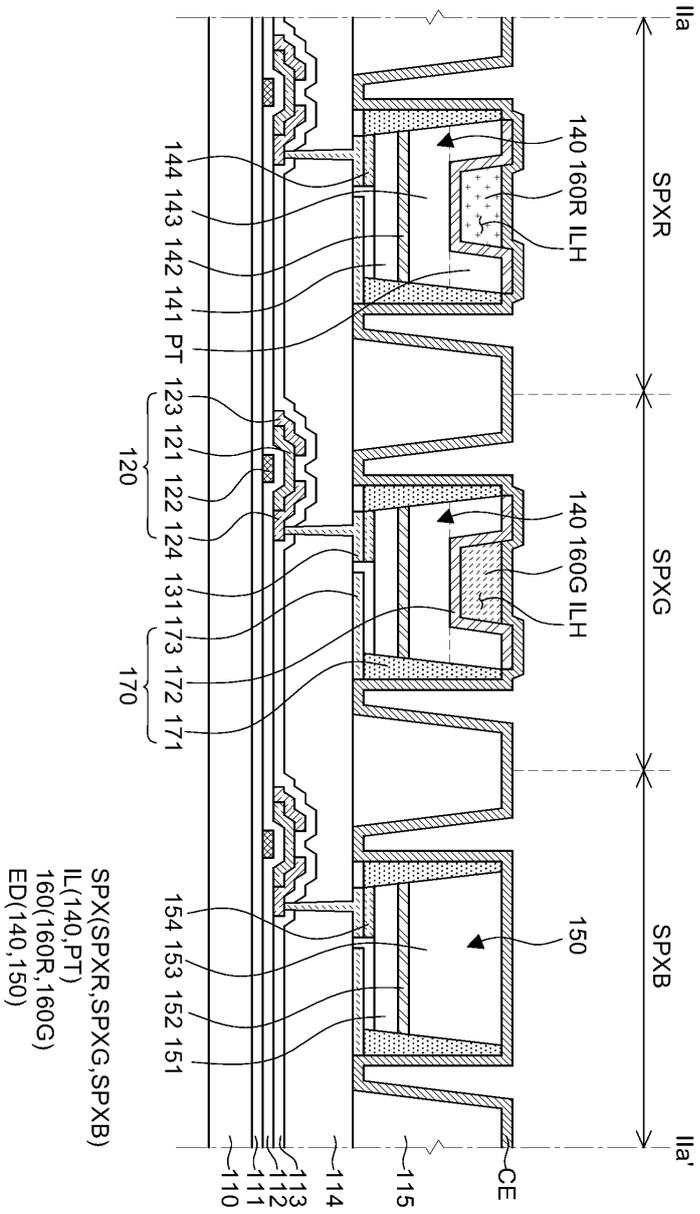
151: 제2 p형 반도체층  
152: 제2 발광층  
153: 제2 n형 반도체층  
154: 제2 p형 전극  
155: 제2 n형 전극  
160, 460, 660: 광 변환부  
160R: 적색 광 변환부  
160G: 녹색 광 변환부  
460B: 청색 광 변환부  
170, 470, 670: 반사부  
171: 제1 반사부  
171m: 반사막  
172, 472, 672: 제2 반사부  
173: 제3 반사부  
680: 제3 LED  
681: 제3 p형 반도체층  
682: 제3 발광층  
683: 제3 n형 반도체층  
684: 제3 p형 전극  
CE: 공통 전극  
WF: 제2 기관  
EP: 에피층  
NL: n형 반도체 물질층  
EL: 발광 물질층  
PL: p형 반도체 물질층  
ML: 금속층  
CS: 제1 보조 기관  
DN: 제2 보조 기관  
CM: 절단 부재

도면

도면1

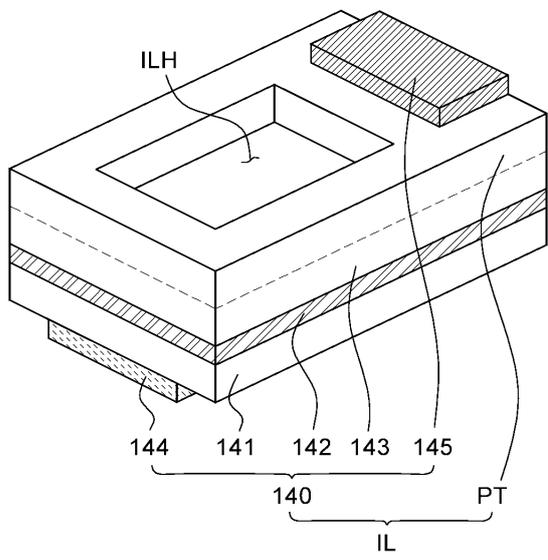


도면2a

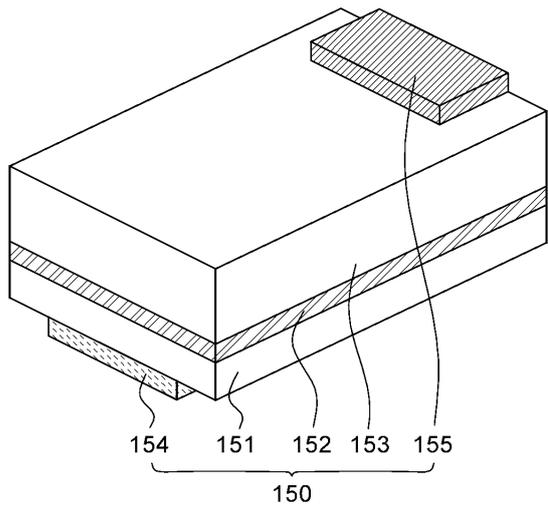


도면2b

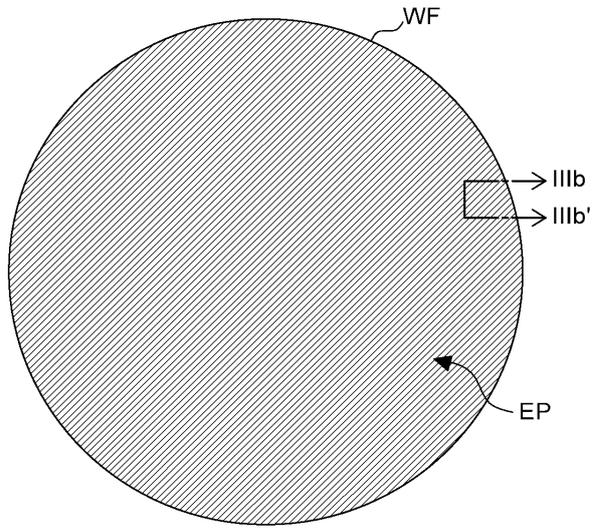
(a)



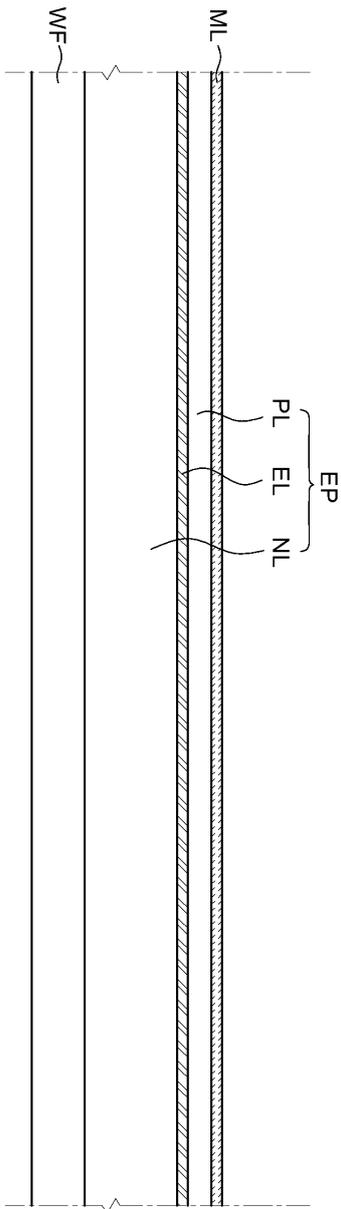
(b)



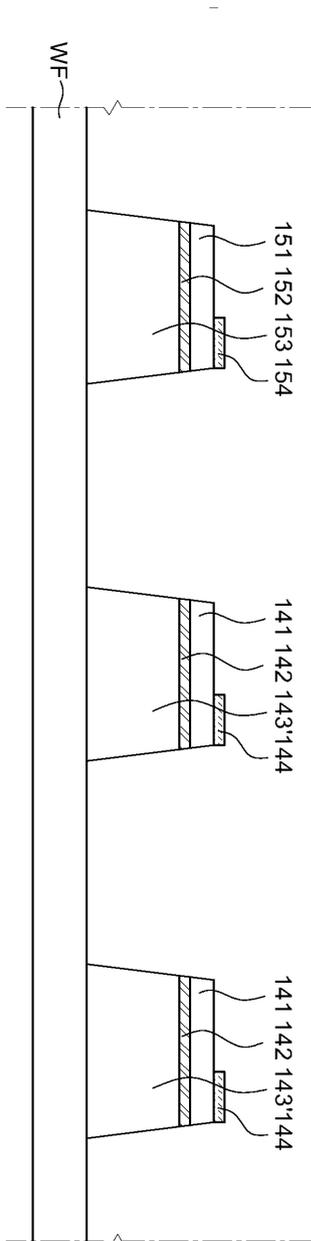
도면3a



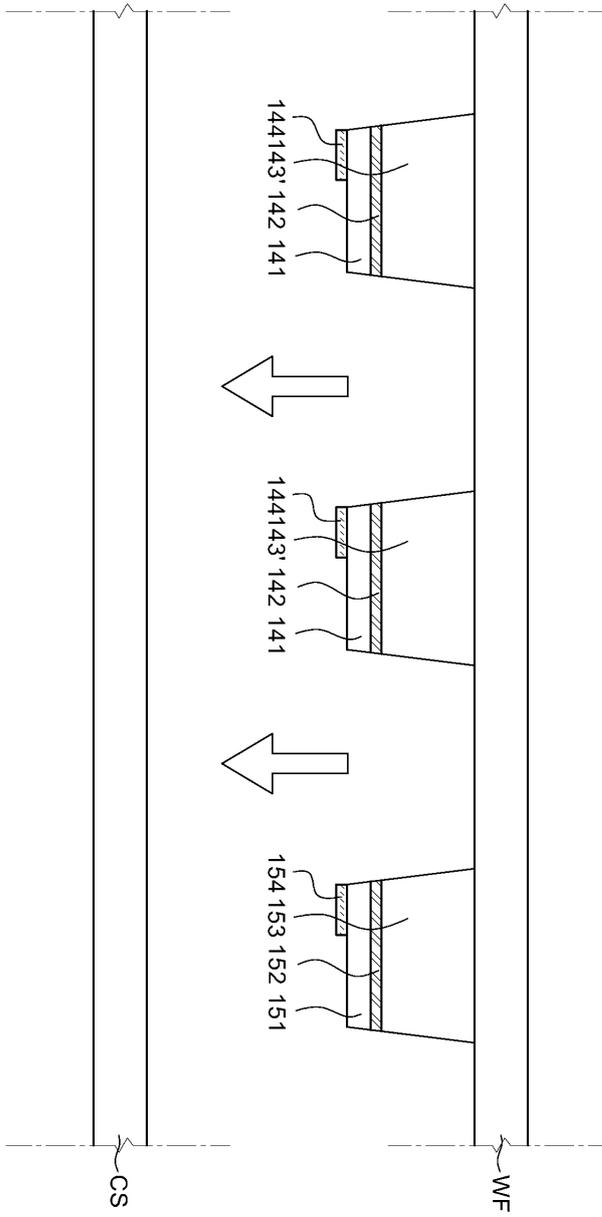
도면3b



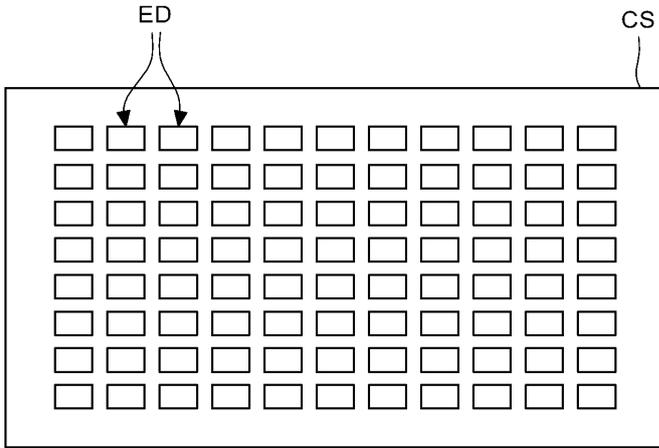
도면3c



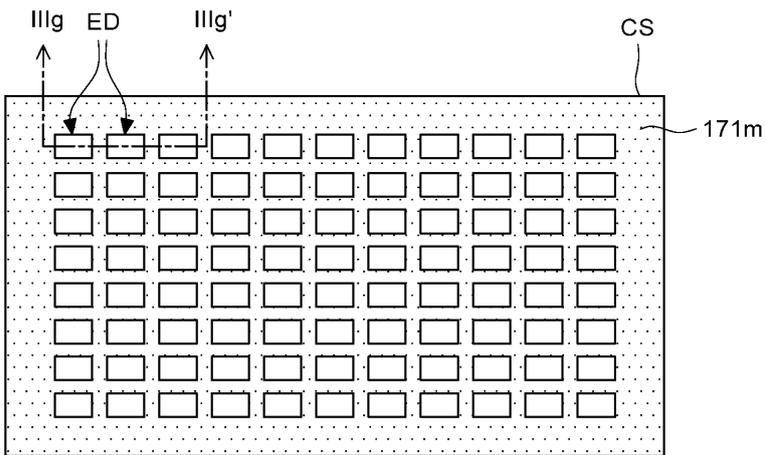
도면3d



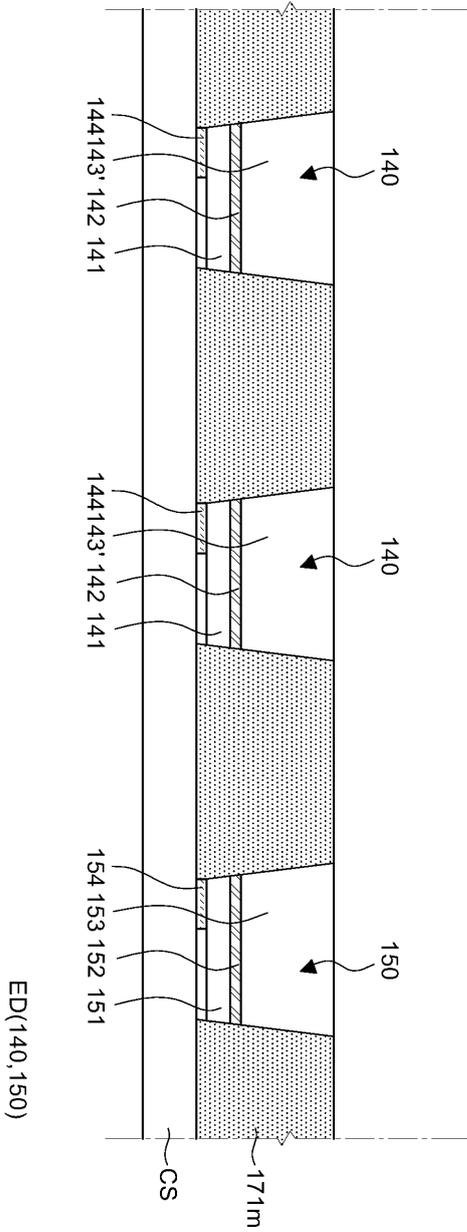
도면3e



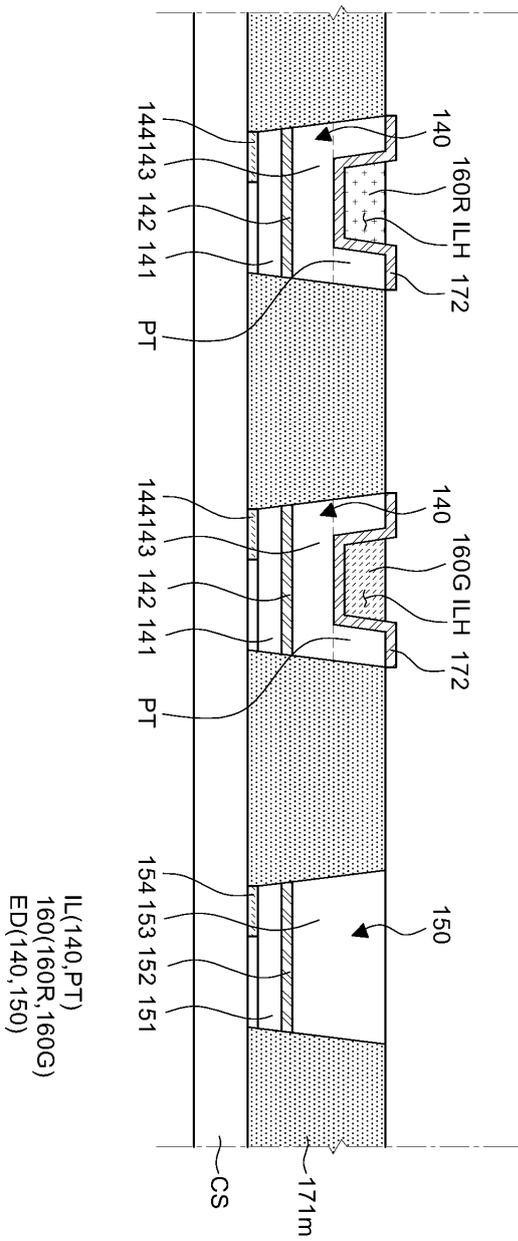
도면3f



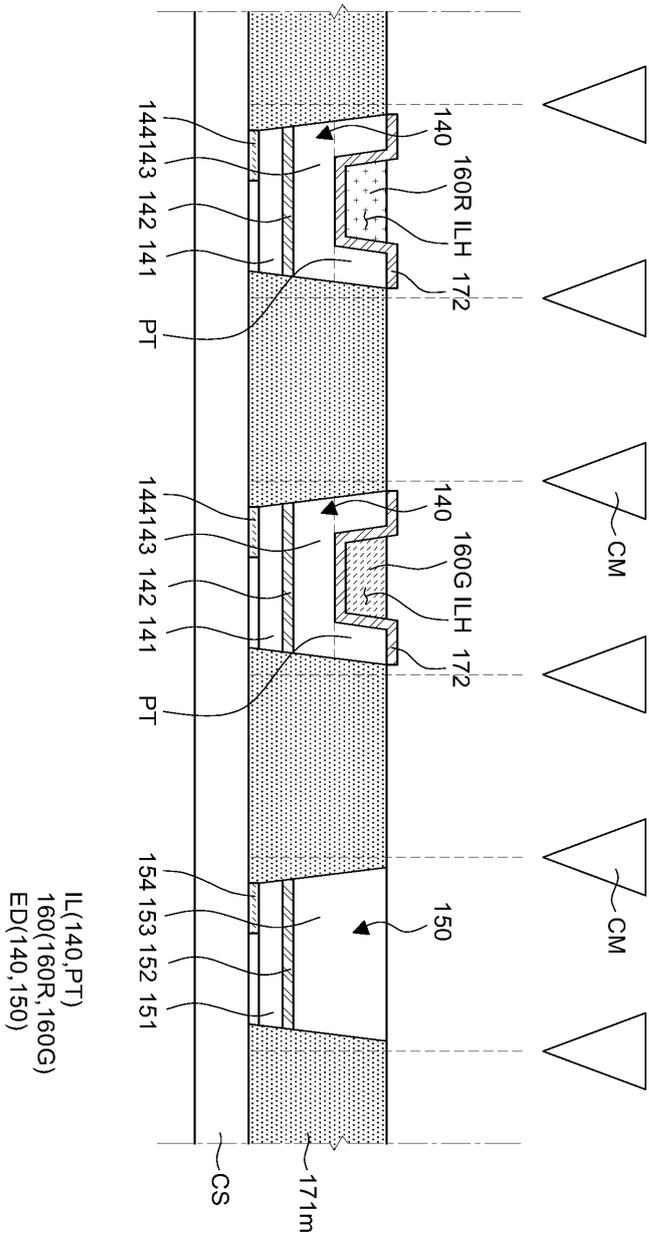
도면3g



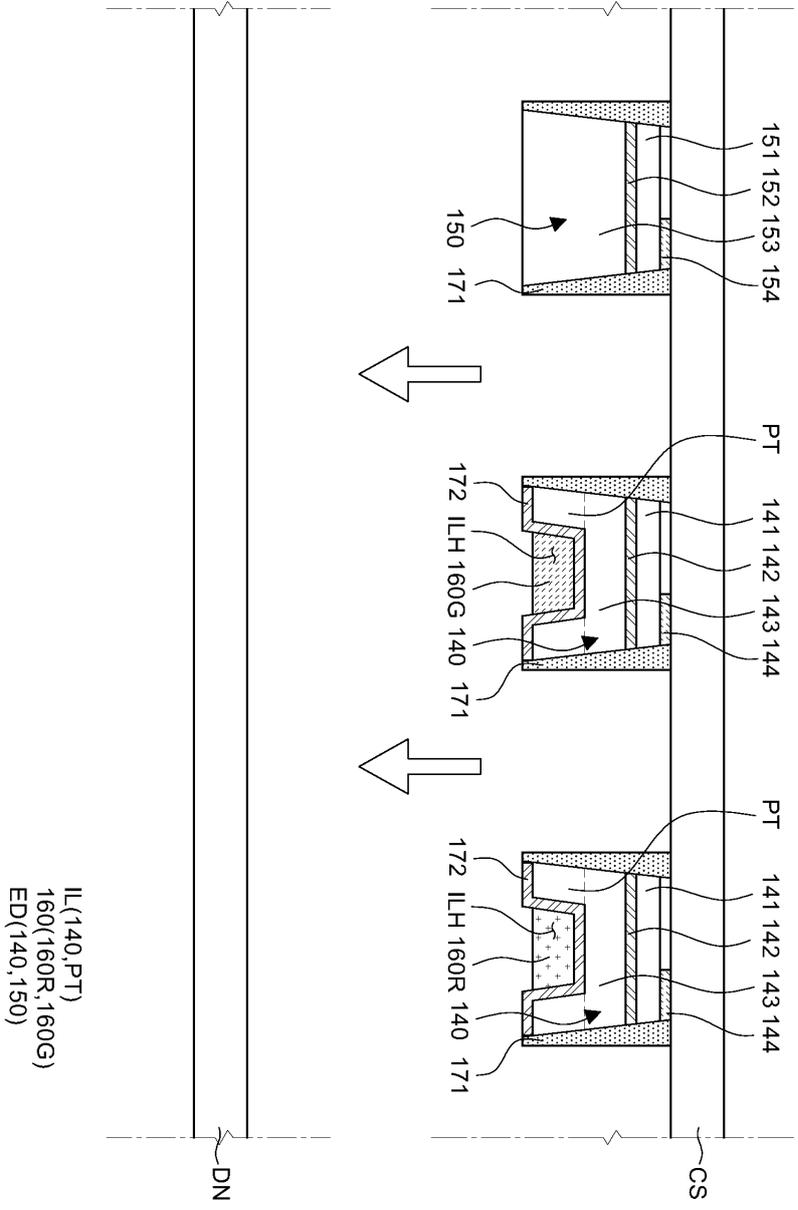
도면3h



도면3i



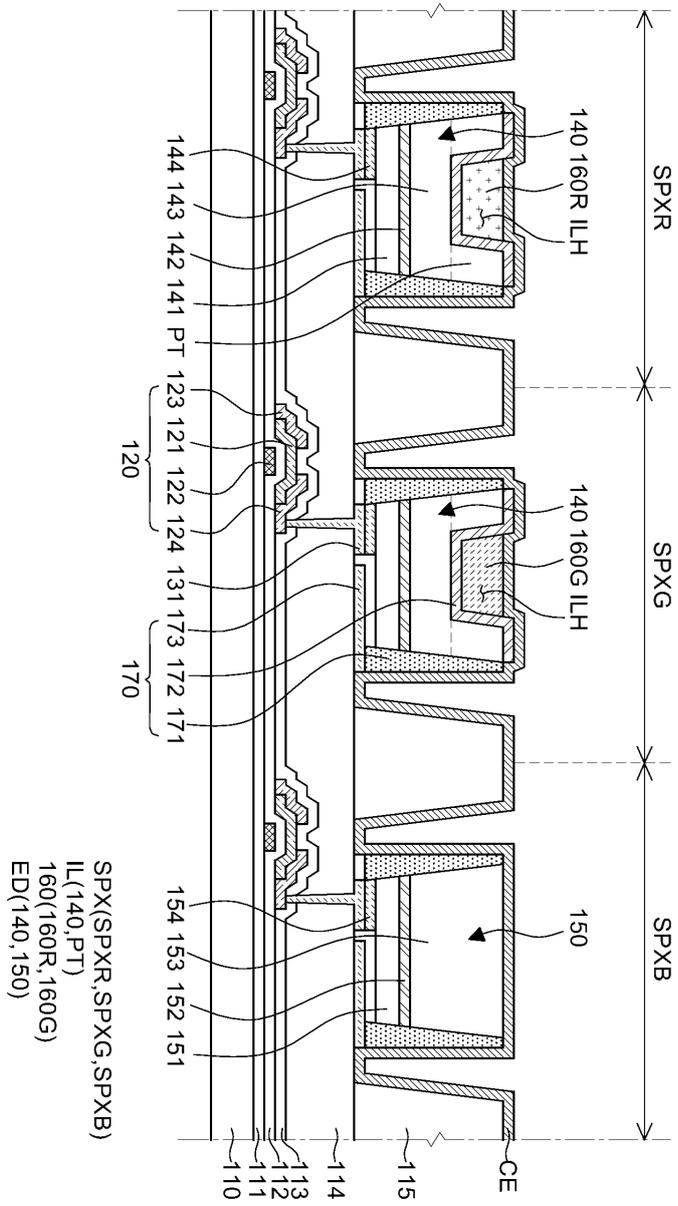
도면3j



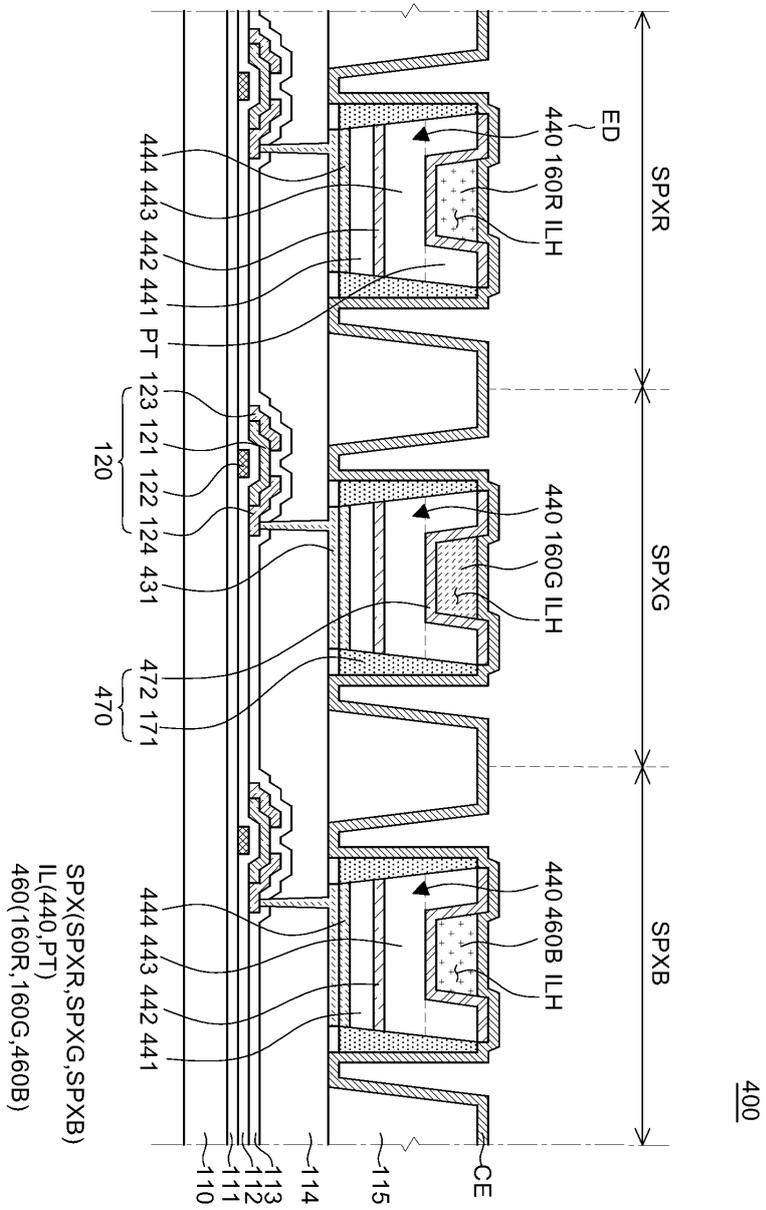




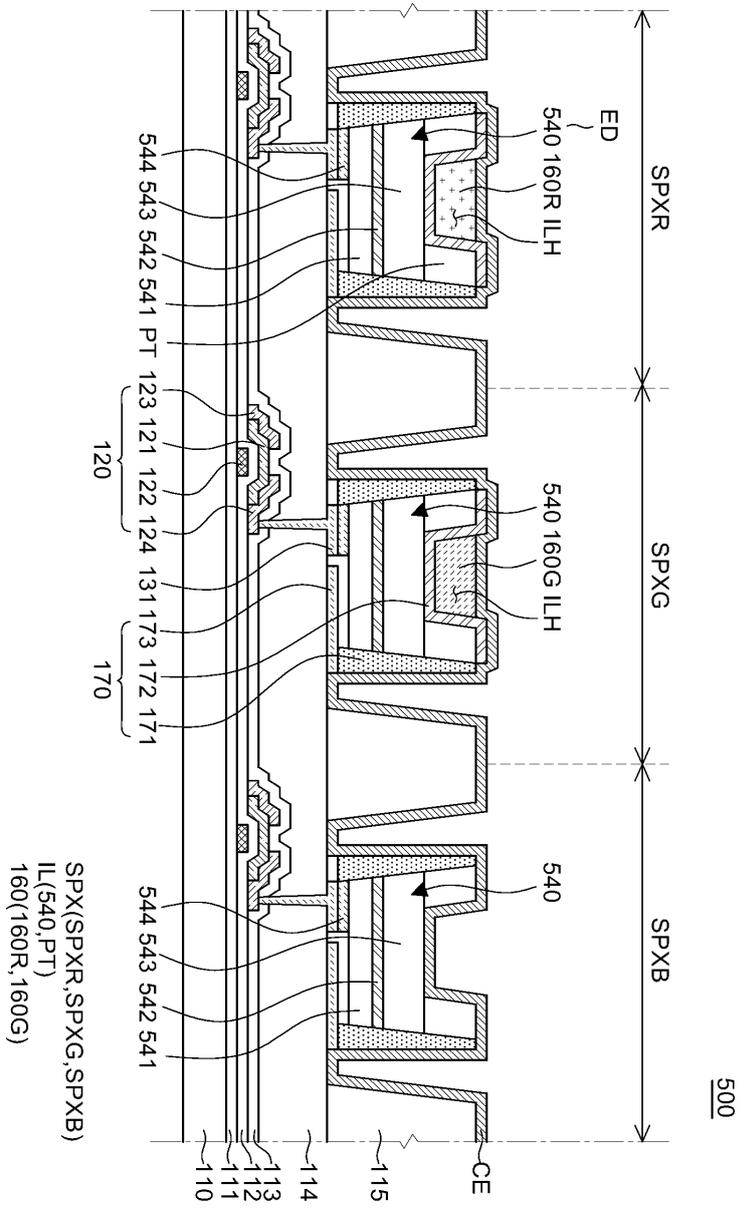
도면 3m



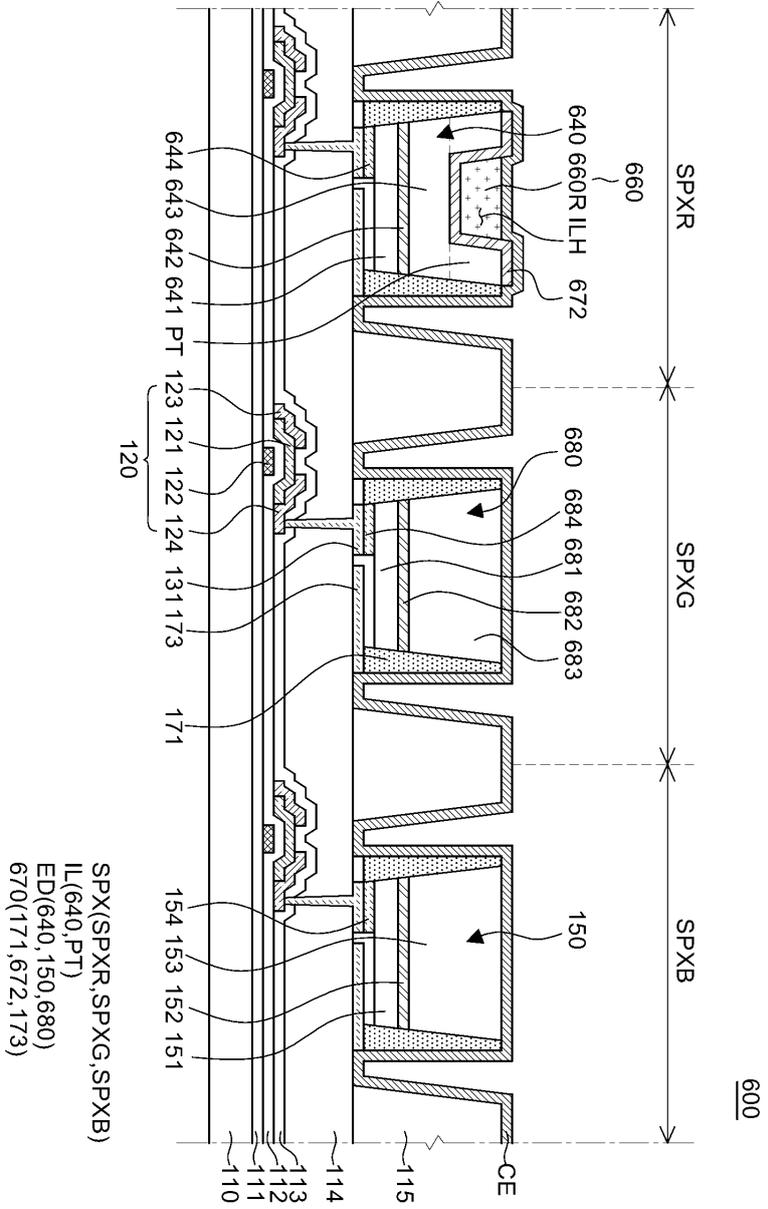
도면4



도면5



도면6



도면7

