

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4488661号  
(P4488661)

(45) 発行日 平成22年6月23日(2010.6.23)

(24) 登録日 平成22年4月9日(2010.4.9)

(51) Int.Cl.	F I
HO 1 L 21/316 (2006.01)	HO 1 L 21/316 G
HO 1 L 21/8246 (2006.01)	HO 1 L 21/316 B
HO 1 L 27/105 (2006.01)	HO 1 L 27/10 4 4 4 C
HO 1 L 21/822 (2006.01)	HO 1 L 27/04 C
HO 1 L 27/04 (2006.01)	

請求項の数 11 (全 12 頁)

(21) 出願番号	特願2001-283019 (P2001-283019)	(73) 特許権者	308033711 OKIセミコンダクタ株式会社 東京都八王子市東浅川町550番地1
(22) 出願日	平成13年9月18日(2001.9.18)	(72) 発明者	猪股 大介 東京都港区虎ノ門1丁目7番12号 沖電 気工業株式会社内
(65) 公開番号	特開2003-92296 (P2003-92296A)	審査官	板谷 一弘
(43) 公開日	平成15年3月28日(2003.3.28)	(56) 参考文献	国際公開第01/056065 (WO, A1) 特開平10-242404 (JP, A) 特開平10-294433 (JP, A) 特表平08-502946 (JP, A)
審査請求日	平成20年3月3日(2008.3.3)		最終頁に続く

(54) 【発明の名称】 強誘電体キャパシタの製造方法

(57) 【特許請求の範囲】

【請求項1】

B i 系材料からなる強誘電体薄膜を用いたキャパシタの製造方法であって、半導体基板上に下部導電層を形成する工程と、前記下部導電層上に有機溶剤と有機金属錯体を含む強誘電体原料溶液を塗布する工程と、前記塗布する工程の後に、前記強誘電体原料溶液中の前記有機金属錯体が分解する温度以上かつ強誘電体結晶化温度未満で前記塗布された強誘電体原料溶液を加熱処理し金属化合物薄膜を形成する工程と、前記金属化合物薄膜上に上部導電層を形成する工程と、前記上部導電層を形成する工程の後に、前記金属化合物薄膜を強誘電体結晶化温度以上で加熱処理して強誘電体薄膜を形成する工程と、からなる強誘電体キャパシタの製造方法。

【請求項2】

前記強誘電体原料溶液を塗布する工程の後かつ前記金属化合物薄膜を形成する工程の前に、前記原料溶液中の有機溶剤が蒸発する温度以上かつ前記有機金属錯体が分解する温度未満で加熱処理を行うこと、を特徴とする請求項1記載の強誘電体キャパシタの製造方法。

【請求項3】

前記金属化合物薄膜を強誘電体結晶化温度以上で加熱処理する工程の前に、前記上部導電層のパターニングを行うこと、を特徴とする請求項1記載の強誘電体キャパシタの製造方法。

【請求項4】

B i 系材料からなる強誘電体薄膜を用いたキャパシタの製造方法であって、半導体基板上

に下部導電層を形成する工程と、前記下部導電層上に有機溶剤と有機金属錯体を含む強誘電体原料溶液を塗布する工程から、前記原料用液中の有機溶剤が蒸発する温度以上かつ前記有機金属錯体が分解する温度未満で加熱処理をし、当該加熱処理の後に前記有機金属錯体が分解する温度以上かつ前記強誘電体結晶化温度未満で加熱処理して前記金属化合物薄膜を形成する工程までを所望の回数行うことで、前記金属化合物薄膜を積層させて形成する工程と、前記積層させて形成された金属化合物薄膜上に上部導電層を形成する工程と、前記上部導電層を形成する工程の後に、前記積層させて形成された金属化合物薄膜を強誘電体結晶化温度以上で加熱処理して強誘電体薄膜を形成する工程と、からなる強誘電体キャパシタの製造方法。

【請求項 5】

B i系材料からなる強誘電体薄膜を用いたキャパシタの製造方法であって、半導体基板上に下部導電層を形成する工程と、前記下部導電層上に有機溶剤と有機金属錯体を含む強誘電体原料溶液を塗布する工程から、前記塗布された強誘電体原料用液を強誘電体結晶化する温度以上で加熱処理して強誘電体薄膜を形成する工程までを所望の回数行うことで、前記強誘電体薄膜を積層させて形成する工程と、前記積層させて形成された強誘電体薄膜の最上層に前記強誘電体原料材料を塗布し前記有機金属錯体が分解する温度以上かつ強誘電体結晶化温度未満で加熱処理して最上層に金属化合物薄膜を形成する工程と、前記最上層の有機金属薄膜上に上部導電層を形成する工程と、前記上部導電層を形成する工程の後に、前記最上層の金属化合物薄膜を含む前記積層された強誘電体薄膜を強誘電体結晶化温度以上で加熱処理する工程と、からなることを特徴とする強誘電体キャパシタの製造方法。

【請求項 6】

前記積層させて形成された強誘電体薄膜の最上層に前記強誘電体原料溶液を塗布した後かつ前記金属化合物薄膜を形成する前記加熱処理の前に、前記原料用液中の前記有機溶剤が蒸発する温度以上かつ前記有機金属錯体が分解する温度未満で加熱処理を行うことを特徴とする請求項 5 記載の強誘電体キャパシタの製造方法。

【請求項 7】

前記強誘電体薄膜を強誘電体結晶化温度以上で加熱処理する工程の前に、前記上部導電層のパターニングを行うこと、を特徴とする請求項 5 記載の強誘電体キャパシタの製造方法。

【請求項 8】

B i系材料からなる強誘電体薄膜を用いたキャパシタの製造方法であって、半導体基板上に下部導電層を形成する工程と、前記下部導電層上に有機溶剤と有機金属錯体を含む強誘電体原料溶液を塗布する工程から、前記有機溶剤が蒸発する温度以上で加熱処理を行い、当該加熱処理を行った後に、前記塗布された強誘電体原料材料を強誘電体結晶化温度以上で加熱処理して強誘電体薄膜を形成する工程であって、予め計測された前記強誘電体薄膜の表面の凹部と凸部との高さの差が所望の強誘電体薄膜の膜厚の 40% を越えない熱処理温度及び時間にて加熱処理を行う工程までを、所望の回数行うことで、前記強誘電体薄膜を積層させて形成する工程と、前記積層された強誘電体薄膜上に上部導電層を形成する工程と、前記上部導電層を形成する工程の後に、前記積層させて形成された強誘電体薄膜を強誘電体結晶化温度以上で加熱処理する工程と、からなる強誘電体キャパシタの製造方法。

【請求項 9】

前記積層させて形成された強誘電体薄膜を、強誘電体結晶化温度以上で加熱処理する工程の前に、前記上部導電層のパターニングを行うことを特徴とする請求項 8 記載の強誘電体キャパシタの製造方法。

【請求項 10】

B i系材料からなる強誘電体薄膜を用いたキャパシタの製造方法であって、半導体基板上に下部導電層を形成する第 1 の工程と、前記下部導電層上に有機溶剤と有機金属錯体を含む強誘電体原料溶液を塗布する工程から、前記有機溶剤が蒸発する温度以上で加熱処理を行い、当該加熱処理を行った後に、前記塗布された強誘電体原料材料を強誘電体結晶化温

10

20

30

40

50

度以上で加熱処理して強誘電体膜を形成する工程であって、予め計測された前記強誘電体薄膜の表面の凹部と凸部との高さの差が所望の強誘電体薄膜の膜厚の40%を越えない熱処理温度及び時間にて加熱処理を行う工程までを、所望の回数行うことで、前記金属化合物薄膜を積層させて形成する第2の工程と、前記積層させて形成された前記強誘電体薄膜を強誘電体結晶化温度以上で加熱処理して強誘電体薄膜を形成する第3の工程と、前記第3の工程の後に、前記強誘電体薄膜上に上部導電層を形成する第4の工程と、前記第4の工程の後に、前記加熱処理された強誘電体薄膜を強誘電体結晶化温度以上で加熱処理する第5の工程と、からなる強誘電体キャパシタの製造方法。

【請求項11】

前記第5の工程の前に、前記上部導電層のパターニングを行うことを特徴とする請求項10記載の強誘電体キャパシタの製造方法。

10

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、酸化物誘電体薄膜の製法、その中でも特に酸化物強誘電体材料を用いた強誘電体キャパシタの製造方法に関するものである。

【0002】

【従来の技術】

強誘電体キャパシタ中で用いられる強誘電体材料としては、Bi系層状化合物である： $\text{SrBi}_2\text{Ta}_2\text{O}_9$ （以下、この材料の組成を変えたもの及びNbに代表される添加物を加えるか、または置換した一連の化合物群を「SBT」と称する。）や、チタン酸ジルコン酸鉛： $\text{Pb}(\text{Zr}_{1-x}\text{Ti}_x)\text{O}_3$ （以下、この化合物の組成を変えたもの及び、LaやCa等の添加物を加えた一連の化合物群を「PZT」と称する。）を用いたものが現在実用化されている。

20

【0003】

これらの強誘電体キャパシタを用いたメモリーは、フラッシュメモリーやEEPROMに代表される不揮発性メモリーと同等の機能を持ちながら、上記の不揮発性メモリーには不可欠であった内部昇圧回路を必要とせず、5V以下での動作が可能という長所がある。

【0004】

特に、強誘電体材料としてSBTはPZTに比べ、一般的に抗電界が小さく、かつその残留分極の電界に対する飽和特性が優れているため、低電圧動作に適していると考えられている。

30

【0005】

また、PZTはその膜厚を3000程度より薄膜化していくと、急速に残留分極値が小さくなってしまふという顕著な膜厚依存性を示すため、5V未満で動作するデバイスの実用化が難しいという欠点を持っている。このPZTとは対照的に、SBTではその膜厚依存性がPZTと比較して小さいため、この点においても、低電圧動作を目的としたデバイスには、SBTを適用しやすいという利点を持つ。

【0006】

しかし、実際にはSBTにおいても、低電圧動作を目的として、その膜厚を薄くしていくと、印加電圧に対する耐圧が急速に低下してしまうという大きな問題が生じる。この理由として、図9に示すようにSBTの表面凹凸が大きく寄与していると考えられる。

40

【0007】

図9は、SBT膜をPt電極で挟んだ強誘電体キャパシタのSEM写真である。その表面凹凸の様子は、SBT膜の凹凸を反映したものであり、上部Pt電極膜がSBT膜の細部に入り込んでいく様子がよくわかる。このSBTの表面凹凸のため、SBT膜中に局所的に膜厚の極度に薄い部分が存在し、その部分に電界が集中する結果、膜の耐圧が大幅に低下していると考えられる。

【0008】

このSBT膜の表面凹凸の粗さはBi系層状化合物の結晶構造に共通した特徴であり、結晶成長速度の異方性に原因があると考えられている。従来のSBT膜の形成法では、例えばゾル・ゲル法あるいは有機金属分解法（MOD法）で原料溶液を作成し、その原料溶液をスピン

50

コート法等により基板上に塗布し、結晶化温度で焼成を行うのが一般的である。例えばこの方法で、150nm程度の厚さの膜を形成すると、その膜の段差の程度は凹部と凸部とで100nm以上まで達する。

【0009】

【発明が解決しようとする課題】

一般的に、スピコート法を用いて、100nmから300nm範囲程度での所望の膜厚の強誘電体膜を形成する場合、強誘電体特性を向上させるため、塗布工程から結晶化熱処理工程までのいずれかを2回から6回程度繰り返す。これまで報告されている塗布工程から有機溶剤乾燥工程での繰り返しを行った場合、強誘電体結晶化熱処理時に、強誘電体膜中に多数の空隙が生じてしまい、良質な膜を形成することができないという課題がある。有機溶剤の乾燥を目的とした250 程度の熱処理では、金属有機物は十分な分解ができず、膜中にそのまま残存する。その状態で積層し厚膜化すると、その後の結晶化アニール時に有機物の膜中からの脱離が困難になるとともに、結晶化時の膜収縮の異方性から、膜中に多数の空隙が生じてしまう。この結果として、この強誘電体キャパシタのリーク耐圧は低くなり、かつ残留分極値も低下してしまう。例えば、特開平8-340084では、この塗布工程から乾燥工程の繰り返しを行っているため、上述の問題点が懸念される。また特開平9-69614でも同様に塗布から乾燥工程で積層化している。さらに特開平9-153597でも同様の問題点があると同時に、減圧アニール法を用いることを提案しているが、700 ~ 800 という高温酸素雰囲気での減圧は、装置コストが莫大になり量産化に適さない。

10

【0010】

また、塗布工程から有機物分解のための熱処理工程までの一連の工程、あるいは塗布工程から結晶化熱処理工程までの一連の工程を繰り返すやり方（例えば、特開平10-270646に開示がある。）でも、急速加熱法（RTA）を用いた数分の短時間焼成のみでは、強誘電体特性を十分に引き出すことができないという課題がある。

20

【0011】

RTAを用いる事で、昇温レートを早め、強誘電体膜の結晶核生成密度を上げることで、グレイン（結晶粒）の成長をある程度抑制することは可能であるが、結晶化のための熱処理時間が短いと、十分な強誘電体膜の特性が得られないという課題がある。ところが、膜の特性の向上を図るためにRTAでの熱処理時間を単純に増やしていくと、枚葉処理という装置の特性上、スループットが大幅に悪化し、量産には適さなくなってしまうという課題がある。

30

【0012】

そこで本発明では、強誘電体薄膜、特にBi系材料を用いた良好な特性の薄膜を製造する方法を提供することを目的とする。本発明によれば、SBT膜の有する強誘電体特性を十分に引き出しつつ、表面凹凸の粗さを低減させることができる。すなわち膜の平坦性を向上させることで、膜の電界に対する耐圧を飛躍的に向上させることができる。その結果として、強誘電体膜の100nm以下の薄膜化が可能になり、2V以下での低電圧動作も可能な強誘電体キャパシタを形成し得るのである。

【0013】

【課題を解決するための手段】

本発明によれば、Bi系材料からなる強誘電体薄膜を用いたキャパシタの製造方法であって、半導体基板上に下部導電層を形成する工程と、この下部導電層上に含有有機物として有機溶剤と有機金属錯体を含む強誘電体原料溶液を塗布する工程と、この塗布する工程の後に、強誘電体原料溶液中の有機金属錯体が分解する温度以上かつ強誘電体原料溶液中の強誘電体材料の結晶化温度未満で加熱処理し金属化合物薄膜を形成する工程と、金属化合物薄膜上に上部導電層を形成する工程と、この上部導電層を形成する工程の後に、強誘電体結晶化温度以上で加熱処理して強誘電体薄膜を形成する工程とを、順次実施することによって、平坦性に優れ、強誘電体特性も良好な強誘電体キャパシタを得ることができるのである。

40

【0014】

50

**【発明の実施の形態】**

以下に、本発明による強誘電体キャパシタを製造する方法の、好適な実施の形態について、図面を参照しながら詳細に説明する。

**【0015】**

(第1の実施の形態)

第1の実施の形態では、強誘電体キャパシタの誘電体酸化物材料の一例として強誘電体材料であるSBTを挙げ、優れた平坦性を実現する強誘電体キャパシタの製造方法について図1の工程フロー図を用いながら説明する。SBT以外の他のBi系材料(例えば、チタン酸ビスマス、それらに添加物を加えたもの、あるいは一部組成を別元素に置換した一連の化合物群等)にも同様に適応可能である。

10

**【0016】**

まず、基板の上にキャパシタの下部電極となる、例えばPt層をDCスパッタ法等により、50nmから400nm程度の膜厚で形成する。続いて、例えばMOD法あるいはゾル・ゲル法で生成したSBT原料溶液を、スピコート法でPt層上に塗布する(図1のS10)。このSBTの形成方法に関し、スピコート法ではなく、ミスト原料を用いたLSMCD(Liquid Source Misted Chemical Deposition)法を使用することも可能である。

**【0017】**

スピコート時の基板の回転速度は、例えば500から4000rpm程度の範囲内で行い、強誘電体の膜厚を所望の厚さに塗布する。塗布後に、例えばホットプレート等でSBT原料溶液中の有機溶剤を乾燥させるため、120 から250 程度で2分から6分程度の加熱処理を行う(図1のS11)。この乾燥工程での温度は、塗布に用いる原料溶液中の有機溶剤の気化温度以上であることが必要である。例えば、有機溶剤としては、酢酸ブチル(気化温度:40 ~100 )、1メトキシ-2プロパノール(気化温度:40 ~110 )、また2メトキシエタノール(気化温度:40 ~110 )等を用いるのが一般的であり120 以上で数分の加熱処理を行うことで有機溶剤をはば完全に乾燥させることが可能である。有機溶剤の乾燥後に続いて、膜中の含有有機物を分解させるための熱処理をホットプレート等(電気炉、ランプ加熱(急速過熱:RTA)装置でも良い)で、450 から550 程度で5分間程度行う(図1のS12)。この温度は、原料溶液の有機物分解温度に応じて、最適化することが望ましい。例えば、含有有機材料としては、有機金属錯体(あるいは金属アルコキシド等)である場合が多く、様々な材料が適用可能であるが、例えばカルボン酸塩では、分解温度が340 ±10 付近であり、450 以上で5分程度の熱処理により充分分解が可能である。

20

30

**【0018】**

ここで注意しなければならないのは、この工程(図1のS12)では、有機物の分解温度以上かつ強誘電体の結晶化温度未満で、強誘電体薄膜を熱処理することが重要である。この薄膜を結晶化温度以上で熱処理した場合、その結晶粒の成長に伴い、急速に膜表面の凹凸が激しくなってしまう。従って、含有有機物の種類や、強誘電体材料の組成等により各々変わってくる。この場合の最適な熱処理温度と時間は、示差熱分析(DTA)やX線回折等を用いた結晶解析により、条件を設定することができる。この結晶化温度未満の熱処理で、含有有機物を分解離脱させるための熱処理を、ここでは「仮焼成」と呼ぶことにする。

40

**【0019】**

従来の製造方法では、この「仮焼成」(図1のS12)後、あるいは「仮焼成」工程そのものを省略して乾燥工程(図1のS11)後、SBT結晶化のための熱処理(図1のS14)を酸素中で650 から800 程度で行っていた。この塗布工程から結晶化アニール工程までの一連の工程を数回繰り返し、膜厚50nmから300nm程度の強誘電体(SBT)薄膜層を形成し、その後キャパシタの上部電極として例えばPt層を形成(図1のS13)している。

**【0020】**

しかし、第1の実施の形態では、上述の塗布工程(図1のS10)から「仮焼成」工程(図1のS12)までを2~6回繰り返した後に、上部電極の形成(図1のS13)を行う。この繰り返し回数は、所望の膜厚に応じて調整する。例えば100nmの膜を形成する場合、4回程度で仕上げるのが好適である。

50

## 【 0 0 2 1 】

強誘電体キャパシタの上部電極としては、例えばPt層をDCスパッタ法等で50nmから400nm程度の膜厚で作成する(図1のS13)。引き続き、上部電極を公知のホトリソグラフィ工程及びエッチング工程で加工を行う。通常は、その後に強誘電体膜の加工をして、続いて下部電極の加工を行う。強誘電体膜及び下部電極の加工は、公知のホトリソグラフィ工程及びエッチング工程で行う。

## 【 0 0 2 2 】

強誘電体膜の結晶化アニール工程(図1のS14)は、上部電極の加工後、強誘電体膜の加工後若しくは下部電極の加工後等に行うことが可能であるが、上部電極の加工後に行うのが望ましい。その理由は、上部電極の加工後は強誘電体膜の一部領域が露出されており、結晶化アニール時に十分な酸素を強誘電体膜に供給することが可能であり、強誘電体膜の特性劣化が抑制されるためである。

10

## 【 0 0 2 3 】

また結晶化アニール(図1のS14)を上部電極の加工前に行うことも可能であるが、Pt膜と強誘電体膜界面での膜剥がれの懸念がある。この傾向は、上部電極であるPt膜が厚いほど顕著となる。強誘電体膜における残留分極特性を確保し、上部電極の膜剥がれを防止するという面からも、結晶化アニール(図1のS14)は上部電極加工(図1のS13)後に行う方が好適である。この結晶化アニールでは、例えば電気炉を用いて650 から800 の範囲内で30から60分程度行う。

## 【 0 0 2 4 】

図2に本実施の形態で作成した、強誘電体キャパシタのSEM写真を示す。図9に示す、従来の製造方法で作成したSBT膜厚110nm、690000um<sup>2</sup>の強誘電体キャパシタとの比較でも明らかのように、SBT膜の平坦性は劇的に改善されている。AFM(原子間力顕微鏡)による観測でも、凹部と凸部とで30nm以下の段差と、従来の100nmに比べ、3分の1以下に低減されていることが確認された。

20

## 【 0 0 2 5 】

この結果、従来の製造方法で作成したSBT膜厚110nm、690000um<sup>2</sup>の強誘電体キャパシタにおける、ウエハ面内48チップでの1Vの耐圧歩留まりが0%だったのに対して、第1の実施の形態では、SBT膜の膜厚94nmという強誘電体キャパシタにおいても、歩留まり100%の結果が得られた。

30

## 【 0 0 2 6 】

また、図3は本実施の形態で作成した強誘電体キャパシタの断面SEM写真である。やはり、上部電極の膜の平坦性が確認できる。

## 【 0 0 2 7 】

(第2の実施の形態)

第1の実施の形態では、下部電極上にSBT膜を「仮焼成」の段階で数回積層した後に、上部電極を形成・結晶化した。第2の実施の形態では、図4に工程フロー図を示し、詳細に説明する。

## 【 0 0 2 8 】

第2の実施の形態では、2種類の焼成プロセスを混用する。まず、基板上に下部電極を形成し、SBTの原料溶液を塗布し(図4のS20)、次いで乾燥する(図4のS21)工程までは第1の実施の形態と同様である。第1の実施の形態では、ここでSBT膜の結晶化が起きる温度域未<sup>レ</sup>満で「仮焼成」を実施したが、第2の実施の形態では、結晶化温度以上での結晶化アニール(図4のS22)を実施する。

40

## 【 0 0 2 9 】

ただし、SBT塗布工程および結晶化アニール工程全体で、例えば4回塗布工程を繰り返す場合には、1回目から3回目までは結晶化アニール(図4のS22)を実施し、最後の4回目は「仮焼成」を行う。

## 【 0 0 3 0 】

従って、N回の塗布工程を繰り返す場合には、N-1回の塗布工程に対して、650 から800

50

程度の結晶化アニールを、例えば電気炉を用いて10分から60分程度行う。残り1回、すなわち最終塗布工程で形成されたSBT層に対しては、第1の実施の形態と同条件の「仮焼成」(図4のS23)を実施する。この後、上部電極の形成を行い、その上部電極のエッチング加工(図4のS24)を行う。その後、第1の実施の形態での結晶化アニール(図1のS14)と同様の結晶化アニール(図4のS25)を行う。

【0031】

第1の実施の形態では、SBT層全体が「仮焼成」の状態であるため、結晶化アニールの際に大きな膜収縮を起こす可能性がある。本実施の形態では、SBT膜厚に対する「仮焼成」の段階の膜厚比率を低減することが可能となるため、膜収縮の程度を低減でき、結果としてSBT膜における中央部の空隙を防ぎ、粗密差を低減することができる。

10

【0032】

図5に、本実施の形態で作成した、強誘電体キャパシタの断面SEM写真を示す。SBT膜中央部の空隙が抑制でき、膜全体の粗密差も低減できている。

【0033】

SBT膜の特性に関しては、まず、SBT膜の平坦性は、第1の実施の形態と同等である。また、強誘電体キャパシタの耐圧も、全く同等である。更に、強誘電体キャパシタの残留分極特性に関しては、第1の実施の形態での2Pr値が、 $10.6 \mu\text{C}/\text{cm}^2$ (結晶化アニール温度750)であったのに対し、第2の実施の形態では、 $13.8 \mu\text{C}/\text{cm}^2$ (結晶化アニール温度750)まで約30%向上することが確認された。

【0034】

(第3の実施の形態)

第1及び第2の実施の形態では、強誘電体形成における「仮焼成」工程に特徴を有していた。この「仮焼成」工程では、平坦性に関しては大幅に向上できる。そこで、第3の実施の形態では、RTAを用いた製造方法を提供する。この方法によれば、強誘電体膜中に空隙を作ることなく強誘電体膜を作成することが可能となる。

20

【0035】

本実施の形態は、強誘電体膜形成工程において、第1及び第2の実施の形態とは概念的に大きく異なる。具体的には、上部電極形成前に強誘電体結晶化を行う点で異なっている。ただし、強誘電体の結晶粒が大きく成長し、強誘電体膜の凹部と凸部の高さの差が、強誘電体膜の膜厚の40%を越える前に焼成を止める。

30

【0036】

以後、この工程を「準結晶化」と呼ぶことにする。以下に、図6の工程フロー図を用いながら製造方法を詳細に説明する。

【0037】

まず、基板上に強誘電体キャパシタの下部電極を形成し、SBT原料溶液を塗布し(図6のS30)次いで乾燥(図6のS31)させる工程までは第1及び第2の実施の形態と同様である。この後、RTAにより、温度は700 から750 程度、アニール時間は30秒から3分程度の「準結晶化」熱処理(図6のS32)を行う。ここではXRD解析を用いてSBT膜の結晶化を確認する必要がある。またSEM観察あるいはAFM測定等を行い、SBT膜の平坦性の面から、「準結晶化」の熱処理温度及び時間を最適化することが重要である。これらのSBT原料溶液の塗布工程(図6のS30)から「準結晶化」工程(図6のS32)までを、所望の膜厚になるまで2回から6回繰り返す。繰り返しの回数は、特に限定しない。この後、強誘電体キャパシタの上部電極として例えばPt層を形成し、これまで述べた各実施の形態と同様に、上部電極のエッチング加工(図6のS33)を施した後に、十分な結晶化アニール(図6のS34)を行う。

40

【0038】

第3の実施の形態で、得られた強誘電体キャパシタの断面SEM写真を、図7に示す。第1及び第2の実施の形態で生じていたSBT膜中の空隙は、大幅に抑制されていることがわかる。加えて、平坦性は前述の各実施の形態と比較すると、やや劣るものの、耐圧の歩留まりに関しては、膜厚94nmでも特に問題がないことが確認された。更に、本実施の形態で得

50

られた強誘電体キャパシタの2Pr値は、 $14.0 \mu\text{C}/\text{cm}^2$ （結晶化アニール温度750）であり、第1及び第2の実施の形態よりもさらに良好な結果を得ている。

【0039】

（第4の実施の形態）

本実施の形態は第3の実施の形態に更に改良を加えたものである。第3の実施の形態では、強誘電体の形成工程において、「準結晶化」工程をRTA装置で行った。第3の実施の形態での目的は、SBT結晶の結晶粒サイズを極力小さくすることに主眼を置いていた。本実施の形態では、第3の実施の形態に比べ幾分平坦性は劣るものの、その反面、強誘電体キャパシタの残留分極特性等の強誘電体特性を大幅に向上させることを目的としている。以下に本実施例における製造方法を図8の工程フロー図を用いながら説明する。

10

【0040】

まず、基板上に下部電極を形成し、SBT溶液を塗布（図8のS40）及び乾燥（図8のS41）させる工程までは、第1から第3までの実施の形態と同様である。この後、RTAにより、温度は650 から750 程度、アニール時間は30秒から3分程度の「準結晶化」処理（図8のS42）を行い、所望の膜厚になるまで塗布（図8のS40）から「準結晶化」（図8のS42）までの工程を2回～6回程度繰り返す。ここまでの工程フローは第3の実施の形態と同様である。本実施の形態では、この後、電気炉にて、650 から800 程度で、約30分から120分程度の酸化熱処理（図8のS43）を追加して行う。

【0041】

この後、上部電極として例えばPt層を形成し、これまでの実施の形態と同様に上部電極の形成とエッチング加工（図8のS44）後に再度結晶化アニール（図8のS45）を行う。なお、本実施例では、上部電極加工後の結晶化アニール（図8のS45）を省略することも可能である。

20

【0042】

第3の実施の形態では、SBTの準結晶化処理において、時間にして30秒から3分程度の酸化熱処理（図6のS32）しか行わない。この熱処理はSBT結晶の結晶化及び酸化過程には決して十分ではない。上部電極加工（図6のS33）後に結晶化アニール（図6のS34）を行うが、強誘電体キャパシタの上部は、Pt電極層により覆われているので、Pt層を透過拡散した酸素によって、SBTの酸化反応が進行する。また上部電極端からの回りこみによる酸化過程もあると予想される。

30

【0043】

しかし、結晶化アニール時間を長くすれば長くするほど、強誘電体キャパシタの2Pr値に代表される強誘電体特性が向上する傾向がみられ、この方式での酸化過程が極めて効率の悪いことがわかる。

【0044】

そこで本実施の形態では、第一段階としてRTA処理（図8のS42）により、結晶核密度の高いSBT膜を形成し、その後、電気炉にてSBT表面に直接酸素を供給し、効率的な酸化反応を促進させる（図8のS43）。この際、結晶粒は成長するが、すでに結晶核密度が非常に高いために、結晶粒の成長度合いは比較的遅い。本実施の形態ではこの特徴に着目したものである。従って、高い平坦性を維持しつつ、2Pr値で $16.4 \mu\text{C}/\text{cm}^2$ （結晶化アニール温度750）が得られ、本発明における実施の形態の中でも、最も良好な強誘電体特性を有する強誘電体キャパシタが得られた。

40

【0045】

【発明の効果】

本願発明の実施の形態で作成した、強誘電体キャパシタのSEM写真をから明らかなように、図9に示す従来の製造方法によるものとの比較すると、SBT膜の平坦性は劇的に改善されている。AFM（原子間力顕微鏡）による観測でも、凹部と凸部とで30nm以下の段差と、従来の100nmに比べ、3分の1以下に低減されていることが確認された。

【0046】

この結果、従来の製造方法で作成したSBT膜厚110nm、 $690000 \mu\text{m}^2$ の強誘電体キャパシタに

50

おける、ウエ八面内48チップでの1Vの耐圧歩留まりが0%だったのに対して、第1の実施の形態では、SBT膜の膜厚94nmという強誘電体キャパシタにおいても、歩留まり100%の結果が得られた。

【図面の簡単な説明】

【図1】第1の実施の形態を説明するための概略工程フロー

【図2】第1の実施の形態を適用したキャパシタの表面SEM写真

【図3】第1の実施の形態を適用したキャパシタの断面SEM写真

【図4】第2の実施の形態を説明するための概略工程フロー

【図5】第2の実施の形態を適用したキャパシタの断面SEM写真

【図6】第3の実施の形態を説明するための概略工程フロー

【図7】第3の実施の形態を適用したキャパシタの断面SEM写真

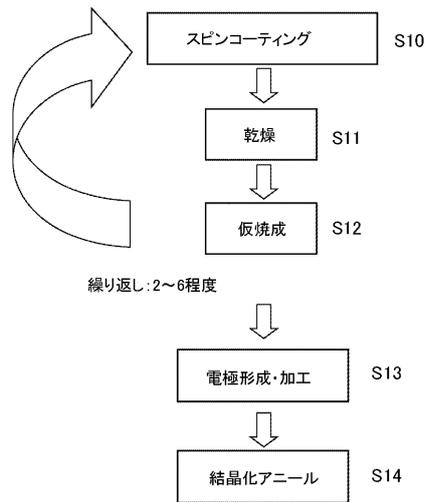
【図8】第4の実施の形態を説明するための概略工程フロー

【図9】従来技術によるキャパシタの表面SEM写真

【符号の説明】

- S 1 0 ... スピンコーティング
- S 1 1 ... 乾燥
- S 1 2 ... 仮焼成
- S 1 3 ... 電極形成・加工
- S 1 4 ... 結晶化アニール

【図1】

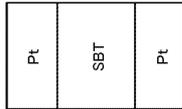


【図2】



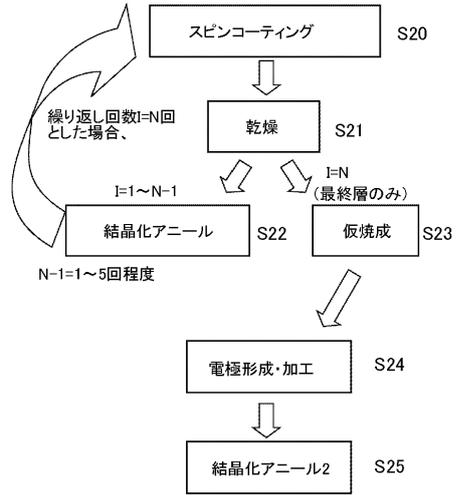
第1の実施の形態を適用したキャパシタの表面SEM写真

【図3】



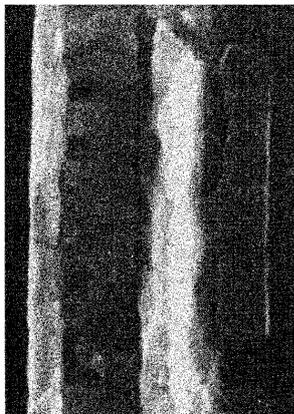
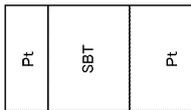
第1の実施の形態を適用したキャパシタの断面SEM写真

【図4】



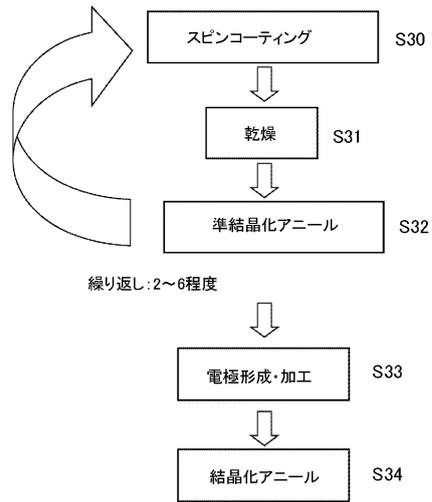
第2の実施の形態を説明するための概略工程フロー

【図5】



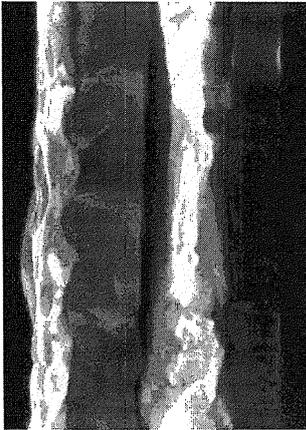
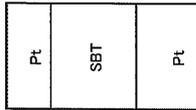
第2の実施の形態を適用したキャパシタの断面SEM写真

【図6】



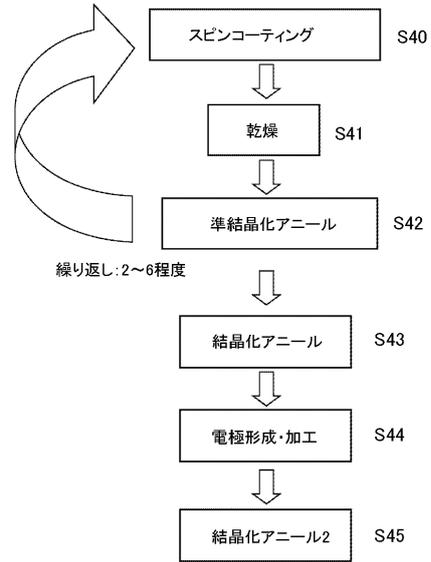
第3の実施の形態を説明するための概略工程フロー

【図7】



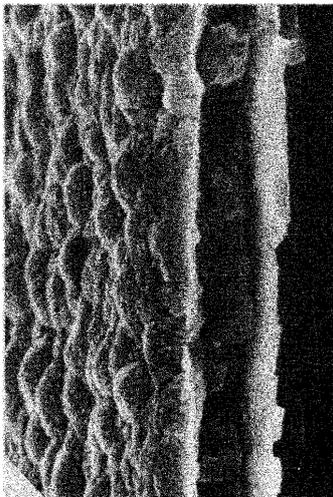
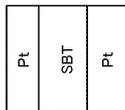
第3の実施の形態を適用したキャパシタの断面SEM写真

【図8】



第4の実施の形態を説明するための概略工程フロー

【図9】



従来技術によるキャパシタの表面SEM写真

フロントページの続き

(58)調査した分野(Int.Cl. , D B名)

H01L 21/316