

391140

公告本

391140

申請日期	87. 4. 4
案 號	87105143
類 別	H04N 7/035

(以上各欄由本局填註)

## 發 明 專 利 說 明 書

一、發明 名稱	中 文	數位電視發射器用的勵磁電路
	英 文	"AN EXCITER CIRCUIT FOR DIGITAL TELEVISION TRANSMITTERS"
二、發明人 姓名	姓 名	1. 艾德 崔奇爾 2. 約瑟夫 塞希亞 3. 巴伯 戴維斯 4. 保羅 米茲威基 5. 戴維 尼克爾
	國 籍	均美國
三、申請人	住、居所	1. 美國伊利諾州魁希市凡莫特街2512號 2. 美國伊利諾州魁希市北第7路1422號 3. 美國佛羅里達州印第蘭迪市巴哈馬路430號 4. 美國伊利諾州魁希市郵箱16A魯拉路7號 5. 美國伊利諾州魁希市塞卡莫爾街1315號
	姓 名 (名稱)	美商賀利實公司
三、申請人	國 籍	美國
	住、居所 (事務所)	美國佛羅里達州美爾鉢市那沙路1025號
三、申請人	代 表 人 姓 名	威廉. A. 楚納

裝

訂

線

(由本局填寫)

承辦人代碼：
大 類：
I P C 分類：

A6  
B6

本案已向：

美國 國(地區) 申請專利, 申請日期: 1997年4月4日 案號: 60/042,932 , 有 無主張優先權  
有 無主張優先權

有關微生物已寄存於： , 寄存日期： , 寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部中央標準局員工消費合作社印製

## 五、發明說明(1)

本發明之發明領域係有關於用於通訊類比及數位信號的電路及系統，尤其是用於產生及通訊數位電視信號的電子電路及系統。

多年來，商用電視信號係使用稱為 NTSC 的格式廣播。隨著高解析電視的到來及暫用頻譜的增加，已決定電視廣播器需要提供 NTSC 信號及數位電視("DTV")信號，使得安裝 NTSC 接收機及新近的 DTV 接收機可同時享用相同的廣播。因此，同時廣播包括在對應的電視頻道上，以兩種不同格式編碼之同一節目的傳送。NTSC 及 DTV 頻道之頻譜定為 6MHz。

NTSC 及 DTV 格式的同時廣播包含使用兩種不同的頻道。因此對於其他頻道的可用頻譜相當有用，已提出近其他現存頻道的額外頻道。在此 NTSC 及 DTV 信號於這些鄰近頻道上傳送，因此存在同頻道干擾問題，其中 NTSC 及 DTV 信號互相干擾。如果在 DTV 及/或 NTSC 波形上載送的信號沒有精確定位且沒有維持在其指定的頻道頻寬內時，則相鄰頻道之間的干擾問題將變得更嚴重。

在已提出的 DTV 系統中，如圖 1 所示，載有視訊及放大器資料的信號可從一信號來源(如一電視播音室)中傳送予可能不再同一位置的 RF/傳送位置。在此系統中，視訊及放大器資料可使用傳統通訊技術如微波連結從播音室向 RF/傳送位置傳送。通常稱為傳送信號的此信號包含資料用於該資料的時脈，兩者可分開，或者是使用如 Manchester 編碼的自時脈編碼。傳統上，RF/傳送設備使用

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

## 五、發明說明(2)

資料時脈，以在傳送設備處回復資料。因此，如果傳送層的時脈不準確或漂移的話，則不準確的效應以自行方式進入信號中，最後為從發送設備中廣播出去。所以維持精確廣播頻率相當重要，在傳送層(通常為播音室)處由不準確時脈所導致的頻率錯誤的可接受度相當高。如上所述，在本發明實施例中，可由在 RF/發送位置處使用的系統，而去除或補償資料時脈中的不準確，使得廣播信號可具有穩定的頻率分量。

同頻道及交叉頻道干擾的問題可基於(至少部份)用於產生或傳送視訊及/或聲訊信號之時脈之間的差。經由使用共同時脈作為文中說明的信號產生及廣播系統的不同部位之基礎，而減少此干擾。

本發明的目的係提供一電路及系統以產生一數位電視信號，其中精確產生及/或維持以頻率為基礎的組件。

本發明的另一目的係提供一電路及系統以在廣播電視信號前補償及/或調整不準確性，且提供可在兩不同步時脈下操作的電路及系統，而不需要同步握手。

本發明的另一目的係提供一電路及系統以將一導引信號加入電視信號中，且處理電視信號中的錯誤。

本發明的另一目的係提供一用於電視發送的電路及系統，其中電視信號與傳送之數位資料速率的頻率及更正為額定狀態之頻率相關，及用於格狀編碼的電路及用於電視系統的多頻帶天線。

本發明包含一種勵磁電路，用於接收來自一信號源的輸

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

### 五、發明說明(3)

入電視數位信號，且轉換該電視數位信號成爲標準格式以經天線由電視發射器功率放大級廣播，該勵磁電路包含一資料回復電路，以從輸入的電視數位信號中取出資料及時脈信號，且輸出所取出的數位時脈信號以分別輸出數位時脈信號及數位資料信號，一隨機器電路，此電路依據數位資料信號，改變所取出之數位資料信號的順序而在輸入電視數位信號速率下，改變爲與接收數位資料信號同步的包封，一交錯器電路，用於執行同步之數位資料信號包封的疊積交錯，以在第二層速率下接收數位資料信號包封，及編碼器電路，此電路依據數位電視標準，應用格狀編碼方法編碼疊積之交錯數位資料信號，一同步插入電路，用於將區段及欄位同步信號插入編碼的數位資料信號中，一濾波器電路，用於限制編碼的數位資料信號在數位電視標準內，一信號插入電路用於將取出的數位時脈信號插入濾波器電路的輸出端，及一數位類比轉換電路，將數位資料信號及數位時脈信號轉換成數位信號，以爲數位放大級傳送。

由下文中的說明可更進一步了解本發明之特徵及優點，閱讀時並請參考附圖

圖 1 爲習知技術之數位電視系統的功能方塊圖；

圖 2 爲 RF 發送系統中一電路的功能方塊圖；

圖 3 爲 RF 發送系統之功能方塊圖；

圖 4 爲產生之 DTV 信號的振幅對頻率之圖；

圖 5 爲同步確信計數器電路的功能方塊圖；

## 五、發明說明(4)

圖 6 為習知技術之交錯電路的功能方塊圖；

圖 7 為一交錯器緩衝器電路的功能方塊圖；

圖 8 為速率轉換電路的功能方塊圖；

圖 9 為用於格狀編碼之控制電路之第一實施例的功能方塊圖；

圖 10 為格狀編碼之第一實施例的功能方塊圖；

圖 11 為格狀編碼器之第二實施例的功能方塊圖；

圖 12 為一列視圖，顯示一理論之非線性放大器及其相關信號之振幅與頻率的關係；

圖 13 示圖 12 之一連串圖中的頻域；

圖 14 為與代表性非線性放大器之輸入及輸出電路相關之相位及振幅響應圖；

圖 15 之一連串圖形顯示代表性相關非線性放大器及其相關信號；

圖 16 為依據本發明之設計理念一改進之更正器電路的功能方塊圖；

圖 17 為圖 16 之更正器電路第二實施例的功能方塊圖，尤其是使用在一中頻補償電路中；

圖 18 為使用一設計理念之播音室位置的功能方塊圖；  
以及

圖 19 為使用本發明設計理念之發射器的功能方塊圖。

在 1995 年 9 月 16 號美國政府先進電視標準協定("ATSC")所製定的數位電視標準中，基本的 DTV 系統 100 方塊圖包括三個區域，如圖 1 所示，其為來源信號編碼及壓縮區

## 五、發明說明(5)

102，服務多工及傳送區 104，及一 RF/傳送系統 106。來源編碼及壓縮區 102 接收一視訊信號 108 及一聲訊信號 110，且編碼這些信號成為對應的數位資料串。該編碼方法包含視訊及聲訊資料中熟知且適用的位元速率減少方法及壓縮技術。

圖 1 示可與輔助資料信號 112 及控制資料信號 114 一起提供予服務多工及傳送區域 104 的編碼視訊及聲訊資料。輔助信號 112 及控制信號 114 可包括控制資料，其他的存取控制資料及與聲訊及視訊服務相關的資料，如封閉字幕。一般可使用 MPEG-2 視訊串構句法壓縮視訊信號，且使用數位聲訊壓縮(AC-3)標準壓縮聲訊信號。

在服務多工及傳送區 104 中，壓縮的資料可分成資訊包封，及用於辨識包封的機構，或可附加包封型式。在該程序中，可將視訊資料串，聲訊串及輔助資料串包封多工成單一的資料串。可由 MPEG-2 傳送系統傳送包封資料，以將用於數位廣播系統的視訊，放大器及資料信號包封化及多工。

在 RF/傳送區 106 中，對包封資料進行頻道編碼及調變。頻道編碼 120 可修改資料串，且加入可為接收機所使用的額外資訊，以重建為代表性傳送干擾源影響之接收信號的資料。

調變器 122 使用數位資料串以調變傳送信號。在 DTV 標準中，調變器使用 8 VSB 調變方式。可放大調變的信號且作用在天線 124 上，以依據傳統方式廣播。

## 五、發明說明(6)

圖 2 顯示可從傳送區中接收資料及時脈信號 10 的 RF/傳送系統。資料及時脈信號可作用在資料恢復電路 202 中，此電路從傳送格式中取出信號，且如果需要的話，從相同的信號中取出資料電路。資料信號可作用在隨機器 204 中，此隨機器依據 DTV 標準改變資料串內資料的順序。隨機器 204 可基於一產生器多項式及一虛擬隨機二位元序列操作。

從隨機器 204 中輸出的信號可作用在 Reed Solomon 編碼器 206 中，此編碼器使用 Reed Solomon 編碼技術以基本上以預定方式編碼的包封，該方式係為信號接收機所知道者。編碼包封作用在交錯器 208 中，此交錯器依據預定的方式在資料上執行傳統的交錯作業。Reed Solomon 編碼器 206 以傳送層資料率寫入資料緩衝器(圖中沒有顯示)，且交錯器 208 以傳送層資料率讀取資料緩衝器。此容許系統在兩個非同步時脈下操作，而不必進行同步握手(handshaking)。

從交錯器 208 的輸出的信號可作用在格狀編碼器 210 中。在 DTV 系統中，格狀編碼器使用一含一未編碼位元的 2/3 速率格狀編碼。在 DTV 系統中，將一輸入位元編碼使用 1/2 速率疊積碼編碼成兩個輸出位元，而預先編碼其他一的輸入位元。依據 DTV 規格，與格狀編碼共同的發信波形為一 8 位準(3 位元)之一維構象。從格狀編碼器 210 輸出的信號可作用在同步插入電路 212 中，此電路在數位資料串內的適當位置處，插入資料區段同步及資料欄位同步。



## 五、發明說明(7)

從同步插入電路 212 中輸出的數位資料串可作用在 Nyquist 濾波器 214 上以編碼資料串的頻譜在傳送系統的頻寬內(對於標準的 DTV 系統為 6MHz)。本發明的濾波功能包含：1)內插及升頻該信號；2)更正該信號之非線性特性；3)應用可適性濾波器等化現存頻率響應之不完全性；以及4)降頻且儲存數位樣本。

在 Nyquist 濾波器 214 後(及相關的時脈整形後)，可加入一導引信號。插入導引信號可經由在 Nyquist 濾波器的時脈整形後，執行導引信號插入而在電路上省下該導引信號插入。加入導引信號之 Nyquist 濾波器 214 所提供的數位信號由數位類比轉換器 16 轉換成類比信號，且作用在 IF 混波器 30 中之一混波器。至 IF 混波器 30 的其他輸入信號為一 IF 載波頻率，此頻率係從 IF 頻率鎖相迴路電路 218 中得到。由 IF 混波器產生的 IF 信號作用在 IF 電路 40 中，此電路濾波 IF 信號且將輸出信號作用在頻道混波器 50 中的一輸入端。頻道混波器 50 的其他輸入項為從 UHF 鎖相迴路 170 中得到的頻道頻率。在本發明的一實施例中，IFF PLL 218 及 UHF PLL70 可從共同的參考時脈 190 中產生其對應的信號。參考時脈 190 可在外部得到的信號(EXT REF)或從勵磁器接收的資料或局部發展的適當時脈信號上得到其基本的時脈信號。

從頻道混波器 50 輸出的信號可依據傳統方式作用在帶通濾波器 60 中以發展出足量放的濾波信號，且提供予天線 220 以加以廣播。圖 2 顯示輸入資料恢復電路 202 的信

## 五、發明說明(8)

號可為分開的資料及時脈信號或為埋入時脈信號的信號(如來 Manchester 編碼數據信號)。時脈恢復信號可使用標準的鎖相迴路以鎖入埋入接收資料的時脈。一當回復時脈後，可用於驅動系統時計。資料恢復電路 202 也包含一時框同步器，以定位同步信號於來自傳送區(圖 1)的信號內，且將接收資料串與位元組對齊以進行處理。

圖 2 示標準的 DTV 系統，對於從傳送區接收的各資料位元組，Reed Solomon 編碼器需要 20 模組的 256 個相乘，且 20 個互斥或(XOR)相加。在 DTV 系統使用的高資料速率下，編碼需要一每秒 97 百萬個操作的處理器。在本發明的一實施例中，Reed Solomon 編碼器可用於在場可程式開陣列中與一查閱表達到一高的資料速率。

Nyquist 濾波器 214 可配置如一含  $0.1152$  之  $\alpha$  因素的根方增加餘弦(root-raised-cosine)濾波器。在較佳實施例中，濾波器為一複雜的濾波器以處理遺留的側頻帶功能。

本發明的實施例中圖 2 及 3 顯示(各附圖中相同的標示表示相同的組件)圖 1 的混波器 30，50 及其相關的 PLL 218，70 可配置成一電路，其中圖 1 電路之調變器 20 部位簡化如圖 3 的單方塊，調變器 20。作用在調變器 20 上的資料信號 10 產生一時脈信號 302 及一編碼的資料信號 21(類比格式)。因為起初時脈信號 302 及信號的資料信號 21 係從一數位資料串中產生，這些信號所產生的頻率直接正比於數位信號率。如果這些信號用於發展將傳送的信號，則傳送信號將鎖定於資料來源之頻率。在此狀態下(其中

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

## 五、發明說明(9)

發送層遠離傳送層，但甚至不在同一控制之下)，基於遠處資料來源，廣播傳送一信號，此狀態於，其情況為對於需要此廣播的剛性規格而言，不在廣播頻率的動作下。另外，偏移為調節之授權(如美國聯邦通訊委員會)所需要的傳送信號之頻率，用於同頻道或相鄰頻道干擾問題在沒有改變初始資料率時，回應執行。在本發明的一設計理念下，由圖 3 所示的電路去除傳送頻率與數位資料之相關性。此電路也提供一機構，以製造所需要的準確頻率偏移。

圖 3 及 4 示產生編碼資料 21 之類比調變頻率信號的調變器 20。在標準的 DTV 信號中，編碼資料信號 21 可為如 DTV 所指定的 8 VSB 信號格式。編碼資料信號 21 可為任何其他的調變信號，如 NTSC 信號，FM 信號，AM 信號及/或 SSB 信號等。對於 8 VSB 信號的情況，信號型式如圖 4 所示，其中信號之額定中心頻率為 10.76 MHz，而 VSB 導引信號的額定中心頻率為 8.06 MHz。一般，編碼資料信號 21 的頻率比廣播信號頻率低很多，且需要升頻至廣播頻率。編碼數位信號先作用在頻率轉譯器 30 (如混波器)中以產生一 IF 信號 31。在本發明的一實施例中，額定頻率 54.76MHz 的信號作用在頻率轉譯器上以產生 IF 信號 31。然後 IF 信號 31 作用在第二頻率轉譯器(如混波器) 50 上以將 IF 信號升頻為所需要的頻道頻率。從第二頻率轉譯器 50 中輸出的信號可在上至所需要的倍率後作用在負載上。

當為資料升頻 302 修改時，升頻編碼資料信號而為頻率

## 五、發明說明(10)

轉譯器 30 使用的頻率可從參考頻率 190 中得到。依據此方式，編碼的資料信號與周期之資料率的頻率具相關性，且更正信號頻率至額定狀態或近額定狀態下。

圖 3 顯示一數位調變器 30，此調變器產生資料時脈 302，此時脈作用在一可程式分頻器 180 中，此可程式分頻器與數位調變器 20 的載波或導引信號成 1:1 的正比。因此，從用於 DTV 系統之分頻器 80 中輸出的信號 181 額定頻率為 8.06 MHz。信號 181 作用在第三頻率轉譯器 150 上。

參考頻率 190 作用在參考分頻器 80，相位偵測器 90，迴路濾波器 92，及壓控振盪器("VCO") 94。參考信號 191 作用在一數值控制振盪器("NCO") 120。從 VCO94 及 NCO120 輸出的信號作用在第四頻率轉譯器 130 上。來自第四頻率轉譯器 130 的輸出信號為帶通濾波("BPF"140)，且作用在第三頻率轉譯器 150 的第二輸入端。且進入第三頻率轉譯器 150 的輸出信號由第二 BPF 170 進行帶通濾波，且在作用在相位偵測器 90 前，由第二可程式分頻器 98 分割。

操作時，由參考頻率 190 控制 NCO 110 的頻率。參考頻率可局部產生，或可從外部電路或裝置(圖中沒有顯示)中接收。參考頻率可作用在其他的類似電路上，使得多數位產生電路的頻率可鎖定在相同的參考頻率上。

NCO 120 提供可在某些程度上，提供 IF 信號 31 所需要的頻率解析度。在第四頻率轉譯器 130 中，從 VCO94 的輸

## 五、發明說明 ( 11 )

出中減去 NCO120 的輸出。BPF140 使用從第四頻率轉譯器 130 中濾出任何所需要的輸出。

在操作中，第三頻率轉譯器 150 從第一 BPF 140 的輸出中減去可程式分頻器 180 的輸出信號。第二 BPF 70 從第三頻率轉譯器 150 中去除任何所需要的輸出，且將此差額作用在第二可程式分頻器 98。對於額定的信號全部，設定第二可程式分頻器 98 及參考分頻器 80 使得其輸出頻率相同。提供這兩個分頻器 98，80 的輸出予振幅偵測器 90。因此相位偵測器 90 的輸出與其兩輸入之間的相位差成正比，且作用在迴路濾波器 92 上。迴路濾波器 92 轉換相位偵測器 90 的輸出為正比於相位差的電壓，且將此電壓作用在 VCO94 上。結果 VCO94 鎖頻於參考頻率上，且不是原來的數位速率。

在非額定資料速率下操作輸入資料信號時，圖 3 的電路偵測非混波器資料速率的效應。例如，如果進入資料 10 的時脈速率與額定值差  $\delta$ ，信號 302 的頻率等於  $10.76\text{MHz} + \delta$ ，且信號 181 的頻率等於  $8.06\text{MHz} + \delta$ 。 $\delta$  傳播過參考頻率成份，且最後經過 VCO 94，在第一頻率轉譯器 30 用於升頻的信號也與額定值差  $\delta$ 。因為在信號 21 的資料信號偏移一資料，第一頻率轉譯器 30 將一減去兩  $\delta$  量，而使得信號 31 沒有  $\delta$  偏移。

在 DTV 標準傳送準則中，同步信號(一位元組)不是唯一的數目，因此，如果任何 8 個相鄰的資料位元與同步位元相同，則可給予同步的錯誤指示。本系統經由使用確信計

## 五、發明說明(12)

數器而克服了此錯誤同步的效應。此確信計數器連續計數同步位元組數。現在請參考圖 2，如果同步位元組沒有如預期為資料恢復電路 202 偵測到，同步鎖定之確信減少，且確信計數減少。如果時框同步器指示將系統沒有同步鎖定，且可自動開始一時框搜尋，且得到操作。

圖 5 示本發明實施例，使用信賴計數器的時框及位元同步器可以串列型式(SERIAL DATA)從傳送層中接收資料，由串列平行轉換器 750 將該串列資料轉換成平行型式(如 8 位元平行資料字元)轉換成平行型式，且提供予同步偵測器 752。同步偵測器比較資料字元與預定的同步字元，且指示何處可得到同步的信號提供予確信計數器 754。如果在預期處發現同步的話，則確信計數器 754 增加計數，且如果在預期處沒有發現同步的話，則減少計數。從最後偵測的同步字元中，預期同步正為一時框。因此，一模數(modulo)計數器 758 計數所碰到的字元數，係因為最後的同步偵測之故，且在同步預期處，在該字元處可致動確信計數器 754。如果確信計數器 754 達到一預定值，該時框視為同步，且傳送一同步 LOCK 予電路中的其他元件，及/或顯示予系統操作員。如果確信計數器 754 減少為 0，則認為失去同步，使得去除同步 LOCK 信號，且復歸模數計數器 758，以開始搜尋同步(即開始新時框搜尋，且得到模式)。

圖 5 顯示模數計數器 758 也提供進入串列平行 2 轉換器 750 的串列位元之模數 8 計數。依據此方式，轉換器 750 使

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

## 五、發明說明(13)

得位元與同步偵測電路中其餘項目對齊。在各模數 8 計數結束處，提供資料字元予資料隨機器，且提供予同步偵測器。資料隨機器及電路的其他元件可使用同步 LOCK 信號以決定資料位元組處理有效。可隨著修改確信計數器以得到任何程度的確信，其為同步鎖定所可得到者；一般，高的確信度需要較長的同步偵測時間。另外，失去同步偵測不必等到確信計數器回復為 0 (如 5 個正確的同步偵測可能需要鎖定，但是只要連續 3 個同步偵測失敗即可失去同步)。同樣地，超過成功同步偵測數將使得一當鎖定同步時，相關器計數器將不會增加到超過鎖定值(但是如果沒有發現預期的同步時，則會增加)。

在失去輸入同步之後的啓動時，設定確信計數器電路使其以取得模式開始。在此模式中，將串列資料位元依序輸入串列平行轉換器 750，此轉換器為 8 位元緩衝器的型式。此後，在各時脈循環時，對於同步位元組的出現，核對 8 位元資料字元，如果偵測到同步位元組，則設定計數致動位元，且電路進入確信測試模式。只要設定計數致動位元，模數 1504 計數器開始計數，直到下一個 1504 位元 (188 個 8 位元的字元，或一時框) 已傳送為止。此時，再度核對同步，如果出現的話，則重複該程序。如果同步位元組出現，則復歸計數致動位元，則再開始取得模式。如果偵測到預定數目的連續時框同步，則設定同步 LOCK 信號，則電路進入時框鎖定模式。此後，開始正常操作，且持續核對時框同步以確保信號的可靠度。如果在預定數目

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

## 五、發明說明(14)

的時框內沒有發現時框同步，則電路將切換回到取得模式，重開始整個程序。

注意可再 DTV 信號傳送及試著接收及顯示 DTV 或其他數位時框信號的接收機中使用確信計數器電路。如上所述如接收機將碰到建立及持續時框同步的同一問題，且本發明的電路可使用在此接收機中。

在本發明的設計理念中，可經由交錯器，而使得在傳送層所使用之信號的頻率可與發送層中信號頻率相關。在習知技術已發生可應用資料頻率改變的方式交錯資料。例如，圖 7 顯示來自傳送層的一信號，以其 19.39 MHz 載送資料，基本上可提供一 Reed Solomon 編碼器以應用傳統方式編碼。在 Reed Solomon 編碼器 550 中的資料可提供予微處理器 552，該處理器將交錯編碼資料，且在任意速率下，將此交錯的資料以叢訊模式提供予一 Re-Timer 緩衝器 554。此緩衝器 554 基本上將緩衝來自微處理器的叢訊模式資料，且在由時脈指定的特定速率下輸出信號，通常該速率為標準的 10.76 MHz。通常在習知技術的系統中，可對一 19.39 MHz 時脈(通常從資料中得到)驅動的 PLL 556 產生的 Re-Timer 緩衝器 554 提供一 10.76 MHz 時脈信號。

在本發明的另設計理念中，習知技術的叢訊模微處理器一可應用適當的交錯緩衝器消除。圖 7 所示的 Reed Solomon 編碼器可在 19.39 MHz 的傳送層頻率下接收資料，且提供編碼的資料予資料交錯緩衝器 204。資料以 43.04 MHz 的速率從交錯緩衝器 208 中讀出，提供輸入格狀編碼器



## 五、發明說明 ( 15 )

210，此編碼器以與發送層相關之 10.76 MHz 的速率輸出格狀編碼的資料。注意格狀編碼器 210 可使用速率轉換的 43.04 MHz 時脈，且可使用從交錯緩衝器 208 中取出緩衝器以進行格狀編碼。格狀編碼由速率轉換器 650 提供格狀編碼器的時脈，該轉換器將進入的 19.39 MHz 時脈信號以  $313 * 207 * 832/312/188/828$  的速率轉換成一 43.04 的時脈信號。所得到的時脈信號可減少，或除 4 以提供一 10.76 MHz 的時脈，且可提供予發送層中的其他元件。在本發明的設計理念中，在交錯緩衝器 208 之任一側(輸入或輸出)中的數位元件可比習知技術更簡單，係因為可在持續模式下操作這些元件，且不必對叢訊模式操作決定大小。

圖 6 示可從資料(在本發明之另一設計理念中無法接收或更正)或從本地振盪器中得到 19.39MHz 時脈。使用本地振盪器可保證格狀編碼器將持續操作，而與傳送信號的耗失或傳送信號中失去時脈無關。實際上，可使用本地時脈以在來自傳送層的信號耗失的事件中驅動 Reed Solomon 編碼器(編碼的信號)。因為至少一已發表的標準要求甚至在初始編碼信號不見時，發送層仍需持續傳送信號，維持 Reed Solomon 編碼器於操作中可提供所需要的資料信號以維持發送信號。

在本發明的另一實施例中，如果所使用的數位信號處理器("DSP")韌性夠的話，在已提供所需要方塊之一或多個適當程式化 DSP 鍵中，可完成 Reed Solomon 編碼，資料交錯，及格狀編碼和頻率轉換。

## 五、發明說明(16)

圖 8 顯示一速率轉換器電路，此電路包含一除 141 電路 570，此電路接收一時脈信號(如 19.39 MHz 信號)且提供頻率分割信號予一相位偵測電路 572，且隨後予迴路濾波器 574，此濾波器 574 驅動一熱補償電壓控制振盪器 576。TXCO 576 的輸出提供予一緩衝器，此回授予一除 313 電路 580，此電路也連接相位偵測器 572。TXCO 576 在所需要的輸出頻率(如 43.04 MHz)處有一中心頻率，且有  $\pm 3$ Hz 的寬幅，此為標準 DTV 系統中最大容許之載波頻率之偏移。

操作時，只要在至電路的輸入處有時脈頻率，且該信號的頻率在系統所需要的限制內，則所產生的 43.04 MHz 可容許追蹤輸入信號。如果輸入信號在數目之內型式，則 TXCO 576 將至其限幅外，且限制將輸出頻率維持在所需要的規格內。

圖 8 示輸入信號，該輸入信號作為可為外部信號所指示之輸出信號的基礎，諸如文中說明而與確信(confidence)計數電路相關的同步 LOCK 信號。當系統不同步時，開 582 可提供一電壓信號，以驅動 TXCO 576 到所需要的輸出頻率。如果需要的話，可經由系統操作員設定電壓信號振幅，如經由一使用者可設定的電位儀(圖中沒有顯示)。

圖 9，10，11 示一接收將編碼之數位資料串(DATA IN)的格狀編碼器。數位資料串作用在 FIFO 緩衝器 52 上，且一級距/計時電路 54 用於將資料與其餘的電路即時對齊。在適當的時間中，該資料作用在一半數元組選擇電路 56

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

## 五、發明說明(17)

中，此半數元組選擇電路依據編碼方法的規則從輸入的數位資料中選擇容許的兩位元位元組。另外，由格狀編碼器 58 將選擇的位元組編碼(在 DTV 系統中，該格狀編碼器 58 對於輸入其內的各兩位元，供應輸出資料中的 3 位元)。從格狀編碼器 58 中輸出的資料供應予一多工器，此多工器應用同步位元及/或應用虛擬隨機數，多工器 59 的編碼輸出供應一輸出暫存器 50。由控制邏輯 51 控制圖 9 之電路的操作，該控制邏輯可定資料時框，且適當地復歸符號及時段計數器 53，55。提供計數器 53，55 的輸出予一致動器 57，此致動器 57 導引信號予電路中的其他元件，使得需要知道時框內進入資料位置的各元件將有可使用之資料。

操作時，提供數位資料串予格狀編碼器電路，且由輸入緩衝器及階段元件加以接收。控制邏輯 51 掃瞄進入資料且決定時框之邊界。一當建立時框後，控制邏輯 51 復歸符號計數器 53 及時段計數器 55，以開始一新時框。當此後資料被接收之後，符號及時段計數器 53，55 增加，且依據資料的格式循環。符號及時段計數器 53，55 驅動致動器，此致動器傳送適當的控制/選擇信號予電路中的其他元件。

圖 9 示在來自致動器 57 之信號的導引下，半數元組選擇電路 56 選擇從下一將要編碼的輸入資料中選擇適當的位元組。在標準 DTV 信號的例子中，雖然可使用其他的轉換方法，但是依據 DTV 規格(Annex D，表 2，數位電視之

## 五、發明說明(18)

標準)選擇位元組。此後，依據為格狀編碼器 58 選擇的順序編碼該位元組。如適應指定的協定且為致動器 57 所導引者，多工器依據為系統所跟隨的協定，交互輸出格狀編碼資料或同步資料。當輸入資料信號耗失或不同步時，可由多工器 54 將資料位元的虛擬隨機串("PN")作用於輸出資料串中。

半數元組選擇電路 56 在 12 個儲存暫存器 R1, R12 中各暫存器中接收數位資料串(DATA IN)。輸入資料串依序到達，且可循環依序進入儲存暫存器 R1, R12 中的各暫存器。12 個暫存器連接到第一多工器 62 中的一側。在基於將內輸入資料位置之多工器控制信號(圖中沒有顯示)的控制下，第一多工器 62 在其輸出端呈現輸入資料之位元組中的一位元組。在第二多工器控制信號的控制下，第二多工器 64 接收選擇的位元組，且選擇資料中的兩位元予輸出端。輸出位元作用至格狀編碼器，此格狀編碼器將二位元編碼成三位元，然後傳送到傳送系統中的下一級。

圖 10 為一半數元組選擇電路 56，在本發明中使用此電路以接收一串數位資料(DATD IN)。一格狀編碼使得可包括一輸入多工器 72，此多工器從負載一連串 12 個暫存器 R1, R12 中第一個暫存器，從一輸入從多工器 72，或從該串中最後一暫存器(R12)的內容中的資料，負載一連串 12 個暫存器 R1, R12 中第一個暫存器，因此圖示所有的暫存器的循環歸過該電路。在各位元選擇時間中，對於半數元組選擇電路 74 呈現最後暫存器(R12)中的內容，其中

## 五、發明說明 ( 19 )

該半數元組選擇電路 74 依據預先選擇的協定從最後暫存器 R12 中選擇該位元中的兩位元。當從最後暫存器中選擇各位元組時，暫存器的內容一次循環一暫存器，使得在該區段內所有的 12 個位元組輪流提供予半數元組選擇電路 74，共四次。當 12 個字元中所有的位元均從半數元組選擇電路 74 中輸出時，輸入多工器 72 將新資料負載予 12 個暫存器 R1，R12 中以格狀編碼資料中的下一區段。

圖 11 中顯示格狀編碼器電路中另一實施例，其中由第一多工器 82 將輸入資料串 (DATA IN) 指向 12 個平行的暫存器 R1，R12。一當負載暫存器時，與各儲存暫存器 R1，R12 相關的半數元組選擇電路 84 從其相關的儲存暫存器 R1，R12 中選擇兩資料位元，且提供選擇的位元予相關的格狀編碼器 86。各格狀編碼器 86 依據預定的編碼方式接收位元，且提供 3 個編碼位元予輸出多工器 88 的輸入端。輸出多工器依據協定，從適當的格狀編碼器 86 中，選擇編碼位元。注意圖 11 所示之實施例的格狀編碼器需要 1 之深度 (depth)，在此如果標準的 DTV 系統之格狀編碼方式使用時，圖 10 中的格狀編碼器需要深度 12。

已熟知信號放大器通過會對將放大的信號導入非線性特性。爲了將爲此非線性放大器放大的信號達到線性化，可一先將輸入信號預先失真，其方式係使其與將作用之放大器的非線性效應相反。圖 12 顯示信號振幅對頻率，由圖 12(B) 所示的移轉函數預失真 (或預更正) 具有圖 12(A) 之型式的輸入信號。在放大器將圖 12(C) 所示的放大效應作用

(請先閱讀請背面之注意事項再填寫本頁)

裝

訂

## 五、發明說明(20)

至預更正的輸入信號正時，如圖 12(D) 所示，可得到更正放大的信號型式。爲了更進一步說明，圖 13 示如圖 12 中相同的信號及效應，該組圖以頻域加以設計。

已發現熟知的預更正方法通常限制了放大器的頻率響應，及系統頻寬。由放大器輸入電路修改用於消除放大器失真之預更正產物之相位及振幅。這些相位及振幅的改變限制了放大器中失真產物的消除。例如，實際放大器之輸入電路通過在有興趣的頻帶中其振幅及相位如圖 14 所示。這些振幅及相位的改變防止由於消除放大器中所有不需要的失真所導致的預更正。通常應用此方法所得到的信號示於圖 15 中，其爲頻域下列圖。注意由未更正的失真導致頻率成份的旁波瓣。

消除不需要之非線性的一種方法爲在習知技術的預更正及非線性放大器之間計算一振幅及相位更正器。不會該更正器使得其振幅相位響應爲非線性放大器之振幅及相位響應的相反。

圖 16 爲執行改進之放大器系統響應的電路，該響應包括一非線性放大器 170，及其相關的放大器輸入電路 166 及放大器輸出電路 172。可依據傳統上用於特定的放大器 170 及有興趣的頻率範圍的方式，對於振幅對輸入(即線性更正器) 164 及對於相位對輸入(即相位更正器) 162 的預更正電路進行非線性調整。在線性更正器 164 及放大器輸入電路 168 之間放置頻率響應及相位更正器 166，且加以調整以補償輸入電路，使得各級之元件對(更正器 166 及

## 五、發明說明(21)

電路 168) 的總合結果為 1。依據此方式，可在非線性放大器 170 中完全補償預更正之信號。

注意在圖 16 的電路中，相位更正器 162 置於線性更正器 164 之前。因為如果這些更正器順序相反的話，則振幅預更正的調整可導致在相位預更正中不需要的改變。但是，這些不需要的改變可加以消除，為了消除不需要之交互作用的效應而調整電路將更形困難。

非線性放大器 170 的放大器輸出電路 172 通常也可以修整整個系統頻率及相位響應。為了控制此一效應，加入一頻率響應更正器 160 以在頻率及相位響應透明的環境下，更正此系統。

可在片段線性更正電路中實現此頻率響應更正器 160 及 166，其中該電路可在特定的頻率範圍修改信號頻率響應及群延遲(或相位響應)。這些更正器可(1)在與相位(延遲)不相關的狀態下修改振幅對頻率的響應，且(2)修改相位(延遲)對頻率的響應(即所謂的"群延遲")。在較佳實施例中，頻率響應更正器可配置這些說明的能力，而互相更不相關。

可在片段線性更正電路中實現相位更正器 162，該電路可如一輸入位準的函數修改信號的相位移轉函數。可由傳一統的片段線性更正電路實現線性更正器 164，該電路可如輸入位準的函數修改一信號的線性遷移函數。在圖 16 之電路中使用的放大器可為任何裝置，而此裝置係用於將一輸入信號的位準增加到一較高的位準，但是其移轉函數為

## 五、發明說明(22)

非線性且不連續者。此類型的放大器可為固態(如雙極，MOSFET，LDMOS，碳化矽等)元件，或可為真空管(如IOT，三極管，開流器等)。放大器輸入電路168基本上包括至放大器的輸入電路，如輸入匹配電路，濾波器，空腔，循環器等。更正放大器輸出電路172可包括來自放大器的輸出電路，如輸出匹配電路，濾波器，空腔，循環器等。

在本發明之設計理念中所使用的更正器組以相位器162及線性更正器166開始。此更正器電路可依傳統方式設計以產生需要所需要與放大器之不正常狀態形成反匹配的預失真信號。在設計線性及相位更正器後，可決定在線性更正器之後的頻率響應更正器，此更正器可用於更正由放大器輸入電路所致之頻率相關錯誤。最後，可設計在信號流開始處之頻率響應更正器，以排除包括放大器輸出電路之整個遷移函數中的錯誤。

圖17顯示與圖16相同的元件已給予相同的編號，已知通常在中頻中完成習知技術系統中的預更正。如圖17所示，為本發明此設計理念的方塊圖，在此於預更正元件及非線性放大器170之間置於一頻率混波器174(或頻率轉譯器)。混波器174可供應來自參考頻率176的信號以將欲放大之信號轉譯成新頻率。參考頻率176包括一振盪器，調整電路，外部參考，或任何傳統的機構或電路以提供參考頻率。

分派在DTV廣播中以保證與其他頻道間的干擾可達到最



## 五、發明說明(23)

小的緊頻率控制要求需要特別注意互調變產物的效應及頻率穩定性及控制。圖 18, 19 的功能方塊圖示得到足以滿意之頻率控制的系統, 該圖表示一代表性之產生電視信號的位置(如播音室)[圖 18], 且可在此廣播(如發射器位置)[圖 19]。圖 18 顯示來自多個及不同來源的電視信號, 播音室 A/V 可提供予傳統的 MPEG-2 編碼器 180, 此編碼器依據傳統的方式, 使用外部參考時脈 182 編碼信號。參考時脈 182 可為高度穩定的時脈來源, 尤其是可在遠處位置接收的時脈來源, 如 GPS 信號。編碼器 180 可提供一外部解碼器, 因此提供一監視信號予本地聲訊-視訊監視器 184。將編碼的電視信號提供予一"Grand Alliance"傳送機構 186, 此機構將 MPEG-2 信號格式化為 Grand Alliance 系統的傳送層需要的適當格式。另外, GA 傳送機構可從一外部 MPEG-2 信號產生器接收(經由一可選擇的開關)一信號。傳送格式信號可提供予一多工器 188, 此多工器應用其他資料多工傳送的格式化信號, 且提供多工的資料予傳送設備 190, 以向一廣播發射器位置傳送。沿著另一近平行的路徑, 由一類比數位轉換器將一"標準電視"視訊信號轉換成數位型式, 且數位化的視訊信號及其對應的數位聲訊信號可提供予一 NTSC4/1 壓縮器 194。壓縮的數位 NTSC 信號提供予多工器 188 以與傳送的格式信號進行多工, 且由傳送機構 190 傳送。各編碼器 180, 傳送機構 186, 多工器 188, A/D 192 及壓縮器 194 均鎖定共同的參考時脈 180。如果參考時脈係從熟知的全球定位衛星系統(或者任

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

## 五、發明說明(24)

何類似可使用的穩定系統)中取出，則播音室位置可使用為衛星系統提供的 1 MHz 參考信號。因此 DTV 信號(由傳送機構 186 產生)及數位 NTSC 信號被鎖定，以使得數位信號可有效地向發射器位置表示。因為 DTV 信號鎖定共同的參考參考，所以可應用與數位 NTSC 信號同步的方式進行多工操作。

圖 19 顯示當多工信號到達發射器位置時，可由解多工器(可使用為傳送機構 190 所提供的任何前向錯誤更正信號)解多工將信號，且以兩資料串 DTV，NTSC 的型式提供。DTV 信號可對 DTV 廣播格式化，且由勵磁器 200 放大，進行功率放大且升頻，最後經容許的天線廣播。NTSC 信號可由 NTSC 解碼器 208 解碼成基頻信號，且由傳統的裝置加以廣播。解多工器 198，勵磁器 200，PA 及升頻 202 及 NTSC 解碼器均鎖定共同的參考時脈 212。

最好選擇發射器位置的參考時脈 212 同於播音室位置(圖 18)中使用的參考時脈 182。例如，兩位置可使用相同的 GPS 參考信號。經由使用相同的參考信號(如 GPS10 MHz 信號)，DTV 信號及 NTSC 信號鎖定相同的穩定來源。結果 NTSC 色彩信號(3.58 MHz)鎖定一穩定的頻率來源，此將減少傳送 DTV 導引信號及傳送 NTSC 色彩信號之間的可能性及/或干擾的嚴厲性。

在播音室位置及發射器位置之間可共用其他穩定的時脈參考信號。例如，如果播音室位置與發射器位置之間夠接近的話，則可消除 STL 傳送，且可播音室及發射器之間的

## 五、發明說明(25)

傳統裝置攜帶該時脈信號。

如果需要的話，比圖 18 及 19 中參考時脈(CLK REF)有關的組件還少的組件可鎖定一單一(或相關)的參考時脈。只有 DTV 勵磁器 200 及發射器(PA 及升頻 202)使用一共同的參考時脈，則本發明實施例可用於改進相鄰及同頻道干擾。另外，本發明的優點為經由在多個位置處使用同一參考時脈而使其應用更廣。如果多個勵磁器及傳送機使用同一穩定的參考源，如衛星信號，則各可產生一 NTSC 及 DTV 信號，此信號不只可減少與共同產生之電視信號干擾，而且對於指定的頻道可能具頻率不準確所致之干擾的其他位置處產生的信號也可以減少干擾。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

## 四、中文發明摘要(發明之名稱：數位電視發射器用的勵磁電路)

一種勵磁電路，用於接收來自一信號源的輸入電視數位信號，且轉換該電視數位信號成爲標準格式以經天線由電視發射器功率放大級廣播，該勵磁電路包含一資料回復電路，以從輸入電視數位信號中取出資料及時脈信號，且輸出所取出的數位時脈信號以分別輸出數位時脈信號及數位資料信號，一隨機器電路，依據數位電視標準改變所取出之數位資料信號的順序，一編碼器電路，編碼數位資料信號成爲同步包封以在輸入的電視數位信號速率下接收數位數據信號，一交錯器電路，用於在同步的數位資料信號之包封上執行疊積交錯，以在第二層速率下接收數位數據信號包封，一編碼器電路，依據數位電視標準應用格狀編碼方法編碼疊積的交錯數位資料信號，一同步插入電路，可

## 英文發明摘要(發明之名稱："AN EXCITER CIRCUIT FOR DIGITAL TELEVISION TRANSMITTERS")

An exciter circuit for receiving input television digital signals from a source and converting the television digital signals into a standard format for broadcasting by television transmitter power amplification stages via an antenna, comprises a data recovery circuit for extracting data and clock signals from the input television digital signal for outputting the extracted the digital clock signals for separately outputting the digital clock signals and the digital data signals, a randomiser circuit for altering the order of the extracted digital data signals in accordance with digital television standards, an encoder circuit for encoding the digital data signals into packets synchronised to receive the digital data signals at the input television digital signal rate, an interleaver circuit for performing a convolutional interleaving of the packets of digital data signals synchronised to receive packets of digital data signals at a second layer rate, an encoder circuit for encoding the convoluted interleaved digital data signals with a trellis code according to digital television standards, a sync insertion circuit for inserting segment and field sync signal

四、中文發明摘要(發明之名稱: )

將區段及欄位同步信號插入編碼的數位資料信號中，一濾波器電路，用於限制編碼數位資料信號的頻譜在標準數位電視標準的範圍內，一信號插入電路，用於將取出的數位時脈信號插入濾波器電路的輸出端，及一數位類比轉換電路，將數位資料信號及數位時脈信號轉換成類比信號的型式，以為功率放大器級所傳送，及一速率控制器，用於接收輸入信號且甚至在沒有輸入信號的情況下，仍可控制輸出信號。

英文發明摘要(發明之名稱: )

into the encoded digital data signals, a filter circuit for limiting the spectrum of the encoded digital data signals to the digital television standard, a signal insertion circuit for inserting the extracted digital clock signal into the output of the filter circuit, a digital to analogue conversion circuit for converting the digital data signals and the digital clock signals into analogue signals in form for transmission by the power amplifier stage, and a rate controller for receiving input signals and controlling output signals even in absence of the input signal.

## 六、申請專利範圍

1. 一種勵磁電路，用於接收來自一信號源的輸入電視數位信號，且轉換該電視數位信號成為標準格式以經天線由電視發射器功率放大級廣播，該勵磁電路包含一資料回復電路，以從輸入的電視數位信號中取出資料及時脈信號，且輸出所取出的數位時脈信號以分別輸出數位時脈信號及數位資料信號，一隨機器電路，此電路依據數位資料信號，而在輸入電視數位信號速率下，改變所取出之數位資料信號的順序為與接收數位資料信號同步的包封，一交錯器電路，用於執行同步之數位資料信號包封的疊積交錯，以在第二層速率下接收數位資料信號包封，及編碼器電路，此電路依據數位電視標準，應用格狀編碼方法編碼疊積之交錯數位資料信號，一同步插入電路，用於將區段及欄位同步信號插入編碼的數位資料信號中，一濾波器電路，用於限制編碼的數位資料信號在數位電視標準內，一信號插入電路用於將取出的數位時脈信號插入濾波器電路的輸出端，及一數位類比轉換電路，將數位資料信號及數位時脈信號轉換成類比信號，以為數位放大級傳送。
2. 一種用於數位電視發射器的勵磁電路，包含一資料回復電路，用於接收數位電視信號，此信號包括為發射器傳送的時脈信號，資料回復電路從數位電視信號中取出資料信號及時脈信號以提供分開的資料信號及時脈信號，一隨機器，接收來自資料回復電路的資料信

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 六、申請專利範圍

號，以依據數位電視標準改變資料信號的順序，一第一編碼器，用於接收來自隨機器之改變的資料信號，以在包封中編碼數位信號，一交錯器，用於接收來自隨機器編碼器的數位信號包封，以在編碼的同步信號中執行疊積交錯，一第二編碼器，用於接收來自交錯器的疊積數位信號以依據數位電視標準編碼疊積的數位信號，一同步插入電路，用於接收來自第二編碼器的編碼數位信號。以在數位信號中插入同步信號，一濾波器，用於接收來自同步插入電路的結合數位信號以依據數位電視標準限制結合數位信號的頻譜，一速率轉換電路，用於接收時脈信號，且提供分開的時脈信號予第二編碼器，同步插入電路及濾波器與時脈信號相關，但是在時脈信號偏離預設的限制時，該同步插入電路及濾波器則可與該時脈信號不相關。

3. 如申請專利範圍第 2 項之勵磁電路，其中該速率轉換電路包括一可控制的振盪器，此振盪器的中心頻率具有預設的偏離容許限制，一偵測器電路，用於接收為傳送層時脈之函數，且為振盪器輸出之函數的信號，用於提供作用在振盪器上的差信號，以在預設的振盪器限制下控制振盪頻率。
4. 如申請專利範圍第 3 項之勵磁電路，其中該速率轉換電路包括一同步控制電路，以接收一同步信號輸出而將控制信號作用在振盪器上，使得當接收同步信號輸出時，振盪輸出一預設頻率，且最好在約 19.39 MHz

## 六、申請專利範圍

的額定頻率下執行數位信號時脈，且振盪器的中心頻率約 43.04 MHz，其最大可容許偏離約  $\pm 3$  Hz 之帶寬。

5. 如申請專利範圍第 1 至 4 項中任一項之勵磁電路，其中該勵磁電路包含一數位類比轉換器，以接收來自濾波器電路的結合數位信號，用於將結合數位信號轉換成類比型式，且包括一連接於濾波器電路及數位類比轉換器之間的信號插入電路，可將一導引信號插入結合數位信號中，其中導引信號頻率額定為 8.07 MHz。
6. 一種用於數位電視發射器的勵磁電路，包含一資料回復電路，用於接收數位電視信號，此信號包括為發射器傳送的時脈信號，資料回復電路從數位電視信號中取出資料信號及時脈信號以提供分開的資料信號及時脈信號，一隨機器，接收來自資料回復電路的資料信號，以依據數位電視標準改變資料信號的順序，一第一編碼器，用於接收來自隨機器之改變的資料信號。以在包封中編碼數位信號，一交錯器，用於接收來自隨機器編碼器的數位信號包封，以在編碼的同步信號中執行疊積交錯，一第二編碼器，用於接收來自交錯器的疊積數位信號以依據數位電視標準編碼疊積的數位信號，一同步插入電路，用於接收來自第二編碼器的編碼數位信號。以在數位信號中插入同步信號，一濾波器，用於接收來自同步插入電路的結合數位信號以依據數位電視標準限制結合數位信號的頻譜，一數位類比轉換器，用於接收來自濾波器電路的結合數位



## 六、申請專利範圍

信號，以轉換來自濾波器電路的結合數位信號，而將結合數位信號轉換成類比型式，及一連接在濾波器電路及數位類比轉換器之間的信號插入電路以將導引信號計算結合數位信號中。

7. 如申請專利範圍第 5 項之勵磁電路，其中該導引信號頻率大致上約 8.07 MHz。
8. 一種勵磁電路，用於接收來自一信號源的輸入電視數位信號，且轉換該電視數位信號成為標準格式以經天線由電視發射器功率放大級廣播，該勵磁電路包含一資料回復電路，以從輸入電視數位信號中取出資料及時脈信號，且輸出所取出的數位時脈信號以分別輸出數位時脈信號及數位資料信號，一隨機器電路，依據數位電視標準改變所取出之數位資料信號的順序，一編碼器電路，編碼數位資料信號成為同步包封以在輸入的電視數位信號速率下接收數位數據信號，一交錯器電路，用於在同步的數位資料信號之包封上執行疊積交錯，以在第二層速率下接收數位數據信號包封，一編碼器電路，依據數位電視標準應用格狀編碼方法編碼疊積的交錯數位資料信號，一同步插入電路，可將區段及欄位同步信號插入編碼的數位資料信號中，一濾波器電路，用於限制編碼數位資料信號的頻譜在標準數位電視標準的範圍內，一信號插入電路，用於將取出的數位時脈信號插入濾波器電路的輸出端，及一數位類比轉換電路，將數位資料信號及數位時脈信

## 六、申請專利範圍

號轉換成類比信號的型式，以為功率放大器級所傳送。

9. 一種控制用於數位電視發射器之勵磁電路之時計的方法，其中該勵磁電路包括一資料回復電路，用於接收數位資料串及對應數位電視信號的時脈信號，一隨機器電路，一第一編碼器，一交錯器電路，一第二編碼器電路，一同步插入電路及一濾波器電路，該方法包含第一步驟：操作資料回復電路，隨機器電路，第一編碼器電路及交錯器電路，其操作的時脈速率為數位資料串時脈速率的函數，一第二步驟：操作第二編碼器，同步插入電路及濾波器電路，其操作之時脈速率為數位資料串時脈速率的函數，但是當數位資料串時脈速率偏離至預設的限制之內時，則與數位資料串時脈速率無關。
10. 如申請專利範圍第 9 項之方法，另包含第三步驟：控制數位資料串時脈速率及信號控制振盪器的時脈速率，該振盪器具有有限的振盪頻率範圍，以提供一差信號，第四步驟：作用該差信號以控制該信號控制振盪器的振盪頻率，只要該信號控制振盪器受控制而在振盪的限制範圍內操作時，則該信號控制振盪器為數位資料串時脈速率的函數，此後如果差信號指示數位資料串時脈速率已偏離至預設限制外，則該信號與數位資料串時脈無關，及第五步驟：將作為時脈信號而來自信號控制振盪器的振盪信號作用至該第二編碼

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 六、申請專利範圍

器，同步插入及濾波器電路中。

11. 如申請專利範圍第 9 項之方法，其中該第二步驟包含步驟為：當勵磁器已失去同步時，將同步信號的輸出作用至信號控制振盪器，以在同步信號輸出期間，維持信號控制振盪器的振盪頻率在預設的頻率處。
12. 一種勵磁器中濾波一數位電視發送信號的方法，該方法包含下列步驟：
  - (a) 內插及升頻該信號；
  - (b) 更正該信號；
  - (c) 應用一可適性濾波器等化現在的頻率響應；
  - (d) 將該信號降頻；以及
  - (e) 在等化頻率響應後，插入一導引信號。
13. 一種交錯器及速率轉換配置，可致動一 DTV 系統的傳送(transport)層及 DTV 系統之發送(transmission)層之時計，以在傳送層時計偏離的限制內使兩者互相關，且如果偏離該限制時則不相關，該交錯器及轉換器配置包含一交錯器電路，此電路在傳送層頻率速率下接收信號，且將來自交錯器電路的輸出信號作用至發送層，一速率轉換電路，用於接收傳送層時脈信號且依據另一與傳送層時脈相關但可適需要互相獨立的時脈速率下提供輸出信號，速率轉換電路包括一可控制的振盪器，此振盪器的中心頻率含一可適當偏移的預設限制，一偵測器電路，用於接收為傳送層時脈之函數的信號，且其為振盪器輸出的函數，用於提供一差信

## 六、申請專利範圍

- 號，此差信號作用至振盪器上，以在振盪器的預設限制內控制振盪頻率，及電路裝置用於提供振盪器的輸出以控制發送層的時計。
14. 如申請專利範圍第 13 項之交錯器及速率轉換配置，其中提供同步控制電路以接收同步信號之輸出，因此可將控制信號作用在振盪器上，使得當接收該同步信號的輸出時，振盪器可輸出一預設的頻率。
15. 如申請專利範圍第 13 項之交錯器及速率轉換配置，其中該傳送層時脈在 19.39 MHz 大小的額定頻率下運作，且振盪器中心頻率大小於 43.04 MHz，具有  $\pm 3$ Hz 帶寬的最大可適當偏離。
16. 一種速率轉換器，可致動一 DTV 系統的傳送(transport)層及 DTV 系統之發送(transmission)層之時計，以在傳送層時計偏離的限制內使兩者互相關，且如果偏離該限制時則不相關，該速率轉換器包含一頻率控制電路，此電路在傳送層頻率速率下接收信號，且將來自交錯器電路的輸出信號作用至發送層，一頻率控制電路，包括一可控制的振盪器，此振盪器的中心頻率含一可適當偏移的預設限制，一偵測器電路，用於接收為傳送層時脈之函數的信號，且其為振盪器輸出的函數，用於提供一差信號，此差信號作用至振盪器上，以在振盪器的預設限制內控制振盪頻率，及電路裝置用於提供振盪器的輸出以控制發送層的時計。

17150118

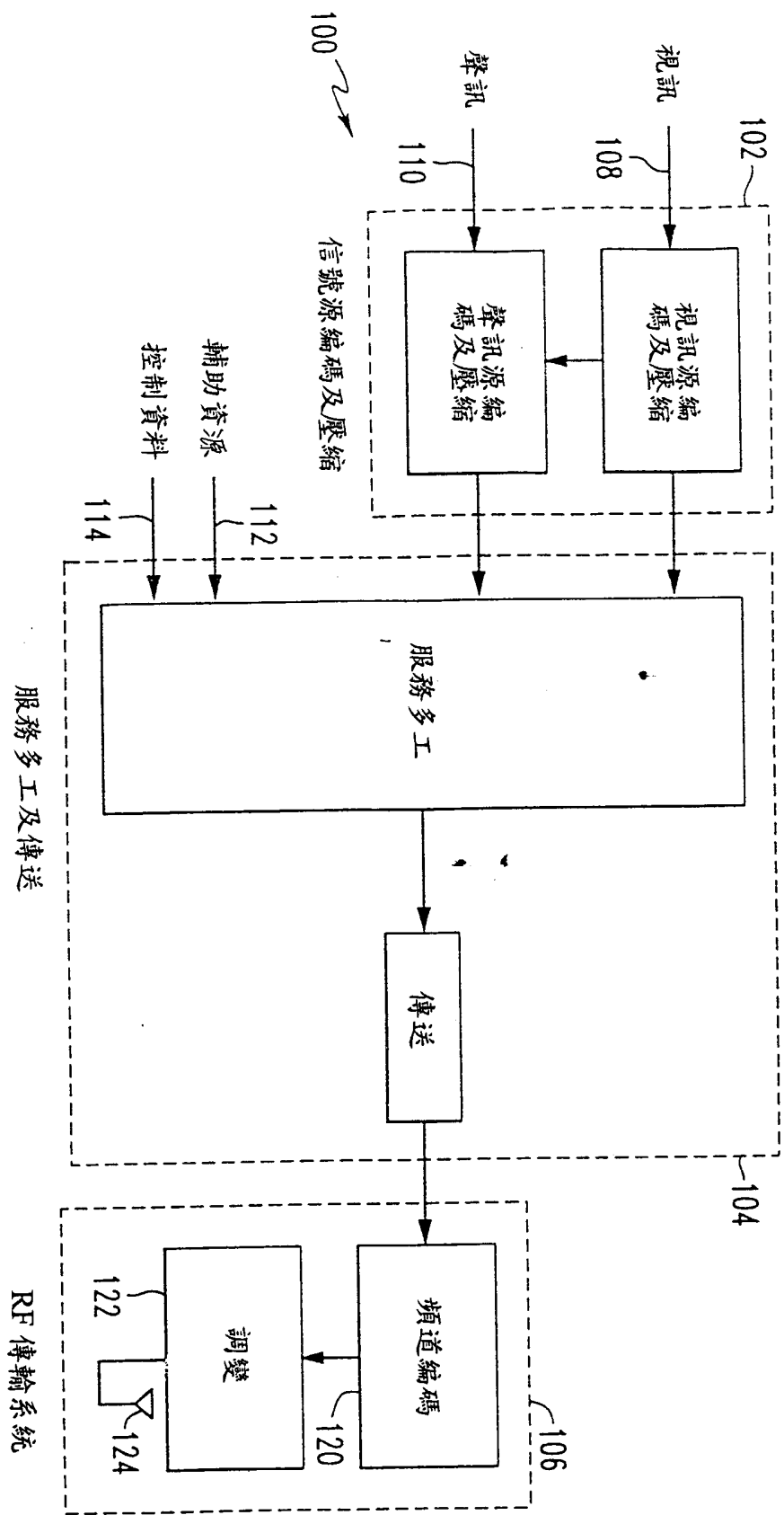


圖 1  
習知技術

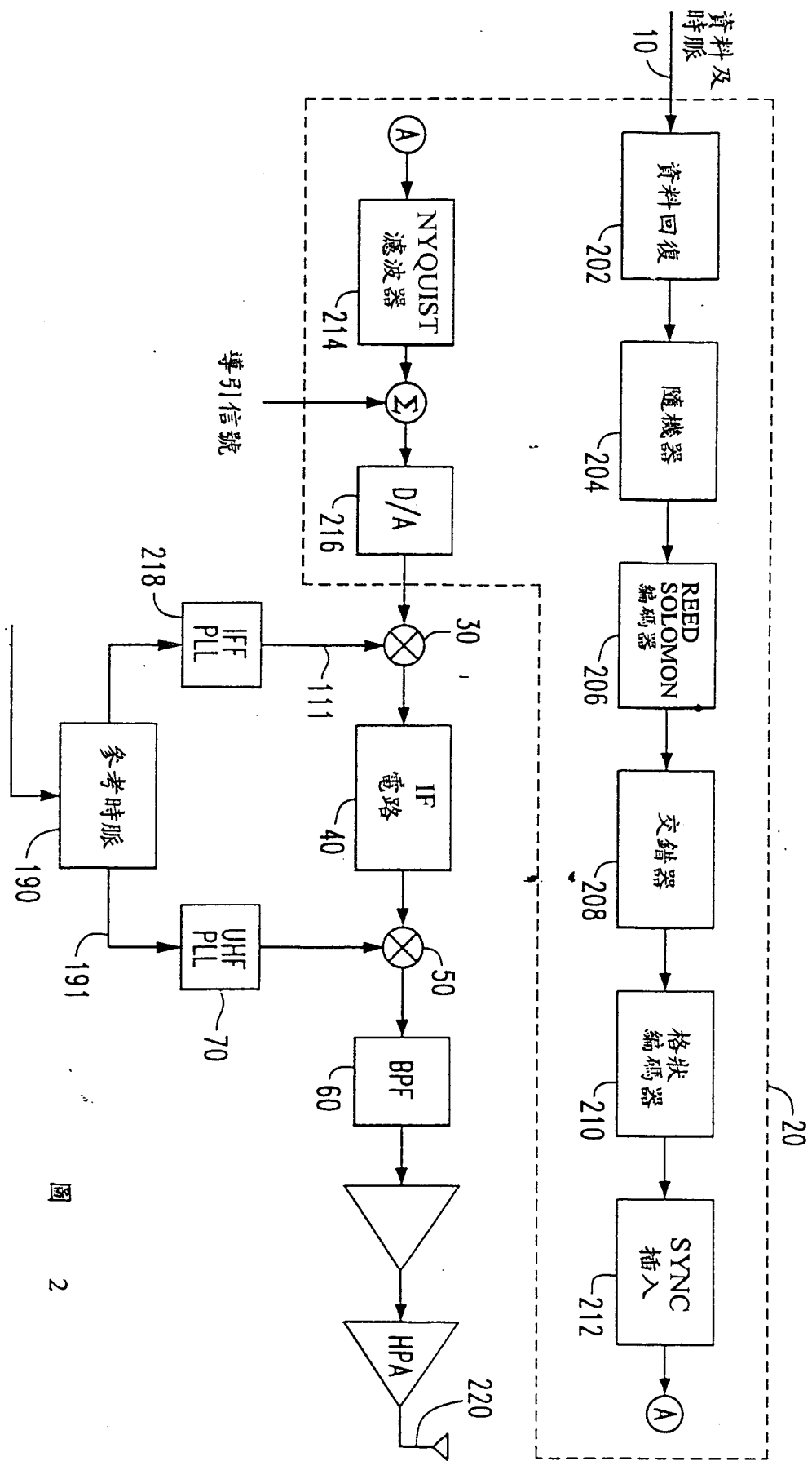


圖 2

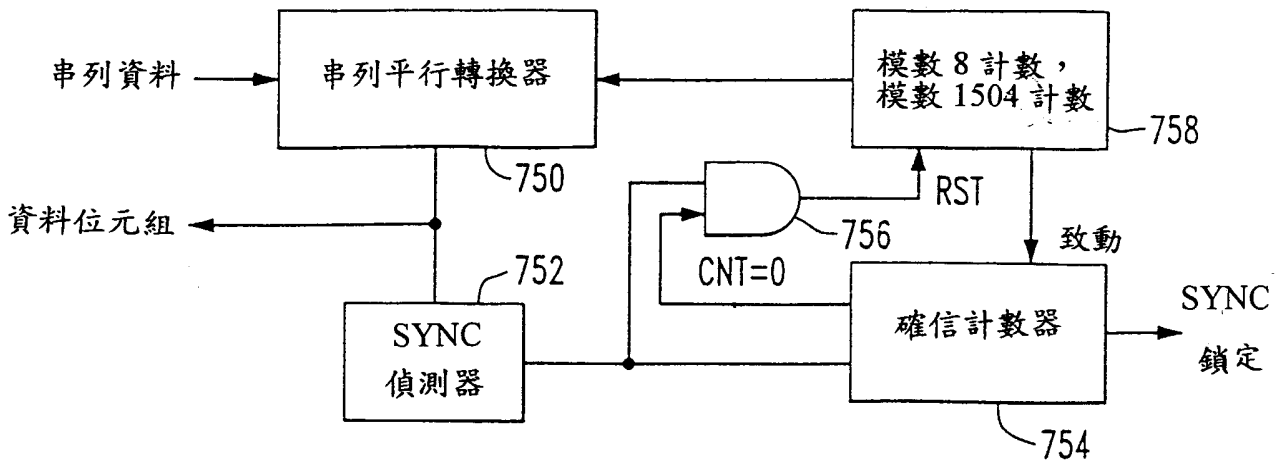


圖 5

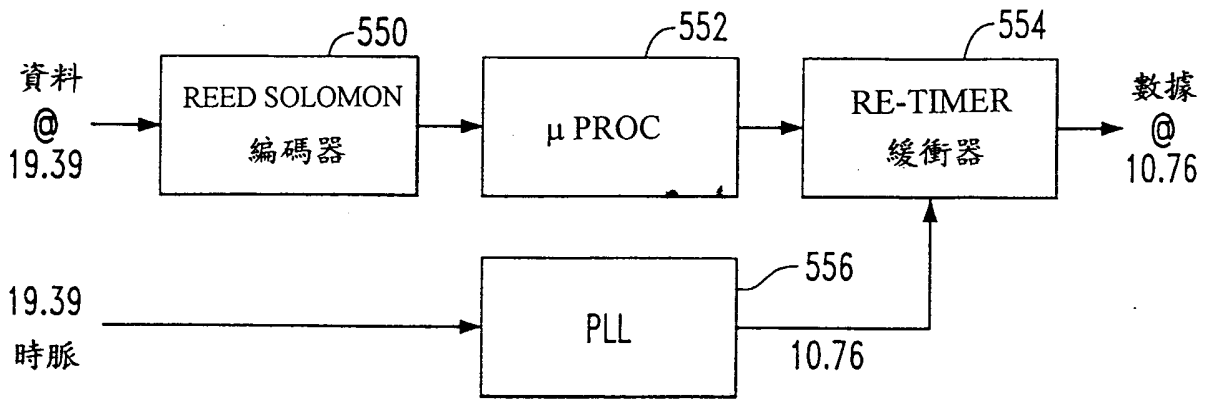


圖 6

習知技術

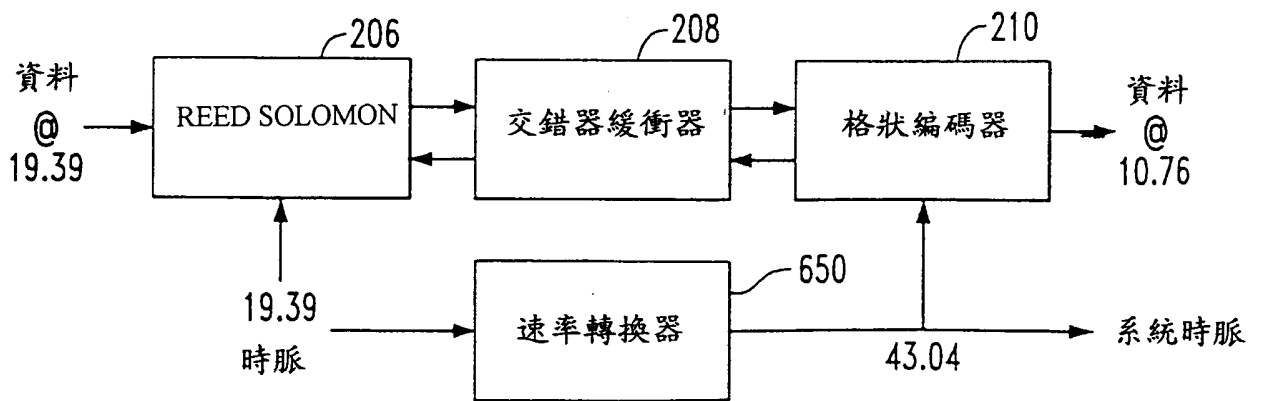


圖 7

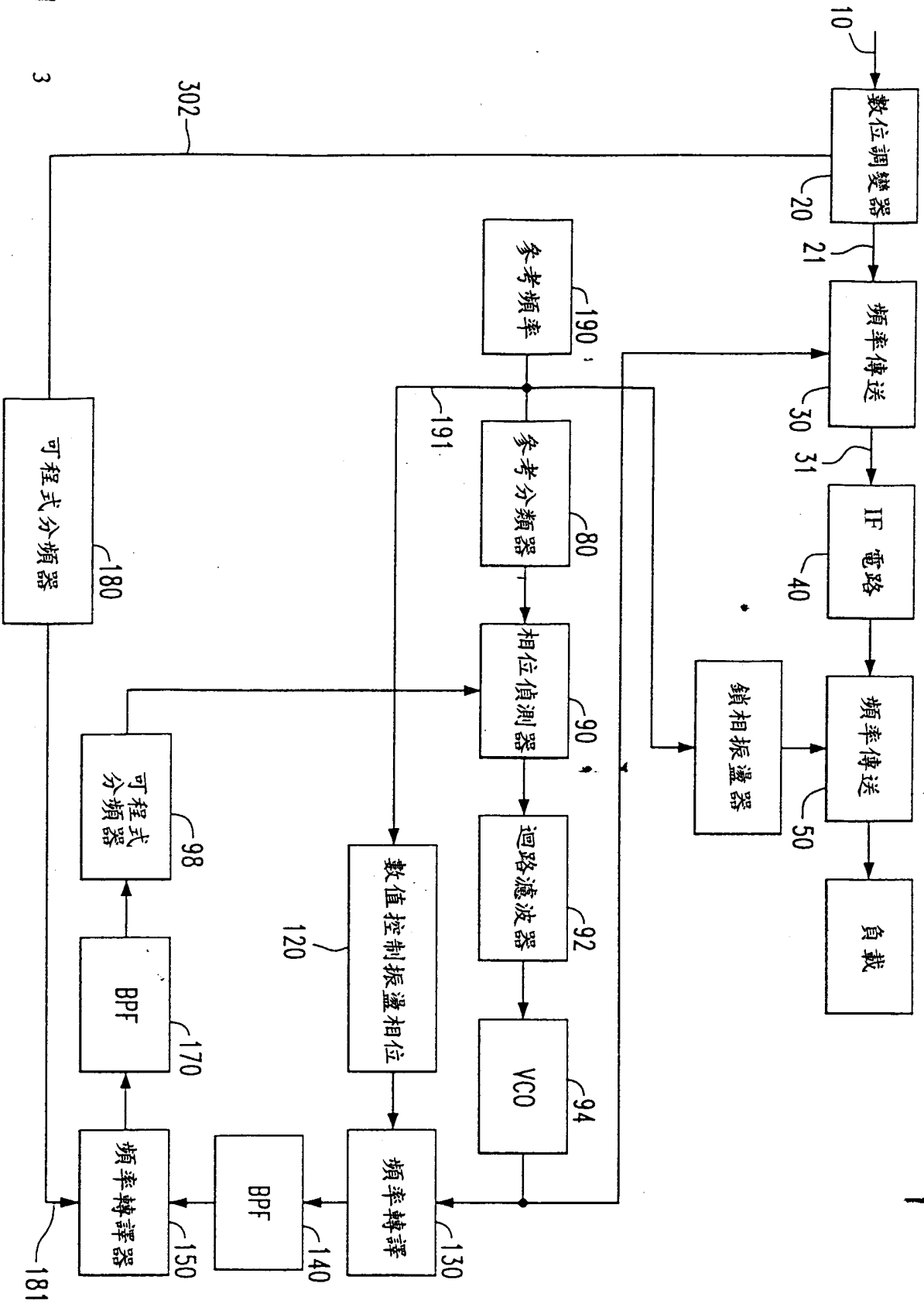


圖 3



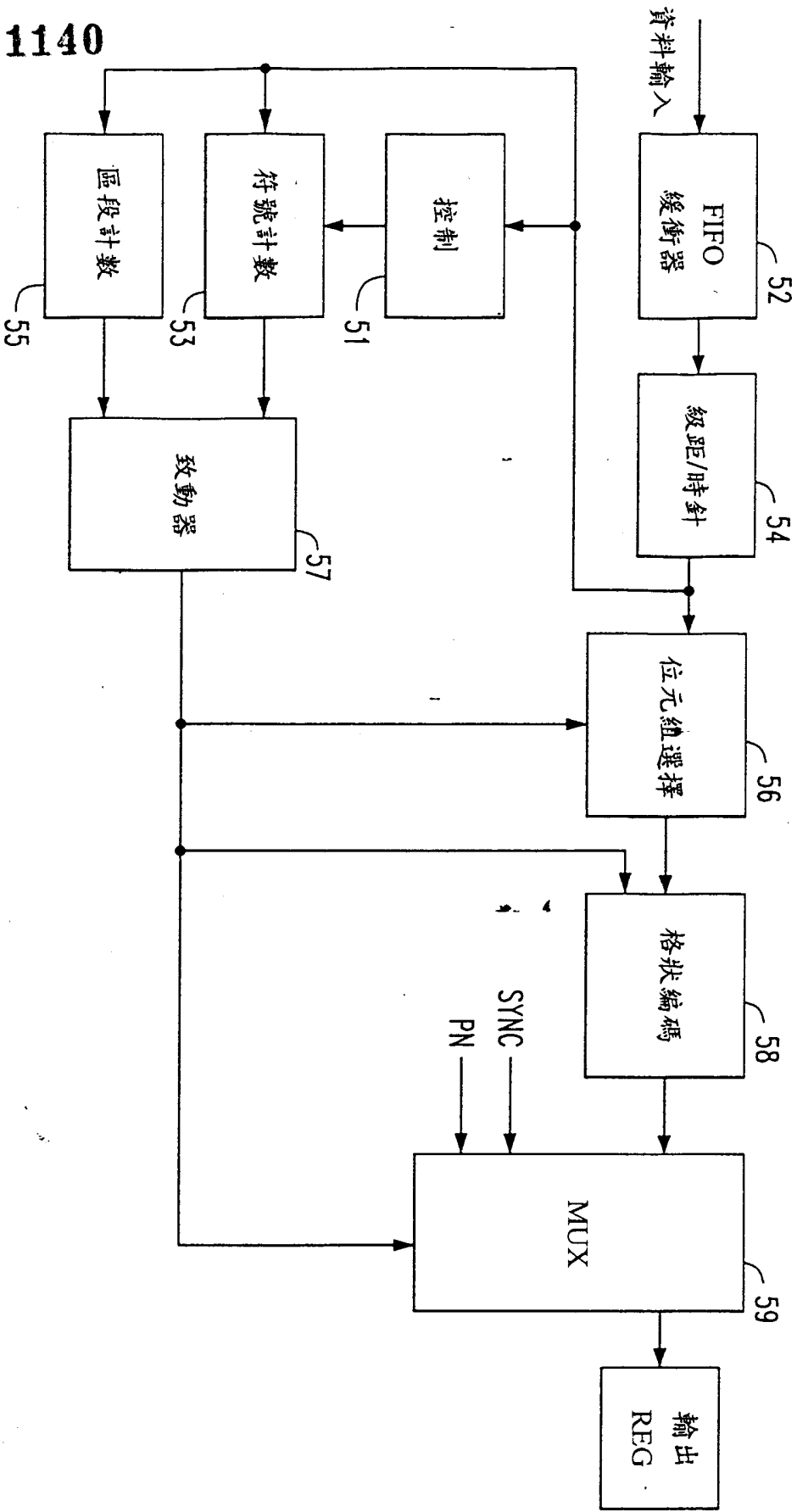


圖 9

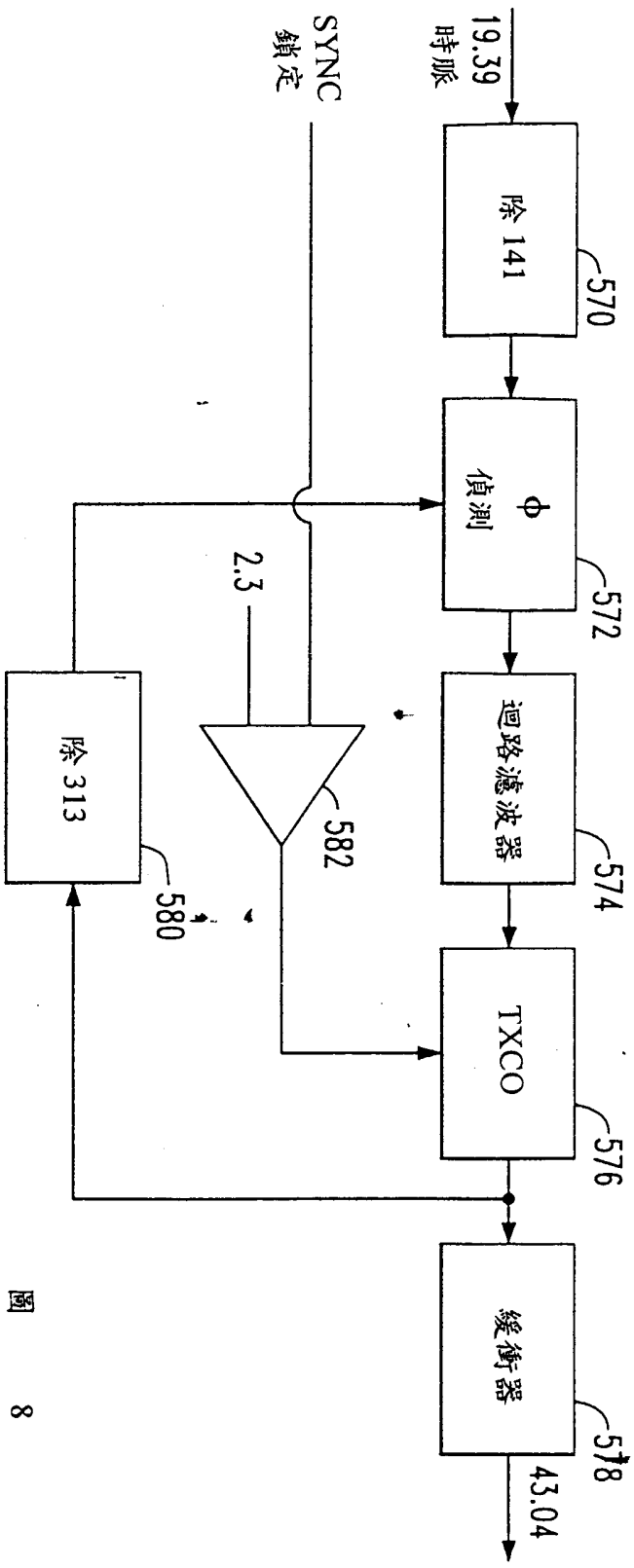


圖 8

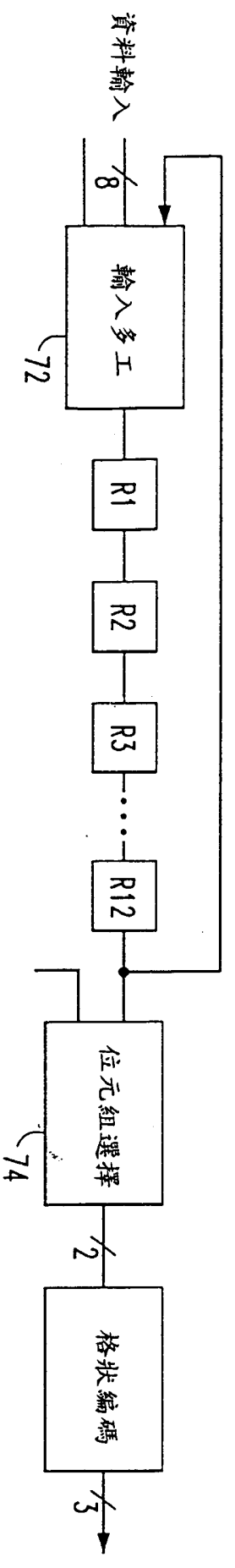


圖 10

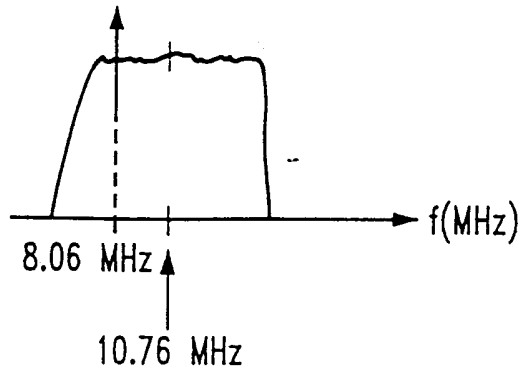


圖 - 4

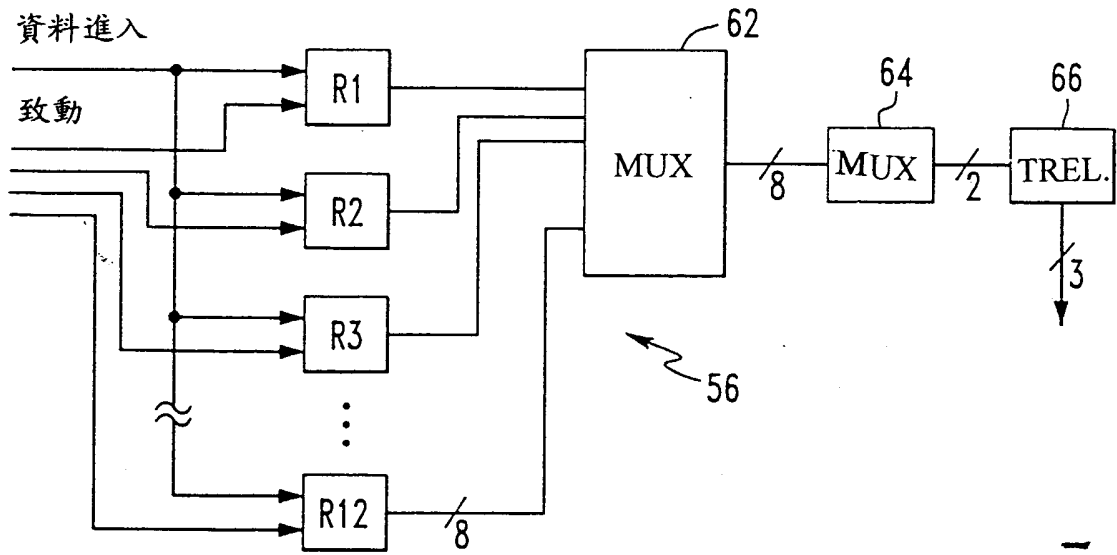


圖 11

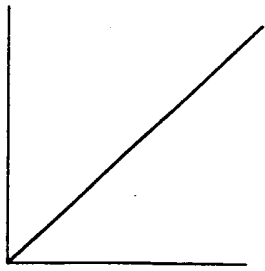


圖 12(A)

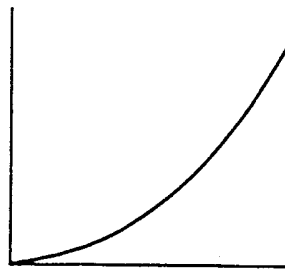


圖 12(B)

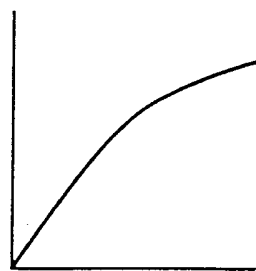


圖 12(C)

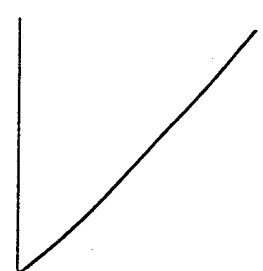


圖 12(D)

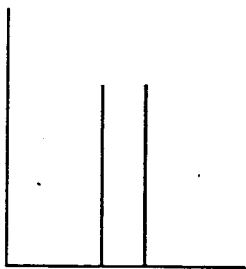


圖 13(A)

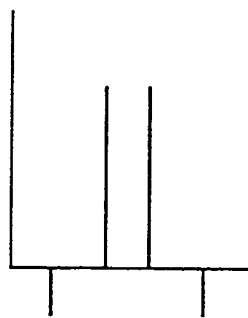


圖 13(B)

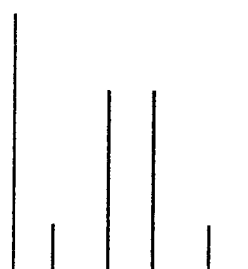


圖 13(C)

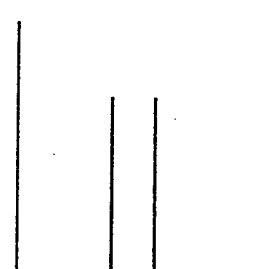


圖 13(D)

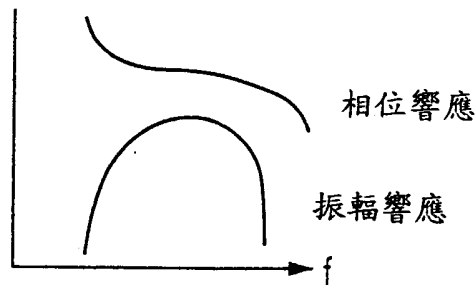


圖 14

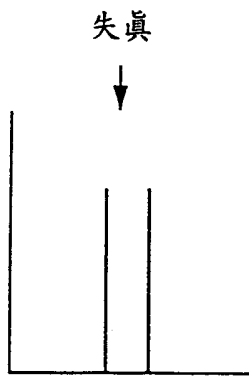


圖 15(A)

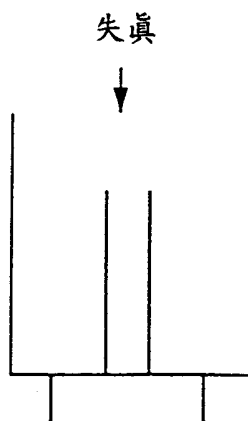


圖 15(B)

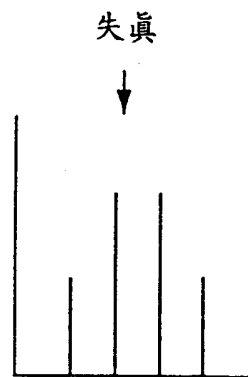


圖 15(C)

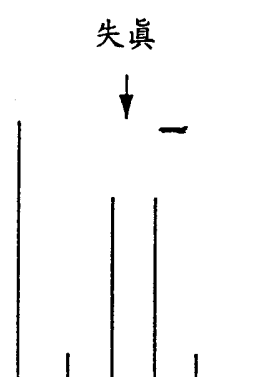


圖 15(D)

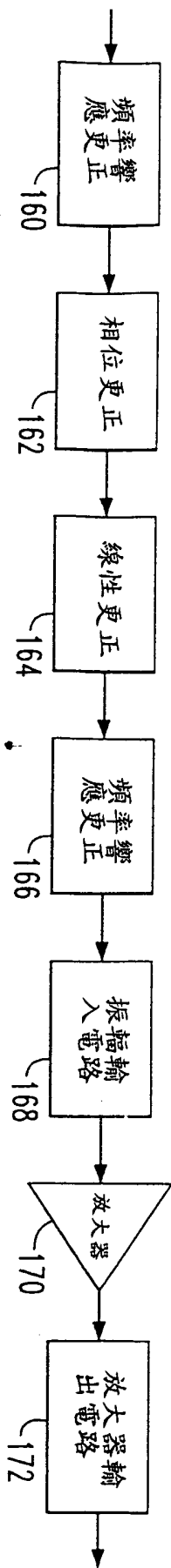


圖 16

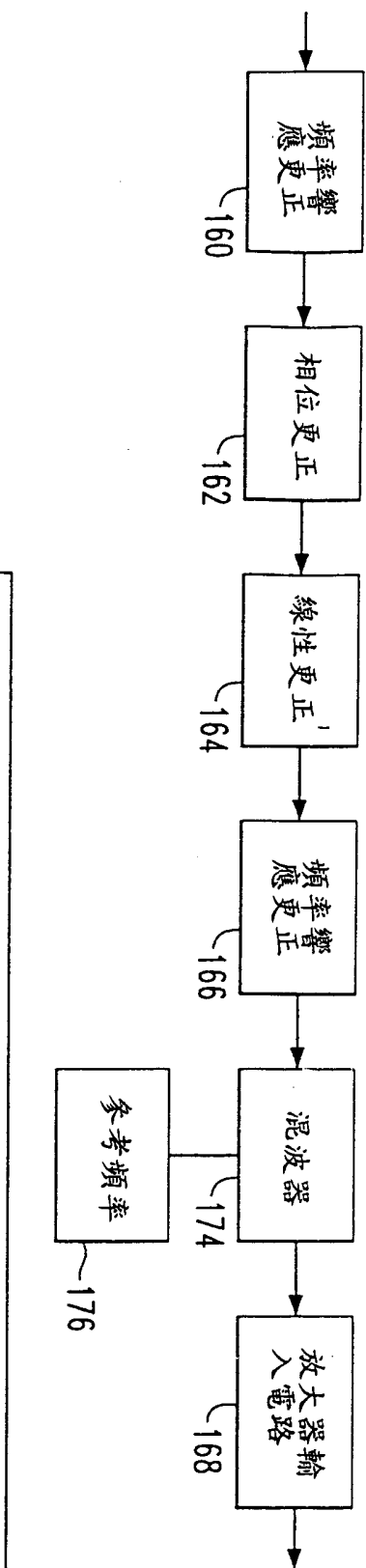


圖 17

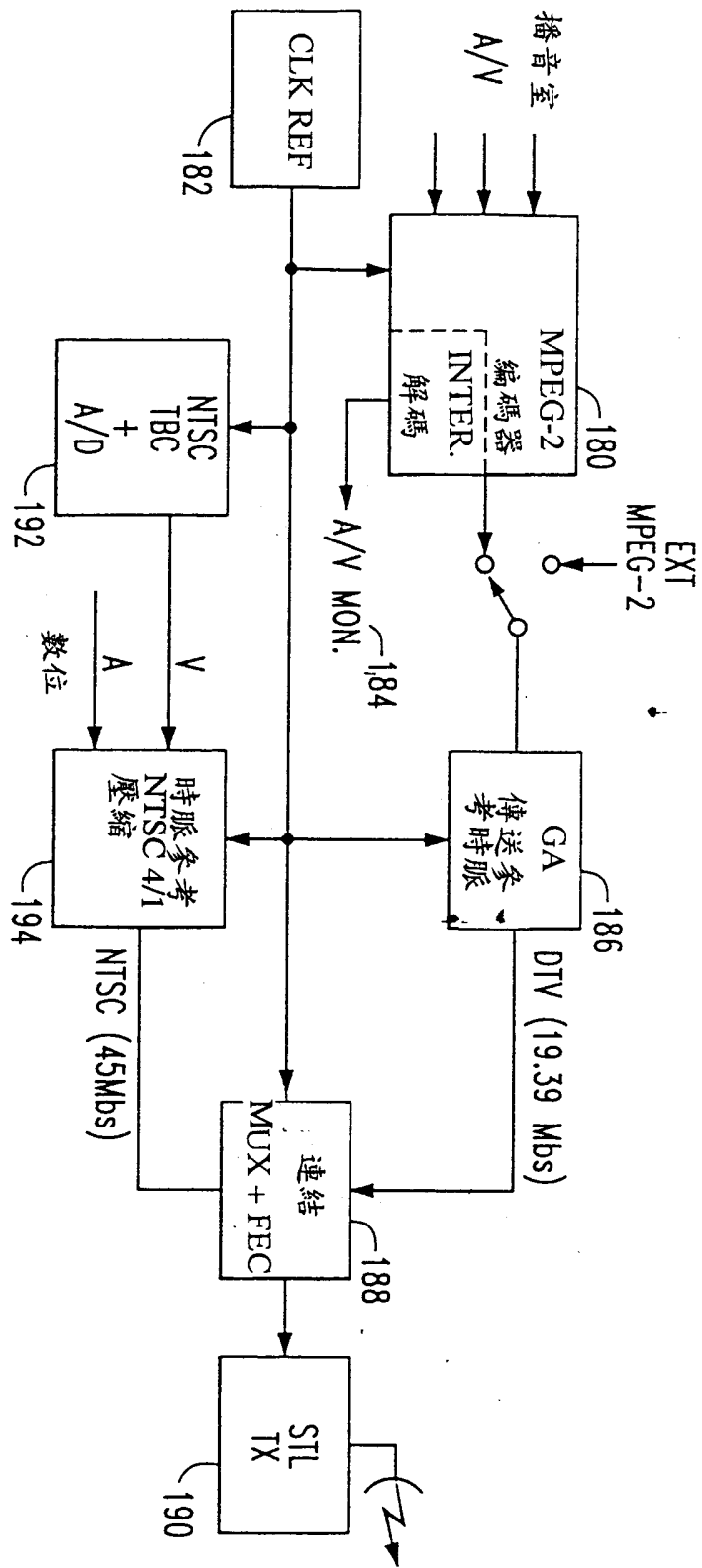


圖 18

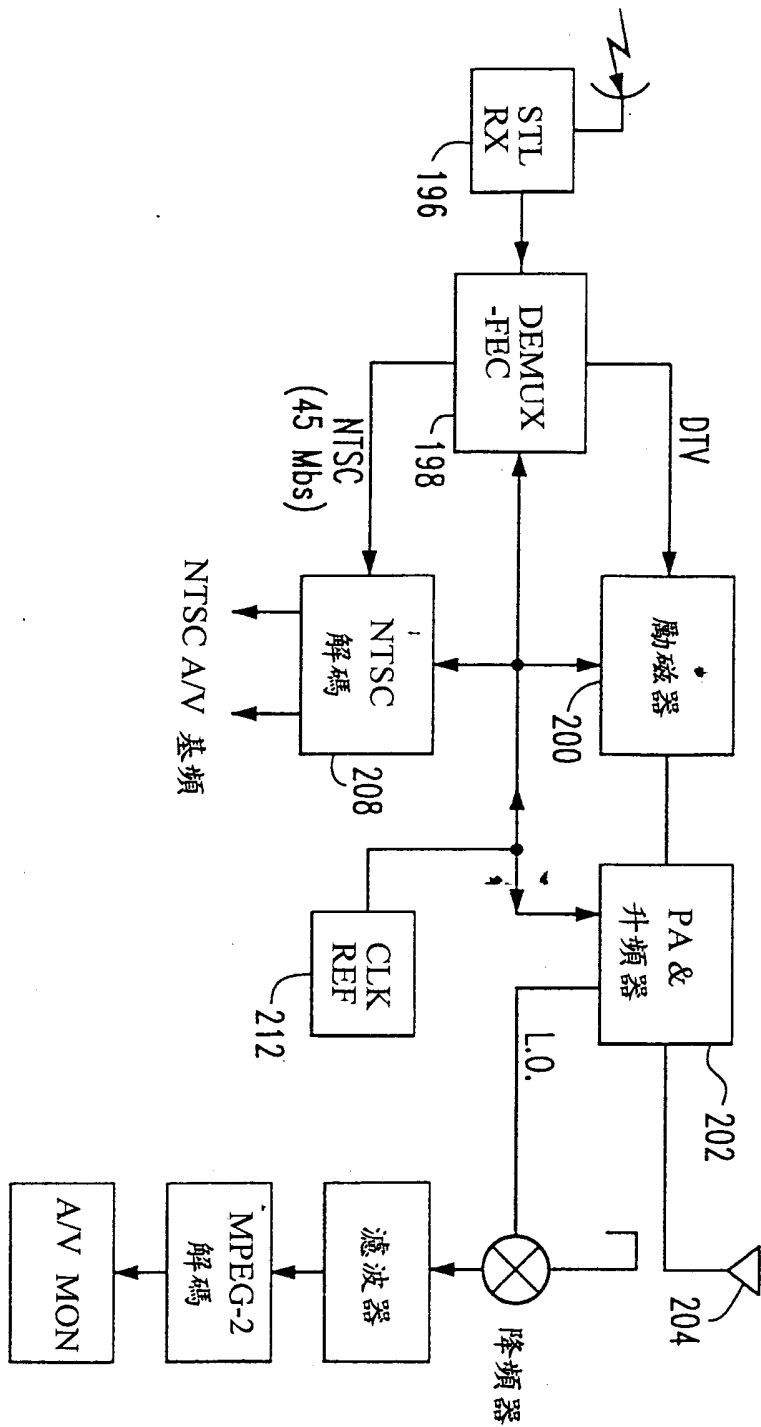


圖 19