

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2009年3月5日 (05.03.2009)

PCT

(10) 国際公開番号
WO 2009/028239 A1

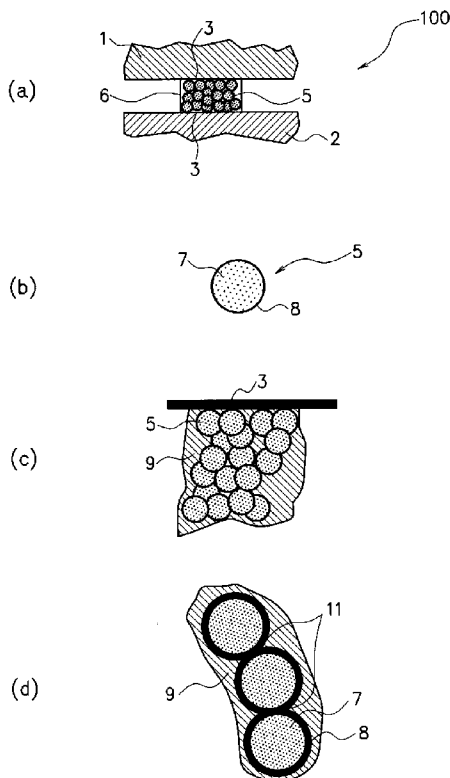
- (51) 国際特許分類:
H01L 21/60 (2006.01) H05K 3/34 (2006.01)
H01L 23/12 (2006.01)
- (21) 国際出願番号: PCT/JP2008/058720
- (22) 国際出願日: 2008年5月12日 (12.05.2008)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2007-220010 2007年8月27日 (27.08.2007) JP
- (71) 出願人 (米国を除く全ての指定国について): 日本電気株式会社 (NEC CORPORATION) [JP/JP]; 〒1088001 東京都港区芝五丁目7番1号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 大内明 (OUCHI, Akira) [JP/JP]; 〒1088001 東京都港区芝五丁目7番1号 日本電気株式会社内 Tokyo (JP).
- (74) 代理人: 丸山 隆夫 (MARUYAMA, Takao); 〒1700013 東京都豊島区東池袋2-38-23 SAMビル3階 丸山特許事務所 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,

[続葉有]

(54) Title: STRUCTURE FOR MOUNTING SEMICONDUCTOR DEVICE AND METHOD FOR MOUNTING SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置の実装構造及び半導体装置の実装方法

[[x1]]



(57) Abstract: Disclosed are a structure and method for mounting a bare chip or a chip size package with high connection reliability. Specifically, a bump for electrically connecting an electrode pad of a semiconductor element and an electrode pad of a wiring board is composed of a plurality of conductive particles, each of which is obtained by forming a metal layer around a core portion which is composed of a first resin. The metal layers as the outermost layers of the conductive particles are melted and combine the conductive particles together, and the conductive particles are covered and protected by a second resin.

(57) 要約: 接続信頼性が高いベアチップまたはチップサイズパッケージの実装構造及び実装方法を提供する。半導体素子の電極パッドと配線基板の電極パッドを電気的に接続するバンプは、コア部である第1の樹脂の周囲に金属層が施された複数の導電粒子からなり、導電粒子の最外層の金属層は溶融して各導電粒子間を結合しており、かつ導電粒子を第2の樹脂で被覆して保護する。

WO 2009/028239 A1



IE, IS, IT, LT, LU, LV, MC, MT, NL, NO, PL, PT, RO, SE,
SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ,
GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告書
- 補正書・説明書

明 細 書

半導体装置の実装構造及び半導体装置の実装方法

技術分野

[0001] 本発明は、半導体素子、特にフリップチップ、CSP (Chip Size Package)を配線基板に搭載した半導体装置の実装構造及び実装方法に関する。

背景技術

[0002] 電子機器の急速な発達に伴い、半導体素子を配線基板に搭載した半導体装置にはこれまで以上に高機能化が求められるようになった。半導体装置の多機能化に伴い半導体素子の入出力端子数は増加し、また半導体素子を高速動作させるため配線基板の配線長の短縮化が求められている。このような要求を実現するために開発された接続工法としてフリップチップ接続が挙げられる。

[0003] フリップチップ接続は半導体装置の配線基板の配線面のエリア上に接続パッドを設けることができるため多ピン化に適している。また、ワイヤボンディング(WB)やテープオートメティッドボンディング(TOB)の様な引き出し線を必要としないため配線長の短縮化が可能である。

[0004] 以上のような理由から電子機器に用いられる半導体素子の配線基板への実装には、フリップチップ接続を使用したものが増加している。

[0005] 現在、フリップチップに使用される一般的なバンプ電極の材質としては、Auやはんだ等が用いられている。

はんだの材質の例としてはSn-Pb共晶はんだが挙げられるが、Sn-Pb共晶はんだに限定されず、たとえばSn-Pb(共晶を除く)、Sn-Ag、Sn-Cu、Sn-Sb、Sn-Zn、Sn-Biおよびこれら前記した材料に特定の添加元素をさらに加えた材料を挙げることができ、これらが適宜用いられる。

[0006] 一方、フリップチップ接続される半導体素子の多くは、半導体素子-配線基板間の熱膨張差による応力を緩和するため、半導体素子-配線基板の隙間を樹脂封止することにより、接続信頼性を確保する必要がある(例えば、特許文献1参照。)

他のバンプ電極材質の例としては、導電性樹脂バンプを使用したもの(例えば、特

許文献2参照。)、樹脂コアの周囲に金属層が施されたボールバンプを導電性接着剤で接合したもの(例えば、特許文献3参照。)等が挙げられる。

他に半導体装置としては特許文献4~11が挙げられる。

特許文献1:特開平11-233558号公報

特許文献2:特開2000-332053号公報

特許文献3:特開平10-173006号公報

特許文献4:特開2000-188299号公報

特許文献5:特開2002-271005号公報

特許文献6:特開2004-273401号公報

特許文献7:特開2004-356138号公報

特許文献8:特開昭63-055527号公報

特許文献9:特開平09-127522号公報

特許文献10:特開平10-054990号公報

特許文献11:特開平11-007024号公報

発明の開示

発明が解決しようとする課題

[0007] ところで、特許文献1に記載の発明においては、半導体素子-配線基板間がはんだバンプのみの場合、弾性率が高いはんだバンプは半導体素子-配線基板間の熱膨張差により高い応力が発生し、はんだバンプが破壊する問題がある。

そこではんだバンプにかかる応力を緩和する目的で半導体素子と配線基板との間の隙間をアンダーフィル樹脂で封止することで接続信頼性を向上できるが、はんだバンプの弾性率の方がアンダーフィル樹脂に比較してはるかに高い。例えばSn-3Ag-0.5Cuはんだの弾性率は約40GPaであるのに対し、アンダーフィル樹脂の弾性率は充填剤を混入して高弾性率化した場合でも10GPa程度である。

このため、弾性率の高いはんだ部分に依然として応力が集中して、繰返しの温度変化等により、はんだバンプにクラックが発生するという課題がある。

[0008] そこで、はんだバンプの弾性率を下げる試みとして、例えば特許文献2記載の発明のように導電性樹脂バンプにより、半導体素子と配線基板とを接続する構造が提案さ

れている。この場合、導電性樹脂を使用することにより、はんだバンプに比較し低弾性化を図ることが可能となる。ただし、この方法では、導電性樹脂に重量比で80wt%(重量%)の多量の金属粒子を添加して、導電性を確保しているため、この多量の金属粒子の影響でバンプ自体の弾性率が上昇し、バンプ材質の低弾性化効果が小さくなる。例をあげると、エポキシ樹脂自身の弾性率は2GPa程度であっても、この従来例のように金属フィラーを多量に混入することにより、導電性樹脂としての弾性率は、10GPa程度まで上昇してしまうという課題がある。

[0009] はんだバンプ自体の弾性率をさらに低下させる試みとして、例えば特許文献3に記載の発明のように樹脂コアの周囲に金属層が施されたボールバンプを導電性接着剤で接合したものがあある。この場合、バンプの体積の大部分を占めているのは樹脂であり、バンプの低弾性化には有効な手段となる。

しかし、この方法の場合、バンプの周囲は金属層であるため、半導体素子と配線基板との間を封止せずに使用した場合、隙間に異物等が混入すると、異物がバンプ間を繋いでショートが発生するという課題がある。さらに適用する半導体素子の電極パッドのピッチに合わせて、それぞれ専用のサイズの樹脂コアボールを用意しなければならず、バンプの製造コストがかかるという課題がある。

ピッチに対してバンプサイズが大きすぎる場合は、隣のバンプとショートする課題があり、ピッチに対してバンプサイズが小さすぎる場合は、接続信頼性が低下するという課題がある。

さらにバンプ形成性に関しては、先に導電性樹脂等の接着用材料をパッド上のみ塗布した後、個々の樹脂コアボールバンプをパッド上に整列させてパッドと接合する必要があるため、バンプ形成に手間がかかるという課題があった。

[0010] 以上述べたように、フリップチップ接続は、高性能化に適した構造であるため、将来的に需要増が見込まれるが、高信頼性確保するとともに、低コスト化、実装工程削減等の課題が残っている。

[0011] そこで、本発明の目的は、フリップチップ接続やCSP接続において、課題となっているバンプの低弾性化により高信頼性の確保が可能であると同時に簡易な実装工程で製作可能な半導体装置の実装構造及び実装方法を提供するものである。

課題を解決するための手段

- [0012] 請求項1記載の発明では、半導体素子の電極パッドと配線基板の電極パッドとが向かい合って接続された半導体装置の実装構造において、前記半導体素子の電極パッドと前記配線基板の電極パッドとを電氣的に接続するバンプは、第1の樹脂からなるコア部の表面に金属層が施された複数の導電粒子からなり、導電粒子の金属層は熔融して各導電粒子間を結合しており、かつ導電粒子を第2の樹脂で被覆したことを特徴とする。
- [0013] 請求項2記載の発明では、前記バンプ中の導電粒子の比重が、前記バンプ中の導電粒子以外の絶縁部分の比重の3倍以下であることを特徴とする。
- [0014] 請求項3記載の発明では、前記第1の樹脂は熱硬化性樹脂であり、前記バンプ中には導電粒子とともに第2の樹脂と同じ比重のフィラーが混入されていることを特徴とする。
- [0015] 請求項4記載の発明では、前記第2の樹脂は、前記金属層に形成された酸化膜を除去する成分を含むことを特徴とする。
- [0016] 請求項5記載の発明では、前記第1の樹脂は、熱硬化性樹脂であることを特徴とする。
- [0017] 請求項6記載の発明では、前記バンプの周囲を第3の樹脂で封止したことを特徴とする。
- [0018] 請求項7記載の発明では、半導体素子の電極パッドまたは配線基板の電極パッドの少なくとも一方に、第1の樹脂からなるコア部の表面に金属層が形成された複数の導電粒子と第2の樹脂とを含んだ導電性ペーストを供給する工程と、前記半導体素子を前記配線基板に位置合わせして搭載するとともに、前記半導体素子と前記配線基板との間の隙間を一定に制御した状態で加熱を行ない、前記導電粒子の周囲の金属を熔融させて前記導電粒子間の表面を結合させる工程と、前記導電性ペーストを硬化させる工程とを含むことを特徴とする。
- [0019] 請求項8記載の発明では、半導体素子の電極パッドまたは配線基板の電極パッドの少なくとも一方に、第1の樹脂からなるコア部の表面に金属層が形成された複数の導電粒子と第2の樹脂とを含んだ導電性ペーストを供給する工程と、前記半導体素

子を前記配線基板に位置合わせして搭載するとともに、前記半導体素子と前記配線基板との間の隙間を一定に制御した状態で加熱を行ない、前記導電粒子の周囲の金属を熔融させて前記導電粒子間の表面を結合させる工程と、前記導電性ペーストを硬化させる工程と、硬化した前記導電性ペーストと前記両電極パッドとの間に第3の樹脂を封止した後硬化させる工程とを含むことを特徴とする。

発明の効果

[0020] 本発明によれば、半導体素子の電極パッドと配線基板の電極パッドを電氣的に接続するバンプは、コア部である第1の樹脂の周囲に金属層が施された複数の導電粒子からなり、導電粒子の最外層の金属層は熔融して各導電粒子間を結合しており、かつ導電粒子を第2の樹脂で被覆して保護する。これにより、高信頼性の確保が可能であると同時に簡易な実装工程で製作可能な半導体装置の実装構造及び実装方法の提供を実現することができる。

発明を実施するための最良の形態

[0021] 本発明に係る半導体装置の実装構造の一実施の形態は、半導体素子の電極パッドと配線基板の電極パッドとが向かい合って接続された半導体装置の実装構造において、半導体素子の電極パッドと配線基板の電極パッドとを電氣的に接続するバンプは、第1の樹脂からなるコア部の表面に金属層が施された複数の導電粒子からなり、導電粒子の金属層は熔融して各導電粒子間を結合しており、かつ導電粒子を第2の樹脂で被覆したことを特徴とする。

[0022] 上記構成によれば、バンプの体積の大部分を占めているのが樹脂である為、バンプの弾性率を低くすることができる。このバンプの弾性率を低くする効果により半導体素子と配線基板との間の熱膨張差により生じる応力を緩和すること(応力緩和効果)が可能になる。この応力緩和効果はバンプ破壊の防止のみでなく、半導体素子や配線基板(プリント基板)のクラックを防止する効果がある。さらにバンプ中の各導電粒子間の結合部分は周囲の第2の樹脂(絶縁樹脂)によって被覆されて保護されている為、応力がかかっても結合部分が破壊されにくい。これらの効果により、高信頼性を確保することが容易になる。

また、本構造は導電粒子の表面が熔融して各導電粒子間で結合する為、バンプ体

積の大部分を絶縁性樹脂が占めている場合でも、安定した導通を確保可能である。さらに本構造はバンプ形成の際、導電粒子と絶縁樹脂(第2の樹脂)とをペースト化したものを、スクリーン印刷等により電極パッド上のみを選択的に供給することでバンプ形成が可能であるため、バンプ形成工程がシンプルかつ容易である。

- [0023] 本発明に係る半導体装置の実装構造の他の実施の形態は、バンプに関して、バンプ中の導電粒子の比重が、バンプ中の導電粒子以外の絶縁部分の比重の3倍以下であることを特徴とする。
- [0024] 上記構成によれば、バンプ中の導電粒子の比重と絶縁樹脂の比重の差を抑えることにより、熱がかかって絶縁樹脂の粘度が低下する場合でも、フィラーの沈殿が発生せずバンプ中の導電粒子は均一分散する為、半導体素子と配線基板との間の安定した導通確保を実現することができる。
- [0025] 本発明に係る半導体装置の実装構造の他の実施の形態は、第1の樹脂は熱硬化性樹脂であり、バンプ中には導電粒子とともに第2の樹脂と同じ比重のフィラーが混入されていることを特徴とする。
- [0026] 上記構成によれば、導電粒子の表面の金属層の厚さを厚くした場合、バンプの形成及び接合時に導電粒子が沈殿しやすくなるが、第2の樹脂と同じ比重であるフィラーを混入させておくことにより、バンプの形成及び接合時に導電粒子の沈殿を抑制し、良好な導電粒子の接続を達成することが可能となる。
- [0027] 本発明に係る半導体装置の実装構造の他の実施の形態は、第2の樹脂は、金属層に形成された酸化膜を除去する成分を含むことを特徴とする。
- [0028] 上記構成によれば、導電粒子表面の金属層を溶融させて結合させる際に金属層の表面の酸化膜を樹脂の持つ酸化膜除去作用により除去可能となる為、導電粒子表面の安定した結合を実現することが可能となる。
- [0029] 本発明に係る半導体装置の実装構造の他の実施の形態は、第1の樹脂は、熱硬化性樹脂であることを特徴とする。
- [0030] 上記構成によれば、様々な温度条件下においても導電粒子のコア部の第1の樹脂が溶融することが無い為、導電粒子は常に安定した形状を保つことができる。従って導電粒子の表面が溶融して結合する状態においても、コア部が安定していることによ

り導電粒子の配列および形状が大きく崩れることなく結合できるため、半導体素子と配線基板との間の導通確保が容易になる。

[0031] 本発明に係る半導体装置の実装構造の他の実施の形態は、バンプの周囲を第3の樹脂で封止したことを特徴とする。

[0032] 上記構成によれば、バンプの周囲をアンダーフィル樹脂で封止することで、バンプへの応力がさらに低減化され、さらなる高信頼性を確保することが可能となる。

[0033] 本発明に係る半導体装置の実装方法の一実施の形態は、半導体素子の電極パッドまたは配線基板の電極パッドの少なくとも一方に、第1の樹脂からなるコア部の表面に金属層が形成された複数の導電粒子と第2の樹脂とを含んだ導電性ペーストを供給する工程と、半導体素子を配線基板に位置合わせして搭載するとともに、半導体素子と配線基板との間の隙間を一定に制御した状態で加熱を行ない、導電粒子の周囲の金属を熔融させて導電粒子間の表面を結合させる工程と、導電性ペーストを硬化させる工程とを含むことを特徴とする。

[0034] 上記構成によれば、半導体素子の配線基板への実装において良好な導通状態と弾性率が低いバンプを実現することができる。

[0035] 本発明に係る半導体装置の実装方法の他の実施の形態は、半導体素子の電極パッドまたは配線基板の電極パッドの少なくとも一方に、第1の樹脂からなるコア部の表面に金属層が形成された複数の導電粒子と第2の樹脂とを含んだ導電性ペーストを供給する工程と、半導体素子を配線基板に位置合わせして搭載するとともに、半導体素子と配線基板との間の隙間を一定に制御した状態で加熱を行ない、導電粒子の周囲の金属を熔融させて導電粒子間の表面を結合させる工程と、導電性ペーストを硬化させる工程と、硬化した導電性ペーストと両電極パッドとの間に第3の樹脂を封止した後硬化させる工程とを含むことを特徴とする。

[0036] 上記構成によれば、半導体素子の配線基板への実装において良好な導通状態と弾性率が低いバンプを実現することができる。

[0037] [効果]

以上において、本発明によれば、バンプの体積の大部分を占めているのが樹脂である為、バンプの弾性率を低くすることができる。このようなバンプの弾性率を低くす

る効果により半導体素子と配線基板との間の熱膨張差により生じる応力を緩和することが可能になる。この応力緩和効果はバンプ破壊の防止のみでなく、半導体素子や配線基板のクラックを防止する効果がある。さらにバンプ中の各粒子間の結合部分は周囲の絶縁樹脂によって保護されている為、応力がかかっても結合部分が破壊されにくい。

[0038] これらの効果により、高信頼性を確保することが容易になる。また、導電粒子の表面が溶融して各粒子間で結合する為、バンプ体積の大部分を絶縁性樹脂が占めている場合でも、安定した導通を確保可能である。さらに本構造はバンプ形成の際、導電粒子と絶縁樹脂をペースト化したものを、スクリーン印刷等によりパッド上のみを選択的に供給することでバンプ形成が可能であるため、バンプ形成工程がシンプルかつ容易である。

[0039] なお、上述した実施の形態は、本発明の好適な実施の形態の一例を示すものであり、本発明はそれに限定されることなく、その要旨を逸脱しない範囲内において、種々変形実施が可能である。

以下実施例につき本発明を詳細に説明する。

実施例 1

[0040] フリップチップ実装工法を用いた電子部品装置に関して、本発明の実施例について説明するが、適用する電子部品はCSP、BGA (Ball Grid Array)、ベアチップ等、いずれの形態でも良く特に限定されるものではない。

[0041] まず、本発明に係る半導体装置の実装構造の一例について、図1(a)、(b)を用いて詳細に述べる。

なお、図1(a)は本発明に係る半導体装置の一例を示す部分断面図であり、図1(b)は、導電性樹脂バンプ6を形成している導電粒子の断面模式図であり、図1(c)は、導電性樹脂バンプの部分拡大図であり、図1(d)は導電性樹脂バンプの導電粒子間の結合状態の模式図である。

[0042] 図1(a)に示す半導体装置100の半導体素子1の電極パッド3と配線基板2の電極パッド4との間は、導電性樹脂バンプ6で接続されており、半導体素子1と配線基板2との電氣的接続を達成している。配線基板2の電極パッド4の一例として銅配線の表

面にニッケルメッキがされており、さらにそのニッケルメッキの上に金メッキが形成されている。

- [0043] 導電性樹脂バンプ7の基材となる第2の樹脂9は、アクリル樹脂、メラミン樹脂、エポキシ樹脂、ポリオレフィン樹脂、ポリウレタン樹脂、ポリカーボネート樹脂、ポリスチレン樹脂、ポリエーテル樹脂、ポリアミド樹脂、ポリイミド樹脂、フッ素樹脂、ポリエステル樹脂、フェノール樹脂、フルオレン樹脂、ベンゾシクロブテン樹脂、シリコーン樹脂等様々な材料があるが、特に限定されるものではなく、これらを1種あるいは2種以上組み合わせ合わせて用いることもできる。粘度、コスト、耐熱性、接着性等の面に優れるエポキシ樹脂が一般に用いられるが、25°Cの室温において液状である樹脂が望ましい。
- [0044] さらに導電性樹脂バンプ6の基材となる第2の樹脂9に酸化膜除去作用を付加することで導電粒子同士の接合性を飛躍的に向上させることができ、有効である。エポキシ樹脂にフラックス作用を与えるには、(メタ)アクリル酸、マレイン酸などの不飽和酸、蔞酸、マロン酸などの有機二酸、クエン酸などの有機酸をはじめ、炭化水素の側鎖に、ハロゲン基、水酸基、ニトリル基、ベンジル基、カルボキシル基等を少なくとも1つ以上を添加することにより可能である。第2の樹脂9にこれらの添加剤を3~10wt%(重量%)加えても良く、エポキシ樹脂の硬化剤と主剤との反応時に生成される前記物質を利用して、酸化膜除去を行なっても良い。
- [0045] エポキシ樹脂の主剤と硬化剤との混合比は、主剤60~90wt%(重量%)に対して、硬化剤10~40wt%(重量%)が望ましい。
- [0046] 導電性樹脂バンプ6に添加されている導電粒子5の形状は、針状、球状、フレーク状等、さまざまであり、特に限定されないが球状が一般的である。その構造は図1(b)に示すように、コア部としての第1の樹脂(樹脂コア)7に金属層(以下、導電層と称す。)8をメッキ等により形成したものである。このように導電粒子5に第1の樹脂(樹脂コア)7を使用することで、通常、金属である導電粒子5自体の物性を第1の樹脂(樹脂コア)7の物性に限りなく近づけることが可能となり、導電性樹脂バンプ6の低弾性化が実現できる。
- [0047] 導電粒子5のコア部に用いる樹脂としては、メラミン樹脂、エポキシ樹脂、ポリオレフィン樹脂、ポリウレタン樹脂、ポリイミド樹脂、フッ素樹脂、ポリエステル樹脂、フェノー

ル樹脂、シリコン樹脂等があげられるが、熱硬化性樹脂である方がより好ましい。その理由は、様々な温度条件下においてもコアの樹脂が熔融することが無い為、常に安定した形状を保つことができる。

従って導電粒子5の表面が熔融して結合する状態においても、コア部が安定していることにより導電粒子5の配列および形状が大きく崩れることなく結合できるため、半導体素子1と配線基板2との間の導通確保が容易になるからである。

[0048] 第1の樹脂(樹脂コア)7の周囲にメッキ等により、金属の導電層8を形成する際に、層間の密着力を向上させる目的で第1の樹脂(樹脂コア)7の周囲を粗化させることが有効である。第1の樹脂(樹脂コア)7を覆う導電層8については、例えば、第1の樹脂7の表面にCu層、Cu層の周囲にSn/Pbはんだ層のように2層以上形成することが望ましいが、最外周の金属層8は実装工程中に熔融する物質である必要があり、例としては、Sn/Pb、Sn/Ag、Sn/Cu、Sn/Sb、Sn/Zn、Sn/Biおよびこれら前記した材料に特定の添加元素をさらに加えた材料を挙げることができ、これらを適宜用いることができる。

[0049] 導電粒子5の平均粒径は、10~20 μ m程度、導電粒子5の導電層8の厚さは1~2 μ m程度が目安となるが、バンプピッチが微細の場合には、粒径を小さくすることもある。導電性樹脂バンプ6に添加されている導電粒子5の量に関しては、粒子形状や粒子材質、製造方法等により異なるので、一概に規定することは出来ないが、一例をあげるとすれば、樹脂に対する導電粒子5の体積比率で考えた場合、20~50%程度であることが望ましい。

[0050] ここで問題になるのが、バンプ接合時に導電粒子5が重力の影響で沈殿して配線基板2側あるいは半導体素子1側の一方に偏り、半導体素子1と配線基板2との導通を得られない現象が発生することである。この現象は導電性樹脂バンプ6中の絶縁樹脂は接合時の加熱により極端に粘度が低下することに起因し、対策としては導電性樹脂バンプ6中の導電粒子(第1の樹脂7+導電層8)と導電性樹脂バンプ6中の絶縁部分の比重を可能な限り合わせることが望ましい。また、別の対策としては、比重の大きい導電粒子5を微細にすることで沈殿しにくくする等が考えられる。

[0051] 本発明に用いる導電粒子5の場合、第1の樹脂7が存在する分だけ比重が大きくな

るのを抑える効果があるが、多層構造になっている為、粒径を微細にすることが困難となる。

また一方で導電層8の厚さを薄くすれば、低応力効果及び比重の低減に有利であるが、導電層8が薄いと導電層8の熔融接続が困難になる為、所定の厚さを確保する必要がある。

[0052] そこで導電性樹脂バンプ6中の導電粒子5や絶縁樹脂(第2の樹脂)7について、具体例に基づいて詳細に説明する。

導電粒子5間の良好な熔融接続を得るためには、導電粒子5の直径(金属層を含めた直径)に対して導電層8の厚さが10%以上であることが望ましい。例えば導電粒子5の直径が10 μ mの場合、導電層8の厚さは1 μ m以上となる。

[0053] ここで、導電粒子5の直径を10 μ mとし、導電層8の厚さを1 μ mとし、導電粒子5の第1の樹脂7に低弾性であるシリコン系樹脂(比重0.95)を使用し、導電層8にSn/Agはんだ(比重7.3)を使用すると、導電粒子5の合計の比重は2.67となる。

導電性樹脂バンプ6中の絶縁樹脂(第2の樹脂)9にエポキシ樹脂(比重1.17)を用いた場合、導電粒子5の比重は絶縁部分の比重の3倍以内となり、導電粒子5同士間の良好な接続と導電性樹脂バンプ6中の導電粒子5の均一な分散を同時に満たすことが可能となり、半導体素子1と配線基板2との良好な接続が達成できる。

[0054] さらに導電性樹脂バンプ6の形成及び接合時の導電粒子5の沈殿を抑制する手段として、図2に示すように導電性樹脂バンプ6中の第2の樹脂(絶縁樹脂)9と同じ比重であるフィラー12を混入することが効果的である。比重が同じフィラー12は硬化前の液状の第2の樹脂9中においても沈殿することがなく、第2の樹脂9中で浮遊するため、このフィラー12の影響で硬化前の液状の第2の樹脂9中における導電粒子5の沈殿を抑制することが出来るからである。

[0055] 図2は本発明に係る半導体装置の実装構造の変形例を示す部分断面図である。

このフィラー12は、例えば第2の樹脂と同じ樹脂を硬化させたものをフィラー12として混入させることが出来る。ただし、この場合、このフィラー12を多量に混入すると、導電粒子5の沈殿を防止する効果はあるが導電粒子5同士間の接合に対しては悪影響を及ぼすため、混入量としては、導電粒子5に対して50vol%以下であることが

望ましい。

[0056] また、このフィラー12の平均粒径及び最大粒径は、導電粒子5の平均粒径及び最大粒径以下であることが望ましい。その理由は、フィラー12の粒径が大きいと、導電粒子5と分離しやすくなり、導電粒子5の沈殿抑制効果を得にくくなるためである。また、フィラー12が導電性を得るために周囲にメッキ処理をすることも可能である。メッキの種類としては、Cu、Ni、Au等があげられるが、メッキ厚は $0.1\ \mu\text{m}$ 以下とごく薄くすることが望ましい。

[0057] 導電粒子5同士間の接続状態については、図1(d)に示すように実装工程中の加熱により、最外層の金属層8が溶融して、隣接する導電粒子5や半導体素子1側の電極パッド3や配線基板2側の電極パッド4と金属結合した後、再び固化している。このため、半導体素子1と配線基板2とは確実な導通を確保することが可能となる。

これらの導電粒子5及び導電粒子間結合部分は、第2の樹脂(絶縁樹脂)9に保護されている為、熱応力や落下衝撃、搬送中に生じる外力等に対しても強く、高信頼性を確保することが出来る。さらに本バンプ構造の場合、導電粒子5の最外層の導電層8が溶融して導電粒子5間で金属結合が行なわれる際に、金属部分同士が濡れて結合する為、濡れ現象の際に発現する金属部分の表面張力により、導電粒子5が電極パッド3上及び導電性樹脂バンプ6の中心部分に集合する現象が発現する。

[0058] なお、この集合現象を発現させるためには、金属層8の溶融時に第2の樹脂(絶縁樹脂)9は、ほとんど未硬化の状態ですべて十分に粘度が低く、導電性樹脂バンプ6内で導電粒子5が移動可能であることが条件となる。さらに導電粒子5の導電層8の溶融する部分の厚さが厚いほど、集合現象が発現しやすい。この集合現象が発現することにより、導電性樹脂バンプ6の最外層は、第2の樹脂(絶縁樹脂)9で覆われることになるため、本バンプ構造は、導電性樹脂バンプ6の表面は第2の樹脂(絶縁樹脂)9による絶縁性を有し、導電性樹脂バンプ6内は導電粒子5により導電性を有する構造を得ることが可能となる。

[0059] 従って本発明の実装構造に関しては、半導体素子1と配線基板2と間の隙間に異物が混入した際でも、バンプ外周部が絶縁性を有しているためにバンプ間ショートによる不具合を防ぐことが可能となる。

[0060] 次に本発明の実装構造を実現する為の実装方法の一例を図を参照して詳細に述べる。

図3(a)、(b)は本発明の半導体装置の実装方法の一例を示す工程図である。

まず、図3(a)に示すように、半導体素子1及び配線基板2を用意し、半導体素子1の電極パッド3上に導電性樹脂バンプ6を形成する。導電性樹脂バンプ6の形成方法はスクリーン印刷法が一般的であるが、他の方法、例えばディスペンスによる塗布等でも可能である。なお、図3(a)では、半導体素子1側に導電性樹脂バンプ6を形成しているが、本発明は限定されるものではなく、配線基板2側のみでもよく、あるいは半導体素子1及び配線基板2の両方に導電性樹脂バンプ6を形成しても良い。このとき、形成した導電性樹脂バンプ6は、未硬化の状態にしておく。

[0061] 次に半導体素子1と配線基板2との位置合わせを行った後、マウンタの搭載高さ位置制御機能を使って、半導体素子1側の導電性樹脂バンプ6と配線基板2側の導電性樹脂バンプ6とを確実に接触させる。これと共に導電性樹脂バンプ6が潰れて隣同士の導電性樹脂バンプ6がショートしない高さで保持したまま導電粒子5の金属層8の熔融温度以上の温度で加熱を行ない、導電粒子5の金属層8を熔融させて導電粒子5同士間を結合させる。一例をあげると、Pb/Sn共晶はんだの場合は、融点が183℃であるため、200℃程度に加熱すると良い。

[0062] この工程で注意すべきことは、導電粒子5の金属部分(導電層8)同士が濡れて結合する際の濡れ現象で発現する金属部分の表面張力により、導電粒子5が電極パッド5上及び導電性樹脂バンプ6の中心部分に集まる現象を妨げないようにすることである。そのためには、金属層8の熔融時に第2の樹脂(絶縁樹脂)9は、ほとんど未硬化の状態に十分に粘度が低く、導電性樹脂バンプ6内で導電粒子5が移動可能であることが条件となる。このため、導電層8を構成する金属の融点に比較し、必要以上に温度を高くすると、第2の樹脂(絶縁樹脂)9の硬化が早まって、粘度上昇により導電粒子5の移動が困難となるので注意が必要である。

[0063] なお、この現象を確実にこなう為には、第2の樹脂(絶縁樹脂)9の硬化を遅らせることも有効であり、その手段としては、エポキシ樹脂の主剤と硬化剤との配合量及び反応促進剤の添加量を調整することで可能となる。導電粒子5同士間の金属結合が完了

した後、少なくとも半導体素子1の自重で未硬化の導電性樹脂バンプ6が潰れなくなる程度まで導電性樹脂バンプ6の硬化を進める。その後、加熱オープン等を用いて、第2の樹脂(絶縁樹脂)9を完全に硬化させることで、本発明の実装構造が完成する(図3(b))。

[0064] また、別の方法としては、配線基板2への半導体素子1の搭載時に半導体素子1の自重で未硬化の導電性樹脂バンプ6が潰れない工夫をしておくことで、マウンタに高さ位置制御機能が無くても実装することが可能である。

一例をあげると、導通を確保する必要がない電極パッド3、4等に半導体素子1の自重を支えて高さの確保が可能なダミーバンプをあらかじめ形成しておけばよい。その後の工程は、前記と同様に実施することが可能である。

[0065] なお、上述した実施例は、本発明の好適な実施例を示すものであり、本発明はそれに限定されることなく、その要旨を逸脱しない範囲内において、種々変形実施が可能である。

実施例 2

[0066] 図4は本発明に係る半導体装置の他の実装断面構造を示す模式図である。図5(a)～(c)は本発明の半導体装置の実装方法の他の一例を示す工程図である。尚、図5(a)、(b)は図3(a)、(b)と同様であるため説明を省略する。

本発明の実装構造は、図4に示すように半導体素子1と配線基板2との間の隙間を第3の樹脂(アンダーフィル樹脂)10で封止することも可能である。

すなわち、図5(c)に示すように半導体素子1と配線基板2との間の隙間を第3の樹脂(アンダーフィル樹脂)10で封止する場合は、毛細管現象を利用して第3の樹脂(アンダーフィル樹脂)10を充填し、第3の樹脂10を硬化することで、本発明の実装構造が完了する。

[0067] 第3の樹脂(アンダーフィル樹脂)10については、導電性樹脂バンプ6に使用した第2の樹脂(絶縁樹脂)9と同系統のものをを用いることが可能であり、無機充填剤を混入して、第3の樹脂(アンダーフィル樹脂)10の熱膨張係数や弾性率を調整することも可能である。無機充填剤は、球状シリカが一般的であり、平均粒径は2～3 μ mが一般的であるが、本発明はこれに限定されない。

このように構成しても実施例1と同様の効果が得られる。

[0068] [効果]

フリップチップやCSPのように、半導体素子の電極パッドと配線基板の電極パッドとが向かい合って接続される場合、半導体素子の熱膨張係数と配線基板の熱膨張係数との間に差がある場合でも、本発明の実装構造を適用すればよい。これは、導電性樹脂バンプの体積の大部分を占めているのが樹脂であり、導電性樹脂バンプの弾性率を低くすることができるためである。この効果により半導体素子置と配線基板との熱膨張差により生じる応力を緩和することが可能になる。この応力緩和効果は導電性樹脂バンプの破壊の防止のみでなく、半導体素子や配線基板のクラックを防止する効果がある。

[0069] さらに導電性樹脂バンプ中の各導電粒子間の結合部分は周囲の絶縁樹脂によって保護されている為、応力がかかっても結合部分が破壊されにくい。これらの効果により、高信頼性を確保することが容易になる。また、導電粒子の表面が熔融して各導電粒子間で結合する為、導電性樹脂バンプ体積の大部分を絶縁性樹脂が占めている場合でも、安定した導通を確保可能である。さらに本バンプ構造は、導電性樹脂バンプの表面は第2の樹脂(絶縁樹脂)による絶縁性を有し、導電性樹脂バンプ内は導電粒子により導電性を有する構造を得ることが可能となる。従って半導体素子1と配線基板2との間の隙間に異物が混入した際でも、導電性樹脂バンプの最外層が絶縁性を有しているためにバンプ間ショートによる不具合を防ぐことが可能となる。

[0070] この出願は、2007年8月27日に出願された日本出願特願2007-220010を基礎とする優先権を主張し、その開示の全てをここに取り込む。

図面の簡単な説明

[0071] [図1](a)は本発明に係る半導体装置の一例を示す部分断面図であり、(b)は、導電性樹脂バンプ6を形成している導電粒子の断面模式図であり、(c)は、導電性樹脂バンプの部分拡大図であり、(d)は導電性樹脂バンプの導電粒子間の結合状態の模式図である。

[図2]本発明に係る半導体装置の実装構造の変形例を示す部分断面図である。

[図3](a)～(b)は本発明の半導体装置の実装方法の一例を示す工程図である。

[図4]本発明に係る半導体装置の他の実装断面構造を示す模式図である。

[図5](a)～(c)は本発明の半導体装置の実装方法の他の一例を示す工程図である

。

符号の説明

- [0072]
- 1 半導体素子
 - 2 配線基板
 - 3 電極パッド(LSI側)
 - 4 電極パッド(配線基板側)
 - 5 導電粒子
 - 6 導電性樹脂バンプ
 - 7 第1の樹脂(樹脂コア)
 - 8 導電層
 - 9 第2の樹脂(絶縁樹脂)
 - 10 第3の樹脂(アンダーフィル樹脂)
 - 11 金属結合部
 - 12 フィラー
 - 100 半導体装置

請求の範囲

- [1] 半導体素子の電極パッドと配線基板の電極パッドとが向かい合って接続された半導体装置の実装構造において、前記半導体素子の電極パッドと前記配線基板の電極パッドとを電氣的に接続するバンプは、第1の樹脂からなるコア部の表面に金属層が施された複数の導電粒子からなり、前記導電粒子の前記金属層は熔融して各導電粒子間を結合しており、かつ前記導電粒子を第2の樹脂で被覆したことを特徴とする半導体装置の実装構造。
- [2] 前記バンプ中の導電粒子の比重が、前記バンプ中の導電粒子以外の絶縁部分の比重の3倍以下であることを特徴とする請求項1に記載の半導体装置の実装構造。
- [3] 前記第1の樹脂は熱硬化性樹脂であり、前記バンプ中には導電粒子とともに第2の樹脂と同じ比重のフィラーが混入されていることを特徴とする請求項1または2に記載の半導体装置の実装構造。
- [4] 前記第2の樹脂は、前記金属層に形成された酸化膜を除去する成分を含むことを特徴とする請求項1から3のいずれか1項に記載の半導体装置の実装構造。
- [5] 前記第1の樹脂は、熱硬化性樹脂であることを特徴とする請求項1から4のいずれか1項に記載の半導体装置の実装構造。
- [6] 前記バンプの周囲を第3の樹脂で封止したことを特徴とする請求項1から5のいずれか1項に記載の半導体装置の実装構造。
- [7] 半導体素子の電極パッドまたは配線基板の電極パッドの少なくとも一方に、第1の樹脂からなるコア部の表面に金属層が形成された複数の導電粒子と第2の樹脂とを含んだ導電性ペーストを供給する工程と、
前記半導体素子を前記配線基板に位置合わせして搭載するとともに、前記半導体素子と前記配線基板との間の隙間を一定に制御した状態で加熱を行ない、前記導電粒子の周囲の金属を熔融させて前記導電粒子間の表面を結合させる工程と、
前記導電性ペーストを硬化させる工程とを含むことを特徴とする半導体装置の実装方法。
- [8] 半導体素子の電極パッドまたは配線基板の電極パッドの少なくとも一方に、第1の樹脂からなるコア部の表面に金属層が形成された複数の導電粒子と第2の樹脂とを

含んだ導電性ペーストを供給する工程と、

前記半導体素子を前記配線基板に位置合わせして搭載するとともに、前記半導体素子と前記配線基板との間の隙間を一定に制御した状態で加熱を行ない、前記導電粒子の周囲の金属を溶融させて前記導電粒子間の表面を結合させる工程と、

前記導電性ペーストを硬化させる工程と、

硬化した前記導電性ペーストと前記両電極パッドとの間に第3の樹脂を封止した後硬化させる工程とを含むことを特徴とする半導体装置の実装方法。

補正された請求の範囲

[2008年12月22日 (22.12.2008) 国際事務局受理]

- [1] (補正後) 第1の電極パッドと第2の電極パッドとが向かい合って接続された半導体装置の実装構造において、前記第1の電極パッドと前記第2の電極パッドとを電氣的に接続するバンプは、第1の樹脂からなるコア部の表面に金属層が施された複数の導電粒子からなり、前記導電粒子の前記金属層は各導電粒子間を結合しており、かつ前記導電粒子を第2の樹脂で被覆したことを特徴とする半導体装置の実装構造。
- [2] (補正後) 前記金属層の少なくとも一部を熔融して各導電粒子間を結合したことを特徴とする請求項1記載の半導体装置の実装構造。
- [3] (補正後) 前記バンプ中の導電粒子の比重が、前記バンプ中の導電粒子以外の絶縁部分の比重の3倍以下であることを特徴とする請求項1または2に記載の半導体装置の実装構造。
- [4] (補正後) 前記第1の樹脂は熱硬化性樹脂であり、前記バンプ中には導電粒子とともに第2の樹脂と同じ比重のフィラーが混入されていることを特徴とする請求項1から3のいずれか1項に記載の半導体装置の実装構造。
- [5] (補正後) 前記第2の樹脂は、前記金属層に形成された酸化膜を除去する成分を含むことを特徴とする請求項1から4のいずれか1項に記載の半導体装置の実装構造。
- [6] (補正後) 前記第1の樹脂は、熱硬化性樹脂であることを特徴とする請求項1から5のいずれか1項に記載の半導体装置の実装構造。
- [7] (補正後) 前記バンプの周囲を第3の樹脂で封止したことを特徴とする請求項1から6のいずれか1項に記載の半導体装置の実装構造。
- [8] (補正後) 半導体素子の電極パッドまたは配線基板の電極パッドの少なくとも一方に、第1の樹脂からなるコア部の表面に金属層が形成された複数の導電粒子と第2の樹脂とを含んだ導電性ペーストを供給する工程と、
前記半導体素子を前記配線基板に位置合わせして搭載するとともに、前記半導体素子と前記配線基板との間の隙間を一定に制御した状態で加熱を行ない、前記導電粒子の周囲の金属を熔融させて前記導電粒子間の表面を結合させる工程と、

前記導電性ペーストを硬化させる工程と、を含むことを特徴とする半導体装置の実装方法。

- [9] (追加) 半導体素子の電極パッドまたは配線基板の電極パッドの少なくとも一方に、第1の樹脂からなるコア部の表面に金属層が形成された複数の導電粒子と第2の樹脂とを含んだ導電性ペーストを供給する工程と、

前記半導体素子を前記配線基板に位置合わせして搭載するとともに、前記半導体素子と前記配線基板との間の隙間を一定に制御した状態で加熱を行ない、前記導電粒子の周囲の金属を溶融させて前記導電粒子間の表面を結合させる工程と、

前記導電性ペーストを硬化させる工程と、

硬化した前記導電性ペーストと前記両電極パッドとの間に第3の樹脂を封止した後硬化させる工程とを含むことを特徴とする半導体装置の実装方法。

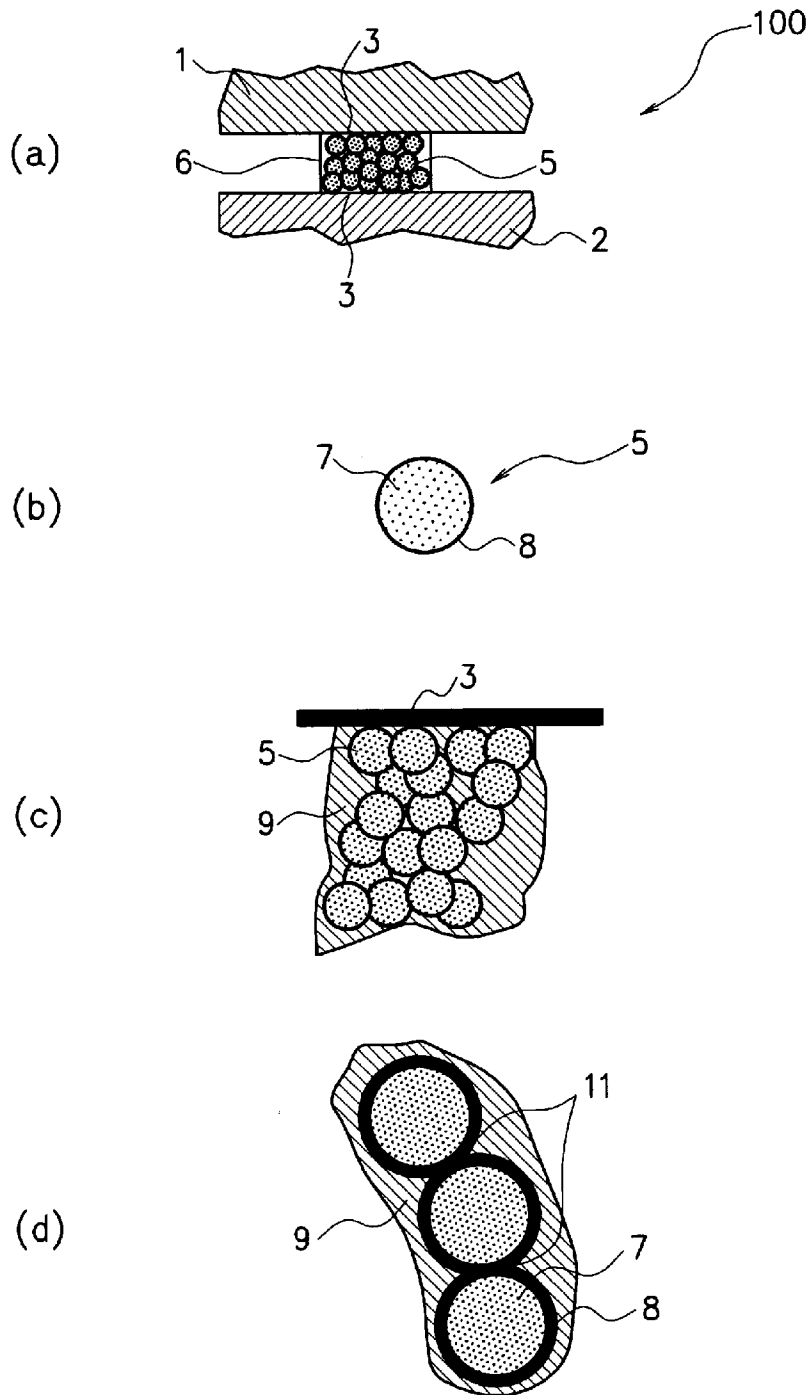
条約第19条(1)に基づく説明書

請求の範囲第1項の「半導体素子の電極パッド」を「第1の電極パッド」に、「配線基板の電極パッド」を「第2の電極パッド」に補正した。また、請求の範囲第1項の「溶解して」を削除した。

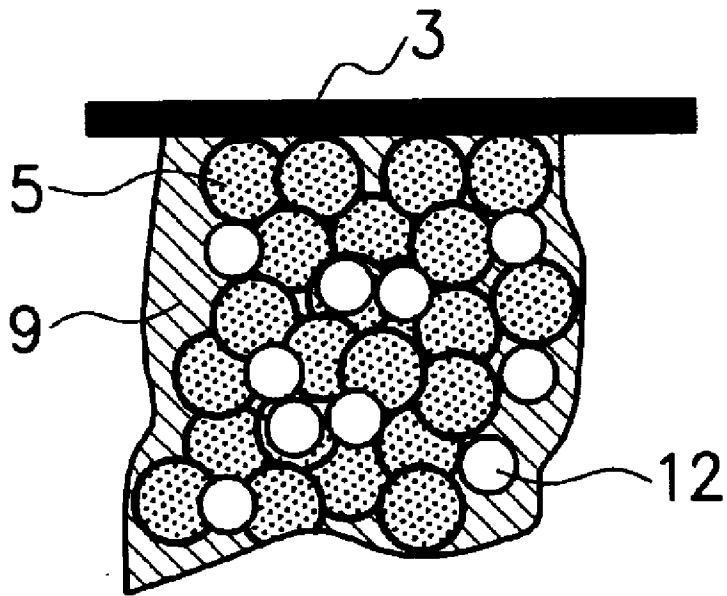
請求の範囲第2項を「金属層の少なくとも一部が溶解して各導粒子間を結合したことを特徴とする請求項1記載の半導体装置の実装構造」と補正した。

上記の補正に伴い、元の請求の範囲第2項以降を順次繰り下げたことにより、請求の範囲第9項が追加された。

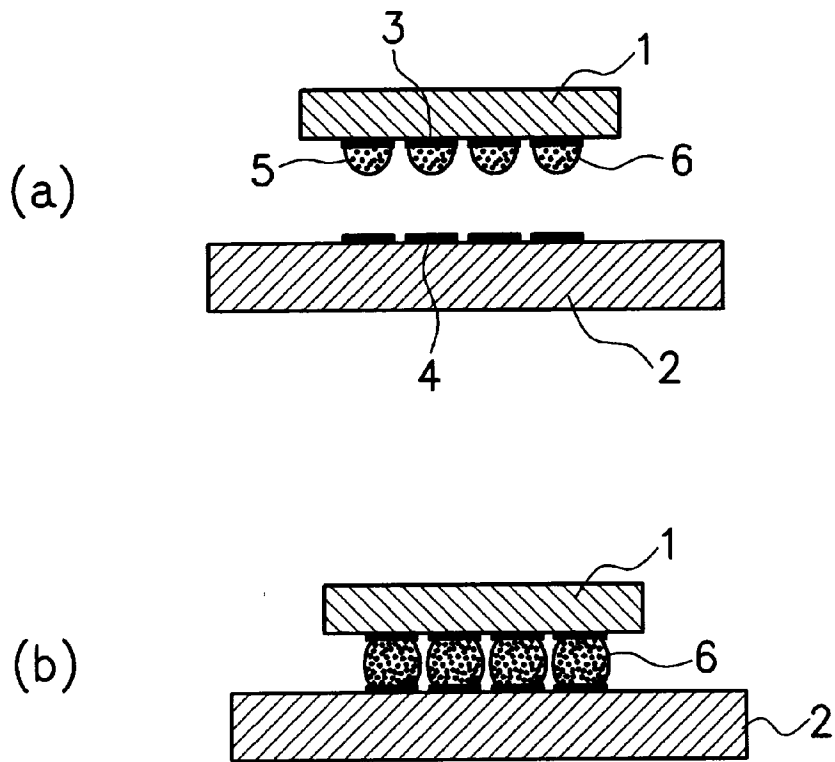
[図1]



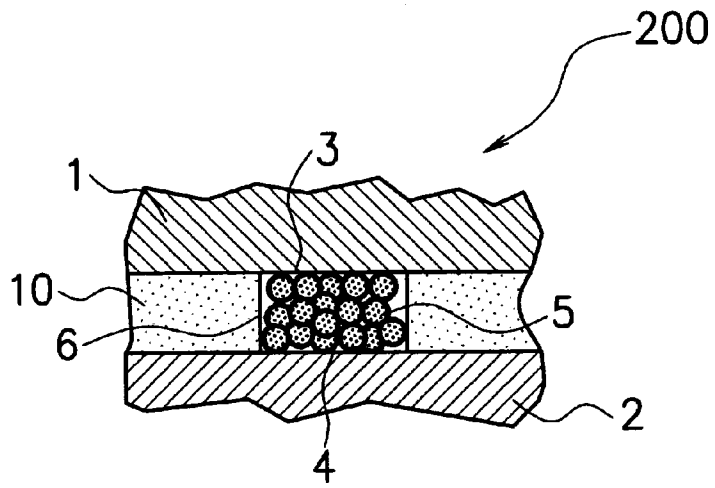
[図2]



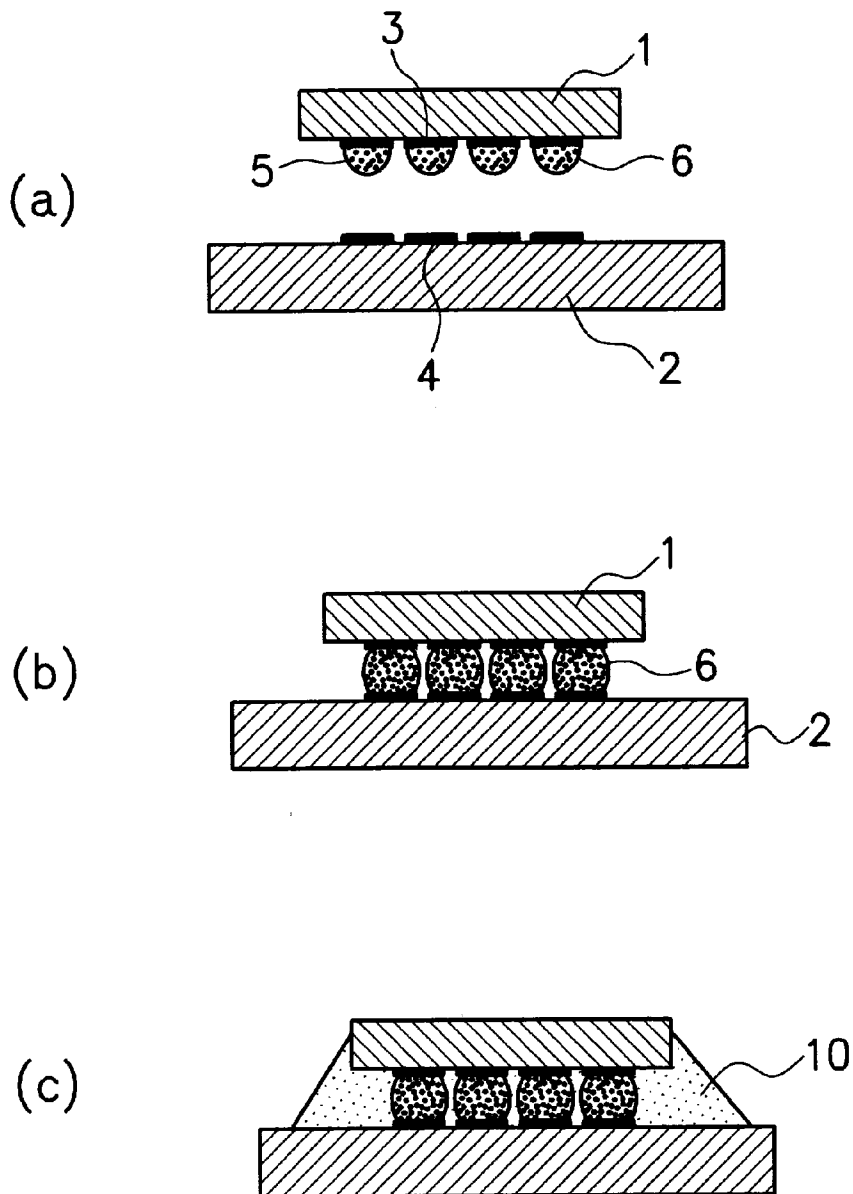
[図3]



[図4]



[図5]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2008/058720

A. CLASSIFICATION OF SUBJECT MATTER H01L21/60(2006.01) i, H01L23/12(2006.01) i, H05K3/34(2006.01) i		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H01L21/60, H01L23/12, H05K3/34		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2008 Kokai Jitsuyo Shinan Koho 1971-2008 Toroku Jitsuyo Shinan Koho 1994-2008		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2000-323511 A (Mitsui High-Tec Inc.), 24 November, 2000 (24.11.00), Full text; Figs. 1 to 6 (Family: none)	1-8
A	JP 5-259166 A (Hitachi, Ltd.), 08 October, 1993 (08.10.93), Full text; Figs. 1 to 5 (Family: none)	1-8
A	JP 2-280334 A (Citizen Watch Co., Ltd.), 16 November, 1990 (16.11.90), Full text; Figs. 1 to 8 (Family: none)	1-8
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 20 June, 2008 (20.06.08)		Date of mailing of the international search report 08 July, 2008 (08.07.08)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2008/058720

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2007-201106 A (Fujitsu Ltd.), 09 August, 2007 (09.08.07), Full text; Figs. 1 to 5 (Family: none)	1-8
A	JP 2004-296806 A (Seiko Epson Corp.), 21 October, 2004 (21.10.04), Full text; Figs. 1 to 3 (Family: none)	1-8

A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. H01L21/60(2006.01)i, H01L23/12(2006.01)i, H05K3/34(2006.01)i		
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. H01L21/60, H01L23/12, H05K3/34		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2008年 日本国実用新案登録公報 1996-2008年 日本国登録実用新案公報 1994-2008年		
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2000-323511 A (株式会社三井ハイテック) 2000. 11. 24, 全文, 図1-6 (ファミリーなし)	1-8
A	JP 5-259166 A (株式会社日立製作所) 1993. 10. 08, 全文, 図1-5 (ファミリーなし)	1-8
A	JP 2-280334 A (シチズン時計株式会社) 1990. 11. 16, 全文, 第1-8図 (ファミリーなし)	1-8
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日 20.06.2008	国際調査報告の発送日 08.07.2008	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 市川 篤 電話番号 03-3581-1101 内線 3471	4R 9544

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2007-201106 A (富士通株式会社) 2007.08.09, 全文, 図1-5 (ファミリーなし)	1-8
A	JP 2004-296806 A (セイコーエプソン株式会社) 2004.10.21, 全文, 図1-3 (ファミリーなし)	1-8