



(12) 发明专利申请

(10) 申请公布号 CN 101694766 A

(43) 申请公布日 2010.04.14

(21) 申请号 200910164929.7

H05B 33/14(2006.01)

(22) 申请日 2006.04.29

(30) 优先权数据

2005-133807 2005.05.02 JP

(62) 分案原申请数据

200610079999.9 2006.04.29

(71) 申请人 株式会社半导体能源研究所

地址 日本神奈川县厚木市

(72) 发明人 山崎舜平

(74) 专利代理机构 中国专利代理(香港)有限公司

司 72001

代理人 朱海煜 刘春元

(51) Int. Cl.

G09G 3/30(2006.01)

G09G 3/20(2006.01)

权利要求书 1 页 说明书 32 页 附图 24 页

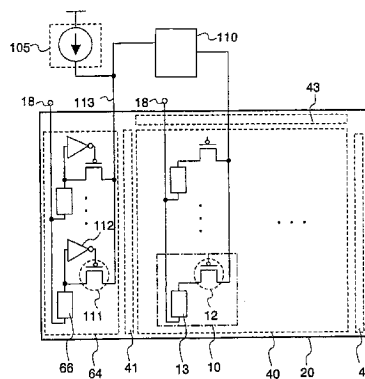
(54) 发明名称

发光器件、以及电子器具

(57) 摘要

本发明的名称是“发光器件、以及电子器具”。

本发明的目的是通过一种新颖方法来解决发光元件的随时间的退化。根据本发明,通过取样监视像素的电极的电位并将其反馈给发光像素,可以补正发光元件的随时间的退化,且将写入工作周期分割为多个周期,在写入工作周期中选择多个行,从而可以通过该加权的发光周期来显示灰度级。也就是说,一种发光器件,包括:多个监视发光元件;对该多个监视发光元件所具有的电极的电位的变化进行监测的监视线;以及,当多个监视发光元件中的任何一个短路时,使经由监视线供应到短路的监视发光元件的电流在电气上切断的部件。



1. 一种电子纸,包括:  
多个像素,各个像素包括晶体管和显示元件;  
驱动电路,配置成对各个像素执行多个写操作;  
其中,通过写操作的数量来确定灰度级。
2. 一种电子纸,包括:  
多个像素,各个像素包括晶体管和显示元件,所述晶体管包含 a-InGaZnO;  
驱动电路,配置成对各个像素执行多个写操作;  
其中,通过写操作的数量来确定灰度级。
3. 一种电子纸,包括:  
多个像素,各个像素包括晶体管和显示元件,所述晶体管具有多栅结构;  
驱动电路,配置成对各个像素执行多个写操作;  
其中,通过写操作的数量来确定灰度级。
4. 一种电子纸,包括:  
多个像素,各个像素包括晶体管和显示元件,所述晶体管具有多栅结构并包含 a-InGaZnO;  
驱动电路,配置成对各个像素执行多个写操作;  
其中,通过写操作的数量来确定灰度级。
5. 如权利要求 1 所述的电子纸,其中,所述显示元件是电子墨水。
6. 如权利要求 2 所述的电子纸,其中,所述显示元件是电子墨水。
7. 如权利要求 3 所述的电子纸,其中,所述显示元件是电子墨水。
8. 如权利要求 4 所述的电子纸,其中,所述显示元件是电子墨水。
9. 如权利要求 1 所述的电子纸,其中,所述多个写操作在一个帧中执行。
10. 如权利要求 2 所述的电子纸,其中,所述多个写操作在一个帧中执行。
11. 如权利要求 3 所述的电子纸,其中,所述多个写操作在一个帧中执行。
12. 如权利要求 4 所述的电子纸,其中,所述多个写操作在一个帧中执行。

## 发光器件、以及电子器具

### 技术领域

[0001] 本发明涉及一种具有自发光元件的发光器件以及其驱动方法。另外,本发明涉及一种包括具有自发光元件的发光器件的电子器具。

### 背景技术

[0002] 近年来,积极开发包括以 EL(电致发光)元件为代表的发光元件的发光器件,并且通过利用自发光型的优点如高图像质量、宽视角、薄外形和轻重量而期待该发光器件的广泛的利用。

[0003] 上述发光元件可能发生随时间的退化和初始缺陷。为了防止随时间的退化和初始缺陷,提出了当制造发光元件时使用 PVA(聚乙烯醇)类的多孔体等擦拭阳极表面,以进行平面化和去除灰尘的方法(参照专利文件 1)。

[0004] 另外,作为上述发光器件的驱动方法,提出了将一帧分割为多个子帧,并根据在每个子帧上加权的显示长度的组合而确定的发光周期的长度来显示灰度级的数字时分灰度级方法(参照专利文件 2、专利文件 3、专利文件 4、专利文件 5、专利文件 6)。

[0005] 专利文件 1 专利申请公开 2002-318546 号

[0006] 专利文件 2 专利申请公开 2004-4501 号

[0007] 专利文件 3 专利申请公开 2002-108264 号

[0008] 专利文件 4 专利申请公开 2001-324958 号

[0009] 专利文件 5 专利申请公开 2002-215092 号

[0010] 专利文件 6 专利申请公开 2002-297094 号

### 发明内容

[0011] 本发明的目的是通过与上述专利文件 1 不同的新方法来解决上述发光元件的随时间的退化和初始缺陷。

[0012] 本发明之一是一种将一个帧分成多个子帧而显示图像的发光器件,包括:

[0013] 电流源;第一布线;第二布线;第三布线;第四布线;第一发光元件;第二发光元件;

[0014] 第一晶体管,其中源极和漏极中的一个电连接到所述第二布线,另一个电连接到所述第二发光元件的一个电极;

[0015] 第二晶体管,其中源极和漏极中的一个电连接到所述第一晶体管的栅极,另一个电连接到所述第三布线,栅极电连接到所述第四布线;

[0016] 将电流从所述电流源经由所述第一布线提供到所述第一发光元件的电路;

[0017] 将通过使用所述第一布线的电位而产生的电位提供到所述第二布线的电路;以及

[0018] 在所述多个子帧中的一个期间中,多次选择所述第四布线的电路。

[0019] 本发明之一是一种将一个帧分成多个子帧而显示图像的发光器件,包括:

[0020] 电流源;第一布线;第二布线;第三布线;第四布线;第一发光元件;第二发光元

件；

[0021] 第一晶体管，其中源极和漏极中的一个电连接到所述第二布线，另一个电连接到所述第二发光元件的一个电极；

[0022] 第二晶体管，其中源极和漏极中的一个电连接到所述第一晶体管的栅极，另一个电连接到所述第三布线，栅极电连接到所述第四布线；

[0023] 将电流从所述电流源经由所述第一布线提供到所述第一发光元件的电路；

[0024] 在所述第一发光元件的一个电极和另一个电极之间发生短路时，切断提供到所述第一发光元件的电流的电路；

[0025] 将通过使用所述第一布线的电位而产生的电位提供到所述第二布线的电路；以及

[0026] 在所述多个子帧中的一个期间中，多次选择所述第四布线的电路。

[0027] 本发明之一是一种将一个帧分成多个子帧而显示图像的发光器件，包括：

[0028] 电流源；第一布线；第二布线；第三布线；第四布线；第一发光元件；第二发光元件；

[0029] 第三晶体管，其中源极和漏极中的一个电连接到所述第一布线，另一个电连接到所述第一发光元件的一个电极；

[0030] 第一晶体管，其中源极和漏极中的一个电连接到所述第二布线，另一个电连接到所述第二发光元件的一个电极；

[0031] 第二晶体管，其中源极和漏极中的一个电连接到所述第一晶体管的栅极，另一个电连接到所述第三布线，栅极电连接到所述第四布线；

[0032] 将电流从所述电流源经由所述第一布线提供到所述第一发光元件的电路；

[0033] 在所述第一发光元件的一个电极和另一个电极之间发生短路时，关断所述第三晶体管的电路；

[0034] 将通过使用所述第一布线的电位而产生的电位提供到所述第二布线的电路；以及

[0035] 在所述多个子帧中的一个期间中，多次选择所述第四布线的电路。

[0036] 本发明之一是一种将一个帧分成多个子帧而显示图像的发光器件，包括：

[0037] 电流源；第一布线；第二布线；第三布线；第四布线；第一发光元件；第二发光元件；

[0038] 第三晶体管，其中源极和漏极中的一个电连接到所述第一布线，另一个电连接到所述第一发光元件的一个电极；

[0039] 反相器，其中输入端子电连接到所述第三晶体管的源极和漏极中的另一个，输出端子电连接到所述第三晶体管的栅极；

[0040] 第一晶体管，其中源极和漏极中的一个电连接到所述第二布线，另一个电连接到所述第二发光元件的一个电极；

[0041] 第二晶体管，其中源极和漏极中的一个电连接到所述第一晶体管的栅极，另一个电连接到所述第三布线，栅极电连接到所述第四布线；

[0042] 将电流从所述电流源经由所述第一布线提供到所述第一发光元件的电路；

[0043] 将通过使用所述第一布线的电位而产生的电位提供到所述第二布线的电路；以及

[0044] 在所述多个子帧中的一个期间中，多次选择所述第四布线的电路。

[0045] 注意，上述布线和电极包括从由铝 (Al)、钽 (Ta)、钛 (Ti)、钼 (Mo)、钨 (W)、钽

(Nd)、铬 (Cr)、镍 (Ni)、铂 (Pt)、金 (Au)、银 (Ag)、铜 (Cu)、镁 (Mg)、钪 (Sc)、钴 (Co)、锌 (Zn)、铌 (Nb)、硅 (Si)、磷 (P)、硼 (B)、砷 (As)、镓 (Ga)、铟 (In)、锡 (Sn)、氧 (O) 组成的组中选出的一个或多个元素、或采用以从所述组中选出的一个或多个元素作其成分的化合物和合金材料 (诸如铟锡氧化物 (ITO)、铟锌氧化物 (IZO)、掺杂了氧化硅的铟锡氧化物、氧化锌 (ZnO)、铝钨 (Al-Nd)、镁银 (Mg-Ag)、或组合这些化合物来得到的材料而形成。或者,包括由这些材料和硅组成的化合物 (硅化物) (诸如铝硅、钼硅、镍硅等) 或由这些材料和氮组成的化合物 (诸如氮化钛、氮化钽、氮化钼等) 而形成。

[0046] 此外,在硅 (Si) 中可以含有大量的 n 型杂质 (磷等) 或 p 型杂质 (硼等)。由于在硅中包含这些杂质,可以提高导电性且实现与通常的导体同样的工作,所以容易利用到布线和电极上。注意,作为硅可以采用单晶体、多晶体 (多晶硅) 或非晶体 (非晶硅)。通过使用单晶硅或多晶硅,可以降低电阻值。通过使用非晶硅,可以由简单的制作步骤而制造。

[0047] 此外,由于钨 (W) 具有高耐热性,所以是优选的。另外,由于钨 (W) 具有高耐热性,所以是优选的。特别地,由于钨和钼的合金可以提高耐热性,并且在铝中不容易发生小丘突起 (hillock),所以是优选的。另外,由于硅可以与晶体管所具有的半导体层同时形成且具有高耐热性,所以是优选的。另外,由于铟锡氧化物 (ITO)、铟锌氧化物 (IZO)、掺杂了氧化硅的铟锡氧化物、氧化锌 (ZnO)、硅 (Si) 具有透光性而可以用于透过光的部分,所以是优选的。例如,可以用作像素电极或共同电极。

[0048] 此外,布线和电极可以由上述材料的单层或叠层结构而形成。通过采用单层结构,可以使制造步骤简单化,减少制作步骤和时间,并且可以降低成本。另外,通过采用多层结构,可以发挥每个材料的优点且减小其缺点,从而可以形成性能好的布线或电极。

[0049] 例如,通过将低电阻材料 (铝等) 包含在多层结构之中,可以降低布线的电阻。另外,通过将具有高耐热性的材料包含在其中,例如采用将耐热性低但具有另外的优点的材料夹在耐热性高的材料之间的叠层结构,可以提高布线或电极整体的耐热性。例如,优选采用将含有铝的层夹在含有钼或钛的层之间而构成的叠层结构。此外,当存在有直接连接到由别的材料组成的布线或电极等的部分时,各个材料可能互相有负面影响。例如,由于一个材料进入到另一个材料之中而改变其特性,由此,可能不能实现本来的目的或者在制造时发生问题而不能正常地进行制造。在此情况下,通过将某一层夹在别的层之间或用别的层覆盖某一层之上,可以解决上述问题。例如,当要使铟锡氧化物 (ITO) 和铝接触时,优选在该两层之间夹着钛或钼。另外,当要使硅和铝接触时,优选在该两层之间夹着钛或钼。

[0050] 此外,第一晶体管的极性优选与第三晶体管的极性相同。例如,当第一晶体管的极性为 P 沟道型时,第三晶体管的极性也优选为 P 沟道型,当第一晶体管的极性为 N 沟道型时,第三晶体管的极性也优选为 N 沟道型。

[0051] 此外,在第二晶体管的极性为 N 沟道型的情形中,第四布线当被选择时变成 H 电平,当不被选择时变成 L 电平。如此,在第四布线被选择时,第二晶体管变为导通,而在第四布线不被选择时,第二晶体管变为关断。

[0052] 此外,在第二晶体管的极性为 P 沟道型的情形中,第四布线当被选择时变成 L 电平,当不被选择时变成 H 电平。如此,在第四布线被选择时,第二晶体管变为导通,而在第四布线不被选择时,第二晶体管变为关断。

[0053] 此外,在多个子帧的任何一个周期中第四布线优选被译码器电路多次选择。另外,通过使用多个扫描线选择电路(包括移位寄存器)和用于控制是否将多个扫描线选择电路的选择信号输出到第四布线的电路,也可以实现上述功能。

[0054] 此外,将和第一布线的电位相同的电位或根据由第一布线得到的电位而产生的电位供应到第二布线的电路可以是缓冲放大器电路,其第一输入端子电连接到第一布线,第二输入端子电连接到输出端子,而输出端子电连接到第二布线。

[0055] 此外,也可以在缓冲放大器电路的第一输入端子和第一布线之间设置开关。因为,只在第一布线的电位达到稳定状态时,才能够将第一布线的电位提供给缓冲放大器电路的第一输入端子。在此,电容元件可以与缓冲放大器电路的第一输入端子连接。通过连接电容元件,即使在开关变为截止时,缓冲放大器也可以根据储存在电容元件中的电位而稳定地工作。

[0056] 此外,作为本发明的发光器件的驱动方法,可以通过向所述第三布线多次提供数据信号,以对所述多个子帧的发光时间进行加权。

[0057] 此外,作为本发明的发光器件的驱动方法,多个子帧可以具有至少一个非发光周期。因为,通过在一个帧周期中提供非发光的加权,可以抑制图像不稳定的图像闪烁(flicker)等,从而可以提供高质量的发光器件。

[0058] 此外,数据信号可以使用模拟电压和数字电压。

[0059] 此外,在本发明中,第一发光元件优选在和第二发光元件相同的衬底上且通过和第二发光元件相同的制造步骤来形成。

[0060] 此外,本发明所示的开关可以采用各种各样的形式,作为其一例,可举出电气开关和机械开关等。也就是说,只要能够控制电流的流动,就不局限于特别的形式,可以使用各种各样的开关。例如,可以使用晶体管、二极管(PN二极管、PIN二极管、肖特基二极管、二极管接法晶体管等)和用这些元件组合成的逻辑电路。

[0061] 因此,当用晶体管作为开关时,由于该晶体管仅作为开关发挥作用,所以对晶体管的极性(导电型)没有特别的限制。然而,在关断电流小为优选时,优选使用关断电流小的极性的晶体管。作为关断电流小的晶体管,有设置LDD区域的晶体管或采用多栅结构的晶体管。另外,用作开关的晶体管的源端子的电位,优选在接近低电位侧电源(V<sub>ss</sub>、GND、0V等)的状态下工作时使用N沟道型,反之,优选在源端子的电位接近高电位侧电源(V<sub>dd</sub>等)的状态下工作时使用P沟道型。之所以如此是因为可以增大栅源间电压的绝对值,作为开关容易工作之故。另外,也可以使用N沟道型和P沟道型两种,作为CMOS型开关使用。当采用CMOS型开关时,即使在通过开关而输出的电压(即,开关的输入电压)高于或低于输出电压等情况变化时也可以适当地工作。

[0062] 此外,在本发明中,所谓连接指的是包括电连接和直接连接的情况。因此,在本发明公开的结构中,除了预定的连接关系之外,可在它们之间配置能够电连接的其它元件(例如,开关、晶体管、电容元件、电感器、电阻元件、二极管等)。或者,也可以在它们之间不夹其他元件而直接连接地配置。

[0063] 此外,显示元件、发光元件、显示器件和发光器件都可以使用各种各样的形式并且可以具有各种各样的元件。例如,可以适用由电效应或磁效应改变其对比度的显示媒介,诸如EL元件(有机EL元件、无机EL元件、或包含有机化合物和无机化合物的EL元件)、电子

发射元件、液晶元件、电子墨水、光栅光阀成像系统 (Grating Light Valve ;GLV)、等离子显示屏 (PDP)、数字微镜设备 (DMD)、压电陶瓷显示器、碳纳米管等。

[0064] 此外,作为使用EL元件的显示器件可举出EL显示器,作为使用电子发射元件的显示器件可举出场致发射显示器件 (FED) 和 SED 方式平面式显示器 (SED :表面传导电子发射显示器, Surface-conduction Electron-emitter Display) 等,作为使用液晶元件的显示器件可举出液晶显示器、透射液晶显示器、半透射液晶显示器、反射液晶显示器,作为使用电子墨水的显示器件可举出电子纸。

[0065] 此外,本发明的晶体管可以应用各种各样形式的晶体管。所以,对可使用的晶体管的种类没有限制。因此,可以应用使用以非晶硅和多晶硅为代表的非单晶半导体膜的薄膜晶体管 (TFT)、使用半导体衬底或 SOI 衬底而形成的 MOS 型晶体管、结合型晶体管、双极晶体管、使用如 ZnO 或 a-InGaZnO 等化合物半导体的晶体管、使用有机半导体或碳纳米管的晶体管、以及其他的晶体管。另外,非单晶半导体膜可以包含氢或卤。

[0066] 此外,配置有晶体管的衬底可以采用各种各样的衬底,不局限于特定的衬底。从而,例如可以在单晶衬底、SOI 衬底、玻璃衬底、石英衬底、塑料衬底、纸衬底、玻璃纸衬底、石料衬底等之上配置晶体管。另外,也可以在一个衬底上形成晶体管,然后将该晶体管转移到另一个衬底上,以在该另一个衬底上配置晶体管。

[0067] 此外,晶体管的结构可以采用各种各样的形式。即,不限制于特定的结构。例如,可以使用栅极数量为两个或更多的多栅极结构。通过采用多栅极结构,可以降低关断电流,也可以提高晶体管的耐压性来改善其可靠性,并且,即使在饱和区中工作时漏源间的电压产生变化的情况下,漏源间的电流也改变得不多,所以可以获取均匀的特性。此外,可以采用在沟道区域的上方和下方配置栅电极的结构。通过采用在沟道区的上下配置栅电极的结构,由于沟道区域增加,所以可以提高电流值并容易产生耗尽层而降低次阈值系数。另外,可以采用在沟道区上配置栅电极的结构或在沟道区下配置栅电极的结构,还可以采用顺交错型结构、反交错型结构、沟道区域分成为多个区域的结构,此外,每个晶体管可以并联连接或者串联连接。另外,沟道区 (或其一部分) 可以与源极和漏极重叠。通过采用沟道区 (或其一部分) 与源极和漏区重叠的结构,可以防止由于电荷积存在沟道区的一部分而导致工作不稳定。另外,可以有 LDD 区域。通过提供 LDD 区域,可以降低关断电流,也可以提高晶体管的耐压性来改善其可靠性,并且,即使在饱和区中工作时漏源间的电压产生变化的情况下,漏源间的电流也改变得不多,所以可以获取均匀的特性。

[0068] 注意,如上所述,本发明的晶体管可以使用各种各样的形式,且可以形成在各种各样的衬底上。从而,所有电路可以形成在玻璃衬底、塑料衬底、单晶衬底、SOI 衬底或其他任何衬底上。

[0069] 通过在衬底上形成所有电路,可以减少零件数量来降低成本,而且,可以通过减少与电路零件之间的连接数量来提高可靠性。另外,也可以在一个衬底上形成电路的一部分且在其他衬底上形成电路的其他部分。也就是说,不需要在相同的衬底上形成所有电路。例如,可以在玻璃衬底上用晶体管形成电路的一部分,并在单晶衬底上形成电路的其他部分,然后,将该 IC 芯片通过 COG (玻璃上载芯片, Chip On Glass) 方式连接到玻璃衬底上。另外,也可以将该 IC 芯片通过使用 TAB (带式自动接合, Tape Auto Bonding) 或印刷电路板来连接到玻璃衬底。如此,通过在相同衬底上形成电路的一部分,可以减少零件数量来降低成

本,而且,可以通过减少与电路零件之间的连接数量来提高可靠性。另外,高驱动电压部分和高驱动频率部分由于功耗大,所以如果不在相同衬底上形成这些部分,可以抑制功耗的增加。

[0070] 此外,在本发明中,一个像素是指能够控制亮度的一个要素。因此,作为一个例子,一个像素表示一个颜色要素,该一个颜色要素表现亮度。从而,在由R(红)、G(绿)、B(蓝)的颜色要素组成的彩色显示器件的情况下,像素的最小单位是由R的像素、G的像素和B的像素的三个像素来构成的。注意,颜色要素不局限于三色,可以用更多的颜色,例如,可举出用RGBW(W是白色)的方式或在RGB上增加黄色(Yellow)、蓝绿(Cyan)或紫红(Magenta)等的方式。

[0071] 另外,作为其他的例子,在每一个颜色要素使用多个区域来控制亮度的情况下,将该一个区域看作是一个像素。因此,作为一个例子,在进行面积灰度级时,每一个颜色要素具有多个控制亮度的区域,并且通过用整个区域而显示灰度级。此时,将一个用于控制亮度的区域看作是一个像素。由此,在此情况下,一个颜色要素由多个像素来构成。另外,在此情况下,每个像素中的用于显示的区域可能具有不同的大小。另外,可以在每一个颜色要素所包含的多个用于控制亮度的区域中,即在构成一个颜色要素的多个像素中,将供应到每个区域的信号设定为彼此稍微不同,以便使视角更加宽广。

[0072] 此外,本发明的像素可以包括以矩阵形式配置(排列)的像素。在此,以矩阵形式配置(排列)的像素包括根据由直纹和横纹组合成的所谓方格形状的条状方式来配置的像素。而且,当用三色颜色要素(例如RGB)进行全色显示时,包括以三角形配置三色颜色要素的各个点的像素。并且,还包括以拜尔(Bayer)形式配置的像素。注意,颜色要素不局限于三色,可以用更多的颜色,例如,可举出用RGBW(W是白色)的方式或在RGB上增加黄色(Yellow)、蓝绿(Cyan)或紫红(Magenta)等的方式。另外,颜色要素的各个点的发光区域可以具有不同的大小。

[0073] 此外,晶体管是指分别具有栅极、漏极和源极的至少包括三个端子的元件,并在源区和漏区之间包括沟道区。在此,由于源区和漏区根据晶体管的结构或工作条件等相互转换,因而很难确定哪个是源区,哪个是漏区。因此,在本发明中有可能将用作源极或漏极的区域不称为源极或漏区。此时,作为一个例子,可能称之为源极和漏极中的一方以及源极和漏极中的另一方。

[0074] 此外,栅极是指包括栅电极和栅布线(也称作栅极线或栅极信号线等)的整个结构或其一部分。栅电极是指在中间夹栅绝缘膜与形成沟道区域和LDD(Lightly Doped Drain)区域的半导体重叠的部分的导电膜。栅布线是指用于连接各个像素的栅电极之间,并且用于连接栅电极和另外布线的布线。

[0075] 然而,还存在着用作栅电极的同时也用作栅布线的部分。这样的区域可以称作栅电极,也可以称作栅布线。也就是说,存在有不能明确地区分栅电极和栅布线的差别的区域。例如,当延伸配置的栅布线和沟道区域重叠时,该重叠区域用作栅布线,但同时也用作栅电极。因此,该区域可以称作栅电极,也可以称作栅布线。

[0076] 另外,用和栅电极相同材料形成的与栅电极连接的区域也可以称作栅电极。同样,用和栅布线相同材料形成的与栅布线连接的区域也可以称作栅布线。这样的区域在更严密的意义上可能不与沟道区域重叠,或者可能没有作为连接到另外的栅电极的功能。然而,由



于制造成本的原因,存在有使用和栅电极或栅布线相同的材料形成的连接到栅电极或栅布线的区域。因此,这样的区域也可以称作栅电极或栅布线。

[0077] 另外,例如,在多栅极结构的晶体管中,一个晶体管的栅电极和另外的晶体管的栅电极通过由和栅电极相同的材料形成的导电膜来连接在一起的情况较多。这样的区域是为了将栅电极之间连接的区域,所以可以称作栅布线。然而,还可以将多栅极结构的晶体管看作是一个晶体管,所以可以称作栅电极。也就是说,由和栅电极或栅布线相同的材料形成的,且与栅电极或栅布线连接而配置的部分可以称作栅电极或栅布线。另外,例如,在栅电极和栅布线连接的部分中的导电膜可以称作栅电极,也可以称作栅布线。

[0078] 注意,栅极端子是指栅电极的区域以及与栅电极电连接的区域的一部分。

[0079] 此外,源极是指包括源区、源电极和源布线(也称作源极线或源极信号线等)的整个结构或其一部分。源区指的是含有大量P型杂质(硼和镓等)或N型杂质(磷和砷等)的半导体区域。从而,含有少量的P型杂质或N型杂质的区域,即所谓的LDD(Lightly Doped Drain)区域不包括在源区中。源电极是指由和源区不同的材料形成的与源区电连接而配置的部分的导电层。但是,源电极有可能含有源区。源布线是指用于连接各个像素的源电极之间,并且用于连接源电极和其他布线的布线。

[0080] 然而,还存在着用作源电极的同时也用作源布线的部分。这样的区域可以称作源电极,也可以称作源布线。也就是说,存在有不能明确地区分源电极和源布线的差别的区域。例如,当延伸配置的源布线和源区域重叠时,该重叠区域用作源布线,但同时也用作源电极。因此,该区域可以称作源电极,也可以称作源布线。

[0081] 另外,用和源电极相同材料形成的与源电极连接的区域以及连接源电极之间的部分可以称作源电极。另外,和源区重叠的部分也可以称作源电极。同样,用和源布线相同材料形成的与源布线连接的区域可以称作源布线。这样的区域在更严密的意义上可能没有作为连接到另外的源电极的功能。然而,由于制造成本的原因,存在有使用和源电极或源布线相同的材料形成的连接到源电极或源布线的区域。因此,这样的区域也可以称作源电极或源布线。

[0082] 另外,例如,在源电极和源布线连接的部分中的导电膜可以称作源电极,也可以称作源布线。

[0083] 注意,源极端子是指源区的区域、源电极的区域以及与源电极电连接的区域的一部分。

[0084] 注意,漏极的结构和源极一样。

[0085] 此外,本发明的半导体器件是指包括具有半导体元件(晶体管和二极管等)的电路的器件。另外,也可以是指通过利用半导体特性而工作的所有器件。而且,显示器件是指具有显示元件(液晶元件和发光元件等)的器件。另外,可以是指在衬底上形成有包含液晶元件或EL元件等显示元件的多个像素和驱动该多个像素的周边驱动电路的显示面板本身。而且,可以包括附连有柔性印刷电路(FPC)或印刷线路板(PWB)的元件(IC、电阻元件、电容元件、电感器和晶体管等)。另外,可以包括偏振片和相位差片等的光学膜。另外,还可以包括背光(可以包含光波导板、稜镜片(Prism Sheet)、扩散片、反射板、光源(LED和冷阴极管等))。另外,发光器件是指特别是包括EL元件或在FED中使用的元件等自发光型显示元件的显示器件。液晶显示器件是指具有液晶元件的显示器件。

[0086] 注意,在本发明中,诸如“形成在某种东西之上”或“在…上形成”等,即“…之上”或“…上”等的描述不限制于直接接触在某种东西之上的意思。在上述表现中,还包含不直接接触,即,两者之间夹有另外的东西的意思。从而,例如“在层 A 之上(或在层 A 上)形成层 B”的描述,含有“层 A 之上直接接触而形成层 B”的意思和“层 A 之上直接接触而形成另外的层(例如层 C 或层 D 等),并在其上直接接触而形成层 B”的意思。另外,“…的上方”的描述也是同样的,不局限于在某种东西上直接连接的意思,还可以包含“两者之间夹有另外的东西”的意思。从而,例如“在层 A 的上方形成层 B”的描述,含有“层 A 之上直接接触而形成层 B”的意思和“层 A 之上直接接触而形成另外的层(例如层 C 或层 D 等),并在其上直接接触而形成层 B”的意思。注意,“…下”或“…的下方”的描述也是同样的,含有直接接触的意思和不接触的意思。

[0087] 根据本发明,可以提供减少由于环境温度的改变和随时间进展的退化而导致的亮度不均匀性的发光器件。

#### 附图说明

- [0088] 图 1 是表示本发明的发光器件的图;
- [0089] 图 2 是表示本发明的像素的等效电路的图;
- [0090] 图 3 是表示本发明的像素的布局的图;
- [0091] 图 4 是表示本发明的像素的截面的图;
- [0092] 图 5A 和 5B 是表示本发明的监视电路的图;
- [0093] 图 6A 和 6B 是表示本发明的监视电路的图;
- [0094] 图 7A 和 7B 是表示本发明的监视电路的图;
- [0095] 图 8A 和 8B 是本发明的定时图;
- [0096] 图 9 是表示本发明的像素的等效电路的图;
- [0097] 图 10A 至 10C 是表示本发明的像素的等效电路的图;
- [0098] 图 11 是表示本发明的像素的等效电路的图;
- [0099] 图 12 是表示本发明的发光器件的图;
- [0100] 图 13 是表示本发明的发光器件的图;
- [0101] 图 14A 和 14B 是本发明的定时图;
- [0102] 图 15A 和 15B 是本发明的定时图;
- [0103] 图 16 是本发明的定时图;
- [0104] 图 17A 至 17F 是表示本发明的电子器具的图;
- [0105] 图 18 是表示本发明的发光器件的图;
- [0106] 图 19A 和 19B 是本发明的定时图;
- [0107] 图 20 是表示本发明的发光器件的图;
- [0108] 图 21 是本发明的定时图;
- [0109] 图 22 是表示本发明的信号线驱动电路的图;
- [0110] 图 23 是表示本发明的译码器电路的图;
- [0111] 图 24 是表示本发明的像素的等效电路的图;
- [0112] 图 25 是表示本发明的像素的等效电路的图;

[0113] 图 26 是表示本发明的像素的等效电路的图。

[0114] 实施方式

[0115] 下面将参考附图来详细描述本发明的实施方式。注意,本发明可以以多种不同形式被执行,并且只要是同一领域工作人员,就很容易了解一个事实,就是可以将本发明的形式和内容更改而不脱离本发明的宗旨和范围。所以,对本发明的解释并不局限于本实施方式中所记载的内容。而且,各个图表中的相同的部分将使用相同的附图标记,并省略相关的重复说明。

[0116] 注意,在本说明书中,各个元件之间的连接是指电连接关系。因此,在具有连接关系的元件之间有可能通过半导体元件或开关元件等来进行连接。

[0117] 另外,在本说明书中,晶体管的源电极和漏电极是为了根据晶体管的结构方便地区别栅电极之外的电极而采用的名称。本发明中,当对晶体管的极性没有限制时,根据其极性,源电极和漏电极的名称可能转换。因此,有可能将源电极或漏电极称作一个电极或另一个电极。

[0118] 实施方式 1

[0119] 在本实施方式中说明的是具有监视发光元件的发光器件的结构。

[0120] 在图 1 中,在绝缘衬底 20 上设置了像素部分 40、信号线驱动电路 43、第一扫描线驱动电路 41、第二扫描线驱动电路 42 以及监视电路 64。

[0121] 像素部分 40 设置有多个像素 10,且每一个像素都设置有发光元件 13 以及连接到发光元件 13 并具有控制电流供应功能的晶体管(下文中称作驱动晶体管)12。发光元件 13 连接到以圆形所示的电源 18。注意,在下面的实施方式中将举例说明像素 10 的具体结构。

[0122] 监视电路 64 包括监视发光元件 66、连接到监视发光元件 66 的晶体管(下文中称作监视控制晶体管)111、以及其输出端子连接到监视控制晶体管的栅电极且其输入端子连接到监视控制晶体管的其中一个电极以及监视发光元件上的反相器 112。恒流源 105 通过监视电流线(下文中称为监视线)113 连接到监视控制晶体管 111。监视控制晶体管 111 具有控制将电流从监视线 113 提供给多个监视发光元件 66 中的每一个的作用。由于监视线 113 通过晶体管连接到多个监视发光元件 66 所包括的电极上,该监视线可以具有监视电极电位的变化的功能。另外,恒流源 105 只要具有向监视线 113 提供恒定电流的功能即可。

[0123] 监视发光元件 66 和发光元件 13 在相同的条件下以相同的步骤来制造,从而也具有相同的结构。因此,它们对于环境温度的改变和随时间进展的退化具有相同或者几乎相同的特性。如上所述的监视发光元件 66 与以圆形所示的电源 18 相连接。在这里,连接到发光元件 13 的电源和连接到监视发光元件 66 的电源具有相等的电位,因此,用相同的附图标记电源 18 来表示它们。注意,在本实施方式中,假定监视控制晶体管 111 的极性为 p 沟道型来进行说明,然而,本发明并不限于于此,也可以采用 n 沟道型。在那种情况下,外围电路结构也需要适当地变化。

[0124] 不限制监视电路 64 的位置,并且可以在信号线驱动电路 43 和像素部分 40 之间,或者在第一扫描线驱动电路 41 或者第二扫描线驱动电路 42 和像素部分 40 之间设置监视电路 64。

[0125] 在监视电路 64 和像素部分 40 之间设置有缓冲放大器电路 110。该缓冲放大器电

路 110 具有两个输入端子,通过其中一个的输入端子连接到输出端子,可以具有相等的输入和输出电位。并且,该缓冲放大器电路是具有高输入阻抗以及高输出电流容量特性的电路。因此,只要是具有这些特性的电路,就可以适当地决定其电路结构。

[0126] 这种结构的缓冲放大器电路具有连同监视发光元件 66 的其中一个电极电位的变化,而改变施加到包含在像素部分 40 之内的发光元件 13 的电压的功能。

[0127] 在这种结构中,可以在相同的绝缘衬底 20 或者不同的衬底之上设置恒流源 105 和缓冲放大器电路 110。

[0128] 在前述结构中,从恒流源 105 向监视发光元件 66 提供恒定电流。当在这种状态下发生环境温度变化或者随时间的退化时,监视发光元件 66 的电阻值改变。例如,当发生随时间的退化时,监视发光元件 66 的电阻值增加。于是,由于提供给监视发光元件 66 的电流值是恒定的,所以在监视发光元件 66 的两端之间的电位差改变。具体地,在监视发光元件 66 的两个电极之间的电位差改变。此时,由于连接到电源 18 的电极电位被固定,所以连接到恒流源 105 的电极的电位改变。将该电极的电位变化通过监视线 113 提供给缓冲放大器电路 110。

[0129] 换言之,将上述电极的电位变化输入给缓冲放大器电路 110 的输入端子。将从缓冲放大器电路 110 的输出端子输出的电位通过驱动晶体管 12 提供给发光元件 13。具体地,被输出的电位作为发光元件 13 的一个电极的电位而提供。

[0130] 通过这样,将与环境温度的变化以及随时间的退化相关的在监视发光元件 66 中的变化反馈给发光元件 13。其结果,发光元件 13 能够依照环境温度变化以及随时间的退化以某一亮度来发光。因此,能够提供一种发光器件,其能够免受环境温度变化以及随时间的退化的影响地来显示图像。

[0131] 此外,由于设置了多个监视发光元件 66,其中的电位变化能够被平均化并提供给发光元件 13。换言之,在本发明中,由于通过提供多个监视发光元件 66 而可以使电位变化平均化,所以这是优选的。

[0132] 通过提供多个监视发光元件 66,可以做好对于其中发生短路等情况的监视发光元件的替换准备。

[0133] 此外,本发明可以设置连接到监视发光元件 66 的监视控制晶体管 111 和反相器 112。这些元件是考虑到由于监视发光元件 66 中的缺陷(包括初始缺陷和随时间的缺陷)导致监视电路 64 的工作不良而提供的。例如,考虑如下情况:当恒流源 105 和监视控制晶体管 111 不通过其他晶体管等而连接在一起时,在多个监视发光元件中的某一个监视发光元件 66 由制作步骤中的不良等在该监视发光元件所包括的阳极和阴极之间导致短路。此时,来自恒流源 105 的电流通过监视线 113 更多地被提供到短路的监视发光元件 66。由于多个监视发光元件互相并联连接,所以,当较多电流提供给短路的监视发光元件 66 时,所预定的一定量电流不提供给其他监视发光元件。结果,不能将监视发光元件 66 的适当的电位变化提供到发光元件 13。

[0134] 这种监视发光元件的短路是由于该监视发光元件的阳极电位和阴极电位相同或几乎相同而导致的。例如,在发光元件的制造过程中,因阳极和阴极之间的灰尘等可能引起短路。此外,除了阳极和阴极之间的短路,有可能由于扫描线和阳极之间发生短路,而在监视发光元件之内发生短路。

[0135] 鉴于上述问题,本发明提供了监视控制晶体管 111 和反相器 112。监视控制晶体管 111 切断供应到短路的监视发光元件 66 的电流,就是说在电气上将短路的监视发光元件和监视线断开,以便防止上述那样的因监视发光元件 66 的短路等导致的过大电流的供应。

[0136] 反相器 112 具有当多个监视发光元件中的任何一个短路时,输出使监视控制晶体管关断的电位的功能。此外,反相器 112 具有当多个监视发光元件中没有任何一个短路时,输出使监视控制晶体管导通的电位的功能。

[0137] 将利用图 5 说明监视电路 64 的详细工作。如图 5A 所示,在监视发光元件 66 所包含的电极中,在假定阴极电极 66c 的电位低于阳极电极 66a 的电位时,阳极电极 66a 连接到反相器 112 的输入端子,并且阴极电极 66c 连接到电源 18,从而具有固定电位。因此,当监视发光元件 66 所包含的阳极和阴极之间发生短路时,阳极电极 66a 的电位靠近阳极电极 66c 的电位。结果,由于将靠近阴极电极 66c 的电位的 Low 电位提供给反相器 112,该反相器 112 所包含的 p 沟道型晶体管 112p 导通。于是,从反相器 112 输出 p 沟道型晶体管 112p 的高电位侧的电位 ( $V_a$ ),并使其为监视控制晶体管 111 的栅极电位。换言之,输入到监视控制晶体管 111 的栅极的电位是  $V_a$ ,所以该监视控制晶体管 111 关断。

[0138] 注意,用作  $V_a$  的高电位侧的电位 (High 电位) 的 VDD 被设定为与发光元件的阳极电极的电位 (阳极电位) 相同或更高。此外, n 沟道型晶体管 112n 的低电位侧的电位、监视线 113 的 Low 电位以及  $V_a$  的 Low 电位都可以具有相同的电位。一般来说, n 沟道型晶体管 112 的低电位侧的电位是地电位。但是不局限于此,可以决定该 n 沟道型晶体管 112n 的低电位侧的电位,并使其对于 High 电位具有预定的电位差。预定的电位差可以根据发光材料的电流、电压、亮度特性或器件的规格来确定。

[0139] 在此,应该注意的是在监视发光元件 66 中流过恒定电流的顺序。此时,需要在监视控制晶体管 111 导通的状态下,开始在监视线 113 中流过恒定电流。在本实施方式中,如图 5B 所示,将  $V_a$  保持为 Low,并且开始在监视线 113 中流过电流。而且,对于  $V_a$  进行设定以便在监视线 113 的电位充分增加之后使该  $V_a$  成为 VDD。其结果,即使在监视控制晶体管 111 导通的情况下,也可以对监视线 113 进行充电。

[0140] 另一方面,当在监视发光元件 66 中没有短路时,由于阳极电极 66a 的电位被提供给反相器 112,所以 n 沟道型晶体管 112n 导通。于是,从反相器 112 输出能够充分使晶体管 111 导通的电位或者地电位的低电位侧的电位,因此,监视控制晶体管 111 导通。

[0141] 根据上述结构,可以防止将来自恒流源 105 的电流提供到短路的监视发光元件 66。从而,在存在有多个监视发光元件的情况下,当在监视发光元件中发生短路时,通过切断提供给短路的监视发光元件的电流,可以将监视线 113 的电位变化抑制到最小限度。其结果,可以将适当的监视发光元件 66 的电位变化提供到发光元件 13。

[0142] 注意,在本实施方式中,恒流源 105 只要是能够提供恒定电流的电路就可以,例如,可以使用晶体管制作恒流源。例如,可以将工作于饱和区域的晶体管配置在每一个监视像素中,并通过调整其栅电极来调整流过像素的电流值。下文中,将说明其结构。

[0143] 在图 20 中,在绝缘衬底 20 上设置有像素部分 40、信号线驱动电路 43、第一扫描线驱动电路 41、第二扫描线驱动电路 42 以及监视电路 64。

[0144] 像素部分 40 设置有多个像素 10,且每一个像素都设置有发光元件 13 以及连接到发光元件 13 并具有控制电流供应功能的晶体管 (下文中称作驱动晶体管) 12。发光元件连

接到以圆形所示的电源 18。注意,在下面的实施方式中将举例说明像素 10 的具体结构。

[0145] 监视电路 64 包括监视发光元件 66、连接到监视发光元件 66 的晶体管(下文中称作监视控制晶体管)111、连接到监视发光元件 66 的晶体管(下文中称作冗余晶体管)115、以及其输出端子连接到冗余晶体管的栅电极且其输入端子连接到监视控制晶体管的其中一个电极以及监视发光元件上的反相器 112。缓冲放大器电路 110 通过取样线 116 连接到冗余晶体管 115。电源 117 通过电源线 118 连接到监视控制晶体管 111。此外,电压输出电路 114 通过控制线 119 连接到监视控制晶体管 111 的栅电极。监视控制晶体管 111 具有控制将电压从电源线 118 提供给多个监视发光元件 66 中的每一个的作用。由于电源线 118 连接到多个监视发光元件 66 所包括的电极上,所以电源线 118 具有监视该电极电位的变化功能。另外,电源 117 只要具有向电源线 118 提供恒定电压的功能即可。

[0146] 监视发光元件 66 和发光元件 13 在相同的条件下以相同的步骤来制造,从而也具有相同的结构。因此,它们对于环境温度的改变和随时间进展的退化具有相同或者几乎相同的特性。如上所述的监视发光元件 66 与电源 18 相连接。在这里,连接到发光元件 13 的电源和连接到监视发光元件 66 的电源具有相等的电位,因此,用相同的参考标记电源 18 表示它们。注意,在本实施方式中,假定监视控制晶体管 111 的极性为 p 沟道型来进行说明,然而,本发明并不限于此,也可以采用 n 沟道型。在那种情况下,外围电路结构也需要适当地变化。

[0147] 不限制监视电路 64 的位置,并且可以在信号线驱动电路 43 和像素部分 40 之间,或者在第一扫描线驱动电路 41 或者第二扫描线驱动电路 42 和像素部分 40 之间设置监视电路 64。

[0148] 在监视电路 64 和像素部分 40 之间设置有缓冲放大器电路 110。该缓冲放大器电路是具有相等的输入和输出电位、高输入阻抗以及高输出电流容量特性的电路。因此,只要是具有这些特性的电路,就可以适当地决定其电路结构。

[0149] 电压输出电路 114 是指具有配合输入而输出任意电位的功能的电路,并且,不特别地限制其电路结构。例如,可以采用数字模拟转换电路等,其中通过输入视频信号等来确定输出电位。

[0150] 在这样的结构中,缓冲放大器电路 110 具有连同监视发光元件 66 的其中一个电极电位的变化,而改变施加到包含在像素部分 40 之内的发光元件 13 的电压的功能。

[0151] 在这种结构中,可以在相同的绝缘衬底 20 或者不同的衬底之上设置缓冲放大器电路 110 和电压输出电路 114。

[0152] 在前述结构中,从电源 117 向监视发光元件 66 提供恒定电压。而且,通过工作于饱和区域的监视控制晶体管 111 将恒定电流提供给监视发光元件 66。当在这种状态下发生环境温度变化或者随时间的退化时,监视发光元件 66 的电阻值改变。例如,当发生随时间的退化时,监视发光元件 66 的电阻值增加。于是,由于提供给监视发光元件 66 的电流值是恒定的,在监视发光元件 66 的电位差改变。具体地,在监视发光元件 66 的两个电极之间的电位差改变。此时,由于连接到以圆形所示的电源 18 的电极的电位被固定,连接到监视控制晶体管 111 的电极的电位改变。将该电极的电位变化通过冗余晶体管 115 和取样线 116 提供给缓冲放大器电路 110。

[0153] 换言之,将上述电极的电位变化输入给缓冲放大器电路 110 的输入端子。将从缓

冲放大器电路 110 的输出端子输出的电位通过驱动晶体管 12 提供给发光元件 13。具体地，被输出的电位作为发光元件 13 的一个电极的电位而提供。

[0154] 通过这样，将与环境温度的变化以及随时间的退化相关的在监视发光元件 66 中的改变反馈给发光元件 13。其结果，发光元件 13 能够依照环境温度变化以及随时间的退化以某一亮度来发光。因此，能够提供一种发光器件，其能够免受环境温度变化以及随时间的退化的影响地来显示图像。

[0155] 此外，由于设置了多个监视发光元件 66，其中的电位变化能够被平均化而提供给发光元件 13。换言之，在本发明中，由于通过提供多个监视发光元件 66 可以使电位变化平均化，所以这是优选的。

[0156] 通过提供多个监视发光元件 66，可以做好对于其中发生短路等情况的监视发光元件的替换准备。

[0157] 鉴于上述问题，本发明提供了冗余晶体管和反相器 112。冗余晶体管停止从短路的监视发光元件 66 取样，就是说，在电气上将短路的监视发光元件和缓冲放大器电路 110 断开，以便防止因如上所述的监视发光元件 66 的短路等导致的过大电流的供应。

[0158] 反相器 112 具有当多个监视发光元件 66 中的任何一个短路时，输出使冗余晶体管 115 关断的电位的功能。此外，反相器 112 具有当多个监视发光元件 66 中没有一个是短路时，输出使冗余晶体管 115 导通的电位的功能。

[0159] 此外，尽管本实施方式中所描述的监视电路 64 包括多个监视发光元件 66、监视控制晶体管 111 和反相器 112，但本发明并不局限于此。例如，只要具有当监视发光元件短路时检测该情况，切断通过监视线 113 提供到短路的监视发光元件的电流的功能，就可以使用任何电路作为反相器 112。具体地，反相器 112 只要具有使监视控制晶体管关断，以便切断提供到短路的监视发光元件的电流的功能即可。

[0160] 此外，本实施方式中，使用多个监视发光元件 66。由于即使监视发光元件中的某一个发生不良，也可以进行监视工作，所以这是优选的。而且，由于通过提供多个监视发光元件 66 可以使监视工作平均化，所以这是优选的。

[0161] 在本实施方式中，缓冲放大器电路 110 为了防止电位变动而设置。从而，除了该缓冲放大器电路 110 之外，还可以使用如缓冲放大器电路那样能够防止电位改动的其他电路。也就是说，在将监视发光元件 66 的一个电极电位传送到发光元件 13 的情况下，当监视发光元件 66 和发光元件 13 之间设置用于防止电位变动的电路时，该电路不局限于上述缓冲放大器电路 110，可以使用具有任何结构的电路。

[0162] 实施方式 2

[0163] 在本实施方式中，将说明与上述实施方式不同的，当监视发光元件短路时关断监视控制晶体管的电路结构以及其工作。

[0164] 图 6A 所示的监视电路 64 包括 p 沟道型的第一晶体管 80、具有与第一晶体管共同的栅电极且与第一晶体管并联连接的 n 沟道型的第二晶体管 81、与第二晶体管串联连接的 n 沟道型的第三晶体管 82。监视发光元件 66 连接到第一和第二晶体管 80、81 的栅电极。监视控制晶体管 111 的栅电极连接到第一和第二晶体管 80、81 的互相连接的电极。其他结构与图 5 所示的监视电路 64 一样。

[0165] 另外，第一 p 沟道型晶体管 80 的高电位侧为电位  $V_a$ ，第三 n 沟道型晶体管 82 的栅

电极电位为  $V_b$ 。而且,使监视线 113 的电位、电位  $V_a$ 、电位  $V_b$  如图 6B 所示那样工作。

[0166] 首先,在监视线 113 的电位充分地增加之后,使电位  $V_a$  为 High。在监视发光元件 66 短路的情况下,监视发光元件 66 的阳极电位,即点 D 的电位,降低到和监视发光元件 66 的阴极相同的程度。于是,Low 电位被输入到第一和第二晶体管 80、81 的栅电极,从而 n 沟道型的第二晶体管 81 关断, p 沟道型的第一晶体管 80 导通。而且,第一晶体管 80 的一个电位的高电位侧的电位被输入到监视控制晶体管 111 的栅电极,以使其关断。其结果,来自监视线 113 的电流不被供应到短路的监视发光元件 66 中。

[0167] 此时,在因短路的范围小而使阳极电位略微降低的情形中,有可能难以控制第一和第二晶体管 80、81 中的任何一个为导通或关断。因此,如图 6 所示,将电位  $V_b$  供应到第三晶体管 82 的栅电极。也就是说,如图 6B 所示,当电位  $V_a$  为 High 时,使电位  $V_b$  为 Low 电位。于是, n 沟道型的第三晶体管 82 关断。其结果,在阳极电位为比  $V_a$  降低第一晶体管的阈值电压的电位时,可以使第一晶体管 80 导通,而且可以使监视控制晶体管 111 关断。

[0168] 这样,通过控制电位  $V_b$ ,即使在阳极电位略微降低时也可以正确地使监视控制晶体管 111 关断。

[0169] 注意,在监视发光元件正常工作时,监视控制晶体管 111 被控制为导通。也就是说,由于阳极电位与监视线 113 的 High 电位几乎相同,所以第二晶体管 81 导通。其结果, Low 电位被施加到监视控制晶体管 111 的栅电极,从而监视控制晶体管 111 导通。

[0170] 如图 7A 所示,监视电路 64 包括 p 沟道型的第一晶体管 83、与第一晶体管串联连接的 p 沟道型的第二晶体管 84、具有与第二晶体管共同的栅电极的 n 沟道型的第三晶体管 85、具有与第一晶体管共同的栅电极且与第一晶体管并联连接的 n 沟道型的第四晶体管 86。监视发光元件 66 连接到第二和第三晶体管 84、85 的栅电极。监视控制晶体管 111 的栅电极连接到第二和第三晶体管 84、85 的互相连接的电极。而且,监视控制晶体管 111 的栅电极连接到第四晶体管 86 的一个电极。其他结构与图 5 所示的监视电路 64 一样。

[0171] 首先,在监视线 113 的电位充分地增加之后,使电位  $V_e$  为 Low,从而,第一晶体管 83 的栅电极电位变为  $V_e$  的 Low 电位。在监视发光元件 66 短路的情况下,监视发光元件 66 的阳极电位,即点 D 的电位,降低到和监视发光元件 66 的阴极相同的程度。于是,Low 电位被输入到第二和第三晶体管 84、85 的栅电极,从而 n 沟道型的第三晶体管 85 关断, p 沟道型的第二晶体管 84 导通。另外,当电位  $V_e$  为 Low 时,第一晶体管 83 导通,第四晶体管 86 关断。而且,第一晶体管 83 的高电位侧的电位  $V_f$  经由第二晶体管 84 被输入到监视控制晶体管 111 的栅电极,以使其关断。其结果,来自监视线 113 的电流不被供应到短路的监视发光元件 66 中。注意,High 电位不断被提供到电位  $V_f$ 。

[0172] 这样,通过控制栅电极电位  $V_e$ ,可以正确地使监视控制晶体管 111 关断。

[0173] 实施方式 3

[0174] 在本发明中,可以将反向电压施加到发光元件和监视发光元件。由此,本实施方式将说明施加反向电压的情况。

[0175] 反向电压是指在以发光元件 13 和监视发光元件 66 发光时所施加的电压为正方向电压的情况下,施加反相正向电压的 High 电位和 Low 电位而得到的电压。如果用监视发光元件 66 具体地说明则是:为了反相阳极电极 66a 和阴极电极 66c 的电位,使施加到监视线 113 的电位低于电源 18 的电位。



[0176] 具体来说,如图 16 所示,阳极电极 66a 的电位(阳极电位:Va)和阴极电极 66c 的电位(阴极电位:Vc)为 Low 电位。与此同时,将监视线 113 的电位(V113)反相。这个阳极电位和阴极电位反相的期间称作反向电压施加周期。而且,在经过预定的反向电压施加周期后,返回阴极电位,并将恒定电流流过监视线 113,以完成充电。也就是说,在充分地提高电压之后,返回电位。此时,监视线 113 的电位以曲线形返回,这是由于以恒定电流对多个监视发光元件充电,并且对寄生电容充电的缘故。

[0177] 优选的是,将阳极电位反相,接着将阴极电位反相。然后,在经过预定的反向电压施加周期后,返回阳极电位,接着返回阴极电位。然后,在将阳极电位反相的同时,将监视线 113 的电位充电到 High。

[0178] 在此反向电压施加周期中,驱动晶体管 12 和监视控制晶体管 111 需要变为导通。

[0179] 对发光元件施加反向电压的结果是,能够改进发光元件 13 和监视发光元件 66 的缺陷状况,而提高可靠性。此外,发光元件 13 和监视发光元件 66 可能具有阳极和阴极短路的初始缺陷,这是由于异物的粘连、由阳极或阴极中的微小凸起产生的针孔、以及电致发光层的不均匀而导致的。当引起这些初始缺陷时,不能根据信号进行发光或者不发光,且大部分电流流过短路元件。其结果,引起图像不能良好地显示的问题。这种缺陷可能在任意像素中出现。

[0180] 因此,如本实施方式所示,可以通过向发光元件 13 和监视发光元件 66 施加反向电压而使电流仅局部地流到短路部分,从而在短路部分中产生热,可以使其氧化或碳化。结果,可以使短路部分绝缘化,而且电流流到其他部分,就可以使发光元件 13 和监视发光元件 66 正确地工作。如此,即使存在初始缺陷,也可以通过上述那样地施加反向电压而消除该缺陷。注意,优选在发货之前进行这种短路部分的绝缘化。

[0181] 另外,不仅是初始缺陷,而且还会产生随着时间的推移在阳极与阴极之间发生另一种短路。这种缺陷也称作累进缺陷。在此,如本发明中所示,通过定期向发光元件 13 和监视发光元件 66 施加反向电压,即使发生累进缺陷,也可以消除这种缺陷,因此,可以使发光元件 13 和监视发光元件 66 正确地工作。

[0182] 另外,通过施加反向电压可以防止图像的烧印痕。该图像的烧印痕是由于发光元件 13 的退化状态而产生的,但通过施加反向电压可以降低退化程度。其结果,可以防止图像的烧印痕。

[0183] 一般来说,发光元件 13 和监视发光元件 66 的退化在初期进度很快,但随时间的推移其退化进度渐渐变慢。也就是说,退化过一次的发光元件 13 和监视发光元件 66 不容易产生程度更深的退化。其结果,在每个发光元件 13 之间发生不均匀。因此,可在发货之前,或在不显示画像时等,使所有发光元件 13 和监视发光元件 66 发光,从而使其中没有产生退化的元件产生退化,以使所有元件的退化状态平均化。也可以在发光器件中设置这样的使所有元件发光的结构。

[0184] 实施方式 4

[0185] 在本实施方式中,将说明像素电路及其结构的一个实例。

[0186] 图 2 表示可以适用于本发明的像素部分的像素电路。在像素部分 40 中以矩阵形式提供有信号线 Sx、扫描线 Gy、电源线 Vx,且每个交叉点上提供有像素 10。该像素 10 包括开关晶体管 11、驱动晶体管 12、电容元件 16、发光元件 13。

[0187] 说明在该像素中的连接关系。在信号线  $S_x$  和扫描线  $G_y$  的交叉处提供开关晶体管 11。开关晶体管 11 的一个电极连接到信号线  $S_x$  而其栅电极连接到扫描线  $G_y$ 。驱动晶体管 12 的一个电极连接到电源线  $V_x$  而其栅电极连接到开关晶体管 11 的另一电极。提供电容元件 16 以用于保持驱动晶体管 12 的栅源间的电压。在本实施方式中,电容元件 16 的一个电极连接到电源线  $V_x$  而其另一电极连接到驱动晶体管 12 的栅电极。注意,当例如驱动晶体管 12 的栅极电容大而漏电流小时就没有必要提供电容元件 16。发光元件 13 连接到驱动晶体管 12 的另一电极。

[0188] 说明这种像素的驱动方法。

[0189] 首先,当开关晶体管 11 导通时,从信号线  $S_x$  输入视频信号。按照视频信号在电容元件 16 中累积电荷。当在驱动晶体管 12 的栅源间的电压 ( $V_{gs}$ ) 超出驱动晶体管 12 的阈值电压时,驱动晶体管 12 导通。于是,向发光元件 13 提供电流以发光。这时,驱动晶体管 12 在线性区或饱和区都可以工作。如果工作在饱和区,驱动晶体管 12 可以提供恒定电流。同时,如果工作在线性区,可以以恒定电压驱动驱动晶体管,使得功率消耗低。

[0190] 下文中,参考定时图说明像素的驱动方法。

[0191] 图 8A 是在每秒 60 次写图像的情况下的一个帧周期的定时图。在该定时图中,纵坐标表示扫描线  $G$  (从第一行到最后一行) 而横坐标表示时间。

[0192] 一个帧周期包括  $m$  ( $m$  是 2 或更大的自然数) 个子帧周期  $SF_1$ 、 $SF_2$ 、...、 $SF_m$ , 每个子帧周期  $SF_1$ 、 $SF_2$ 、...、 $SF_m$  分别包括写入工作周期  $Ta_1$ 、 $Ta_2$ 、...、 $Ta_m$ 、显示周期 (发光周期)  $Ts_1$ 、 $Ts_2$ 、...、 $Ts_m$ 、反向电压施加周期和反向电位施加周期的预备周期  $SE$ 。在本实施方式中,如图 8A 所示,一个帧周期提供有子帧周期  $SF_1$ 、 $SF_2$  和  $SF_3$ 、反向电位施加周期的预备周期  $SE$  以及反向电压施加周期 (FRB)。在每个子帧周期中,顺序进行写入工作周期  $Ta_1$  到  $Ta_3$ , 各自后面跟着显示周期  $Ts_1$  到  $Ts_3$ 。另外,只要能够显示分级,显示周期的长度就没有特别的限制。对在每秒写图像的次數也没有特别的限制。

[0193] 此外,不一定必须提供反向电压施加周期 (FRB)。

[0194] 也可以在一个帧周期中提供非发光周期。作为采用这个方式的效果之一可以举出当进行诸如动画显示时能够获得清晰图像。

[0195] 图 8B 的定时图示出某一行 (第  $i$  行) 的写入工作周期、显示周期和反向电压施加周期。在写入工作周期  $Ta_1$ 、 $Ta_2$ 、 $Ta_3$  和显示周期  $Ts_1$ 、 $Ts_2$ 、 $Ts_3$  交替出现之后出现反向电压施加周期  $RB$ 。具有写入工作周期  $Ta_1$ 、 $Ta_2$ 、 $Ta_3$  和显示周期  $Ts_1$ 、 $Ts_2$ 、 $Ts_3$  的周期称作正向电压施加周期。

[0196] 写入工作周期  $Ta$  可以分成多个工作周期。在本实施方式中,使其分成两个工作周期,其中一个进行删除工作,另一个进行写入工作。为了提供删除工作和写入工作,输入  $We$  (Write Erase) 信号。在以下的实施方式将说明其他删除工作和写入工作以及信号的详细内容。

[0197] 图 21 表示当将图 8 所示的一个帧周期的定时图的写入工作周期  $Ta$  分成四个工作周期时的一个具体例子。

[0198] 一个帧周期包括 11 个子帧周期而 11 个子帧周期包括 10 个显示周期和一个非发光周期。在本实施方式中,如图 21 所示,一个帧周期具有子帧周期,该子帧周期之一成为非发光周期。另外,只要能够显示分级,就对显示周期的长度没有特别的限制。对在每秒写

图像的个数也没有特别的限制。

[0199] 此外,可以提供多个非发光周期,也可以不提供。

[0200] 此外,写入工作周期  $T_a$  不仅可以分成删除工作和写入工作,还可以在一方进行写入工作,并在另一方也进行写入工作,亦即只进行多次写入工作。为了提供多个写入工作,输入 WE (Write Erase) 信号。当然,可以使用译码器电路。以下的实施方式将说明其详细内容。

[0201] 另外,在非发光周期中施加反向电压。直接在非发光周期之前提供使所有像素的开关晶体管同时导通的周期,亦即,使所有的扫描线导通的周期(导通周期)。

[0202] 在反向电压施加周期之后紧接着可以提供使所有像素的开关晶体管同时关断,即,使所有扫描线关断的周期(关断周期)。

[0203] 另外,紧接在反向电压施加周期之前提供删除周期(SE)。该删除周期可以进行与上述删除工作同样的工作。在删除周期中,按顺序删除紧接在删除周期之前的子帧周期,即在本实施方式中的 SF3 已写入的数据。这是因为,在导通周期,在完成最后一行的像素的显示周期之后开关晶体管同时导通,从而第一行等的像素具有不必要的显示周期。

[0204] 如此,通过诸如扫描线驱动电路以及信号线驱动电路的驱动电路来进行为了提供导通周期、关断周期和删除周期的控制。

[0205] 注意,向发光元件 13 施加反向电压的时序,即反向电压施加周期并不限于图 8A 和 8B 所示的时序。那就是说,不一定对每个帧周期提供反向电压施加周期,也不一定在一个帧周期的后面部分中提供反向电压施加周期。只需要在紧接施加周期(RB)之前提供导通周期并且只需要在紧接施加周期(RB)之后提供关断周期。另外,反相发光元件的阳极电位和阴极电位的顺序并不限于图 8A 和 8B 所示的顺序。也就是说,在阴极电极的电位增加之后,阳极电极的电位可以下降。

[0206] 图 3 示出图 2 中所示的像素电路的布局示例。首先,形成构成开关晶体管 11 和驱动晶体管 12 的半导体膜。然后,形成第一导电膜,并且用作栅绝缘膜的绝缘膜插在它们之间。该导电膜可以用作开关晶体管 11 和驱动晶体管 12 的栅电极以及扫描线  $G_y$ 。这时,开关晶体管 11 优选有双栅结构。

[0207] 然后,形成第二导电膜,并且用作层间绝缘膜的绝缘膜插在它们之间。该导电膜可以用作开关晶体管 11 和驱动晶体管 12 的漏极布线和源极布线,或可以用作信号线  $S_x$  和电源线  $V_x$ 。这时,可以由堆叠第一导电膜、用作层间绝缘膜的绝缘膜以及第二导电膜的叠层结构来形成电容元件 16。驱动晶体管 12 的栅电极通过接触孔连接到开关晶体管的另一电极。

[0208] 提供在像素中的开口部分中形成像素电极 19。该像素电极连接到驱动晶体管 12 的另一电极。如果在第二导电膜和像素电极 19 之间提供绝缘膜等,那么需要像素电极 19 通过接触孔连接到驱动晶体管 12 的另一电极。如果没有提供绝缘膜等,像素电极可以直接连接到驱动晶体管 12 的另一电极。

[0209] 图 4 是沿图 3 的线 A-B 和 B-C 切割获得的横截面视图。

[0210] 在绝缘衬底 20 上形成有被选择蚀刻的半导体膜,基底膜插在它们中间。作为绝缘衬底 20,可以采用诸如钡硼硅酸盐玻璃和铝硼硅酸盐玻璃的玻璃衬底、石英衬底、不锈钢(SUS)衬底等。另外,由诸如以 PET(聚对苯二甲酸乙二醇酯)、PEN(聚萘二甲酸乙二醇酯)

以及 PES(聚醚硫化物)为代表的塑料和丙烯酸的柔性合成树脂制成的衬底与其它衬底相比通常具有更低的热阻,但如其在制造步骤期间可以承受处理温度则可以使用它。作为基底膜,可以使用诸如氧化硅、氮化硅以及氮化氧化硅的绝缘膜。

[0211] 在基底膜上形成具有 25nm 到 100nm(优选为 30nm 到 60nm)的厚度的非晶体半导体膜。除了硅之外,硅锗可以用于非晶体半导体膜。

[0212] 接着,根据需求使非晶体半导体膜结晶,以形成晶体半导体膜。通过使用炉子、激光辐射、从灯发出的光的照射(此后称作灯退火)或者它们的组合可以进行结晶化。例如,通过向非晶体半导体膜掺杂金属元素并使用炉子进行热处理来形成晶体半导体膜。因为可以在低温下使半导体膜结晶,所以优选添加金属元素。

[0213] 对这样形成的晶体半导体膜进行蚀刻以具有预定的形状。预定的形状是成为如在图 3 中所示的开关晶体管 11 和驱动晶体管 12 的形状。

[0214] 然后,形成用作栅绝缘膜的绝缘膜。形成厚度为 10nm 到 150nm 并且优选为 20nm 到 40nm 的该绝缘膜以便覆盖半导体膜。例如,绝缘膜可以使用氧化氮化硅膜、氧化硅膜等,并且可以采用单层结构或叠层结构。

[0215] 在半导体膜上形成用作栅电极的第一导电膜,栅绝缘膜插在它们中间。尽管栅电极可以具有单层结构或叠层结构,在本实施方式中使用由导电膜 22a 和 22b 构成的叠层结构。通过使用从 Ta、W、Ti、Mo、Al 和 Cu 中选择的元素或主要包含这种元素的合金材料或化合物材料可以形成每层导电膜 22a 和 22b。在本实施方式中,导电膜 22a 由厚度为 10nm 到 50nm,例如 30nm 的氮化钽膜制成,而导电膜 22b 堆叠在其上,使用的是厚度为 200nm 到 400nm,例如 370nm 的钨膜。

[0216] 接着,以栅电极作为掩模添加杂质元素。这时,除高浓度杂质区外可以形成低浓度杂质区。这称作 LDD(低掺杂漏极)结构。特别地,低浓度杂质区重叠于栅电极的结构称作 GOLD(栅漏重叠的 LDD)结构。N 沟道型晶体管优选采用具有低浓度杂质区的结构。

[0217] 该低浓度杂质区有可能引起不需要的电容的形成。因此,在使用具有 LDD 结构或 GOLD 结构的 TFT 来形成像素的情况下最好采用本发明的驱动方法。

[0218] 随后,形成用作层间绝缘膜 30 的绝缘膜 28 和 29。绝缘膜 28 可以由包含氮的绝缘膜形成,并且在本实施方式中,通过等离子体 CVD 形成厚度为 100nm 的氮化硅膜。此外,通过使用有机材料或无机材料可以形成绝缘膜 29。有机材料包括聚酰亚胺、丙烯酸、聚酰胺、聚酰亚胺酰胺、苯并环丁烯、硅氧烷以及聚硅氮烷。硅氧烷由硅(Si)和氧(O)的结合物形成的骨架结构组成。硅氧烷以聚合物为起始材料来形成,该聚合物具有至少包含氢的有机组(诸如烷基群或芳烃)作为取代基、氟群作为取代基、或至少含氢的有机群和氟群中的一种作为取代基。使用包含具有硅(Si)和氮(N)的结合物的聚合物材料的液体材料作为起始材料形成聚硅氮烷。无机材料包括含有氧或氮的绝缘膜,诸如氧化硅( $\text{SiO}_x$ )、氮化硅( $\text{SiN}_x$ )、氧化氮化硅( $\text{SiO}_x\text{N}_y$  ( $x > y$ ))以及氮化氧化硅( $\text{SiN}_x\text{O}_y$  ( $x > y$ ) ( $x, y = 1, 2, \dots$ ))。可选地,绝缘膜 29 可以具有这些绝缘膜的叠层结构。具体地,当通过使用有机材料形成绝缘膜 29 时,虽然改进了平整性而水分和氧被吸入有机材料中。为了阻止该情况,可以在有机材料上形成含无机材料的绝缘膜。优选使用含氮的绝缘膜作为无机材料,因为可以防止诸如 Na 的碱离子进入。有机材料优选用于绝缘膜 29,因为可以改进平整性。

[0219] 在层间绝缘膜 30 和栅绝缘膜中形成接触孔。然后,形成第二导电膜,其用作开关

晶体管 11 和驱动晶体管 12 的源极布线和漏极布线 24、信号线 S<sub>x</sub> 以及电源线 V<sub>x</sub>。作为第二导电膜可以使用由诸如铝 (Al)、钛 (Ti)、钼 (Mo)、钨 (W) 以及硅 (Si) 的元素构成的膜或者使用这些元素的合金膜。在本实施方式中,通过堆叠厚度分别为 60nm、40nm、300nm 和 100nm 的钛膜、氮化钛膜、铝硅合金膜以及钛膜 (Ti、TiN、Al-Ti、Ti) 形成第二导电膜。

[0220] 然后,形成绝缘膜 31 以便覆盖第二导电膜。作为绝缘膜 31 可以使用上述的层间绝缘膜 30 的材料。通过提供这种绝缘膜 31 可以实现高的开口率。

[0221] 而且,在设在绝缘膜 31 的开口部分中形成像素电极 (也称作第一电极) 19。为了增加在开口部分中的像素电极的台阶覆盖性 (stepcoverage), 开口部分的末端部分优选是有多个曲率半径的稍圆的形状。作为像素电极 19 可以使用诸如铟锡氧化物 (ITO)、通过将 2% 到 20% 的氧化锌 (ZnO) 混合到铟氧化物中获得的铟锌氧化物 (IZO)、通过将 2% 到 20% 的氧化硅 (SiO<sub>2</sub>) 混合到氧化铟中获得的 ITO-SiO<sub>x</sub>、有机铟以及有机锡的透光材料。像素电极 19 也可以使用从银 (Ag)、钽、钨、钛、钼、铝以及铜中选择的元素或主要包含这种元素的合金材料或化合物材料的遮光材料。此时,当通过使用有机材料形成绝缘膜 31 以改进平整性时,像素电极的形成表面的平整性得以改进,从而可以施加恒定电压并防止短路。

[0222] 在第一导电膜重叠于像素电极的区域 430 中可能出现电容耦合。该电容耦合是不希望的电容。通过本发明的驱动方法可以去除这种不希望的电容。

[0223] 随后,通过汽相淀积或喷墨法形成电致发光层 33。电致发光层 33 具有有机材料或无机材料,并任意组合电子注入层 (EIL)、电子传输层 (ETL)、发光层 (EML)、空穴传输层 (HTL)、空穴注入层 (HIL) 等来形成。注意,每层之间的界限不一定是清晰明确的,并且还有各层的材料彼此部分地混合的情况,这使得边界模糊。另外,电致发光层的结构并不限于上述叠层结构。

[0224] 而且,通过溅射或汽相淀积形成第二电极 35。根据像素结构,发光元件的第一电极 (像素电极) 19 和第二电极 35 用作阳极或阴极。

[0225] 作为阳极材料优选使用具有高功函数 (4.0eV 或更高的功函数) 的金属、合金、导电化合物及其混合物等。更具体地,可以使用 ITO、通过将 2% 到 20% 的氧化锌 (ZnO) 混合到氧化铟中获得的 IZO、金 (Au)、铂 (Pt)、镍 (Ni)、钨 (W)、铬 (Cr)、钼 (Mo)、铁 (Fe)、钴 (Co)、铜 (Cu)、钯 (Pd)、金属材料的氮化物 (TiN) 等。

[0226] 另一方面,作为阴极材料优选使用具有低功函数 (3.8eV 或更低的功函数) 的金属、合金、导电化合物及其混合物。更具体地,可以使用属于周期表第一组或第二组的元素,即诸如 Li 和 Cs 的碱金属、诸如 Mg、Ca 和 Sr 的碱土金属、含它们的合金 (Mg:Ag、Al:Li) 或化合物 (LiF、CsF、CaF<sub>2</sub>) 以及包括稀土金属的过渡金属。然而,因为需要阴极透光,所以将这些金属或包含它们的合金形成得极薄,并且堆叠诸如 ITO 的金属 (包括合金) 而形成。

[0227] 接下来,可以形成保护膜以覆盖第二电极 35。作为保护膜,可以使用氮化硅膜或 DLC 膜。

[0228] 通过这种方式,可以完成发光器件的像素。

[0229] 实施方式 5

[0230] 在本实施方式中,说明具有上述实施方式所示的像素电路的发光器件的整体结构,其中,写入周期 T<sub>a</sub> 被分成两个工作周期,一个周期进行删除工作,另一个周期进行写入工作。

[0231] 如在图 12 中所示,本发明的发光器件包括以矩阵方式布置前面提到的多个像素 10 的像素部分 40、第一扫描线驱动电路 41、第二扫描线驱动电路 42 以及信号线驱动电路 43。可以使第一扫描线驱动电路 41 和第二扫描线驱动电路 42 彼此面对地进行设置,并在二者之间插入像素部分 40,或者可以在像素部分 40 的上下左右四个边中的一个边上设置第一扫描线驱动电路 41 和第二扫描线驱动电路 42。

[0232] 信号线驱动电路 43 包括脉冲输出电路 44、锁存器 45 以及选择电路 46。锁存器 45 具有第一锁存器 47 和第二锁存器 48。选择电路 46 具有晶体管(此后称作 TFT 49)和模拟开关 50 作为开关组件。在每列中提供对应于信号线的 TFT 49 和模拟开关 50。另外,在本实施方式中,在每列中提供反相器 51 用于产生 WE 信号的反相信号。注意,当 WE 信号的反相信号由外部提供时,则不必提供反相器 51。

[0233] TFT 49 的栅电极连接到选择信号线 52,并且其一个电极连接到信号线而另一电极连接到电源 53。在第二锁存器 48 和每条信号线之间提供模拟开关 50。换言之,模拟开关 50 的输入端子连接到第二锁存器 48 而输出端子连接到信号线。模拟开关 50 的两个控制端子之一连接到选择信号线 52 而另一端子通过反相器 51 连接到选择信号线 52。电源 53 具有关断每个像素中的驱动晶体管 12 的电位,并且如果 n 沟道型晶体管用作驱动晶体管 12 那么电源 53 的电位处于 Low 而如果 p 沟道型晶体管用作驱动晶体管 12 那么电源 53 的电位处于 High。

[0234] 第一扫描线驱动电路 41 包括脉冲输出电路 54 和选择电路 55。第二扫描线驱动电路 42 包括脉冲输出电路 56 和选择电路 57。分别向脉冲输出电路 54 和 56 输入启动脉冲(G1SP、G2SP)。还分别向脉冲输出电路 54 和 56 输入时钟脉冲(G1CK、G2CK)和其反相的时钟脉冲(G1CKB、G2CKB)。

[0235] 选择电路 55 和 57 连接到选择信号线 52,但是包括在第二扫描线驱动电路 42 中的选择电路 57 通过反相器 58 连接到选择信号线 52。换言之,通过选择信号线 52 输入到选择电路 55 和 57 的 WE 信号彼此反相。

[0236] 每个选择电路 55 和 57 分别包括三态缓冲电路。当从选择信号线 52 发送的信号处于 High 电平时三态缓冲电路进入工作状态,并且当信号处于 Low 电平时进入高阻抗状态。

[0237] 包括在信号线驱动电路 43 中的脉冲输出电路 44、包括在第一扫描线驱动电路 41 中的脉冲输出电路 54 以及包括在第二扫描线驱动电路 42 中的脉冲输出电路 56 包括由多个触发电路构成的移位寄存器或译码器电路。如果译码器电路用作脉冲输出电路 44、54 和 56,那么可以随机选择信号线或扫描线。通过随机选择信号线或扫描线,可以防止当采用时间灰度方法时出现的伪轮廓。

[0238] 信号线驱动电路 43 的结构并不限于前面提到的结构,并且可以另外提供电平移动器或缓冲器。另外,第一扫描线驱动电路 41 和第二扫描线驱动电路 42 的结构也并不限于前面提到的结构,并且可以另外提供电平移动器或缓冲器。

[0239] 此外,在本发明中可以提供保护电路。保护电路可以包括多个电阻元件。例如,p 沟道型晶体管可以用作多个电阻元件。可以在信号线驱动电路 43、第一扫描线驱动电路 41、或第二扫描线驱动电路 42 中提供保护电路,优选的是,在像素部分 40 和信号线驱动电路 43、第一扫描线驱动电路 41、或第二扫描线驱动电路 42 之间提供保护电路。这种保护电路可以防止元件由于静电而引起的退化或破坏。

[0240] 在本实施方式中,发光器件包括电源控制电路 63。电源控制电路 63 具有用于向发光元件 13 供应电源的电源电路 61 和控制器 62。电源电路 61 包括以圆形所示的第一电源 17,该第一电源 17 通过驱动晶体管 12 和电源线  $V_x$  连接到发光元件 13 的像素电极。电源电路 61 还包括以圆形所示的第二电源 18,该第二电源 18 通过连接到对面电极(counter-electrode)的电源线连接到发光元件 13。

[0241] 这种电源电路 61,当向发光元件 13 施加正向电压使得发光元件 13 被提供有电流并发光时,设定第一电源 17 的电位高于第二电源 18 的电位。另一方面,当向发光元件 13 施加反向电压时,设定第一电源 17 的电位低于第二电源 18 的电位。可以通过从控制器 62 向电源电路 61 提供预定的信号来进行电源的这种设定。

[0242] 在本实施方式中,发光器件还包括监视电路 64 和控制电路 65。控制电路 65 包括恒定电流源 105 和缓冲放大器电路 110。监视电路 64 包括监视发光元件 66、监视控制晶体管 111 以及反相器 112。

[0243] 按照监视电路 64 的输出,控制电路 65 向电源控制电路 63 提供用于补正电源电位的信号。根据从控制电路 65 提供的信号,电源控制电路 63 补正提供给像素部分 40 的电源电位。

[0244] 具有上述结构的本发明的发光器件可以抑制由于环境温度的变化和随时间进展的退化而引起的电流值的变化,使得可靠性增加。而且,通过使用监视控制晶体管 111 和反相器 112,可以防止来自恒流源 105 的电流流过短路的监视发光元件 66 中,从而可以将正确的电流值的变化提供到发光元件 13。

[0245] 实施方式 6

[0246] 本实施方式将参照附图说明具有上述结构的本发明的发光器件的工作过程。

[0247] 首先,将利用图 14A 描述信号线驱动电路 43 的工作过程。脉冲输出电路 44 被输入时钟信号(下文中称作 SCK)、时钟反相信号(下文中称作 SCKB)和启动脉冲(下文中称作 SSP)。根据这些信号的时序,采样脉冲输出到第一锁存器 47。输入有数据的第一列至最后一列的第一锁存器 47 依据采样脉冲输入的时序来存储视频信号。当锁存脉冲输入时,存储在第一锁存器 47 中的视频信号同时传输到第二锁存器 48。

[0248] 此处,描述在每个周期中选择电路 46 的工作过程,其中假设从选择信号线 52 传输的在 L 电平的 WE 信号的周期为  $T_1$ ,而从选择信号线 52 传输的在 H 电平的 WE 信号的周期为  $T_2$ 。周期  $T_1$  和  $T_2$  每个对应水平扫描周期的半个周期,将周期  $T_1$  称为第一子栅极选择周期而将周期  $T_2$  称为第二子栅极选择周期。

[0249] 在周期  $T_1$  中(第一子栅极选择周期),从选择信号线 52 传送的 WE 信号是 L 电平,TFT 49 导通而模拟开关 50 被关断。于是,多个信号线  $S_1$  到  $S_n$  经设置在每列中的 TFT 49 电连接到电源 53。即,多个信号线  $S_x$  具有与电源 53 相同的电位。这时,包括在被选择的像素 10 中的开关晶体管 11 被导通,电源 53 的电位经开关晶体管 11 传输到驱动晶体管 12 的栅电极。于是,驱动晶体管 12 被关闭,没有电流在发光元件 13 的两个电极之间流过,因此它就不发光。照此,不管输入到信号线  $S_x$  的视频信号如何,电源 53 的电位都被传输到驱动晶体管 12 的栅电极,其关闭开关晶体管 11 强制性地使发光元件 13 不发光,这种工作过程被称为删除工作。

[0250] 在周期  $T_2$  中(第二子栅极选择周期),从选择信号线 52 传输的 WE 信号是 H 电平,

TFT 49 被关断而模拟开关 50 被导通。于是,存储在第二锁存器 48 的一行视频信号同时传输到每个信号线  $S_x$ 。这时,像素 10 中的开关晶体管 11 被导通,视频信号经开关晶体管 11 传输到驱动晶体管 12 的栅电极。于是,根据输入的视频信号,驱动晶体管 12 被导通或关断,因此发光元件 13 的第一和第二电极具有不同的电位或相同的电位。特别是,当驱动晶体管 12 被导通时,发光元件 13 的第一和第二电极具有不同的电位,因此电流流入发光元件 13。即,发光元件 13 发光。注意,流入发光元件 13 的电流与流动在驱动晶体管 12 的源漏间的电流相同。

[0251] 另一方面,当驱动晶体管 12 被关闭时,发光元件 13 的第一和第二电极具有相同的电位,因此没有电流流入发光元件 13。即,发光元件 13 不发光。如此,驱动晶体管 12 根据视频信号被导通或关闭,引起发光元件 13 的第一和第二电极具有不同电位或相同电位,这种工作过程被称为写入工作。

[0252] 接下来,描述第一扫描线驱动电路 41 和第二扫描线驱动电路 42 的工作过程。脉冲输出电路 54 被输入 G1CK、G1CKB 和 G1SP。根据这些信号的时序,脉冲顺序地输出到选择电路 55。脉冲输出电路 56 被输入 G2CK、G2CKB 和 G2SP。根据这些信号的时序,脉冲顺序地输出到选择电路 57。图 14B 示出了给选择电路 55 和 57 的第  $i$ 、 $j$ 、 $k$  和  $p$  行 ( $i$ 、 $j$ 、 $k$  和  $p$  是自然数,满足  $1 \leq i, j, k, p \leq n$ ) 的每一行提供的脉冲电位。

[0253] 在此,类似于信号线驱动电路 43 的工作过程的描述,描述每个周期内第一扫描线驱动电路 41 中的选择电路 55 和第二扫描线驱动电路 42 中的选择电路 57 的工作过程,其中假设从选择信号线 52 传输的在 L 电平的 WE 信号周期为  $T_1$ ,而从选择信号线 52 传送的在 H 电平的 WE 信号周期为  $T_2$ 。注意,图 14B 的定时图中,已接收来自第一扫描线驱动电路 41 的信号的栅极线  $G_y$  ( $y$  是自然数,满足  $1 \leq y \leq n$ ) 的电位表示为  $V_{Gy}$  (41),而已接收来自第二扫描线驱动电路 42 的信号的栅极线的电位表示为  $V_{Gy}$  (42)。而且,  $V_{Gy}$  (41) 和  $V_{Gy}$  (42) 可以用相同的扫描线  $G_y$  而提供。

[0254] 在周期  $T_1$  中 (第一子栅极选择周期),从选择信号线 52 传送的 WE 信号是 L 电平。于是,第一扫描线驱动电路 41 中的选择电路 55 被输入 L 电平的 WE 信号,因此选择电路 55 进入浮置状态。另一方面,第二扫描线驱动电路 42 中的选择电路 57 被输入通过使 WE 信号反相获得的 H 电平信号,因此选择电路 57 进入工作状态。即,选择电路 57 传输 H 电平信号 (行选择信号) 到第  $i$  行的栅极线  $G_i$ ,因此栅极线  $G_i$  具有与 H 电平信号相同的电位。即,第  $i$  行的栅极线  $G_i$  被第二扫描线驱动电路 42 选择。结果,像素 10 中的开关晶体管 11 被导通。然后,信号线驱动电路 43 中的电源 53 的电位传输到驱动晶体管 12 的栅电极,因此驱动晶体管 12 被关闭,发光元件 13 的两个电极具有相同的电位。即,在此周期内,进行使发光元件 13 不发光的删除工作。

[0255] 在周期  $T_2$  中 (第二子栅极选择周期),从选择信号线 52 传送的 WE 信号是 H 电平。于是,第一扫描线驱动电路 41 中的选择电路 55 被输入 H 电平的 WE 信号,因此选择电路 55 处于工作状态。即,选择电路 55 传输 H 电平信号到第  $i$  行的栅极线  $G_i$ ,因此栅极线  $G_i$  具有与 H 电平信号相同的电位。即,第  $i$  行的栅极线  $G_i$  被第一扫描线驱动电路 41 选择。结果,像素 10 中的开关晶体管 11 被导通。然后,视频信号从信号线驱动电路 43 中的第二锁存器 48 传输到驱动晶体管 12 的栅电极,因此驱动晶体管 12 被导通或关闭,以及发光元件 13 的两个电极具有不同或相同的电位。即,在这个周期中,进行使发光元件 13 发光或不发



光的写入工作。另一方面,第二扫描线驱动电路 42 中的选择电路 57 被输入 L 电平信号,因此它处于浮置状态。

[0256] 如此,栅极线  $G_y$  在周期  $T_1$  (第一子栅极选择周期) 中被第二扫描线驱动电路 42 选择,而在周期  $T_2$  (第二子栅极选择周期) 中被第一扫描线驱动电路 41 选择。即,第一扫描线驱动电路 41 和第二扫描线驱动电路 42 以互补的方式控制栅极线。另外,删除工作在第一子栅极选择周期和第二子栅极选择周期中的一个内进行,而写入工作在另一个内进行。

[0257] 注意,在第  $i$  行的栅极线  $G_i$  被第一扫描线驱动电路 41 选择的周期内,第二扫描线驱动电路 42 不在工作状态(选择电路 57 处于浮置状态),或传输行选择信号到除第  $i$  行外的其它行的栅极线。同样,在第  $i$  行的栅极线  $G_i$  接收来自第二扫描线驱动电路 42 的行选择信号的周期内,第一扫描线驱动电路 41 处于浮置状态,或传输行选择信号到除第  $i$  行外的其它行的栅极线。

[0258] 根据执行上述工作的本发明,能够将发光元件 13 强制关断,因此,可以提高占空比。另外,尽管发光元件 13 能被强制关断,也不需要设置用于释放电容元件 16 的电荷的 TFT。这样,可以获得高孔径比。当获得高开口率时,发光元件的亮度随着发光区域的增加而减小。即,能够减小驱动电压以减小功耗。

[0259] 另外,在本实施方式中,需要将信号线驱动电路 43 的扫描周期设定为通常的两倍。为了解决该问题,可以提高信号线驱动电路 43 的 SCK 以及 SCKB 的频率,也可以将视频信号分成多个信号。

[0260] 注意,本发明不限于上述将栅极选择周期分成两半的实施方式。栅极选择周期可以分成三个或更多的周期。

[0261] 实施方式 7

[0262] 在本实施方式中将说明可以应用上述驱动方法的像素结构。注意,省略与图 2 相同结构的说明。

[0263] 图 9 示出一种像素结构,其中,除了图 2 中示出的像素结构之外在电容元件 16 的两端提供第三晶体管 25。第三晶体管 25 的功能是在预定周期内使累积在电容元件 16 中的电荷放电。该第三晶体管 25 也称作删除晶体管。由连接到第三晶体管 25 的栅电极的删除扫描线  $R_y$  控制预定周期。

[0264] 图 24 示出一种像素结构,其中,除了图 2 中示出的像素结构之外提供删除二极管 2401。删除二极管 2401 的功能是在预定周期内使累积在电容元件 16 中的电荷放电。该删除二极管 2401 的输出连接到驱动晶体管 12 的栅极。由连接到删除二极管 2401 的输入的删除扫描线  $R_y$  控制预定周期。

[0265] 图 25 示出一种像素结构,其中,除了图 2 中示出的像素结构之外提供二极管接法的删除晶体管 2501。删除晶体管 2501 的功能是在预定周期内使累积在电容元件 16 中的电荷放电。该删除晶体管 2501 的栅电极连接到删除扫描线  $R_y$ 。由删除扫描线  $R_y$  控制预定周期。

[0266] 图 26 示出一种像素结构,其中,在图 2 中示出的像素结构中的  $G_y$  和  $V_x$  被两个像素共同使用,并每个  $G_y$  和  $V_x$  从  $S_x$ 、 $S_x2$  输入数据信号,以图 26 的结构作为一个像素来实现面积灰度级。图 26 的发光元件 2601 和发光元件 2602 分别具有不同的发光面积,从而由发光面积可以显示灰度级。另外,可以和控制发光周期而显示灰度级的数字时分灰度级驱动

方法相组合,也可以和根据数据信号的电位来控制驱动晶体管 12 的  $V_{gs}$  而显示灰度级的电压程序型模拟灰度级驱动方法相组合。

[0267] 例如,在提供多个子帧周期的情况下,在短子帧周期期间由图 9 所示的第三晶体管 25 使电容元件 16 的电荷放电。其结果,可以提高占空比。

[0268] 图 10A 示出一种像素结构,其中,除了图 2 中示出的像素结构之外在驱动晶体管 12 和发光元件 13 之间提供第四晶体管 36。第四晶体管 36 的栅电极连接到具有固定电位的第二电源线  $V_{ax}$ 。所以,可以无关于驱动晶体管 12 和第四晶体管 36 的栅源间的电压地向发光元件 13 提供恒定电流。该第四晶体管 36 也称作电流控制晶体管。

[0269] 图 10B 示出不同于图 10A 的像素结构,不同之处在于,具有固定电位的第二电源线  $V_{ax}$  与扫描线  $G_y$  被平行地提供。

[0270] 图 10C 示出不同于图 10A 和图 10B 的像素结构,不同之处在于,第四晶体管 36 的具有固定电位的栅电极连接到驱动晶体管 12 的栅电极。在如图 10C 中示出的不需要提供附加的电源线的像素结构中,可以维持开口率。

[0271] 图 11 示出一种像素结构,其中向图 10A 示出的像素结构添加图 9 示出的删除晶体管。删除晶体管可以使电容元件 16 的电荷放电。不用说,可以对图 10B 或 10C 示出的像素结构添加删除晶体管。

[0272] 那就是说,可以不受像素结构限制地应用本发明。

[0273] 实施方式 8

[0274] 本实施方式中,将说明使用译码器电路的具有像素电路的发光器件的整体结构,其中,将实施方式 4 所示的写入周期  $T_a$  分成两个工作周期,其中一个进行写入工作,另一个也进行写入工作。

[0275] 如图 13 所描述,本发明的发光器件包括在实施方式 4 中所示的以矩阵方式布置多个像素 10 的像素部分 40、译码器电路 1341、信号线驱动电路 1343。译码器电路优选在像素部分 40 的上下左右四个边中的一个边上设置。

[0276] 信号线驱动电路 1343 只要是能够同时将一行对应于视频信号 (DATA) 的电位(下文中称作线顺序驱动)输出到像素的电路就可以。例如,可举出图 12 所示的信号线驱动电路。

[0277] 译码器电路 1341 接收用于选择输出线的输入 (SLN:Select LineNumber)。另外,译码器电路还接收时钟脉冲 (GCK) 和反相的时钟脉冲 (GCKB)。

[0278] 译码器电路 1341 不一定需要是译码器电路。例如,可以使用移位寄存器。在此情况下,如实施方式 5 和实施方式 6 所示那样,当将写入周期分成  $N$  个时,需要  $N$  个扫描线驱动电路。

[0279] 另外,在本发明中可以提供保护电路。保护电路可以包括多个电阻元件。例如,  $p$  沟道型晶体管可以用作多个电阻元件。可以在信号线驱动电路 1343 或译码器电路 1341 中提供保护电路,优选的是,在像素部分 40 和信号线驱动电路 1343 或译码器电路 1341 之间提供保护电路。这种保护电路可以防止元件由于静电而引起的退化或破坏。

[0280] 在本实施方式中,发光器件包括电源控制电路 63,电源控制电路 63 具有用于向发光元件 13 供应电源的电源电路 61 和控制器 62。电源电路 61 包括以圆形所示的第一电源 17,该第一电源 17 通过驱动晶体管 12 和电源线  $V_x$  连接到发光元件 13 的像素电极。电源

电路 61 还包括以圆形所示的第二电源 18, 该第二电源 18 通过连接到对面电极的电源线连接到发光元件 13。

[0281] 这种电源电路 61, 当向发光元件 13 施加正向电压使得发光元件 13 被提供有电流并发光时, 设定第一电源 17 的电位高于第二电源 18 的电位。另一方面, 当向发光元件 13 施加反向电压时, 设定第一电源 17 的电位低于第二电源 18 的电位。可以通过从控制器 62 向电源电路 61 提供预定的信号来进行电源的这种设定。

[0282] 在本实施方式中, 发光器件还包括监测电路 64 和控制电路 65。控制电路 65 包括恒定电流源 105 和缓冲放大器电路 110。监测电路 64 包括监视发光元件 66、监视控制晶体管 111 以及反相器 112。

[0283] 按照监测电路 64 的输出, 控制电路 65 向电源控制电路 63 提供用于补正电源电位的信号。根据从控制电路 65 提供的信号, 电源控制电路 63 补正提供给像素部分 40 的电源电位。

[0284] 具有上述结构的本发明的发光器件可以抑制由于环境温度的变化和随时间进展的退化而引起的电流值的变化, 使得可靠性增加。而且, 通过使用监视控制晶体管 111 和反相器 112, 可以防止来自恒流源 105 的电流流过短路的监视发光元件 66 中, 从而可以将正确的电流值的变化提供到发光元件 13。

[0285] 实施方式 9

[0286] 本实施方式将参照附图说明具有上述结构的本发明的发光器件的工作过程。

[0287] 首先, 将利用图 15A 描述信号线驱动电路 1343 的工作过程。信号线驱动电路 43 被输入时钟信号 (下文中称作 SCK)、时钟反相信号 (下文中称作 SCKB) 和启动脉冲 (下文中称作 SSP)。另外, 信号线驱动电路 1343 可以使用已知的电路, 只要能够实现图 15A 的电路构成就没有特别的限制。

[0288] 此处, 在实施方式 6 中通过使用从选择信号线 52 传送的 WE 信号将写入期间分成为周期 T1 和周期 T2, 但本实施方式由于使用译码器电路 1341, 所以不需要是 WE 信号, 而通过使用 SLN 信号可以与上述同样地将写入期间分成多个期间。另外, 本实施方式将说明在一行选择周期中进行两次写入工作时的时序。此外, 将每个写入工作分成为周期 T1、周期 T2, 以及将周期 T1 称为第一子栅极选择周期而将周期 T2 称为第二子栅极选择周期。

[0289] 在周期 T1 (第一子栅极选择周期) 和周期 T2 (第二子栅极选择周期) 中, 输出对应于 DATA 信号的电位作为信号线驱动电路 1343 的输出。这时, 像素 10 中的开关晶体管 11 被导通, 视频信号经开关晶体管 11 传输到驱动晶体管 12 的栅电极。于是, 根据输入的视频信号, 驱动晶体管 12 被导通或关断, 因此发光元件 13 的第一和第二电极具有不同的电位, 电流流入发光元件 13。即, 发光元件 13 发光。注意, 流入发光元件 13 的电流与流动在驱动晶体管 12 的源漏间的电流相同。

[0290] 另一方面, 当驱动晶体管 12 被关闭时, 发光元件 13 的第一和第二电极具有相同的电位, 因此没有电流流入发光元件 13。即, 发光元件 13 不发光。如此, 驱动晶体管 12 根据视频信号被导通或关闭, 引起发光元件 13 的第一和第二电极具有不同电位或相同电位, 这种工作过程被称为写入工作。

[0291] 接下来, 描述译码器电路 1341 的工作过程。译码器电路 1341 被输入 GCK、GCKB 和 SLN。SLN 选择从译码器电路 1431 输出的行。图 15B 示出了给栅极线 Gy 的第 i、j、k 和 p

行 ( $i, j, k$  和  $p$  是自然数, 满足  $1 \leq i, j, k, p \leq n$ ) 的每一行提供的脉冲电位。图 15B 示出了给选择电路 55 和 57 的第  $i, j, k$  和  $p$  行 ( $i, j, k$  和  $p$  是自然数, 满足  $1 \leq i, j, k, p \leq n$ ) 的每一行提供的脉冲电位。

[0292] 在此, 类似于信号线驱动电路 1343 的工作过程的描述, 可以分为周期 T1 和周期 T2。注意, 图 15B 的定时图中, 将在周期 T1 中来自译码器电路 1341 的栅极线  $G_y$  ( $y$  是自然数, 满足  $1 \leq y \leq n$ ) 的电位表示为  $V_{G_y}(T1)$ , 而将在周期 T2 中来自译码器电路 1341 的栅极线  $G_y$  的电位表示为  $V_{G_y}(T2)$ 。而且,  $V_{G_y}(T1)$  和  $V_{G_y}(T2)$  可以用相同的扫描线  $G_y$  而提供。另外, 在周期 T1 和周期 T2 分别对栅极线  $G_y$  进行扫描。

[0293] 在周期 T1 中 (第一子栅极选择周期), 译码器电路 1341 传输 H 电平信号 (行选择信号) 到第  $i$  行的栅极线  $G_i$ , 因此栅极线  $G_i$  具有与 H 电平信号相同的电位。即, 第  $i$  行的栅极线  $G_i$  被译码器电路 1341 选择。结果, 像素 10 中的开关晶体管 11 被导通。然后, 信号线驱动电路 1343 中的电源 53 的电位传输到驱动晶体管 12 的栅电极, 因此驱动晶体管 12 被导通或关闭, 以及发光元件 13 的两个电极具有不同或相同的电位。即, 在这个周期中, 进行使发光元件 13 发光或不发光的写入工作。

[0294] 在周期 T2 中 (第二子栅极选择周期), 译码器电路 1341 传输 H 电平信号 (行选择信号) 到第  $i$  行的栅极线  $G_i$ , 因此栅极线  $G_i$  具有与 H 电平信号相同的电位。即, 第  $i$  行的栅极线  $G_i$  被译码器电路 1341 选择。结果, 像素 10 中的开关晶体管 11 被导通。然后, 信号线驱动电路 1343 中的电源 53 的电位传输到驱动晶体管 12 的栅电极, 因此驱动晶体管 12 被导通或关闭, 以及发光元件 13 的两个电极具有不同或相同的电位。即, 在这个周期中, 进行使发光元件 13 发光或不发光的写入工作。

[0295] 如此, 栅极线  $G_y$  在周期 T1 (第一子栅极选择周期) 中被译码器电路 1341 选择, 而在周期 T2 (第二子栅极选择周期) 中被译码器电路 1341 选择另外一行。即, 在第一子栅极选择周期和第二子栅极选择周期中的一个内进行写入工作, 而在另一个内也进行写入工作。

[0296] 也就是说, 本发明的信号线驱动电路 1343 可以在写入周期中进行两次工作, 而分别将信号输出到在周期 T1 和周期 T2 中所分别选择的栅极线  $G_y$ 。

[0297] 另外, 在本实施方式中, 需要将信号线驱动电路 1343 的扫描周期设定为通常的两倍。为了解决该问题, 可以提高信号线驱动电路 1343 的 SCK 以及 SCKB 的频率, 也可以将视频信号分成多个信号。

[0298] 注意, 本发明不限于上述将栅极选择周期分成两半的实施方式。栅极选择周期可以分成 3 个或更多的周期。另外, 被分割的栅极选择周期可以用写入工作、删除工作任意组合。例如, 可以将栅极选择周期分成为 3 个, 其中两次进行写入工作而一次进行删除工作。

[0299] 实施方式 10

[0300] 本实施方式中, 将说明一种具有像素电路的发光器件的整体结构, 其中, 将以下的, 即, 将在实施方式 4 中描述的写入周期  $T_a$  分成为两个工作周期, 在其中一个工作周期中进行写入工作, 并在另一个工作周期中也进行写入工作的具有像素电路的发光器件的整体结构, 使用移位寄存器, 将写入周期  $T_a$  分成为 4 个工作周期, 并在所有工作周期中进行写入工作。

[0301] 如图 18 所描述, 本发明的发光器件包括在实施方式 4 中所示的以矩阵方式布置

多个像素 10 的像素部分 40、第一扫描线驱动电路 1839、第二扫描线驱动电路 1840、第三扫描线驱动电路 1841、第四扫描线驱动电路 1842、以及信号线驱动电路 1843。第一扫描线驱动电路 1839、第二扫描线驱动电路 1840、第三扫描线驱动电路 1841、第四扫描线驱动电路 1842 优选设置为彼此面对且一侧设置两个,并具有插入其间的像素部分 40,或者优选在像素部分 40 的上下左右四个边中的一个边上设置。或者,也可以不是一侧设置两个,而是分为一侧一个和 3 个等,对布置的位置没有特别限制。

[0302] 信号线驱动电路 1843 只要是能够同时将对应于视频信号 (DATA) 的电位输出到整个行 (下文中称作线顺序驱动) 的电路就可以。例如,可举出图 12 所示的信号线驱动电路。

[0303] 分别向第一扫描线驱动电路 1839、第二扫描线驱动电路 1840、第三扫描线驱动电路 1841、第四扫描线驱动电路 1842 输入启动脉冲 (G1SP、G2SP、G3SP、G4SP)、时钟脉冲 (G1CK、G2CK、G3CK、G4CK) 和其反相的时钟脉冲 (G1CKB、G2CKB、G3CKB、G4CKB)、WE1 信号、以及 WE2 信号。

[0304] 此外,在本发明中可以提供保护电路。保护电路可以包括多个电阻元件。例如,p 沟道型晶体管可以用作多个电阻元件。可以分别在信号线驱动电路 1843、第一扫描线驱动电路 1839、第二扫描线驱动电路 1840、第三扫描线驱动电路 1841、第四扫描线驱动电路 1842 中提供保护电路,优选的是,在像素部分 40 和信号线驱动电路 43、第一扫描线驱动电路 1839、第二扫描线驱动电路 1840、第三扫描线驱动电路 1841 或第四扫描线驱动电路 1842 之间提供保护电路。这种保护电路可以防止元件由于静电而引起的退化或破坏。

[0305] 在本实施方式中,发光器件包括电源控制电路 63。电源控制电路 63 具有用于向发光元件 13 供应电源的电源电路 61 和控制器 62。电源电路 61 包括以圆形所示的第一电源 17,该第一电源 17 通过驱动晶体管 12 和电源线  $V_x$  连接到发光元件 13 的像素电极。另外,电源电路 61 还包括以圆形所示的第二电源 18,该第二电源 18 通过连接到对面电极 (counterelectrode) 的电源线连接到发光元件 13。

[0306] 这种电源电路 61,当向发光元件 13 施加正向电压使得发光元件 13 被提供有电流并发光时,设定第一电源 17 的电位高于第二电源 18 的电位。另一方面,当向发光元件 13 施加反向电压时,设定第一电源 17 的电位低于第二电源 18 的电位。可以通过从控制器 62 向电源电路 61 提供预定的信号来进行电源的这种设定。

[0307] 在本实施方式中,发光器件还包括监测电路 64 和控制电路 65。控制电路 65 包括恒定电流源 105 和缓冲放大器电路 110。监测电路 64 包括监视发光元件 66、监视控制晶体管 111 以及反相器 112。

[0308] 按照监测电路 64 的输出,控制电路 65 向电源控制电路 63 提供用于补正电源电位的信号。根据从控制电路 65 提供的信号,电源控制电路 63 补正提供给像素部分 40 的电源电位。

[0309] 具有上述结构的本发明的发光器件可以抑制由于环境温度的变化和随时间进展的退化而引起的电流值的变化,使得可靠性增加。而且,通过使用监视控制晶体管 111 和反相器 112,可以防止来自恒流源 105 的电流流过短路的监视发光元件 66 中,从而可以将正确的电流值的变化提供到发光元件 13。

[0310] 实施方式 11

[0311] 本实施方式将参照附图说明具有上述结构的本发明的发光器件的工作过程。

[0312] 首先,将利用图 19A 描述信号线驱动电路 1843 的工作过程。信号线驱动电路 1843 被输入时钟信号(下文中称作 SCK)、时钟反相信号(下文中称作 SCKB)和启动脉冲(下文中称作 SSP)。另外,信号线驱动电路 1343 可以使用已知的电路,只要是能够实现图 15A 的电路构成就没有特别的限制。

[0313] 此处,在实施方式 6 中通过使用从选择信号线 52 传送的 WE 信号将写入期间分成为周期 T1 和周期 T2,但本实施方式由于不进行删除工作,所以 WE1 信号和 WE2 信号不输入到信号线驱动电路 1843。另外,本实施方式将说明在一行选择周期中进行 4 次写入工作时的时序。此外,将每个写入工作分成为周期 T1、周期 T2、周期 T3、周期 T4,以及将周期 T1 称为第一子栅极选择周期,将周期 T2 称为第二子栅极选择周期,将周期 T3 称为第三子栅极选择周期,将周期 T4 称为第四子栅极选择周期。

[0314] 在周期 T1(第一子栅极选择周期)、周期 T2(第二子栅极选择周期)、周期 T3(第三子栅极选择周期)和周期 T4(第四子栅极选择周期)中,输出对应于 DATA 信号的电位作为信号线驱动电路 1843 的输出。这时,像素 10 中的开关晶体管 11 被导通,视频信号经开关晶体管 11 传输到驱动晶体管 12 的栅电极。于是,根据输入的视频信号,驱动晶体管 12 被导通或关断,因此发光元件 13 的第一和第二电极具有不同的电位,电流流入发光元件 13。即,发光元件 13 发光。注意,流入发光元件 13 的电流与流动在驱动晶体管 12 的源漏间的电流相同。

[0315] 另一方面,当驱动晶体管 12 被关闭时,发光元件 13 的第一和第二电极具有相同的电位,因此没有电流流入发光元件 13。即,发光元件 13 不发光。如此,驱动晶体管 12 根据视频信号被导通或关闭,引起发光元件 13 的第一和第二电极具有不同电位或相同电位,这种工作过程被称为写入工作。

[0316] 接下来,描述第一扫描线驱动电路 1839、第二扫描线驱动电路 1840、第三扫描线驱动电路 1841 和第四扫描线驱动电路 1842 的工作过程。第一扫描线驱动电路 1839 被输入 GCK、GCKB、G1SP、WE1 和 WE2。根据 GCK、GCKB、G1SP 顺序地执行扫描,并根据 WE1 和 WE2,顺序地决定是否将信号输出到栅极线 Gy。第二扫描线驱动电路 1840 被输入 GCK、GCKB、G2SP、WE1 和 WE2。根据 GCK、GCKB、G2SP 顺序地执行扫描,并根据 WE1 和 WE2,顺序地决定是否将信号输出到栅极线 Gy。第三扫描线驱动电路 1841 被输入 GCK、GCKB、G3SP、WE1 和 WE2。根据 GCK、GCKB、G3SP 顺序地执行扫描,并根据 WE1 和 WE2,顺序地决定是否将信号输出到栅极线 Gy。第四扫描线驱动电路 1842 被输入 GCK、GCKB、G4SP、WE1 和 WE2。根据 GCK、GCKB、G4SP 顺序地执行扫描,并根据 WE1 和 WE2,顺序地决定是否将信号输出到栅极线 Gy。图 19B 示出了给栅极线 Gy 的第 i、j、k 和 p 行(i、j、k 和 p 是自然数,满足  $1 \leq i, j, k, p \leq n$ )的每一行提供的脉冲电位。而且,图 19B 示出了给选择电路 55 和 57 的第 i、j、k 和 p 行(i、j、k 和 p 是自然数,满足  $1 \leq i, j, k, p \leq n$ )的每一行提供的脉冲电位。

[0317] 在此,类似于信号线驱动电路 1843 的工作过程的描述,可以分成为周期 T1、周期 T2、周期 T3 和周期 T4。在此,将描述每个周期内的第一扫描线驱动电路 1839、第二扫描线驱动电路 1840、第三扫描线驱动电路 1841、第四扫描线驱动电路 1842 的工作过程,其中,假设在 WE1 信号为 L 电平且 WE2 信号为 L 电平的周期为 T1,在 WE1 信号为 H 电平且 WE2 信号为 L 电平的周期为 T2,在 WE1 信号为 H 电平且 WE2 信号为 H 电平的周期为 T3,在 WE1 信号为 L 电平且 WE2 信号为 H 电平的周期为 T4。在图 19B 的定时图中,将已接收来自第一扫描线驱

动电路 1839 的信号的栅极线  $G_y$  ( $y$  是自然数, 满足  $1 \leq y \leq n$ ) 的电位表示为  $V_{gy}(T1)$ , 已接收来自第二扫描线驱动电路 1840 的信号的栅极线  $G_y$  ( $y$  是自然数, 满足  $1 \leq y \leq n$ ) 的电位表示为  $V_{gy}(T2)$ , 已接收来自第三扫描线驱动电路 1841 的信号的栅极线  $G_y$  ( $y$  是自然数, 满足  $1 \leq y \leq n$ ) 的电位表示为  $V_{gy}(T3)$ , 已接收来自第四扫描线驱动电路 1842 的信号的栅极线  $G_y$  ( $y$  是自然数, 满足  $1 \leq y \leq n$ ) 的电位表示为  $V_{Gy}(T4)$ 。而且,  $V_{Gy}(T1)$ 、 $V_{Gy}(T2)$ 、 $V_{Gy}(T3)$  和  $V_{Gy}(T4)$  可以用相同的扫描线  $G_y$  而提供。

[0318] 在周期  $T1$  中 (第一子栅极选择周期),  $WE1$  信号是 L 电平,  $WE2$  信号是 L 电平。于是, 第二扫描线驱动电路 1840、第三扫描线驱动电路 1841、第四扫描线驱动电路 1842 被输入 L 电平的  $WE1$  信号和 L 电平的  $WE2$  信号, 因此第二扫描线驱动电路 1840、第三扫描线驱动电路 1841、第四扫描线驱动电路 1842 进入浮置状态。另一方面, 第一扫描线驱动电路 1839 也被输入 L 电平的  $WE1$  信号和 L 电平的  $WE2$  信号, 第一扫描线驱动电路 1839 传输 H 电平信号到第  $i$  行的栅极线  $G_i$ , 因此栅极线  $G_i$  具有与 H 电平信号相同的电位。即, 第  $i$  行的栅极线  $G_i$  被第一扫描线驱动电路 1839 选择。结果, 像素 10 中的开关晶体管 11 被导通。然后, 信号线驱动电路 1843 中的电源 53 的电位传输到驱动晶体管 12 的栅电极, 因此驱动晶体管 12 被导通或关闭, 以及发光元件 13 的两个电极具有不同或相同的电位。即, 在这个周期中, 进行使发光元件 13 发光或不发光的写入工作。

[0319] 在周期  $T2$  中 (第二子栅极选择周期),  $WE1$  信号是 H 电平,  $WE2$  信号是 L 电平。于是, 第一扫描线驱动电路 1839、第三扫描线驱动电路 1841、第四扫描线驱动电路 1842 被输入 H 电平的  $WE1$  信号和 L 电平的  $WE2$  信号, 因此第一扫描线驱动电路 1839、第三扫描线驱动电路 1841、第四扫描线驱动电路 1842 进入浮置状态。另一方面, 第二扫描线驱动电路 1840 也被输入 H 电平的  $WE1$  信号和 L 电平的  $WE2$  信号, 第二扫描线驱动电路 1840 传输 H 电平信号到第  $i$  行的栅极线  $G_i$ , 因此栅极线  $G_i$  具有与 H 电平信号相同的电位。即, 第  $i$  行的栅极线  $G_i$  被第二扫描线驱动电路 1840 选择。结果, 像素 10 中的开关晶体管 11 被导通。然后, 信号线驱动电路 1843 中的电源 53 的电位传输到驱动晶体管 12 的栅电极, 因此驱动晶体管 12 被导通或关闭, 以及发光元件 13 的两个电极具有不同或相同的电位。即, 在这个周期中, 进行使发光元件 13 发光或不发光的写入工作。

[0320] 在周期  $T3$  中 (第三子栅极选择周期),  $WE1$  信号是 H 电平,  $WE2$  信号是 H 电平。于是, 第一扫描线驱动电路 1839、第二扫描线驱动电路 1840、第四扫描线驱动电路 1842 被输入 H 电平的  $WE1$  信号和 H 电平的  $WE2$  信号, 因此第一扫描线驱动电路 1839、第二扫描线驱动电路 1840、第四扫描线驱动电路 1842 进入浮置状态。另一方面, 第三扫描线驱动电路 1841 也被输入 H 电平的  $WE1$  信号和 H 电平的  $WE2$  信号, 第三扫描线驱动电路 1841 传输 H 电平信号到第  $i$  行的栅极线  $G_i$ , 因此栅极线  $G_i$  具有与 H 电平信号相同的电位。即, 第  $i$  行的栅极线  $G_i$  被第三扫描线驱动电路 1841 选择。结果, 像素 10 中的开关晶体管 11 被导通。然后, 信号线驱动电路 1843 中的电源 53 的电位传输到驱动晶体管 12 的栅电极, 因此驱动晶体管 12 被导通或关闭, 以及发光元件 13 的两个电极具有不同或相同的电位。即, 在这个周期中, 进行使发光元件 13 发光或不发光的写入工作。

[0321] 在周期  $T4$  中 (第四子栅极选择周期),  $WE1$  信号是 L 电平,  $WE2$  信号是 H 电平。于是, 第一扫描线驱动电路 1839、第二扫描线驱动电路 1840、第三扫描线驱动电路 1841 被输入 L 电平的  $WE1$  信号和 H 电平的  $WE2$  信号, 因此第一扫描线驱动电路 1839、第二扫描线驱动

电路 1840、第三扫描线驱动电路 1841 进入浮置状态。另一方面,第四扫描线驱动电路 1842 也被输入 L 电平的 WE1 信号和 H 电平的 WE2 信号,第四扫描线驱动电路 1842 传输 H 电平信号到第 i 行的栅极线 Gi,因此栅极线 Gi 具有与 H 电平信号相同的电位。即,第 i 行的栅极线 Gi 被第四扫描线驱动电路 1842 选择。结果,像素 10 中的开关晶体管 11 被导通。然后,信号线驱动电路 1843 中的电源 53 的电位传输到驱动晶体管 12 的栅电极,因此驱动晶体管 12 被导通或关闭,以及发光元件 13 的两个电极具有不同或相同的电位。即,在这个周期中,进行使发光元件 13 发光或不发光的写入工作。

[0322] 如此,栅极线 Gy 在周期 T1(第一子栅极选择周期)中被第一扫描线驱动电路 1839 选择,在周期 T2(第二子栅极选择周期)中被第二扫描线驱动电路 1840 选择,在周期 T3(第三子栅极选择周期)中被第三扫描线驱动电路 1841 选择,在周期 T4(第四子栅极选择周期)中被第四扫描线驱动电路 1842 选择。即,第一扫描线驱动电路 1839、第二扫描线驱动电路 1840、第三扫描线驱动电路 1841 和第四扫描线驱动电路 1842 以互补的方式控制栅极线。于是,在第一、第二、第三、第四子栅极选择周期中都进行写入工作。

[0323] 也就是说,本发明的信号线驱动电路 1843 可以在写入周期中进行 4 次工作,而将信号输出到在周期 T1、周期 T2、周期 T3 和周期 T4 中所选择的栅极线 Gy。

[0324] 另外,在本实施方式中,需要将信号线驱动电路 1843 的扫描周期设定为通常的 4 倍。为了解决该问题,可以提高信号线驱动电路 1843 的 SCK 以及 SCKB 的频率,也可以将视频信号分成多个信号。

[0325] 注意,本发明不限于上述将栅极选择周期分成 4 个的实施方式。栅极选择周期可以分成为 5 个或更多的周期,也可以分成为 3 个或更少的周期。另外,被分割的栅极选择周期可以用写入工作、删除工作任意组合。例如,可以将栅极选择周期分成为 5 个,其中 4 次进行写入工作而一次进行删除工作。

[0326] 在此,将说明上述信号线驱动电路 43 和信号线驱动电路 1843 的一个实例以及译码器电路 1341 的一个实例。

[0327] 将用图 22 说明信号线驱动电路 43 和信号线驱动电路 1843 的一个实例。

[0328] 上述信号线驱动电路包括第一移位寄存器 6101、第二移位寄存器 6102、第三移位寄存器 6103、AND 电路 6104、AND 电路 6105、AND 电路 6106 和 OR 电路 6107。另外,第一移位寄存器 6101 被输入 GCK、GCKB、G1SP,第二移位寄存器 6102 被输入 GCK、GCKB、G2SP,第三移位寄存器 6103 被输入 GCK、GCKB、G3SP。另外,第一移位寄存器 6101 的输出端子以及 G-CP1 连接到 AND 电路 6104 的输入端子。第二移位寄存器 6102 的输出端子以及 G-CP2 连接到 AND 电路 6105 的输入端子。第三移位寄存器 6103 的输出端子以及 G-CP3 连接到 AND 电路 6106 的输入端子。AND 电路 6104、AND 电路 6105 和 AND 电路 6106 的输出端子连接到 OR 电路 6107。此外,根据第一移位寄存器 6101、第二移位寄存器 6102、第三移位寄存器 6103 的输出端子和 G-CP1、G-CP2、G-CP3 信号的组合,决定输出到哪个段的栅极线 Gy。根据图 22 的结构,可以提供 3 个子栅极周期。另外,移位寄存器的数目没有特别的限制,而且子栅极周期的数目也没有限制。

[0329] 将用图 23 说明译码器电路 1341 的一个实例。

[0330] 上述译码器电路包括 4 输入端子 NAND 电路、反相器电路、移位寄存器 5805、缓冲器电路 5806。另外,4 输入端子 NAND 电路的输入端子连接到从第一输入端子 5801、第二输入



端子 5802、第三输入端子 5803、第四输入端子 5804、第一输入端子 5801 的反相信号、第二输入端子 5802 的反相信号、第三输入端子 5803 的反相信号、第四输入端子 5804 的反相信号中选择的 4 个输入端子。4 输入端子 NAND 电路的输出端子连接到反相器电路的输入端子。反相器电路的输出端子连接到移位寄存器 5805 的输入端子。移位寄存器 5805 的输出端子连接到缓冲器电路 5806 的输入端子。缓冲器电路 5806 的输出端子作为栅极线输出到像素。到 4 输入端子 NAND 电路的输入都具有不同的组合方式,在图 23 的情况下,可以控制 16 种输出方式。

#### [0331] 实施方式 12

[0332] 本发明也可以应用到恒定电流驱动的发光器件。在本实施方式中,将描述通过使用监视发光元件 66 检测随时间的变化程度,其检测结果用于视频信号或电源电位的修正,对发光元件随时间的变化进行修正的情况。

[0333] 在本实施方式中,使用第一和第二监视发光元件。第一监视发光元件由第一恒流源提供恒定电流,而第二监视发光元件由第二恒流源提供恒定电流。通过设定来自第一恒流源和第二恒流源的电流具有不同的值,使提供给第一和第二监视发光元件每个的总电流有不同的值。此时,第一和第二监视发光元件具有不同的随时间变化的程度。

[0334] 第一和第二监视发光元件连接到运算电路,在其中计算出第一监视发光元件和第二监视发光元件的电位差。将通过运算电路计算出的电压值提供给视频信号产生电路。视频信号产生电路基于运算电路提供的电压值修正提供给每个像素的视频信号。根据这样的构造,能够修正发光元件随时间的变化。

[0335] 此外,优选在每个监视发光元件和运算电路 1005 之间设置用于防止缓冲放大器电路的电位波动等的电路。

[0336] 另外,具有恒定电流驱动的构造的像素包括,例如,使用电流镜电路的像素。

#### [0337] 实施方式 13

[0338] 本发明可以应用到无源矩阵型发光器件。无源矩阵型发光器件包括形成在衬底上的像素部分、设置在该像素部分外围的列信号线驱动电路、行信号线驱动电路、和用于控制驱动电路的控制器。像素部分包括排列成列的每个列信号线、设置成行的行信号线、以及排列成矩阵的多个发光元件。可以在形成该像素部分的衬底上设置监视电路 64。

[0339] 本实施方式的发光器件对应于温度的变化或随时间的变化,利用监视电路 64 修正输入到列信号线驱动电路的图像数据,或者在恒压源中产生的电压,因此可以提供能够减少由温度的变化和随时间的变化引起的影响的发光器件。

#### [0340] 实施方式 14

[0341] 提供有包括发光元件的像素部分的电子器具包括电视机(有时只称之为电视或电视接收机)、数字照相机、数字摄像机、便携式电话机(有时只称之为移动电话或手机)、便携式信息终端如 PDA、便携式游戏机、用于计算机的监视器、计算机、放音装置如汽车用立体声系统和配备有记录介质的图像再现装置如家用游戏机。它们具体的例子将参考图 17 说明。

[0342] 图 17A 中所示的便携式信息终端器件包括主体 9201、显示部分 9202 等。本发明的发光器件可应用于显示部分 9202。即,根据用监视发光元件校正供应到发光元件的电源电位的本发明,可以提供便携式信息终端器件,其中由于环境温度的改变和随时间的改变导

致的发光元件中电流值变化的影响可被抑制。

[0343] 图 17B 中所示的数字摄像机包括显示部分 9701 和 9702 等。本发明的发光器件可应用于显示部分 9701。根据用监视发光元件校正供应到发光元件的电源电位的本发明,可以提供数字摄像机,其中由于环境温度的改变和随时间的改变导致的发光元件中电流值变化的影响可被抑制。

[0344] 图 17C 中所示的便携式电话机包括主体 9101、显示部分 9102 等。本发明的发光器件可应用于显示部分 9102。根据用监视发光元件校正供应到发光元件的电源电位的本发明,可以提供便携式电话机,其中由于环境温度的改变和随时间的改变导致的发光元件中电流值变化的影响可被抑制。

[0345] 图 17D 中所示的便携式电视机包括主体 9301、显示部分 9302 等。本发明的发光器件可应用于显示部分 9302。根据用监视发光元件校正供应到发光元件的电源电位的本发明,可以提供便携式电视机,其中由于环境温度的改变和随时间的改变导致的发光元件中电流值变化的影响可被抑制。这种电视机可广泛地适用于搭载在便携式电话等的便携式信息终端中的小型结构、能搬运的中型结构、或者大型结构(例如 40 英寸或更大)。

[0346] 图 17E 中所示的便携式计算机包括主体 9401、显示部分 9402 等。本发明的发光器件可应用于显示部分 9402。根据用监视发光元件校正供应到发光元件的电源电位的本发明,可以提供便携式计算机,其中由于环境温度的改变和随时间的改变导致的发光元件中电流值变化的影响可被抑制。

[0347] 图 17F 中所示的电视机包括主体 9501、显示部分 9502 等。本发明的发光器件可应用于显示部分 9502。根据用监视发光元件校正供应到发光元件的电源电位的本发明,可以提供电视机,其中由于环境温度的改变和随时间的改变导致的发光元件中电流值变化的影响可被抑制。

[0348] 本说明书根据 2005 年 5 月 2 日在日本专利局受理的日本专利申请编号 2005-133807 而制作,所述申请内容包括在本说明书中。

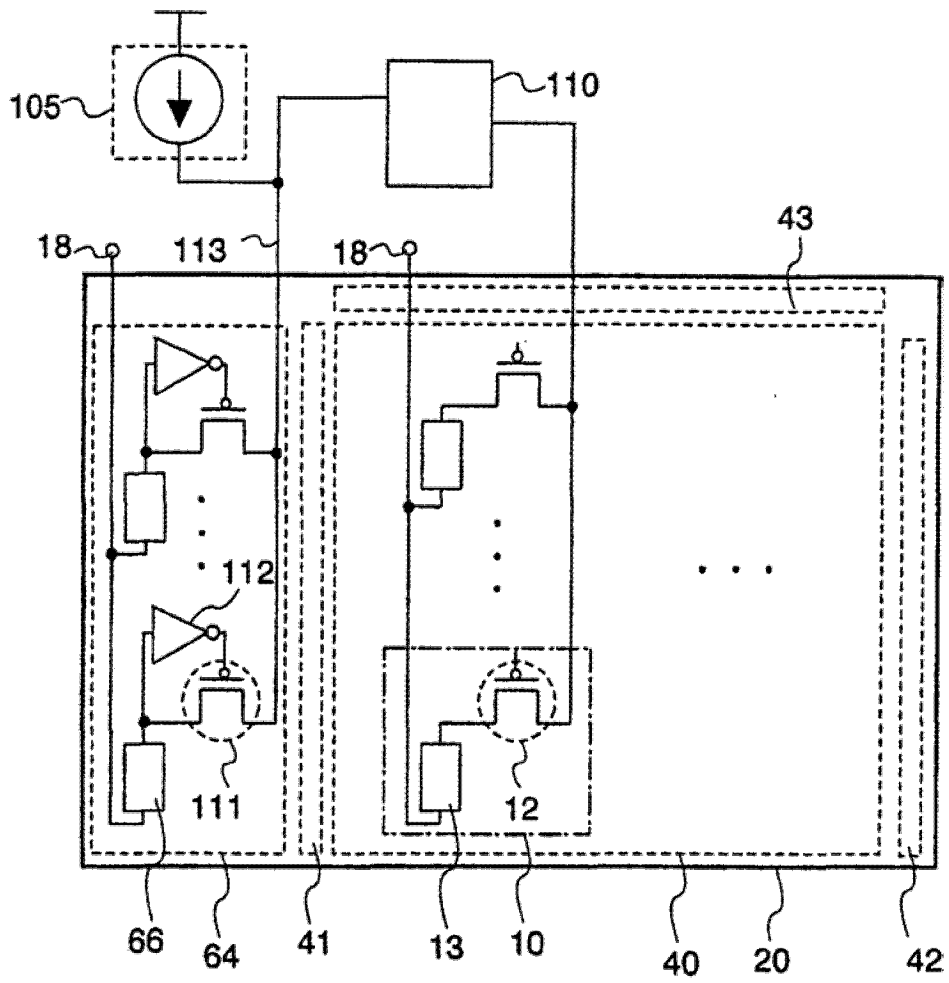


图 1

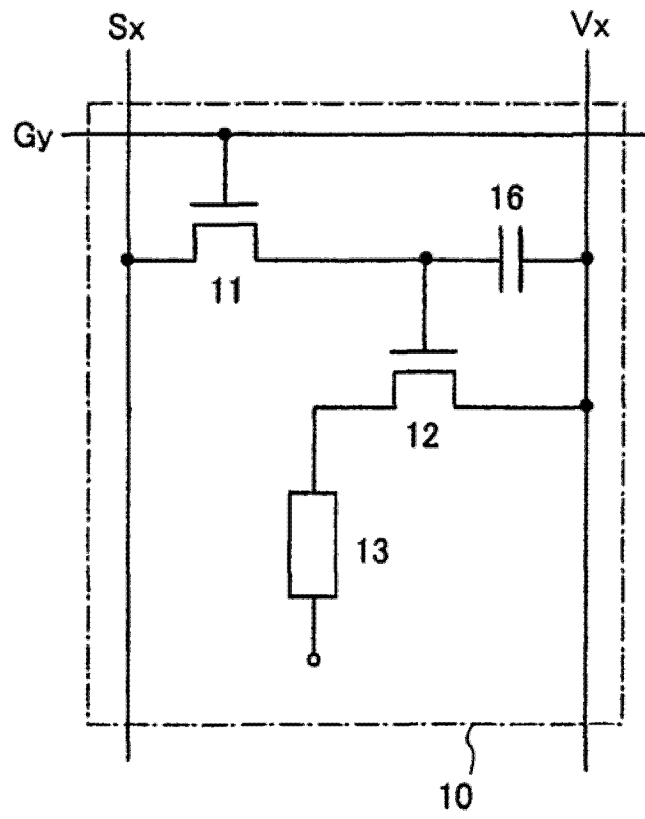


图 2

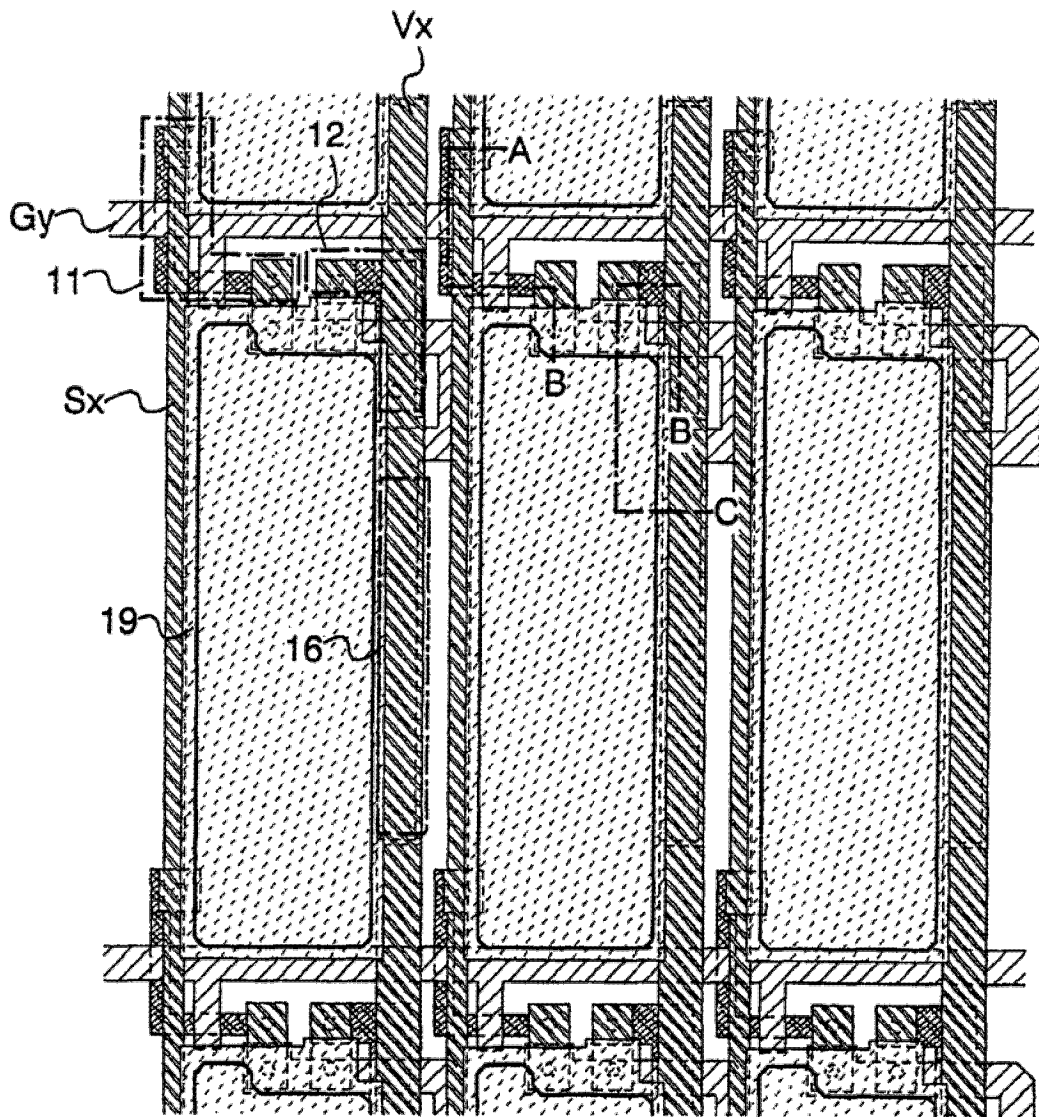


图 3

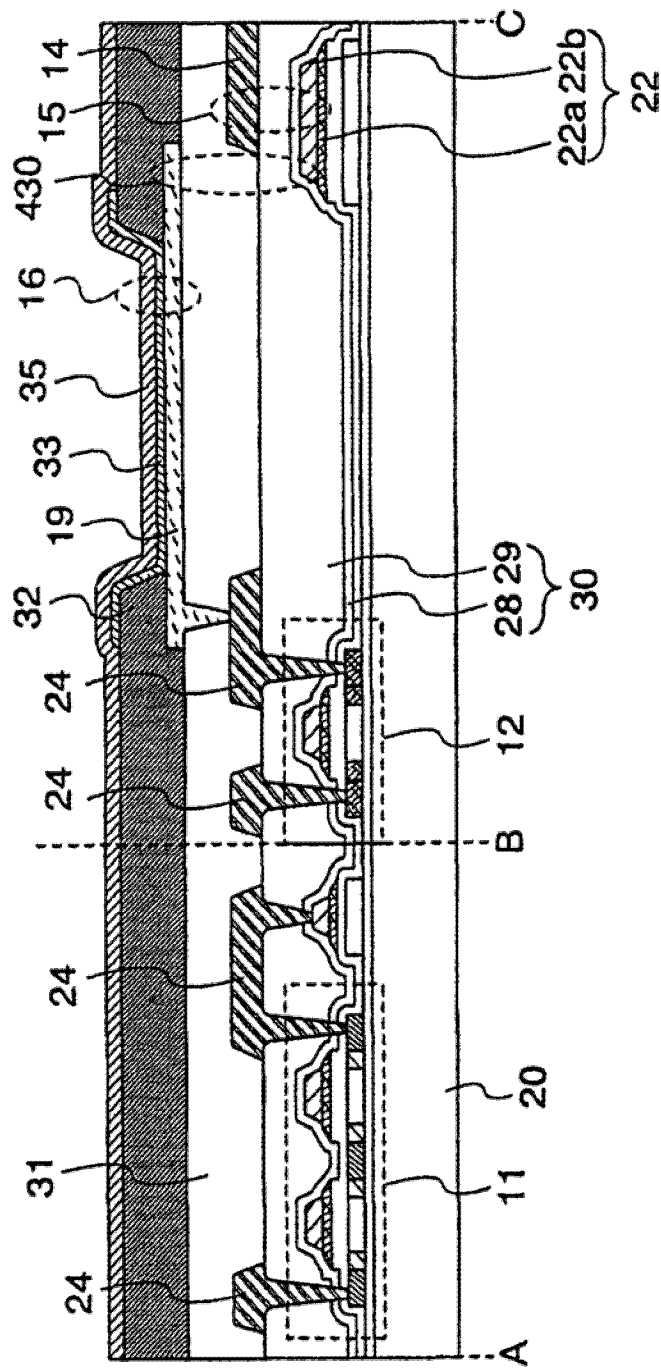


图 4

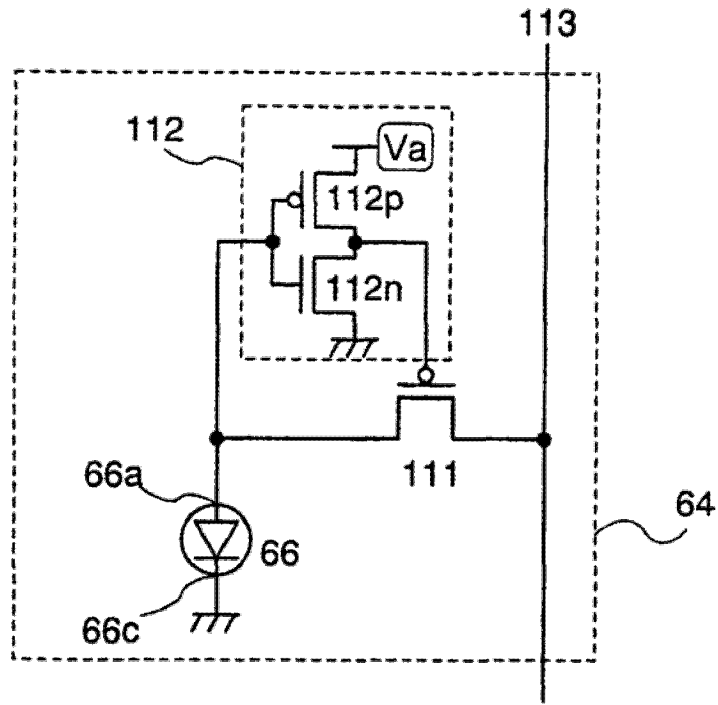


图 5A

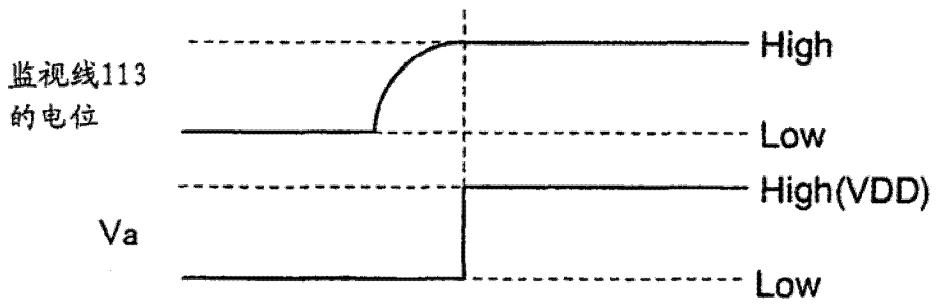


图 5B

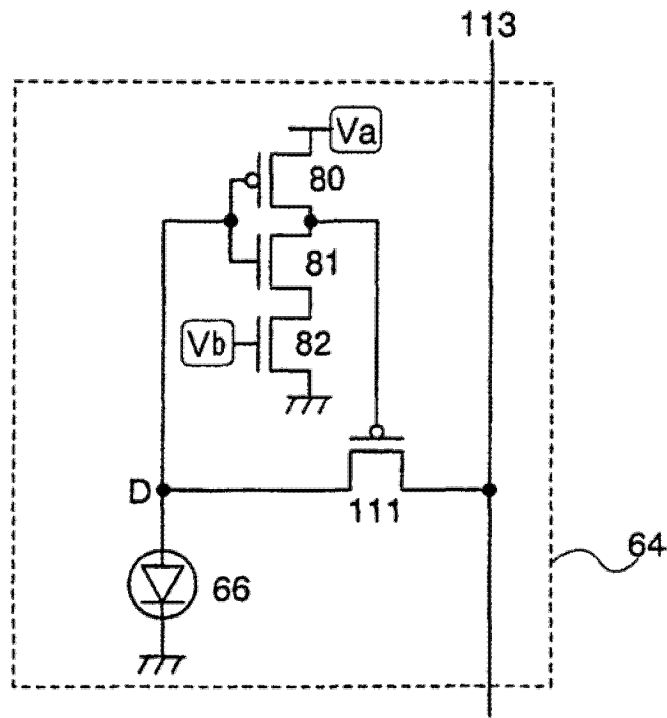


图 6A

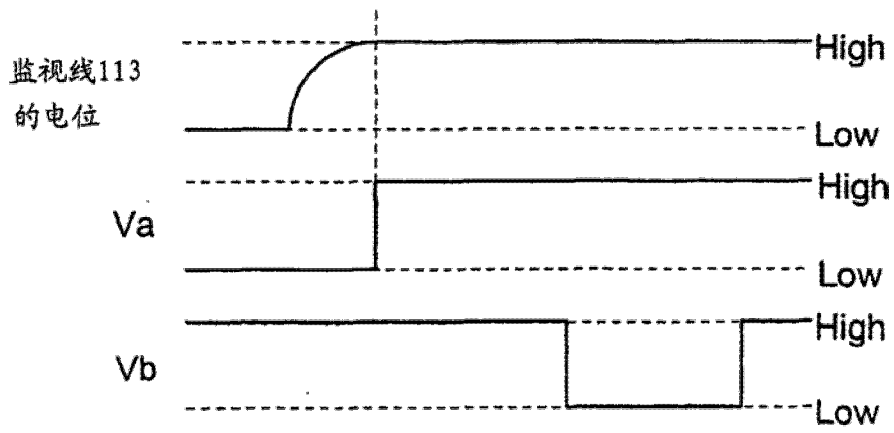


图 6B



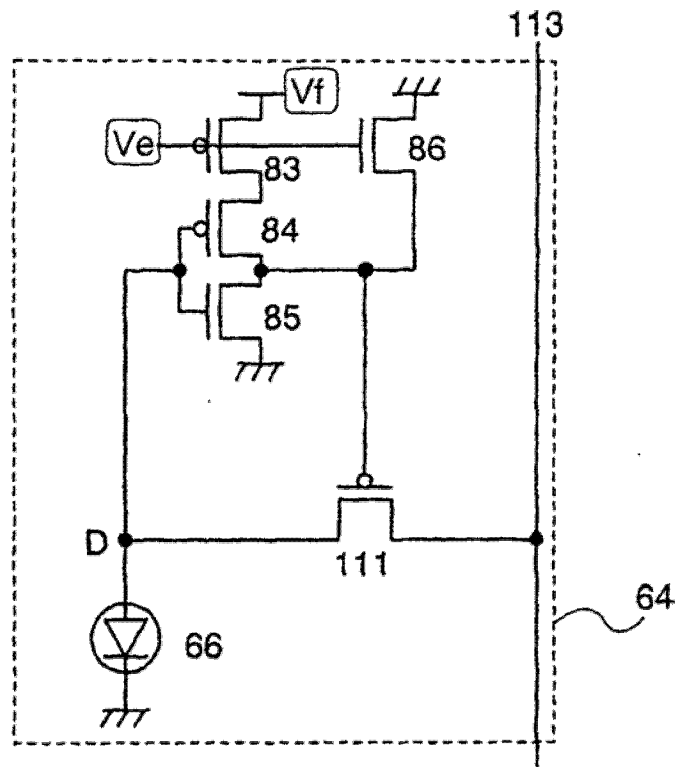


图 7A

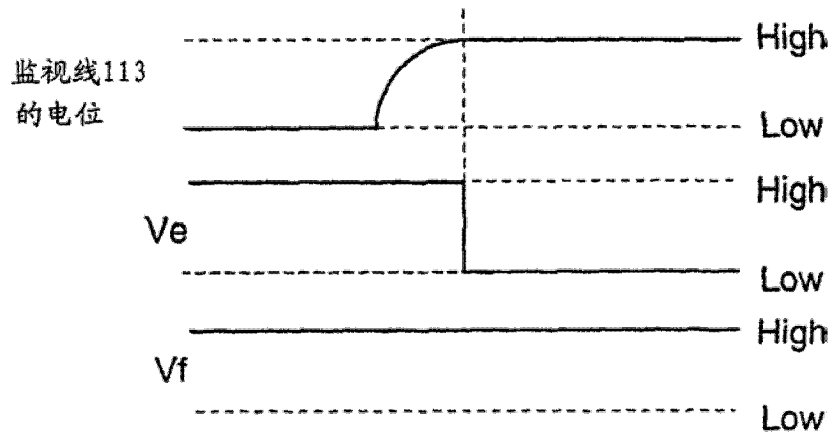


图 7B

图 8A

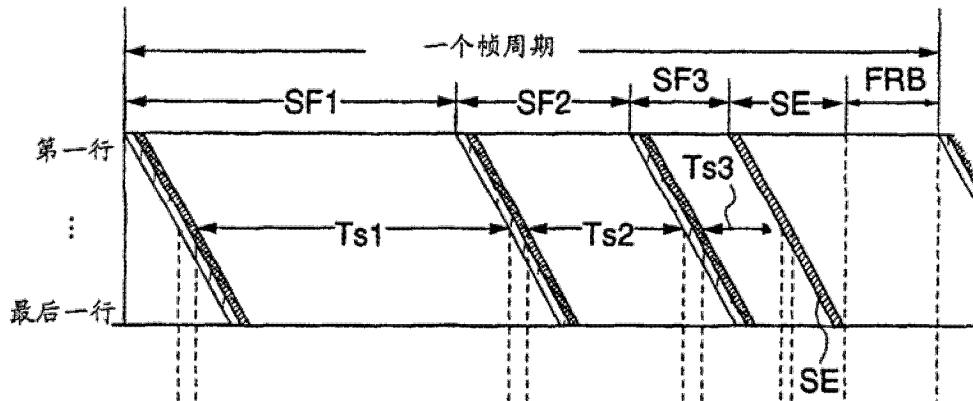
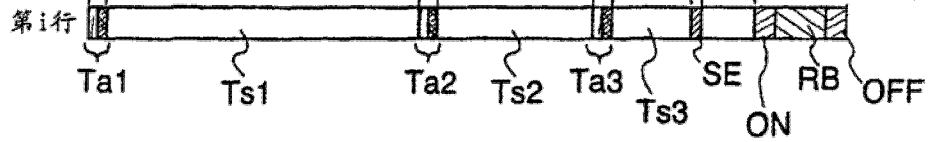


图 8B



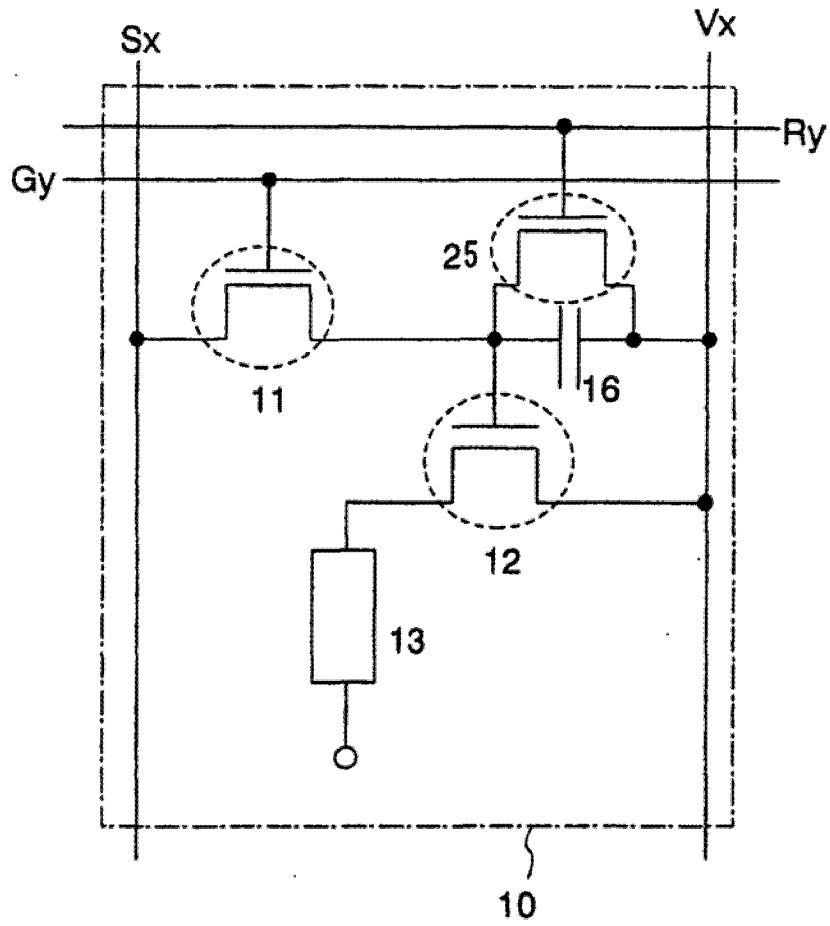


图 9

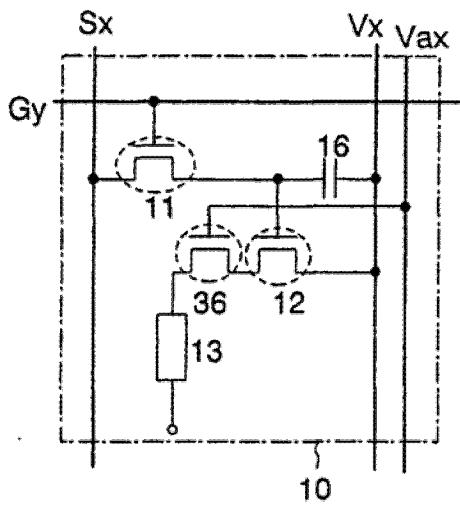


图 10A

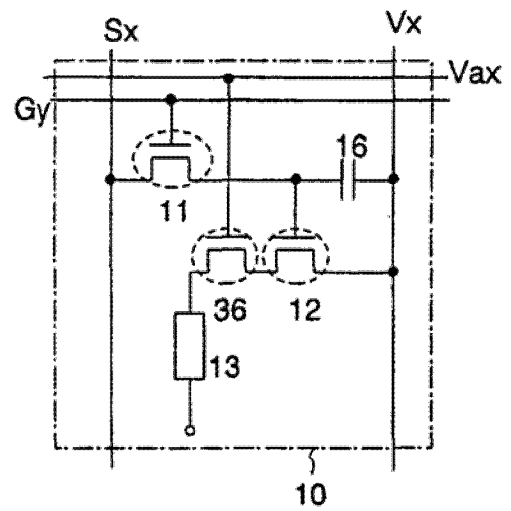


图 10B

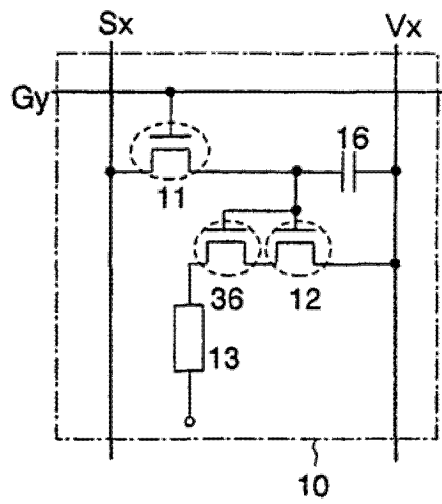


图 10C

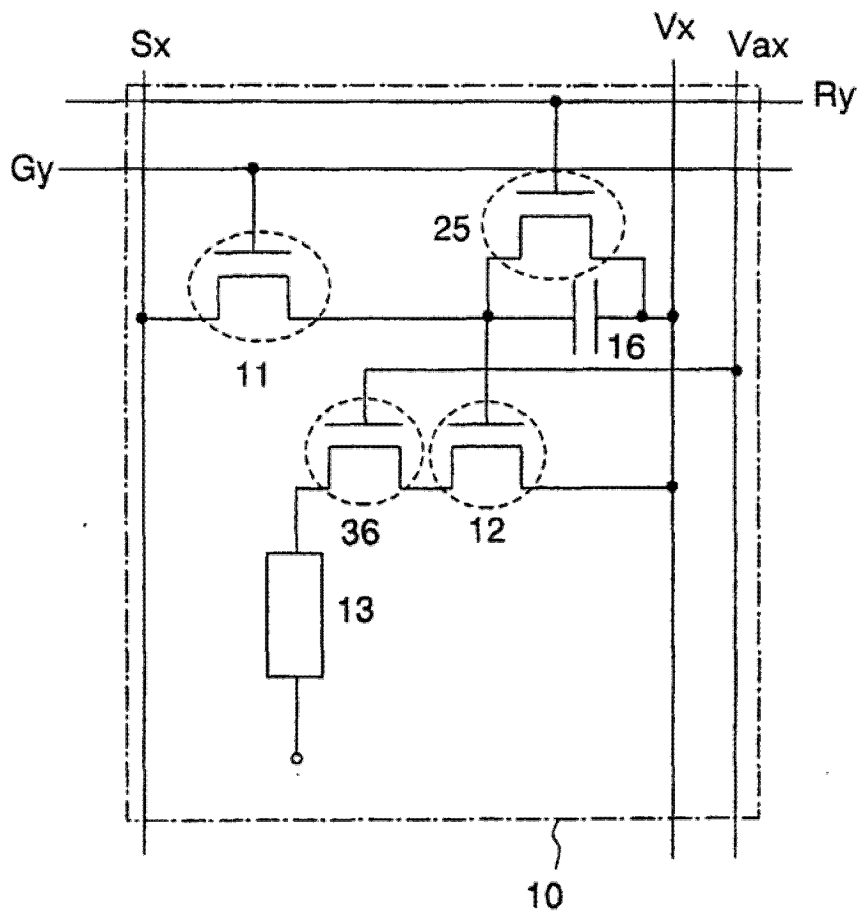


图 11

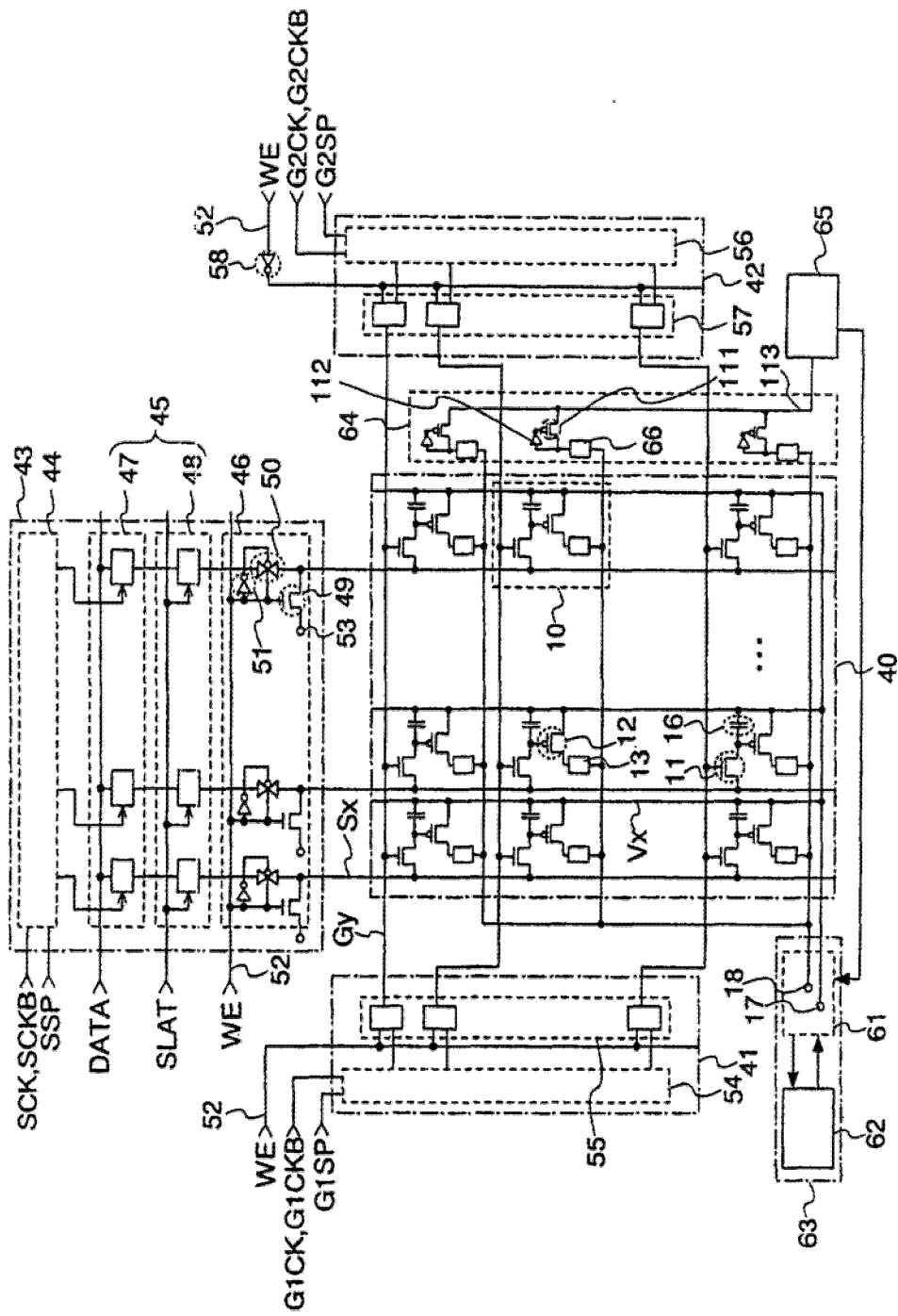


图 12

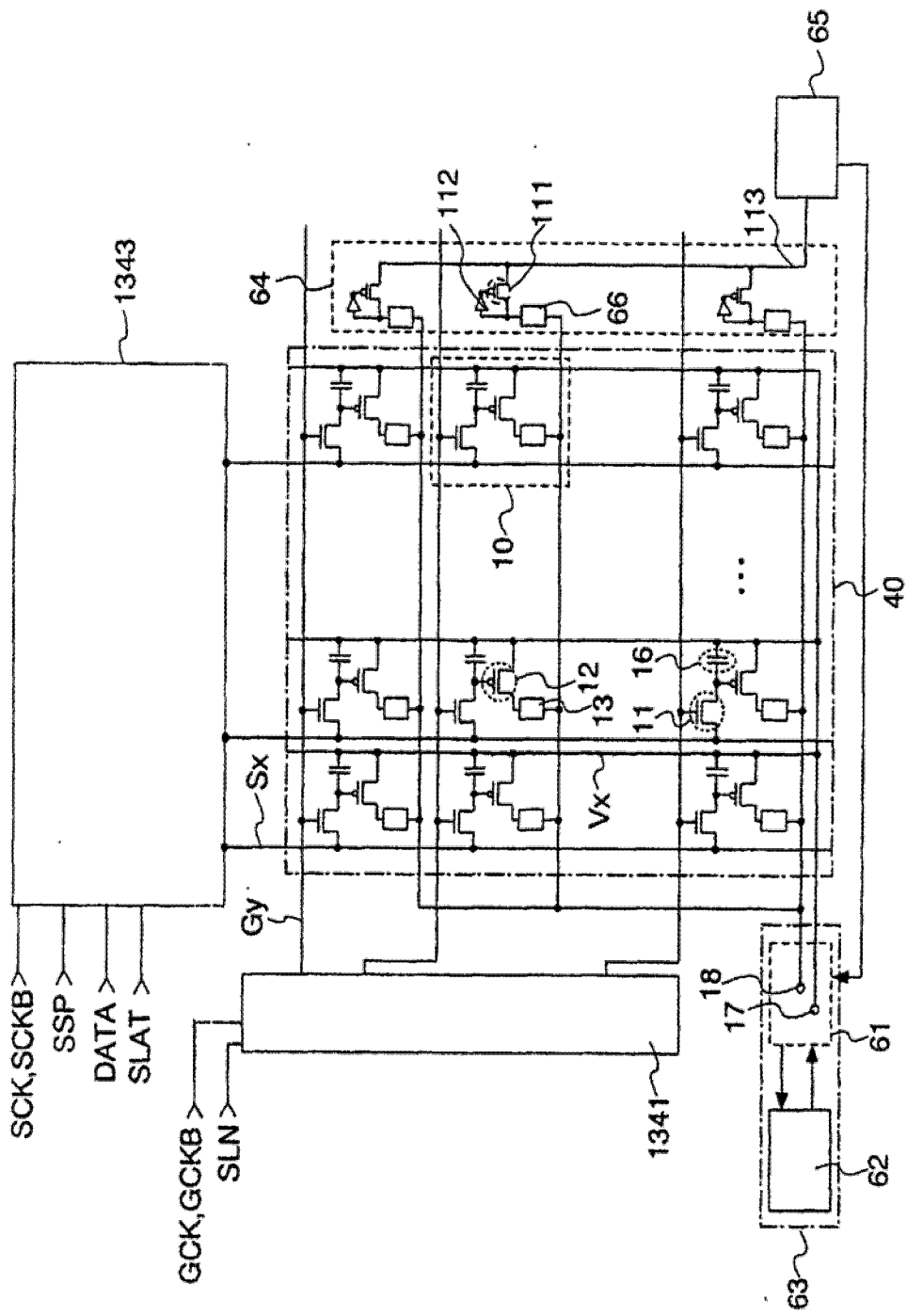


图 13

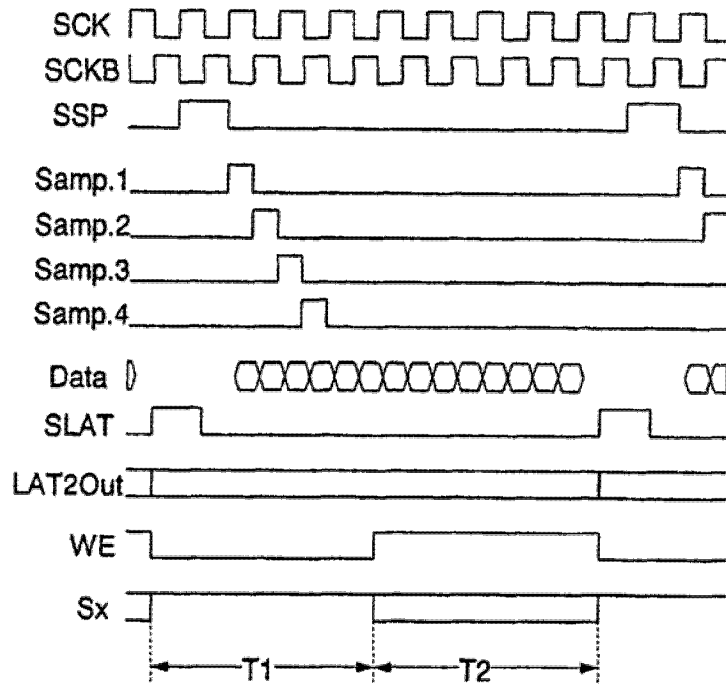


图 14A

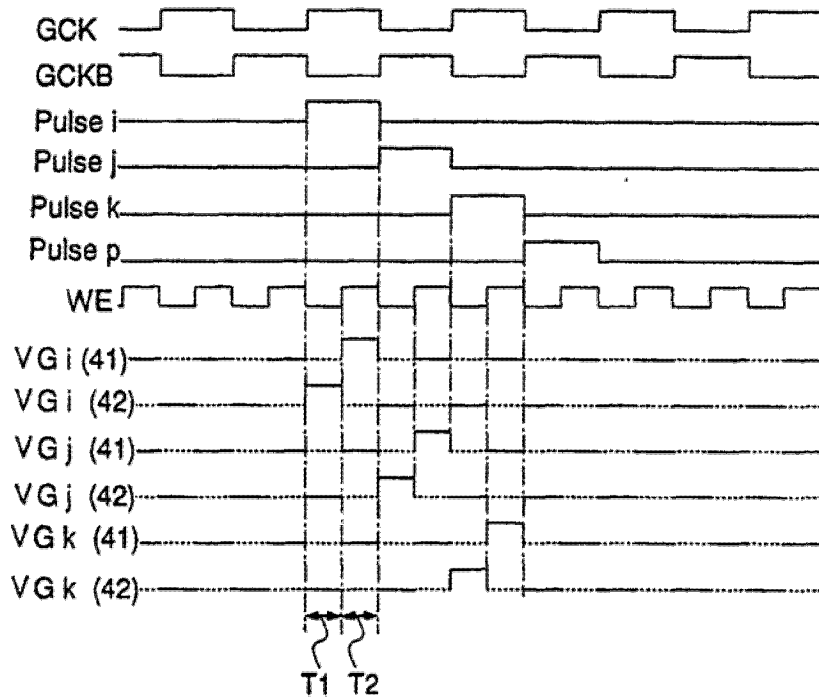


图 14B

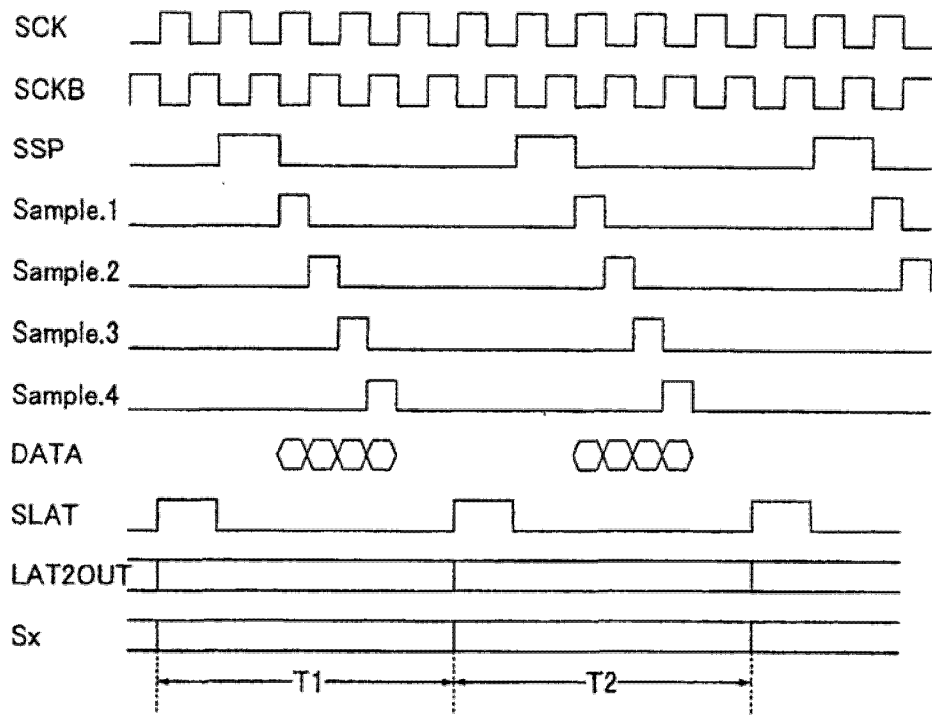


图 15A

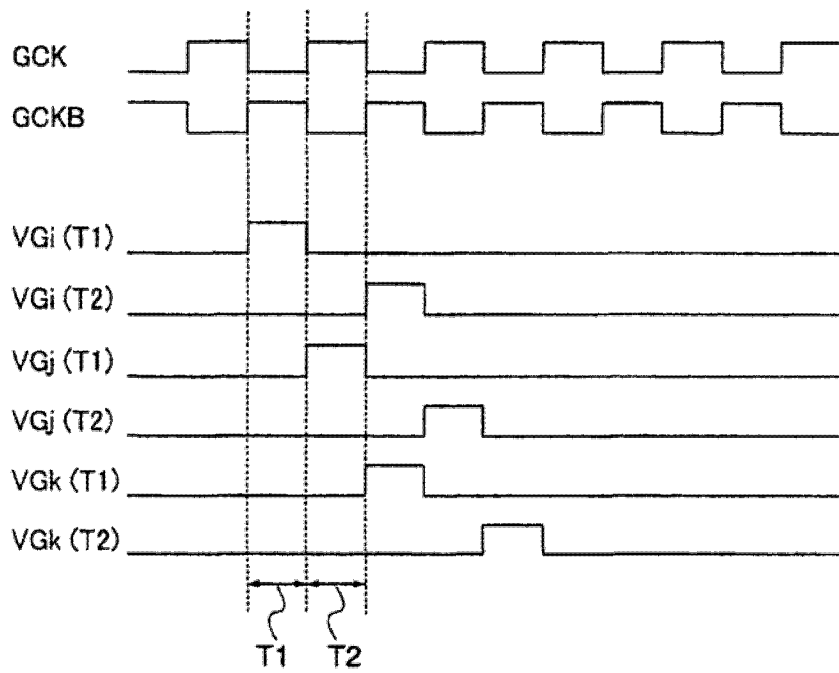


图 15B



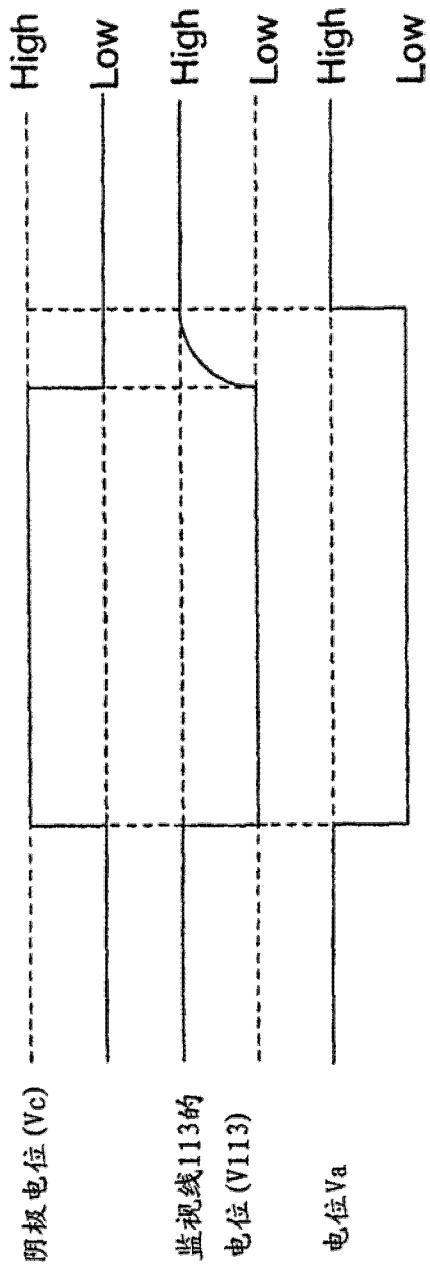


图 16

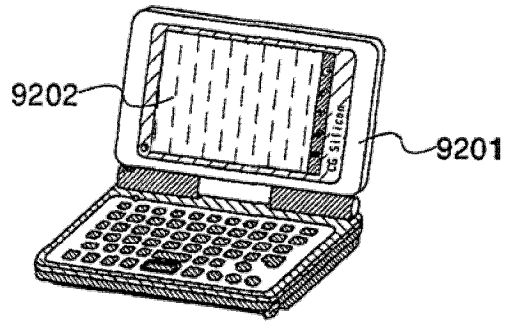


图 17A

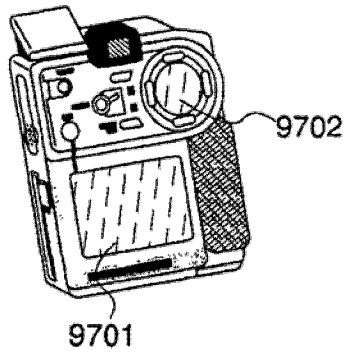


图 17B

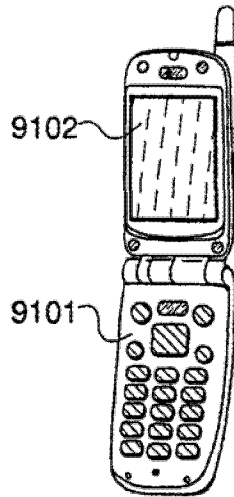


图 17C

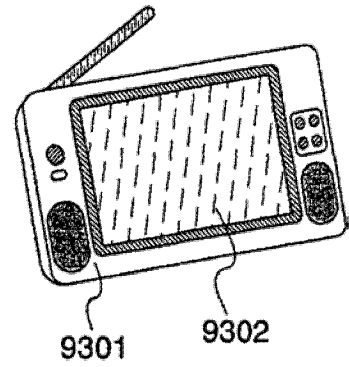


图 17D

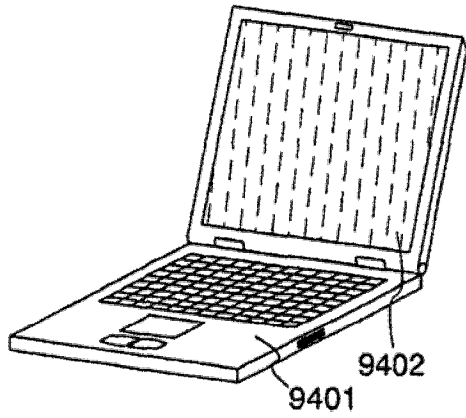


图 17E

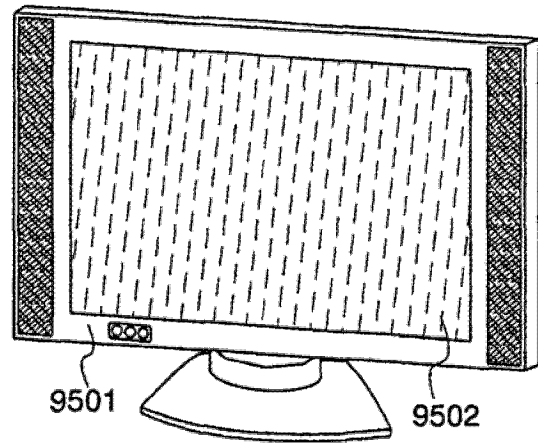


图 17F

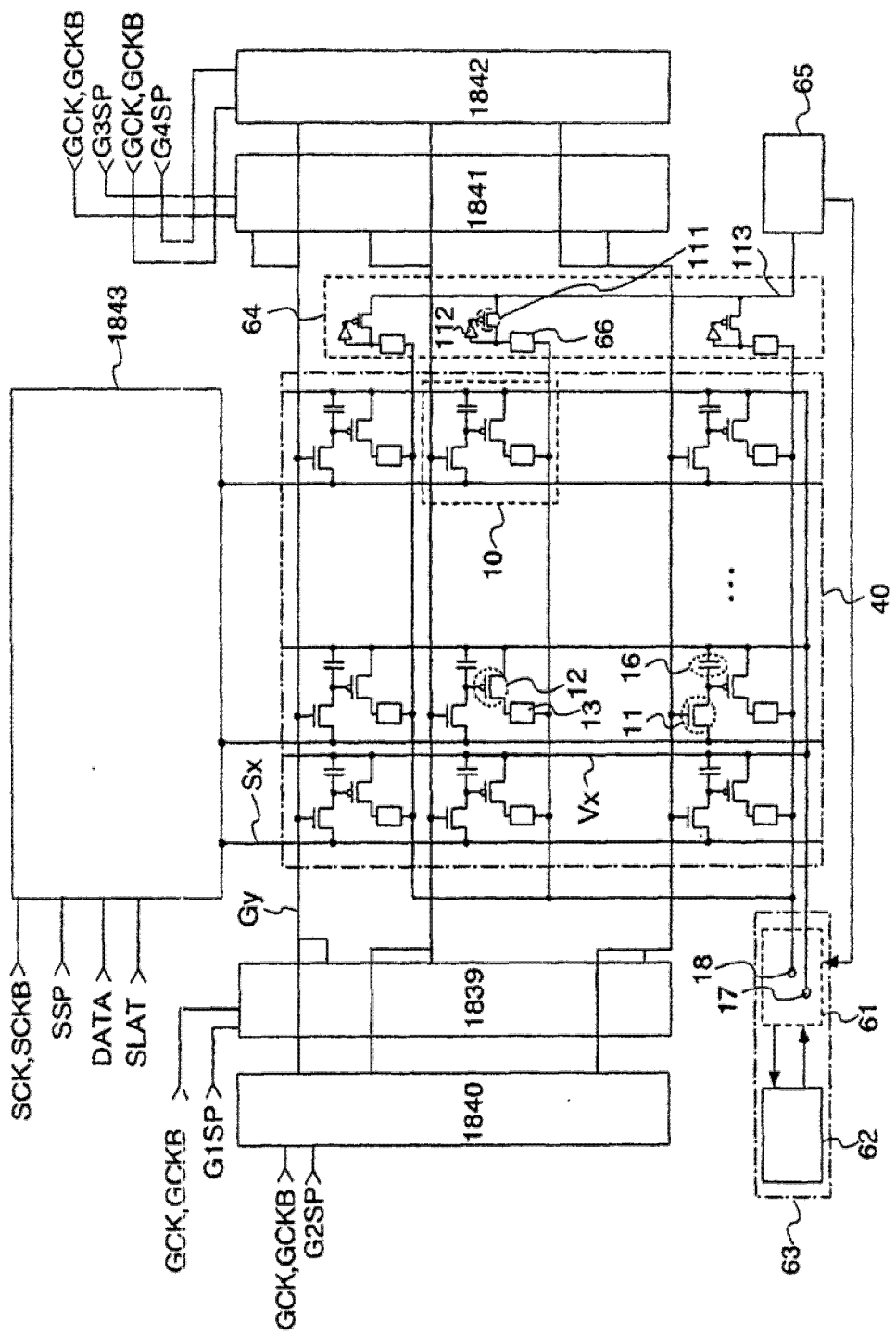


图 18

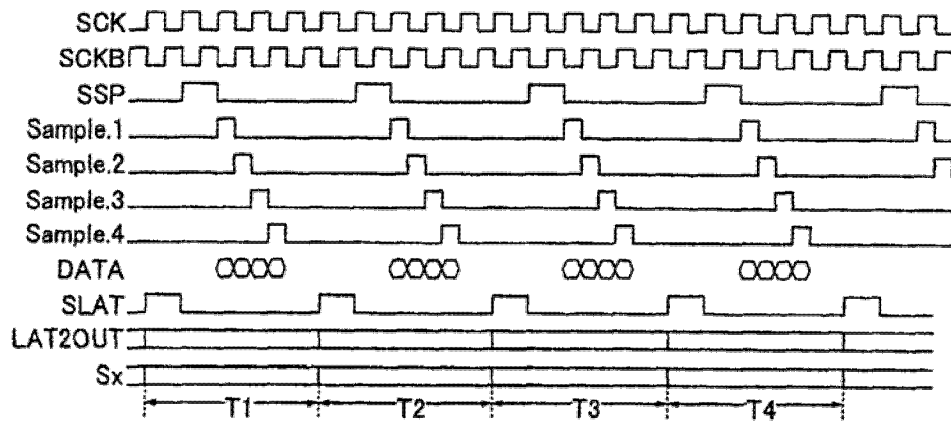


图 19A

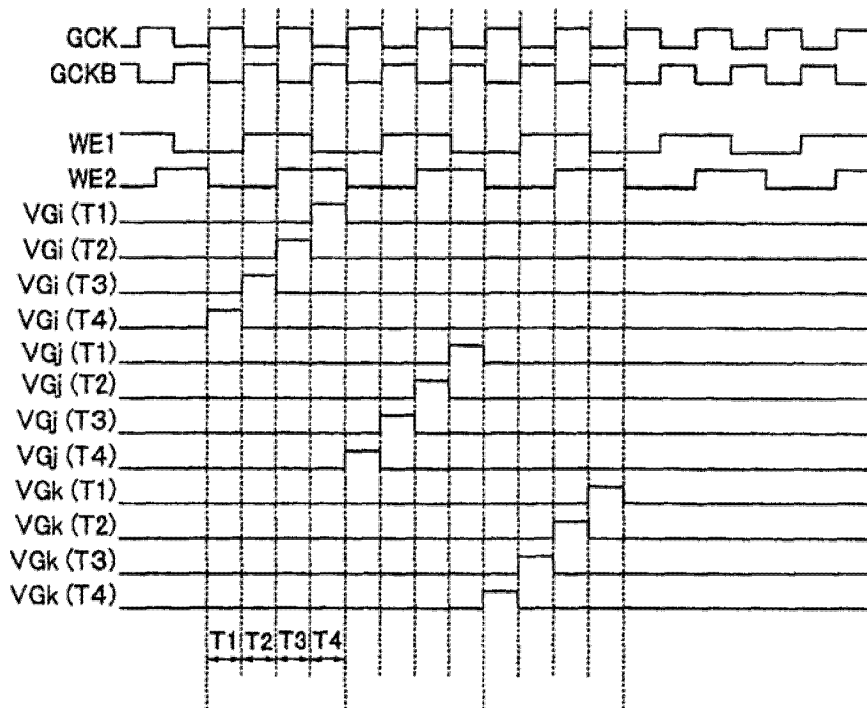


图 19B

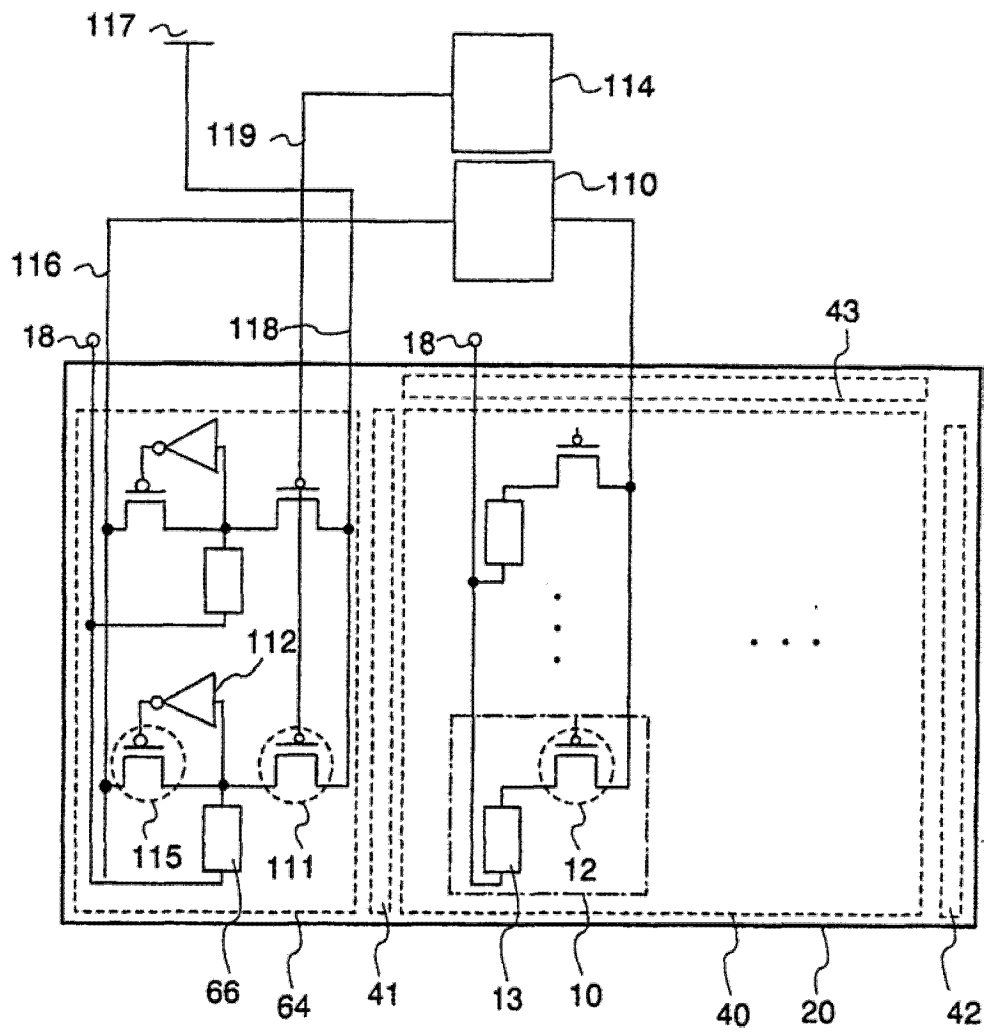


图 20

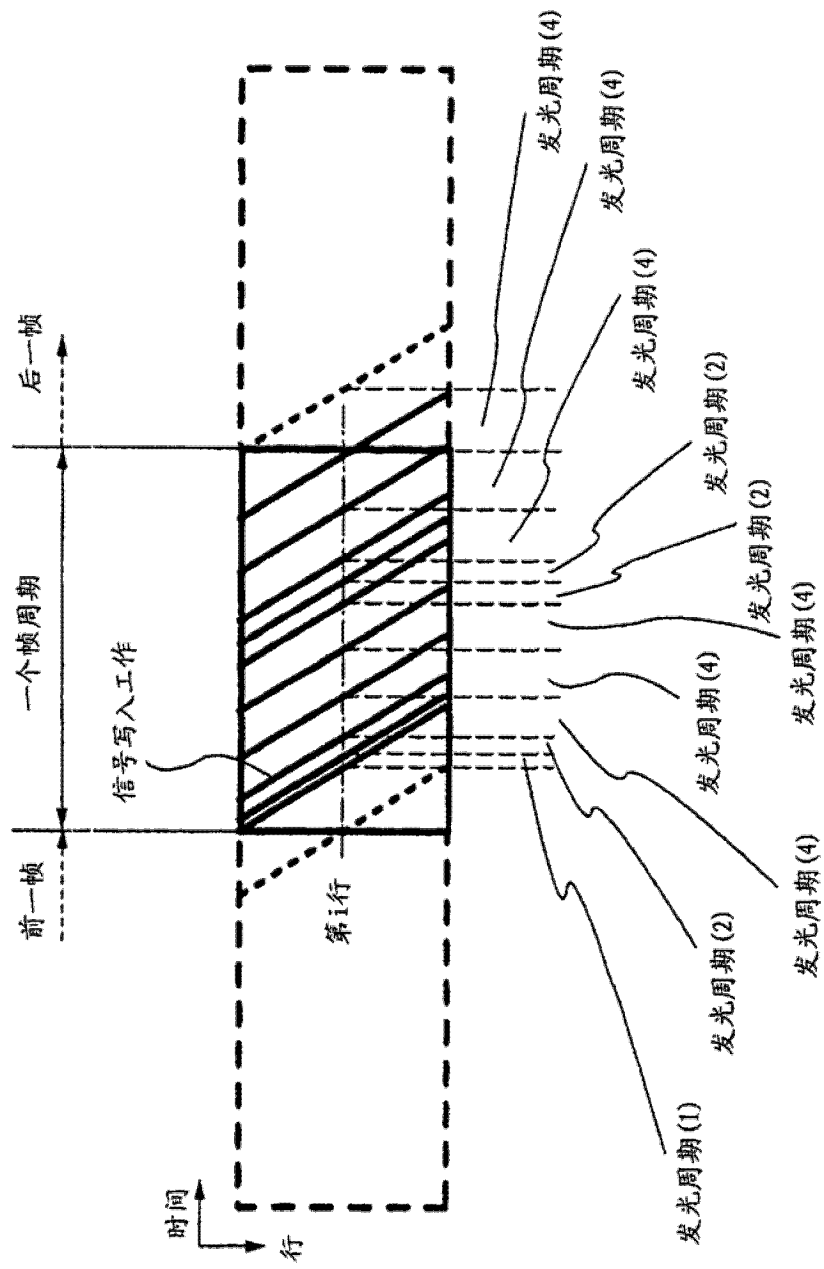


图 21

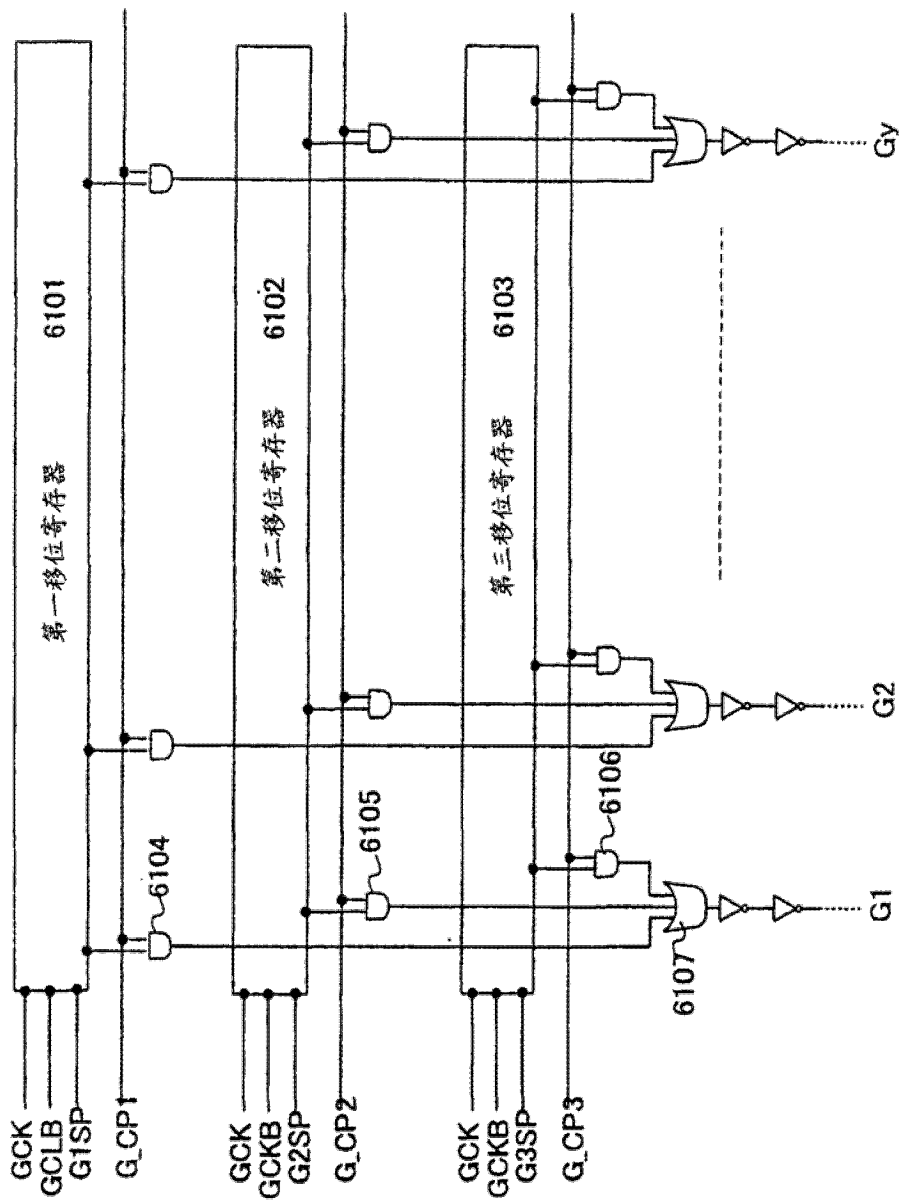


图 22

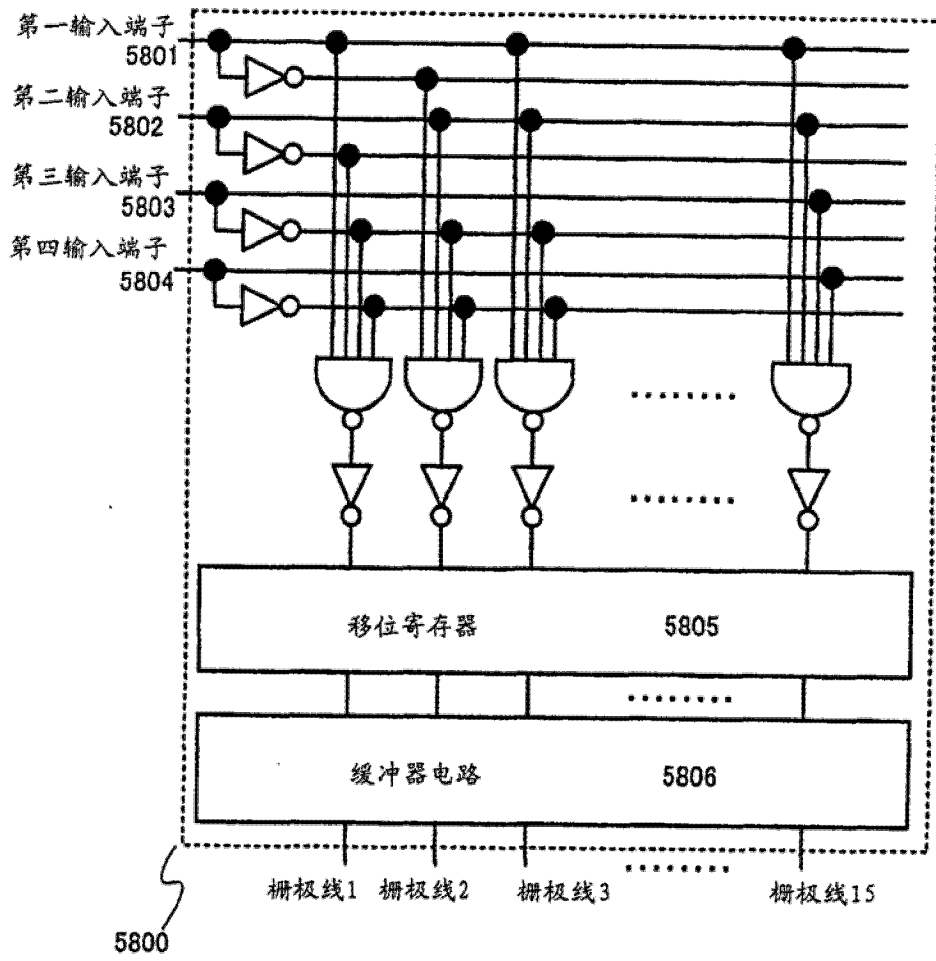


图 23



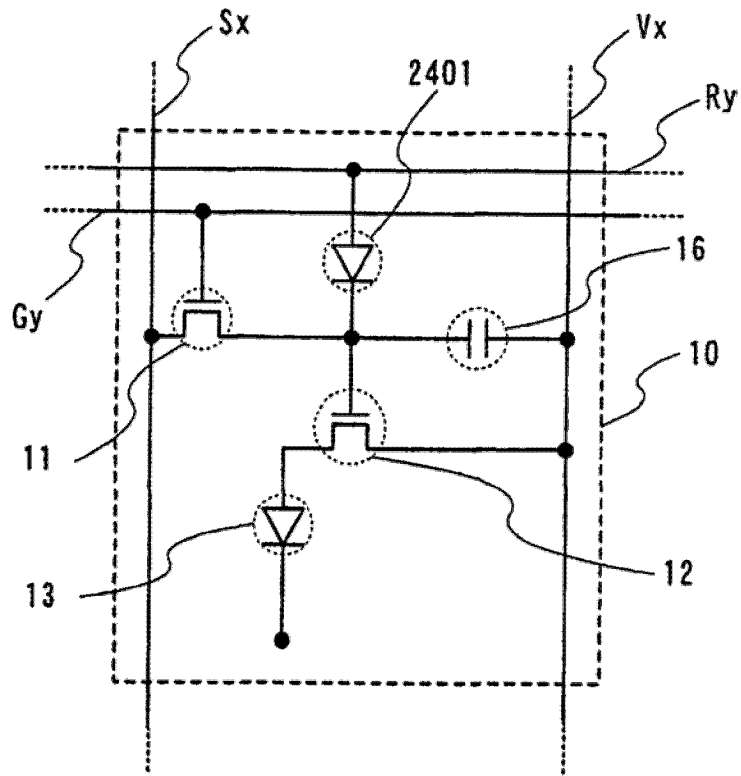


图 24

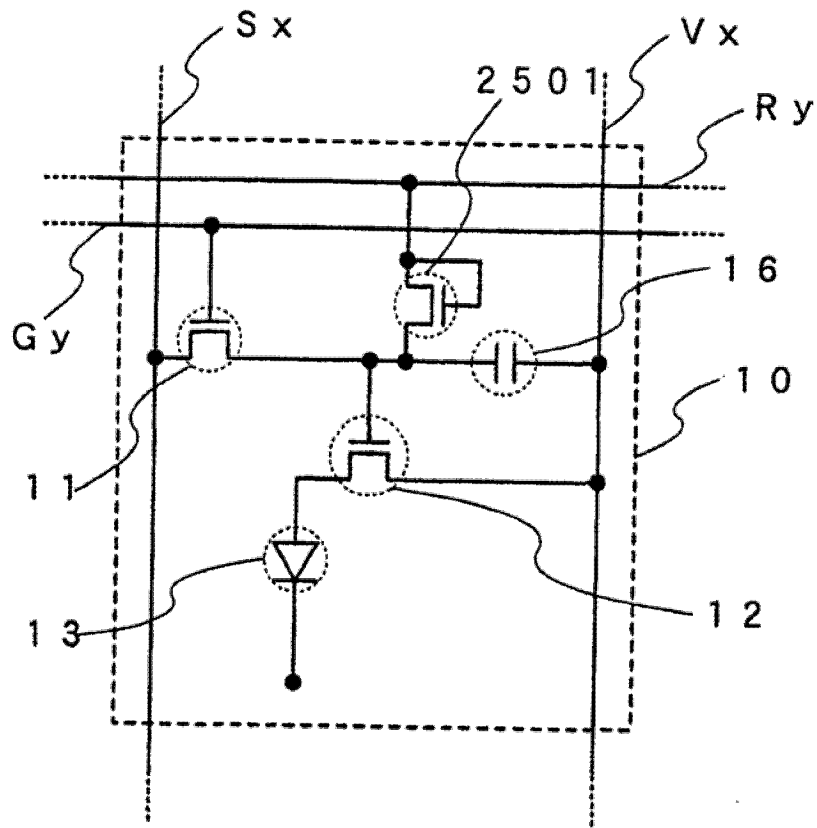


图 25

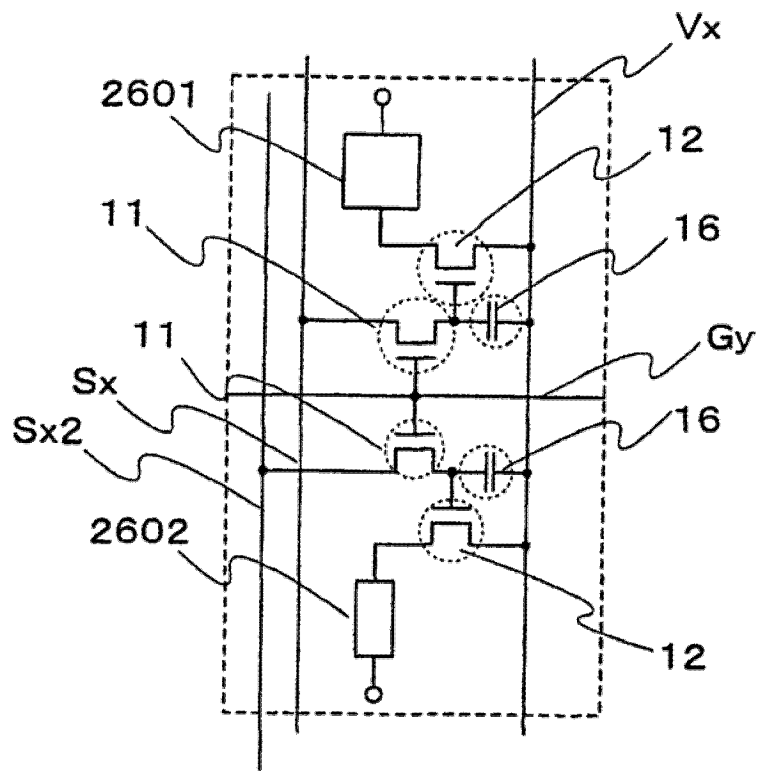


图 26