

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5169849号
(P5169849)

(45) 発行日 平成25年3月27日(2013.3.27)

(24) 登録日 平成25年1月11日(2013.1.11)

(51) Int. Cl. F 1
G09F 9/30 (2006.01) G09F 9/30 339Z
G02F 1/1368 (2006.01) G02F 1/1368

請求項の数 4 (全 15 頁)

(21) 出願番号	特願2009-3689 (P2009-3689)	(73) 特許権者	000002369 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号
(22) 出願日	平成21年1月9日(2009.1.9)	(74) 代理人	100095728 弁理士 上柳 雅誉
(65) 公開番号	特開2010-160414 (P2010-160414A)	(74) 代理人	100107261 弁理士 須澤 修
(43) 公開日	平成22年7月22日(2010.7.22)	(74) 代理人	100127661 弁理士 宮坂 一彦
審査請求日	平成23年12月21日(2011.12.21)	(72) 発明者	及川 広之 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		審査官	小野 博之

最終頁に続く

(54) 【発明の名称】 電気光学装置及び電子機器

(57) 【特許請求の範囲】

【請求項1】

基板上に、
画素電極と、
該画素電極上に形成された配向膜と、
前記画素電極の下層側に、前記画素電極に誘電体膜を介して対向するように設けられた容量電極と、
を備え、
前記画素電極のうち前記配向膜に面する部分のグレインサイズは、前記容量電極のグレインサイズよりも小さい
ことを特徴とする電気光学装置。

【請求項2】

前記画素電極は、
前記誘電体膜に面する第1電極層と、
該第1電極層よりも上層側に、前記配向膜に面する部分として形成された第2電極層と
を備え、
前記第1電極層のグレインサイズは、前記第2電極層のグレインサイズよりも大きい
ことを特徴とする請求項1に記載の電気光学装置。

【請求項3】

前記画素電極及び前記容量電極は、透明導電材料から形成されることを特徴とする請求

項 1 又は 2 に記載の電気光学装置。

【請求項 4】

請求項 1 から 3 のいずれか一項に記載の電気光学装置を具備してなることを特徴とする電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、例えば液晶装置等の電気光学装置、及び該電気光学装置を備えた、例えば液晶プロジェクタ等の電子機器の技術分野に関する。

【背景技術】

10

【0002】

この種の電気光学装置の一例である液晶装置は、一对の基板間に電気光学物質の一例である液晶を挟持して構成される。一对の基板のうち一方の基板には、画素スイッチング用の TFT (Thin Film Transistor) や走査線、データ線等の配線が作り込まれた積層構造が形成され、該積層構造の最上層側に複数の画素電極がマトリクス状に設けられる。画素電極は、ITO (Indium Tin Oxide) 等から形成され、画素電極上には、液晶分子を所定の配向状態に規制するための配向膜が形成される。このような液晶装置では、走査線に走査信号を供給することで画素スイッチング用の TFT の動作を制御すると共に、該 TFT が ON (オン) 駆動されるタイミングでデータ線に画像信号を供給することによって、画像表示が実現される。このような電気光学装置では、表示画像の高コントラスト化等を

20

目的として、画素スイッチング用の TFT と画素電極との間に蓄積容量が設けられることがある。例えば特許文献 1 には、画素電極に容量絶縁膜を介して対向するように容量電極を形成することで蓄積容量を構成する技術が開示されている。

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開平 6 - 148684 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

30

この種の電気光学装置では、表示画像の高画質化のために、画素の高精細化が要求される。このため各画素が占める面積を少なく抑えるために、蓄積容量を含む配線や素子等をより狭いスペースに形成する必要がある。

【0005】

また、画素電極の表面には、配向膜が形成されるので、平滑性に優れている必要がある。仮に配向膜が形成される表面に凹凸が存在すると、配向膜が剥離し易くなり、液晶に配向不良が生じてしまうおそれがある。このため、例えば光抜け等の表示上の不具合が生じてしまうおそれがある。

【0006】

本発明は、例えば上述した問題点に鑑みなされたものであり、例えば、蓄積容量の単位面積あたりの容量値を大きくすることができると共に、例えば液晶等の電気光学物質の配向不良を低減でき、高画質な画像表示が可能な電気光学装置、及びそのような電気光学装置を備える電子機器を提供することを課題とする。

40

【課題を解決するための手段】

【0007】

本発明の電気光学装置は上記課題を解決するために、基板上に、画素電極と、該画素電極上に形成された配向膜と、前記画素電極の下層側に、前記画素電極に誘電体膜を介して対向するように設けられた容量電極とを備え、前記画素電極のうち前記配向膜に面する部分のグレインサイズは、前記容量電極のグレインサイズよりも小さい。

【0008】

50

本発明に係る電気光学装置は、例えば、一对の基板間に液晶等の電気光学物質が挟持されており、液晶の配向状態を制御することによって、画像表示等の電気光学動作を行う。

【0009】

基板上には、例えば、走査線、データ線等の配線や画素スイッチング用のTFT等の電子素子が、絶縁膜を介して相互に絶縁されつつ必要に応じて積層されることで画素電極を駆動するための回路が構成され、その上層側に画像電極が配置されている。電気光学装置の動作時には、例えば、走査線を通じて、画素電極に電氣的に接続された画素スイッチング用のTFTのスイッチング動作が制御されると共に、データ線を通じて画像信号が供給されることで、該TFTを介して画素電極に対し、画像信号に応じた駆動電圧を印加する。これにより、複数の画素電極が配列された画素領域或いは画素アレイ領域（又は「画像表示領域」とも呼ぶ）における画像表示が可能となる。

10

【0010】

配向膜は、画素電極より上層側に配置されており、例えば、液晶等の電気光学物質に面するように形成されることによって、配向分子の方向を規制する。尚、配向膜の表面には、例えば基板間に挟持された液晶の配向状態を制御すべく、所定の方向に沿ってラビング処理が施されていてもよい。

【0011】

容量電極は、画素電極の下層側に、前記画素電極に誘電体膜を介して対向するように設けられることにより、画素電極毎に蓄積容量を形成している。即ち、当該蓄積容量は表示画像に対応する駆動電圧が印加される画素電極に電氣的に接続されており、駆動電圧を一定期間保持することができるように構成されている。尚、画素電極に印加される駆動電圧は、時間と共に変化するので、典型的には、容量電極は固定電位に保持してもよい。尚、誘電体膜は基板上のほぼ全面にベタ状に形成することで、複数の蓄積容量に共有されるように形成するとよい。

20

【0012】

本発明では特に、画素電極のうち配向膜に面する部分のグレインサイズは、容量電極のグレインサイズよりも小さくなるように構成されている。ここで、「グレインサイズ」とは、グレイン（即ち結晶粒）の大きさを意味し、典型的には、結晶粒径の平均値を意味する。よって、本発明における「画素電極のうち配向膜に面する部分のグレインサイズは、容量電極のグレインサイズよりも小さい」とは、例えば、画素電極のうち配向膜に面する部分の結晶粒径の平均値が、容量電極の結晶粒径の平均値に比べて小さいという意味を含む。

30

【0013】

蓄積容量を構成する容量電極と誘電体膜とが互いに接する面積を大きくすることができると共に、画素電極における配向膜に面する側の表面の平滑性を高めることができる。即ち、本発明によれば、容量電極のグレインサイズを、画素電極のうち配向膜に面する部分のグレインサイズよりも大きくすることで、容量電極の表面における凹凸を多くし、表面積を大きくすることができる。よって、容量電極と誘電体膜とが互いに接する表面積の大きさを大きくすることができ、蓄積容量の単位面積あたりの容量値を増大させることができる。つまり、容量電極のグレインサイズを大きく形成することにより、基板上で蓄積容量が占める面積を増加させることなく、蓄積容量の容量値を増加させることができる。更に、本発明によれば、画素電極のうち配向膜に面する部分のグレインサイズを、容量電極のグレインサイズよりも小さくすることで、画素電極における配向膜に面する側の表面の平滑性を高めることができる。よって、仮に、画素電極のうち配向膜に面する部分のグレインサイズが大きい場合に生じ得る、配向膜の剥離や破損を低減できる。従って、液晶等の電気光学物質の配向不良を低減できる。

40

【0014】

尚、例えば、画素電極のうち配向膜に面する部分のグレインサイズが比較的大きくなると、当該部分の表面に大きな凹凸が形成されるので、配向膜を積層させると、凹凸によって形成されたくぼみに隙間ができたり、配向膜が画素電極に良好に接触していないために

50

配向膜が容易に剥離又は破損しやすくなるなど、電気光学装置の信頼性が低下してしまう。しかるに本発明よれば、画素電極の配向膜側の表面のグレインサイズが容量電極のグレインサイズよりも小さいので、当該部分の表面の平滑性を高めることができ、配向膜を良好な状態で形成することができる。

【 0 0 1 5 】

尚、画素電極のうち配向膜に面する部分及び容量電極において、グレインサイズに差を設けることは、画素電極のうち配向膜に面する部分及び容量電極を夫々形成する際の処理温度を変更することによって、容易に実現することができる。例えば、より高温で成膜処理を行うと結晶化がより促進されるのでグレインサイズは大きくなり、より低温で成膜処理を行うと結晶化が抑制されるのでグレインサイズは小さくなる。従って、容量電極は、画素電極のうち配向膜に面する部分に比べて高温で成膜することによって、グレインサイズを大きく形成することができる。また、成膜時の温度を変更するのではなく、成膜後にアニール処理を施す等の手法によって、グレインサイズを調整してもよい。

10

【 0 0 1 6 】

以上説明したように、本発明の電気光学装置によれば、蓄積容量の単位面積あたりの容量値を大きくすることができると共に、例えば液晶等の電気光学物質の配向不良を低減できる。この結果、高画質な画像表示が可能となる。

【 0 0 1 7 】

本発明の電気光学装置の一の態様では、前記画素電極は、前記誘電体膜に面する第1電極層と、該第1電極層よりも上層側に、前記配向膜に面する部分として形成された第2電極層とを備え、前記第1電極層のグレインサイズは、前記第2電極層のグレインサイズよりも大きい。

20

【 0 0 1 8 】

この態様によれば、蓄積容量を構成する片方の電極である画素電極は、第1電極層及び第2電極層を含んで形成されている。このように上側電極を多層構造に分割することにより、下層側にある第1電極層は、蓄積容量の容量値を大きくすべくグレインサイズを大きく形成する一方で、上層側に形成された第2電極層は配向膜の信頼性を向上させるべくグレインサイズを小さく形成することが可能となる。即ち、本態様では容量電極だけでなく、画素電極のうち誘電体膜に面する部分（つまり、第1電極層）についてもグレインサイズを大きくすることによって、更に蓄積容量の容量値を大きく調整することが可能である。

30

【 0 0 1 9 】

本発明の電気光学装置の他の態様では、前記画素電極及び前記容量電極は、透明導電材料から形成される。

【 0 0 2 0 】

この態様によれば、画素電極、上側電極及び下側電極は、例えばITO (Indium Tin Oxide) などの透明な材料で形成されていることから、仮に両者が画素毎の開口領域（即ち、例えば、各画素において表示に寄与する光が出射される領域）となるべき領域に配置されたとしても、表示光を遮ることがない。例えば、上側電極が画素毎に配置された画素電極を兼ねる場合や、下側電極が構成レイアウトの都合上、開口領域となるべき領域に配置される必要がある場合であっても、開口領域を小さくしなくて済む。

40

【 0 0 2 1 】

本発明の電子機器は上記課題を解決するために、上述した本発明の電気光学装置（但し、その各種態様を含む）を備える。

【 0 0 2 2 】

本発明の電子機器によれば、上述した本発明の電気光学装置を備えてなるので、高品質な画像表示を行うことが可能な、投射型表示装置、テレビ、携帯電話、電子手帳、ワードプロセッサ、ビューファインダ型又はモニタ直視型のビデオテープレコーダ、ワークステーション、テレビ電話、POS端末、タッチパネルなどの各種電子機器を実現できる。また、本発明の電子機器として、例えば電子ペーパーなどの電気泳動装置、電子放出装置（Fi

50

eld Emission Display及びConduction Electron-Emitter Display)、これら電気泳動装置、電子放出装置を用いた表示装置を実現することも可能である。

【0023】

本発明の作用及び他の利得は次に説明する実施するための最良の形態から明らかにされる。

【図面の簡単な説明】

【0024】

【図1】第1実施形態に係る液晶装置の全体構成を示す平面図である。

【図2】図1のH-H'断面図である。

【図3】第1実施形態に係る液晶装置の電気的な構成を示す回路図である。

10

【図4】第1実施形態に係る液晶装置の画像表示領域10aにおける配線等の位置関係を透過的に示す模式図である。

【図5】図4のA-A'断面図である。

【図6】第1実施形態に係る液晶装置の基板上における容量電極及び第1電極層の位置関係を周辺配線と共に透過的に示した模式図である。

【図7】図5における点線枠Iの模式的拡大図である。

【図8】第2実施形態に係る液晶装置の、図7と同趣旨の模式的拡大図である。

【図9】各種実施形態に係る電気光学装置を適用した電子機器の例である。

【発明を実施するための形態】

【0025】

20

以下では、本発明の実施形態について図を参照しつつ説明する。以下の実施形態では、本発明の電気光学装置の一例である駆動回路内蔵型のTFTアクティブマトリクス駆動方式の液晶装置を例にとる。

【0026】

<第1実施形態>

まず、第1実施形態に係る液晶装置の全体構成について、図1及び図2を参照して説明する。

【0027】

図1は、TFTアレイ基板10を、その上に形成された各構成要素と共に、対向基板20の側から見た液晶装置の構成を示す概略的な平面図であり、図2は、図1のH-H'断面図である。

30

【0028】

図1及び図2において、本実施形態に係る液晶装置は、対向配置されたTFTアレイ基板10と対向基板20とを備えている。TFTアレイ基板10は例えば石英基板、ガラス基板等の透明基板又はシリコン基板である。対向基板20は例えば石英基板、ガラス基板等の透明基板である。TFTアレイ基板10と対向基板20との間には、液晶層50が封入されており、TFTアレイ基板10と対向基板20とは、電気光学動作の行われる画像表示領域10aの周囲に位置するシール領域に設けられたシール材52により相互に接着されている。

【0029】

40

シール材52は、両基板を貼り合わせるための、例えば紫外線硬化樹脂、熱硬化樹脂等からなり、製造プロセスにおいてTFTアレイ基板10上に塗布された後、紫外線照射、加熱等により硬化させられたものである。また、例えばシール材52中には、TFTアレイ基板10と対向基板20との間隔(基板間ギャップ)を所定値とするためのグラスファイバ或いはガラスビーズ等のギャップ材56が散布されている。

【0030】

シール材52が配置されたシール領域の内側に並行して、画像表示領域10aの額縁領域を規定する遮光性の額縁遮光膜53が、対向基板20側に設けられている。但し、このような額縁遮光膜53の一部又は全部は、TFTアレイ基板10側に内蔵遮光膜として設けられてもよい。

50

【 0 0 3 1 】

T F Tアレイ基板 1 0 上における、画像表示領域 1 0 a の周辺に位置する周辺領域には、データ線駆動回路 1 0 1、サンプリング回路 7、走査線駆動回路 1 0 4 及び外部回路接続端子 1 0 2 が夫々形成されている。

【 0 0 3 2 】

T F Tアレイ基板 1 0 上における周辺領域において、シール領域より外周側に、データ線駆動回路 1 0 1 及び複数の外部回路接続端子 1 0 2 が、T F Tアレイ基板 1 0 の一辺に夫々沿って設けられている。

【 0 0 3 3 】

また、T F Tアレイ基板 1 0 上の周辺領域のうちシール領域より内側に位置する領域には、T F Tアレイ基板 1 0 の一辺に沿う画像表示領域 1 0 a の一辺に沿って且つ額縁遮光膜 5 3 に覆われるようにしてサンプリング回路 7 が配置されている。

10

【 0 0 3 4 】

また、走査線駆動回路 1 0 4 は、T F Tアレイ基板 1 0 の一辺に隣接する 2 辺に沿い、且つ、額縁遮光膜 5 3 に覆われるようにして設けられている。更に、このように画像表示領域 1 0 a の両側に設けられた二つの走査線駆動回路 1 0 4 間を電氣的に接続するため、T F Tアレイ基板 1 0 の残る一辺に沿い、且つ額縁遮光膜 5 3 に覆われるようにして複数の配線 1 0 5 が設けられている。

【 0 0 3 5 】

また、T F Tアレイ基板 1 0 上の周辺領域において、対向基板 2 0 の 4 つのコーナー部に対向する領域に、上下導通端子 1 0 6 が配置されると共に、この T F Tアレイ基板 1 0 及び対向基板 2 0 間には上下導通材が上下導通端子 1 0 6 に対応して該端子 1 0 6 に電氣的に接続されて設けられている。

20

【 0 0 3 6 】

図 2 において、T F Tアレイ基板 1 0 上には、画素スイッチング用の T F T や走査線、データ線等の配線が作り込まれた積層構造が形成されている。画像表示領域 1 0 a には、画素スイッチング用 T F T や走査線、データ線等の配線の上層に画素電極 9 がマトリクス状に設けられている。画素電極 9 は、I T O 膜からなる透明電極として形成されている。画素電極 9 上には、配向膜 1 6 が形成されている。

【 0 0 3 7 】

他方、対向基板 2 0 における T F Tアレイ基板 1 0 との対向面上に、遮光膜 2 3 が形成されている。遮光膜 2 3 は、例えば遮光性金属膜等から形成されており、対向基板 2 0 上の画像表示領域 1 0 a 内で、例えば格子状等にパターンニングされている。そして、遮光膜 2 3 上 (図 2 中遮光膜 2 3 より下側) に、I T O 膜からなる対向電極 2 1 が複数の画素電極 9 と対向して例えばベタ状に形成され、更に対向電極 2 1 上 (図 2 中対向電極 2 1 より下側) には配向膜 2 2 が形成されている。

30

【 0 0 3 8 】

液晶層 5 0 は、例えば一種又は数種類のネマティック液晶を混合した液晶からなり、これら一対の配向膜間で、所定の配向状態をとる。そして、液晶装置の駆動時、夫々に電圧が印加されることで、画素電極 9 と対向電極 2 1 との間には液晶容量が形成される。

40

【 0 0 3 9 】

尚、ここでは図示しないが、T F Tアレイ基板 1 0 上には、データ線駆動回路 1 0 1、走査線駆動回路 1 0 4 の他に、複数のデータ線に所定電圧レベルのプリチャージ信号を画像信号に先行して各々供給するプリチャージ回路、製造途中や出荷時の当該液晶装置の品質、欠陥等を検査するための検査回路等が形成されていてもよい。

【 0 0 4 0 】

次に、本実施形態に係る液晶装置の画像表示領域の電氣的な構成について、図 3 を参照して説明する。ここに図 3 は、本実施形態に係る液晶装置の画像表示領域を構成するマトリクス状に形成された複数の画素における各種素子、配線等の等価回路図である。

【 0 0 4 1 】

50

図3において、画像表示領域10aを構成するマトリクス状に形成された複数の画素の各々には、画素電極9及び画素スイッチング用のTFT30が形成されている。TFT30は、画素電極9に電氣的に接続されており、本実施形態に係る液晶装置の動作時に画素電極9をスイッチング制御する。画像信号が供給されるデータ線6は、TFT30のソース領域に電氣的に接続されている。データ線6に書き込む画像信号S1、S2、...、Snは、この順に線順次に供給しても構わないし、互いに隣り合う複数のデータ線6同士に対して、グループ毎に供給するようにしてもよい。

【0042】

TFT30のゲートには走査線11が電氣的に接続されており、本実施形態に係る液晶装置は、所定のタイミングで、走査線11にパルスの走査信号G1、G2、...、Gmを、この順に線順次で印加するように構成されている。画素電極9は、TFT30のドレインに電氣的に接続されており、スイッチング素子であるTFT30を一定期間だけそのスイッチを閉じることにより、データ線6から供給される画像信号S1、S2、...、Snが所定のタイミングで書き込まれる。画素電極9を介して液晶に書き込まれた所定レベルの画像信号S1、S2、...、Snは、対向基板20(図2参照)に形成された対向電極21(図2参照)との間で一定期間保持される。

10

【0043】

液晶層50(図2参照)を構成する液晶は、印加される電圧レベルにより分子集合の配向や秩序が変化することにより、光を変調し、階調表示を可能とする。ノーマリーホワイトモードであれば、各画素の単位で印加された電圧に応じて入射光に対する透過率が減少し、ノーマリーブラックモードであれば、各画素の単位で印加された電圧に応じて入射光に対する透過率が増加され、全体として液晶装置からは画像信号に応じたコントラストをもつ光が出射される。

20

【0044】

ここで保持された画像信号がリークすることを防ぐために、画素電極9と対向電極21(図2参照)との間に形成される液晶容量に対して電氣的に並列に、蓄積容量70が付加されている。蓄積容量70の一方の電極は、画素電極9と並列してTFT30のドレインに電氣的に接続され、他方の電極は、所定電位となるように、電位固定の容量配線300に接続されている。

【0045】

次に、本実施形態に係る液晶装置において、画像表示領域10aにおける具体的な積層構造について詳しく説明する。

30

【0046】

図4は、本実施形態に係る液晶装置の走査線、データ線、画素スイッチング用のTFT、及び中継層の位置関係を透過的に示した模式図である。尚、図4では、図5及び図6を参照して後述する容量電極71の図示を省略してある。また、図4では、各層・各部材を図面上で認識可能な程度の大きさとするため、該各層・各部材ごとに縮尺を異ならしめてある。

【0047】

TFTアレイ基板10上には、走査線11及びデータ線6が、夫々X方向及びY方向に沿って配置されており、データ線6と走査線11の交差付近にTFT30(即ち、半導体層30a及びゲート電極30b)が形成されている。走査線11は、遮光性の導電材料、例えば、W(タングステン)、Ti(チタン)、TiN(窒化チタン)等から形成されており、TFTアレイ基板10上で平面的に見て半導体層30aを含むように、半導体層30aより幅広に形成されている。走査線11は半導体層30aより下層側に配置されているので、このように走査線11をTFT30の半導体層30aよりも幅広に形成することによって、TFTアレイ基板10における裏面反射や、複板式のプロジェクタ等で他の液晶装置から発せられ合成光学系を突き抜けてくる光などの、戻り光に対してTFT30のチャネル領域30bを殆ど或いは完全に遮光できる。その結果、液晶装置の動作時に、TFT30における光リーク電流は低減され、コントラスト比を向上させることができ、高

40

50

品位の画像表示が可能となる。

【0048】

TFT30は、半導体層30a及びゲート電極30bを有している。半導体層30aは、ソース領域30a1、チャンネル領域30a2、ドレイン領域30a3を含んで形成されている。ここで、チャンネル領域30a2とソース領域30a1との間、又は、チャンネル領域30a2とドレイン領域30a3の間にはLDD(Lightly Doped Drain)領域が形成されていてもよい。

【0049】

ゲート電極30bは、TFTアレ基板10上で平面的に見て、半導体層30aのチャンネル領域と重なる領域にゲート絶縁膜を介して形成されている。ゲート電極30bは、下層側に配置された走査線11にコンタクトホール34を介して電氣的に接続されている。

10

【0050】

TFT30のソース領域30a1は、コンタクトホール31を介して上層側に形成されたデータ線6に電氣的に接続されている。一方、ドレイン領域30a3は、コンタクトホール32を介して中継層7に電氣的に接続されている。中継層7は、コンタクトホール33を介して、画素電極9に電氣的に接続されている。即ち、TFT30のドレイン領域30a3と画素電極9とは、中継層7によって電氣的に中継接続されている。

【0051】

画素電極9は、データ線6及び走査線11によってマトリクス状に区分けされた画素毎に島状に形成されており、その輪郭を点線ライン9'で図示している。

20

【0052】

続いて、図5を参照して、図4のA-A'線断面における積層構造について説明する。TFTアレ基板10上には、上述した走査線11が、上層側に形成されたTFT30の半導体層30aよりも幅広に形成されている。走査線11は下地絶縁膜12によって覆われており、その表面が平坦化されている。尚、下地絶縁膜12は、TFTアレ基板10の表面研磨時における荒れや、洗浄後に残る汚れ等で画素スイッチング用のTFT30の特性変化を防止する機能も有している。

【0053】

TFT30は、半導体層30a(即ち、ソース領域30a1、チャンネル領域30a2及びドレイン領域30a3)及びゲート電極30bから構成されている。ゲート電極30bは、例えば導電性ポリシリコンから形成されており、ゲート絶縁膜13に開孔されたコンタクトホール34(図4参照)を介して、走査線11に電氣的に接続されている。

30

【0054】

画像信号が供給されるデータ線6は、ゲート絶縁膜13及び第1層間絶縁膜14に開孔されたコンタクトホール31を介してソース領域30a1と電氣的に接続されている。一方、ドレイン領域30a3は、データ線6と同層に配置された中継層7によって画素電極9に電氣的に接続されている。より具体的には、ドレイン領域30a3は、第1層間絶縁膜14に開孔されたコンタクトホール32を介して中継層7に電氣的に接続されている。中継層7は、第2層間絶縁膜15に開孔されたコンタクトホール33を介して画素電極9に電氣的に接続されている。

40

【0055】

データ線6上には第2層間絶縁膜15が積層され、その上に容量電極71が形成されている。後述する上層側に形成された画素電極9を、下層側に形成された中継層7に電氣的に接続するためのコンタクトホール33を形成するスペースを確保するために、容量電極71には、開口部1が形成されている。

【0056】

ここで、図6は、容量電極71の平面構造を透過的に示す模式図である。尚、図6では、説明の便宜上、容量電極71より下層側に形成されているデータ線6及び走査線11等の構成要素の詳細な図示を省略している。また、各層・各部材を図面上で認識可能な程度の大きさとするため、該各層・各部材ごとに縮尺を異ならしめてある。

50

【 0 0 5 7 】

データ線 6 及び走査線 1 1 は夫々、Y 方向及び X 方向に延在している。各画素は、データ線 6 及び走査線 1 1 によって区分けされている。容量電極 7 1 に設けられた開口部 1 は、図 6 に示すように画素毎に形成されており、容量電極 7 1 は当該開口部 1 を除いた領域にベタ状に形成されている。

【 0 0 5 8 】

再び図 5 に戻って、容量電極 7 1 上には蓄積容量 7 0 を構成する一部たる容量絶縁膜 7 2 が形成されている。容量絶縁膜 7 2 上には画素電極 9 が形成されており、画素電極 9 及び容量電極 7 1 は、蓄積容量 7 0 を構成する一对の容量電極として機能するように形成されている。このように本実施形態では、画素電極 9 は、液晶 5 0 を構成する液晶分子の配向状態を制御するという本来の機能を達成することに加えて、容量電極 7 1 及び容量絶縁膜 7 2 と共に蓄積容量 7 0 を形成している。即ち、画素電極 9 を、容量電極 7 1 に対向する容量電極として利用することで、容量絶縁膜 7 2 上に画素電極 9 とは別個に、画素電極 9 とは異なる層に、容量電極 7 1 に対向する容量電極を設ける場合に比べて、積層構造をシンプルにすることができる。

10

【 0 0 5 9 】

尚、画像信号に対応する電圧が印加される画素電極に接続される蓄積容量 7 0 を設けることによって、画素電極 9 の電圧を、実際に画像信号が印加されている時間よりも、例えば 3 桁も長い時間だけ保持することが可能となり、液晶素子の保持特性が改善されるため、高コントラスト比を有する液晶装置を実現することができる。

20

【 0 0 6 0 】

画素電極 9 及び容量絶縁膜 7 2 上には、液晶層 5 0 (図 2 参照) に含まれる液晶分子の配向状態を規制するための配向膜 1 6 が形成されている。

【 0 0 6 1 】

ここで、図 7 を参照して、画素電極 9 の詳細な構造について説明する。図 7 は、図 5 における点線枠 I に着目して、蓄積容量 7 0 の構造を拡大して示した模式図である。

【 0 0 6 2 】

上述の通り、画素電極 9 及び容量電極 7 1 は共に、透明な導電性材料である I T O から形成されている。但し、本実施形態では特に、図 7 に示すように、容量電極 7 1 を構成する I T O のグレインサイズは、画素電極 9 を構成する I T O のグレインサイズに比べて大きくなるように形成されている。

30

【 0 0 6 3 】

尚、図 7 では画素電極 9 及び容量電極 7 1 を構成するグレインサイズをわかりやすく示すために、各々のグレインを規則正しく配列された楕円形の粒で模式的に示しているが、実際のグレインは画素電極 9 及び容量電極 7 1 においてそれぞれ均一なサイズである必要はないし、アモルファス構造のように規則正しく配列されていなくともよい。

【 0 0 6 4 】

容量電極 7 1 のうち容量絶縁膜 7 2 に面する部分に着目すると、容量電極 7 1 を構成するグレインのサイズが大きいために、その表面には大きな凹凸が生じている。そのため、サイズの小さいグレインで容量電極 7 1 を形成した場合に比べて、容量絶縁膜 7 2 と容量電極 7 1 とが接触する表面積を大きくすることができる。蓄積容量 7 0 の容量値の大きさは当該表面積に比例するので、このように容量電極 7 1 をサイズの大きいグレインで構成することによって、T F T アレイ基板 1 0 上において容量電極 7 1 が占める面積を変更することなく、容量値の大きい蓄積容量 7 0 を形成することが可能となる。

40

【 0 0 6 5 】

このように蓄積容量 7 0 の容量値を大きく形成することで、例えば画素電極に液晶 5 0 の配向制御用の駆動電圧を印加した場合に、当該駆動電圧をより長時間保持することができ、よりフリッカの少ない高品位な画像表示が可能な液晶装置を実現することができる。但し、蓄積容量 7 0 の容量値を大きくすると、駆動電圧を供給するための出力回路のパワーを大きくすべく回路を大きく形成する必要が生じるため、この点を加味して好適な容量

50

値を有する蓄積容量 70 を形成することが好ましい。尚、蓄積容量 70 の容量値を小さく調整する必要がある場合には、逆に容量電極 71 のグレインサイズを小さく形成してもよい。

【0066】

続いて、蓄積容量 70 を構成する一対の容量電極の他方である画素電極 9 に着目すると、容量電極 71 に比べて小さいサイズのグレインで形成されている。即ち、画素電極 9 のグレインサイズは、容量電極 71 のグレインサイズよりも小さい。ここで、画素電極 9 上には配向膜 16 が形成されている。仮に画素電極 9 がサイズの大きなグレインで形成されていると、画素電極 9 の表面うち配向膜 16 に面する側において大きな凹凸が生じてしまい、配向膜 16 との接触が悪化してしまう。つまり、画素電極 9 のグレインサイズを大きく形成すると、表面の凹凸に隙間が生じたりするために、配向膜 16 と画素電極 9 が十分接触していなかったり、配向膜 16 が破損又は剥離しやすくなってしまいうため、配向膜 16 の信頼性が低下してしまう。そこで、画素電極 9 のグレインサイズを小さく形成することで、画素電極 9 の表面の凹凸を少なくし、信頼性の高い配向膜 16 が形成可能なように構成されている。この結果、液晶層 50 における配向不良を低減できる。

10

【0067】

以上説明したように、本実施形態に係る液晶装置によれば、蓄積容量 70 の単位面積あたりの容量値を大きくすることができると共に、液晶層 50 における配向不良を低減できる。この結果、高画質な画像表示が可能となる。

【0068】

尚、このように容量電極 71 及び画素電極 9 におけるグレインサイズを変更するには、例えば、その成膜時における処理温度を変更することによって容易に実現することができる。具体的には、容量電極 71 の成膜時には処理温度を、画素電極 9 の成膜温度に比べて高温に保つことにより行うことができる。逆に言えば、画素電極 9 の成膜は、容量電極 71 の成膜時に比べて低い処理温度で行うことによって、画素電極 9 のグレインサイズを小さく形成することができる。

20

【0069】

< 第 2 実施形態 >

続いて、図 8 を参照して、第 2 実施形態について説明する。図 8 は、第 2 実施形態に係る液晶装置の蓄積容量 70 の構造を拡大して示す、図 7 と同趣旨の模式図である。図 8 に示すように、第 2 実施形態は、画素電極 9 が互いにグレインサイズの異なる第 1 電極層 9a 及び第 2 電極層 9b から形成されている点で、上述の実施形態と異なっている。尚、画素電極 9 以外の構造については上述の実施形態と同様であるので、ここでは詳細な説明は省略する。

30

【0070】

第 2 実施形態においては、図 8 に示すように、画素電極 9 のうち第 2 電極層 9b におけるグレインサイズが、容量電極 71 におけるグレインサイズと同様に、第 1 電極層 9a のグレインサイズに比べて大きくなるように形成されている。つまり、蓄積容量 70 の容量値をより大きく形成するために、容量電極 71 だけでなく、画素電極 9 のうち容量絶縁膜 72 に面する部分のグレインサイズも大きく形成することによって、蓄積容量 70 の容量値をより大きく調整可能なように構成されている。従って、第 2 実施形態では、第 1 実施形態に比べて、より幅広い範囲で蓄積容量 70 の容量値を調整することができる。

40

【0071】

一方、第 2 電極層 9b 上には、第 2 電極層 9b よりもグレインサイズの小さい第 1 電極層 9a が設けられている。このように第 1 電極層 9a を形成することで、画素電極 9 のうち容量絶縁膜 72 に面する部分（即ち、第 2 電極層 9b）では容量値を大きくすべく、容量絶縁膜 72 に接する表面積を増やしつつ、配向膜 16 に面する第 1 電極層 9a においてグレインサイズを小さく形成することで、平滑な表面上に良好な配向膜 16 を形成することが可能に構成されている。

【0072】

50

尚、このように画素電極 9 をグレインサイズの異なる第 1 電極層 9 a 及び第 2 電極層 9 b に分けて形成するには、夫々の成膜時における温度を変更することによって実現することができる。

【 0 0 7 3 】

< 電子機器 >

次に、上述した電気光学装置である液晶装置を各種の電子機器に適用する場合について説明する。

【 0 0 7 4 】

図 9 は、プロジェクタの構成例を示す平面図である。以下では、この液晶装置をライトバルブとして用いたプロジェクタについて説明する。

【 0 0 7 5 】

図 9 に示されるように、プロジェクタ 1 1 0 0 内部には、ハロゲンランプ等の白色光源からなるランプユニット 1 1 0 2 が設けられている。このランプユニット 1 1 0 2 から射出された投射光は、ライトガイド 1 1 0 4 内に配置された 4 枚のミラー 1 1 0 6 及び 2 枚のダイクロイックミラー 1 1 0 8 によって R G B の 3 原色に分離され、各原色に対応するライトバルブとしての液晶パネル 1 1 1 0 R、1 1 1 0 B 及び 1 1 1 0 G に入射される。

【 0 0 7 6 】

液晶パネル 1 1 1 0 R、1 1 1 0 B 及び 1 1 1 0 G の構成は、上述した液晶装置と同等であり、画像信号処理回路から供給される R、G、B の原色信号でそれぞれ駆動されるものである。そして、これらの液晶パネルによって変調された光は、ダイクロイックプリズム 1 1 1 2 に 3 方向から入射される。このダイクロイックプリズム 1 1 1 2 においては、R 及び B の光が 9 0 度に屈折する一方、G の光が直進する。従って、各色の画像が合成される結果、投射レンズ 1 1 1 4 を介して、スクリーン等にカラー画像が投写されることとなる。

【 0 0 7 7 】

ここで、各液晶パネル 1 1 1 0 R、1 1 1 0 B 及び 1 1 1 0 G による表示像について着目すると、液晶パネル 1 1 1 0 G による表示像は、液晶パネル 1 1 1 0 R、1 1 1 0 B による表示像に対して左右反転することが必要となる。

【 0 0 7 8 】

尚、液晶パネル 1 1 1 0 R、1 1 1 0 B 及び 1 1 1 0 G には、ダイクロイックミラー 1 1 0 8 によって、R、G、B の各原色に対応する光が入射するので、カラーフィルタを設ける必要はない。

【 0 0 7 9 】

尚、図 9 を参照して説明した電子機器の他にも、モバイル型のパーソナルコンピュータや、携帯電話、液晶テレビや、ビューファインダ型、モニタ直視型のビデオテープレコーダ、カーナビゲーション装置、ページャ、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、POS 端末、タッチパネルを備えた装置等が挙げられる。そして、これらの各種電子機器に適用可能なのは言うまでもない。

【 0 0 8 0 】

また、本発明は上述の各実施形態で説明した液晶装置以外にも反射型液晶装置 (L C O S)、プラズマディスプレイ (P D P)、電界放出型ディスプレイ (F E D、S E D)、有機 E L ディスプレイ、デジタルマイクロミラーデバイス (D M D)、電気泳動装置等にも適用可能である。

【 0 0 8 1 】

本発明は、上述した実施形態に限られるものではなく、請求の範囲及び明細書全体から読み取れる発明の要旨或いは思想に反しない範囲で適宜変更可能であり、そのような変更を伴う電気光学装置、及び該電気光学装置を備えた電子機器もまた本発明の技術的範囲に含まれるものである。

【 符号の説明 】

【 0 0 8 2 】

10

20

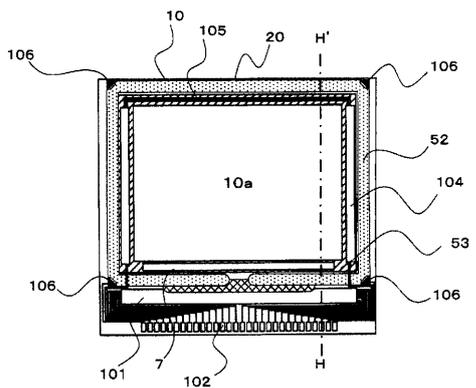
30

40

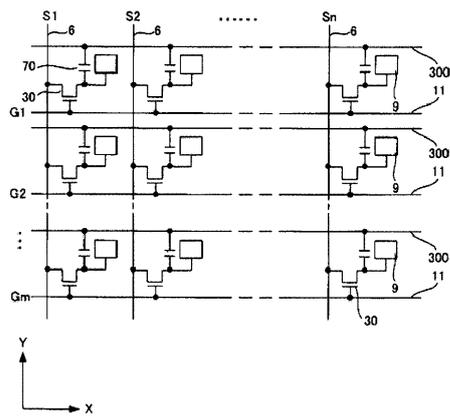
50

6 データ線、 7 中継層、 9 画素電極、 9 a 第1電極層、 9 b 第2電極層、 10 TFTアレイ基板、 10 a 画像表示領域、 11 走査線、 12 下地絶縁膜、 30 TFT、 30 a 半導体層、 33 コンタクトホール、 50 液晶、 70 蓄積容量、 71 容量電極、 72 容量絶縁膜

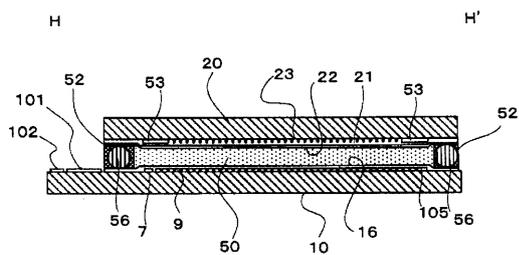
【図1】



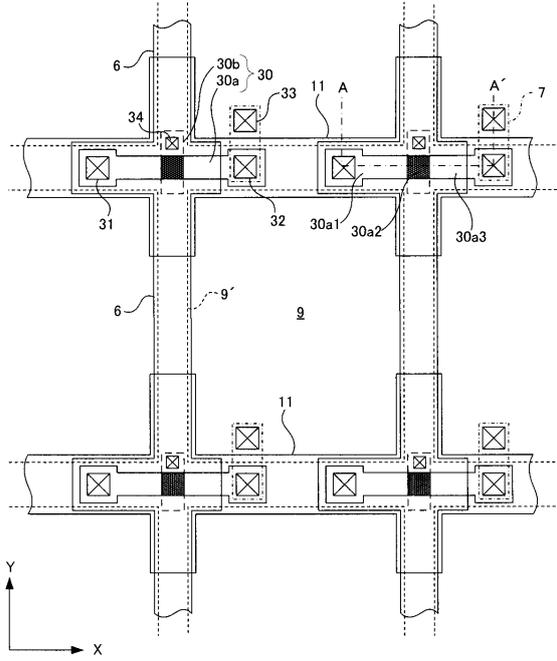
【図3】



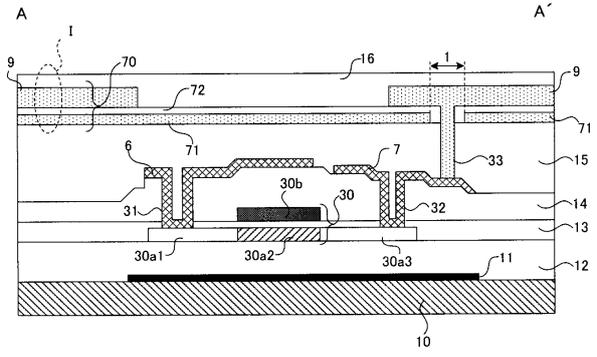
【図2】



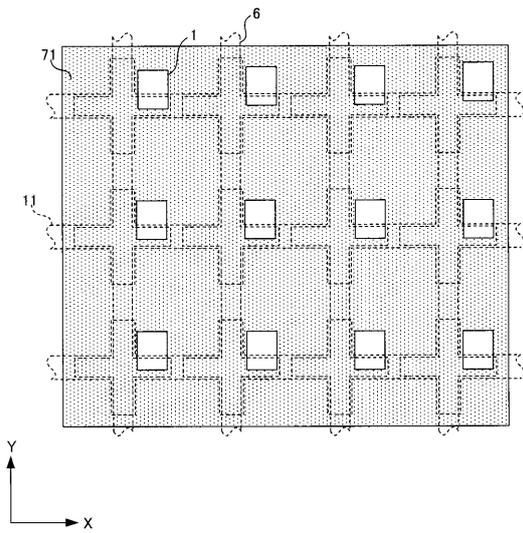
【 図 4 】



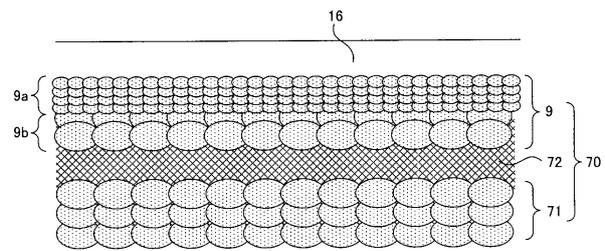
【 図 5 】



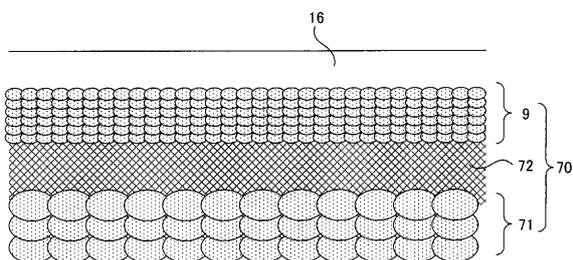
【 図 6 】



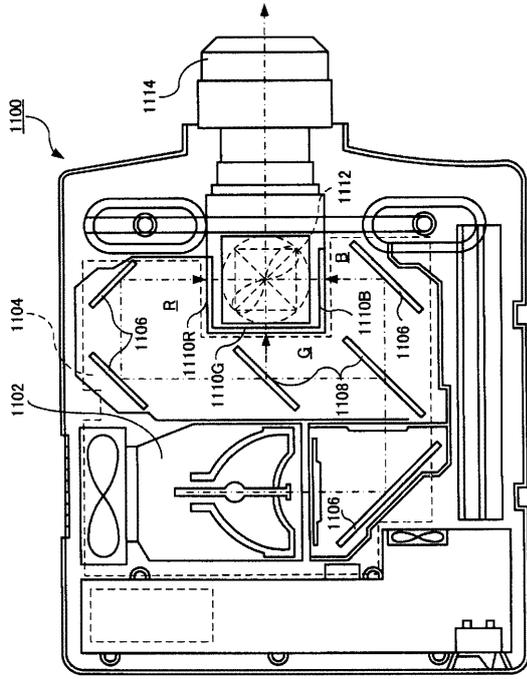
【 図 8 】



【 図 7 】



【 図 9 】



フロントページの続き

- (56)参考文献 特開2008-216943(JP,A)
特開平06-084793(JP,A)
特開2002-082341(JP,A)
特開2002-258304(JP,A)

(58)調査した分野(Int.Cl., DB名)

G09F 9/30
G02F 1/1368