



(12)发明专利

(10)授权公告号 CN 104917487 B

(45)授权公告日 2019.04.23

(21)申请号 201410084689.0

(22)申请日 2014.03.10

(65)同一申请的已公布的文献号
申请公布号 CN 104917487 A

(43)申请公布日 2015.09.16

(73)专利权人 联华电子股份有限公司
地址 中国台湾新竹科学工业园区

(72)发明人 许茗舜

(74)专利代理机构 北京市柳沈律师事务所
11105

代理人 陈小雯

(51)Int.Cl.
H03H 9/46(2006.01)

(56)对比文件

US 6917261 B2,2005.07.12,
US 6917261 B2,2005.07.12,
US 2008252396 A1,2008.10.16,
US 6720844 B1,2004.04.13,
CN 1794572 B,2012.05.09,
US 2013335169 A1,2013.12.19,

审查员 刘洁

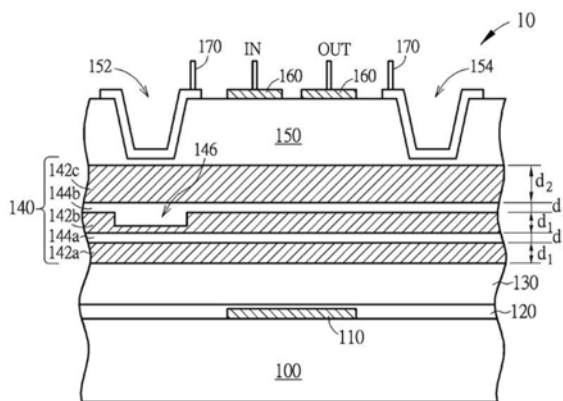
权利要求书1页 说明书5页 附图1页

(54)发明名称

共振滤波器

(57)摘要

本发明公开一种共振滤波器,其包含有一基底、一设置于该基底上的下电极、一设置于该下电极上的多层膜耦合结构、一设置于该多层膜耦合结构上的上电极、一夹设于该下电极与该多层膜耦合结构之间的第一压电层、以及一夹设于该多层膜耦合结构与该上电极之间的第二压电层。该多层膜耦合结构包含至少一绝缘材料。



1. 一种共振滤波器, 包含有:
基底;
下电极, 设置于该基底上;
多层膜耦合结构 (multi-layered coupling structure), 设置于该下电极上, 该多层膜耦合结构包含至少一绝缘材料;
上电极, 设置于该多层膜耦合结构上;
第一压电层, 夹设于该下电极与该多层膜耦合结构之间;
第二压电层, 夹设于该多层膜耦合结构与该上电极之间; 以及
第一凹陷部, 形成于该多层膜耦合结构的该绝缘材料内。
2. 如权利要求1所述的共振滤波器, 其中该多层膜耦合结构还包含:
至少一第一低阻抗层、一第二低阻抗层与一第三低阻抗层; 以及
第一高阻抗层与第二高阻抗层, 该第一高阻抗层夹设于该第一低阻抗层与该第二低阻抗层之间, 而该第二高阻抗层夹设于该第二低阻抗层与该第三低阻抗层之间。
3. 如权利要求2所述的共振滤波器, 其中该第一低阻抗层、该第二低阻抗层与该第三低阻抗层至少其中的一者包含该绝缘材料。
4. 如权利要求3所述的共振滤波器, 其中该第一低阻抗层、该第二低阻抗层与该第三低阻抗层包含氧化硅。
5. 如权利要求2所述的共振滤波器, 其中该第一高阻抗层与该第二高阻抗层包含非晶硅 (amorphoussilicon)、铂 (Pt)、钼 (Mo) 或氧化钽 (Ta_2O_5)。
6. 如权利要求2所述的共振滤波器, 其中该第一低阻抗层的一厚度与该第二低阻抗层的一厚度分别为该第三低阻抗层的一厚度的一半。
7. 如权利要求1所述的共振滤波器, 还包含第一凹槽与第二凹槽, 设置于该第二压电层内, 且该第一凹槽与该第二凹槽通过该第二压电层彼此分离。
8. 如权利要求7所述的共振滤波器, 其中该第二压电层暴露于该第一凹槽与该第二凹槽的底部。
9. 如权利要求7所述的共振滤波器, 还包含接地端点, 分别形成于该第一凹槽与该第二凹槽内。
10. 如权利要求7所述的共振滤波器, 其中该上电极设置于该第一凹槽与该第二凹槽之间。
11. 如权利要求1所述的共振滤波器, 还包含第二凹陷部, 形成于该多层膜耦合结构的该绝缘材料内, 且该第一凹陷部与该第二凹陷部不对称地形成于该多层膜耦合结构的该绝缘材料内。
12. 如权利要求1所述的共振滤波器, 其中该上电极还包含输入端点与输出端点。
13. 如权利要求1所述的共振滤波器, 还包含反射器 (reflector), 形成于该下电极与该基底之间。

共振滤波器

技术领域

[0001] 本发明涉及一种共振滤波器,尤其涉及一种以堆叠晶体滤波器(stacked crystal filter,以下简称为SCF)形式建构而成的共振滤波器。

背景技术

[0002] 近年来,制作高频通讯用滤波器(filter)或双工器(duplexer)时,大多采用压电薄膜制作工艺(piezoelectric thin film process)来制作超声波元件。而压电薄膜声波元件依结构可大概分为薄膜式体声波共振器(thin film bulk acoustic resonator, FBAR)以及布拉格反射体支撑的共振器(solidly mounted resonator, SMR)。

[0003] 现有以SCF形式建构而成的薄膜式体声波共振器包含一上电极、一中间电极与一下电极,且上电极、中间电极与下电极之间分别夹设一压电层。举例来说,当上电极作为一输入电极时、中间电极作为一接地电极、而下电极即作为一输出电极。当信号经由输入端进入输入电极后,输入电极与接地电极之间的压电层会产生体声波(bulk acoustic wave)并传递至接地电极与输出电极之间的压电层。也就是说,输入电极与输入电极之间会产生共振现象,故信号会经由输出电极传递至输出端。

[0004] 对射频滤波器(radio frequency, RF filter)来说,插入损失(insertion loss)与频宽(bandwidth)为两个决定滤波器表现的关键因子,因此如何能降低插入损失同时提高频宽,一直是业者致力达成的目标。

发明内容

[0005] 因此,本发明的一目的在于提供一种共振滤波器,可降低插入损失,并且提高频宽。

[0006] 本发明提供一种共振滤波器,该滤波共振器包含有一基底、一设置于该基底上的下电极、一设置于该下电极上的多层膜耦合结构(multi-layered coupling structure)、一设置于该多层膜耦合结构上的上电极、一夹设于该下电极与该多层膜耦合结构之间的第一压电层、以及一夹设于该多层膜耦合结构与该上电极之间的第二压电层。值得注意的是,该多层膜耦合结构包含至少一绝缘材料。

[0007] 根据本发明所提供的共振滤波器,利用包含绝缘材料的多层膜耦合结构取代现有SCF结构中的中间接地电极。此一多层膜耦合结构将声波局限在传递区域内,故可有效地减少插入损失与传递损失(transmission loss)并且提高频宽。

附图说明

[0008] 图1为本发明所提供的一共振滤波器的一第一优选实施例的示意图。

[0009] 图2为本发明所提供的一共振滤波器的一第二优选实施例的示意图。

[0010] 主要元件符号说明

[0011] 10 共振滤波器

[0012] 100 基底

[0013]	110	反射器
[0014]	120	下电极
[0015]	130	第一压电层
[0016]	140	多层膜耦合结构
[0017]	142a	第一低阻抗层
[0018]	142b	第二低阻抗层
[0019]	142c	第三低阻抗层
[0020]	144a	第一高阻抗层
[0021]	144b	第二高阻抗层
[0022]	146	第一凹陷部
[0023]	148	第二凹陷部
[0024]	150	第二压电层
[0025]	152	第一凹槽
[0026]	154	第二凹槽
[0027]	160	上电极
[0028]	170	接地端点
[0029]	IN	输入端点
[0030]	OUT	输出端点
[0031]	d1	第一低阻抗层与第二低阻抗层的厚度
[0032]	d2	第三低阻抗层的厚度
[0033]	d3	第一高阻抗层与第二高阻抗层的厚度

具体实施方式

[0034] 请参阅图1,图1为本发明所提供的一共振滤波器的一第一优选实施例的示意图。如图1所示,本优选实施例所提供的共振滤波器10包含一基底100。共振滤波器10还包含有一设置于基底100上的下电极120、一设置于下电极120上的多层膜耦合结构140、以及一设置于多层膜耦合结构140上的上电极160。换句话说,多层膜耦合结构140是设置于下电极120与上电极160之间。更重要的是,在下电极120与多层膜耦合结构140之间,夹设有一第一压电层130;而在多层膜耦合结构140与上电极160之间,夹设有一第二压电层150。换句话说,本优选实施例的多层膜耦合结构140是设置于第一压电层130与第二压电层150的中间。在本优选实施例中,上电极160还包含一输入端点IN与一输出端点OUT。如图1所示,输入端点IN与输出端点OUT彼此实体与电性分离。除此之外,在下电极120与基底100之间,还可设置有一反射器110。反射器110可包含氮化铝(aluminum nitride,AlN)、氧化铝(aluminumoxide,Al₂O₃)、钨(tungsten,W)或氧化硅(silicon oxide,SiO₂),但不限于此。

[0035] 基底100可以是一硅基底,或一砷化镓(galliumarsenide,GaAs),但不限于此。下电极120与上电极160包含任何合适的导电材料,而第一压电层130与第二压电层150则包含氧化锌(zincoxide,ZnO)、氮化铝(aluminum nitride,AlN)、硫化锌(zinc sulfide,ZnS)或任何可制作成薄膜的压电材料。举例来说,铁电陶瓷(ferroelectric ceramic)材料如钛酸铅(PbTiO₃)、锆钛酸铅(Pb(ZrxTi1-x)O₃)等材料皆可用以形成第一压电层130与第二压电层

150,但不限于此。

[0036] 请继续参阅图1。在第二压电层150内,设置有一第一凹槽152与一第二凹槽154,而上电极160(包括输入端点IN与输出端点OUT)则设置于第一凹槽152与第二凹槽154之间。第一凹槽152与第二凹槽154通过第二压电层150彼此分离,且第二压电层150如图1所示,分别暴露于第一凹槽152与第二凹槽154的底部。更重要的是,本优选实施例所提供的共振滤波器10还包含一接地端点170,分别形成于第一凹槽152与第二凹槽154内。另外值得注意的是,本优选实施例可通过第一凹槽152与第二凹槽154之间的距离定义出反射器110的尺寸。

[0037] 请仍然参阅图1。第一压电层130与第二压电层150中间设置的多层膜耦合结构140包含至少一绝缘材料。在本优选实施例中,多层膜耦合结构140由下而上还包含至少一第一低阻抗层142a、一第二低阻抗层142b与一第三低阻抗层142c。在第一低阻抗层142a与第二低阻抗层142b之间,夹设有一第一高阻抗层144a;而在第二低阻抗层142b与第三低阻抗层142c之间,则夹设有一第二高阻抗层144b。第一低阻抗层142a、第二低阻抗层142b与第三低阻抗层142c至少其中的一者包含该绝缘材料。在本优选实施例中,第一低阻抗层142a、第二低阻抗层142b与第三低阻抗层142c皆包含该绝缘材料。举例来说,第一低阻抗层142c、第二低阻抗层142b与第三低阻抗层142c可包含氧化硅,但不限于此。第一高阻抗层144a与第二高阻抗层144b则可包含非晶硅(amorphous silicon)、铂(Pt)、钼(Mo)或氧化钽(Ta_2O_5),但也不限于此。

[0038] 另外,第一低阻抗层142a与第二低阻抗层142b具有一相同的厚度 d_1 ,第三低阻抗层142c具有一厚度 d_2 、而第一高阻抗层144a与第二高阻抗层144b则具有一厚度 d_3 。值得注意的是,第一低阻抗层142a与第二低阻抗层142b的厚度 d_1 约为第三低阻抗层142c的厚度 d_2 的一半。举例来说,当第一低阻抗层142a、第二低阻抗层142b与第三低阻抗层142c包含折射系数为1.45的氧化硅(SiO_x),且第一高阻抗层144a与第二高阻抗层144b包含折射系数为3.7的非晶硅时,第一低阻抗层142a与第二低阻抗层142b的厚度 d_1 约为1微米(micrometer, μm),第三低阻抗层142c的厚度 d_2 约为 $2\mu m$,第一高阻抗层144a与第二高阻抗层144b的厚度 d_3 则可以是 $0.12\mu m$,但也不限于此。

[0039] 请仍然参阅图1。本优选实施例所提供的共振滤波器10还包含一第一凹陷部146,形成于多层膜耦合结构140的绝缘材料内,且是形成于第一低阻抗层142a或第二低阻抗层142b之内。如图1所示,第一凹陷部146优选为形成于第二低阻抗层142b之内,且为第二高阻抗层144b填满。另外,第一凹陷部146优选为对应于第一凹槽152或第二凹槽154其中之一,如图1所示。由于第一凹陷部146的设置,多层膜耦合结构140获得一不对称的结构形态。

[0040] 根据本优选实施例所提供的共振滤波器10,在第一压电层130与第二压电层150之间设置一包含有绝缘材料的多层膜耦合结构140,且多层膜耦合结构140包含至少一种低阻抗的绝缘材料与一种高阻抗的导电材料。此一多层膜耦合结构140可有效地将声波局限在传递区域内。设置在第二压电层150内的第一凹槽152与第二凹槽154可降低信号的传递损失以及失真(distortion);而设置于多层膜耦合结构140的第二低阻抗层142b内,且对应于第一凹槽152或第二凹槽154的第一凹陷部146使得多层膜耦合结构140具有一不对称型态,而此一不对称型态可增加共振滤波器10的耦合,故本优选实施例所提供的共振滤波器10可提供更高的频宽应用。

[0041] 接下来请参阅图2,图2为本发明所提供的一共振滤波器的一第二优选实施例的示

意图。首先需注意的是,在本第二优选实施例中,与第一优选实施例相同的组成元件由相同的符号说明,且其材料选择可同于第一优选实施例,故于此不再赘述。另外,第二优选实施例中,与第一优选实施例相同的组成元件可具有相同的相对关系,故于此皆不再赘述。第二优选实施例与第一优选实施例不同之处在于,在本优选实施例中,共振滤波器10包含一第一凹陷部146与一第二凹陷部148,形成于多层膜耦合结构140的绝缘材料内。第一凹陷部146对应于第一凹槽152,而第二凹陷部148则对应于第二凹槽154。值得注意的是,虽然第一凹陷部146与第二凹陷部148皆是形成于多层膜耦合结构140的绝缘材料内,但第一凹陷部146与第二凹陷部148分别设置于第一低阻抗层142a内与第二低阻抗层142b内。如图2所示,本优选实施例中,第一凹陷部146形成于第二低阻抗层142b内,且被第二高阻抗层144b填满;而第二凹陷部148则形成于第一低阻抗层142a,且被第一高阻抗层144a填满。换句话说,第一凹陷部146与第二凹陷部148不对称地形成于多层膜耦合结构140内。由于第一凹陷部146与第二凹陷部148设置于不同的膜层内,多层膜耦合结构140仍然具有一不对称的结构型态。

[0042] 另外,在本优选实施例的变化型中,第一凹陷部146与第二凹陷部148可设置于多层膜耦合结构140中相同的膜层内,但具有不同的深度,因此多层膜耦合结构140仍然具有一不对称的结构型态。在本优选实施例的另一变化型中,可包含三个以上的凹陷部,该等凹陷部不对称地形成于多层膜耦合结构140中相同或不同的膜层内,以使多层膜耦合结构140仍然具有一不对称的结构型态为主。

[0043] 根据本优选实施例所提供的共振滤波器10,于第一压电层130与第二压电层150之间设置一包含有绝缘材料的多层膜耦合结构140,且多层膜耦合结构140包含至少一种低阻抗的绝缘材料与一种高阻抗的导电材料。此一多层膜耦合结构140可有效地将声波局限在传递区域内。设置在第二压电层150内第一凹槽152与第二凹槽154,可降低信号的传递损失以及失真。而分别设置于多层膜耦合结构140的第一低阻抗层142a与第二低阻抗层142b内,且分别对应于第一凹槽152或第二凹槽154的第一凹陷部146与第二凹陷部148使得多层膜耦合结构140具有一不对称型态,而此一不对称型态可增加共振滤波器10的耦合,故本优选实施例所提供的共振滤波器10提供更高的频宽应用。

[0044] 请参阅表格一,表格一归纳本第一优选实施例与第二优选实施例所提供的共振滤波器10在三种横向电模态(transverse electric mode,TE)的传播耗损(propagation loss):

[0045] 表格一

[0046]

	TE0	TE1	TE2
单一凹陷部	10.7	821	994
二个凹陷部	0.11	234	122

[0047] 单位:分贝/公分(dB/cm)

[0048] 由表格一可知,当共振滤波器具有两个不对称形成的凹陷部时,传播耗损可降低至仅有单一凹陷部的共振滤波器的百分之一。也就是说,具有两个不对称形成的凹陷部的共振滤波器可大幅地降低传播耗损,故可容许更高频宽的应用。

[0049] 综上所述,根据本发明所提供的共振滤波器,利用包含绝缘材料的多层膜耦合结

构取代现有SCF结构中的中接地电极。此一多层膜耦合结构内还包含有不对称设置的单一或两个凹陷部,故可将声波局限在传递区域内,并有效地减少插入损失与传递损失。因此,本发明所提供的共振滤波器可满足大于2.5百万赫兹(GHz)的频宽要求。

[0050] 以上所述仅为本发明的优选实施例,凡依本发明权利要求所做的均等变化与修饰,皆应属本发明的涵盖范围。

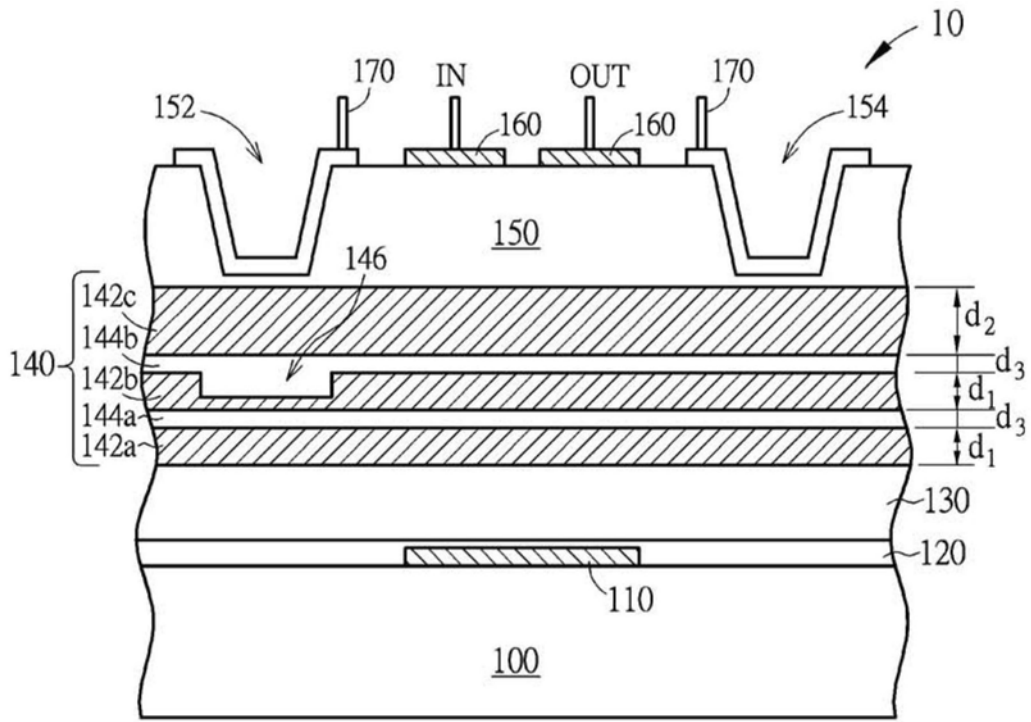


图1

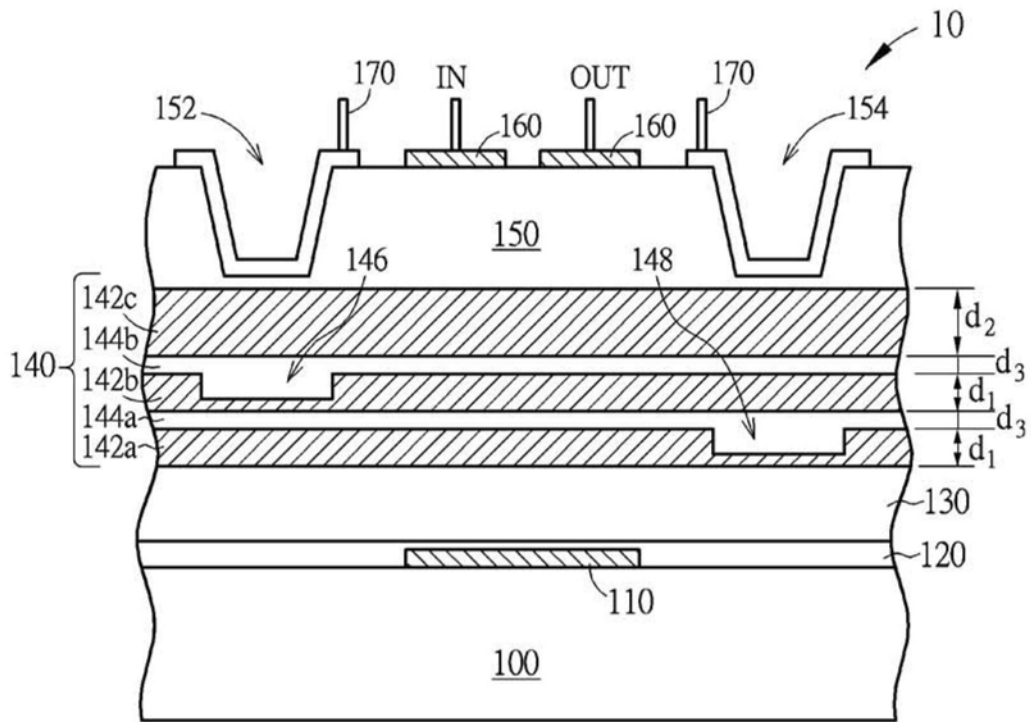


图2