



(12) 发明专利申请

(10) 申请公布号 CN 104425362 A

(43) 申请公布日 2015. 03. 18

(21) 申请号 201310401313. 3

(22) 申请日 2013. 09. 05

(71) 申请人 中芯国际集成电路制造(上海)有限公司

地址 201203 上海市浦东新区张江路 18 号

(72) 发明人 沈哲敏 李广宁

(74) 专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 骆苏华

(51) Int. Cl.

H01L 21/768(2006. 01)

H01L 23/522(2006. 01)

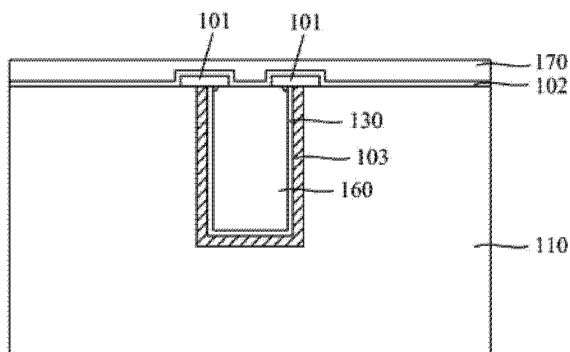
权利要求书2页 说明书7页 附图8页

(54) 发明名称

互连结构及其形成方法

(57) 摘要

一种互连结构及其形成方法,其中互连结构包括:基底,所述基底中形成有通孔;所述通孔内形成有Cu插塞,所述Cu插塞在所述通孔开口边缘形成了凹陷;第一扩散阻挡层和第二扩散阻挡层,所述第一扩散阻挡层覆盖所述凹陷,所述第二扩散阻挡层覆盖所述基底、Cu插塞和第一扩散阻挡层;位于所述第二扩散阻挡层上的互连线。本发明提供的互连结构可以防止Cu插塞中的Cu扩散进入互连线中。



1. 一种互连结构的形成方法,其特征在于,包括:  
提供基底;  
在所述基底中形成通孔;  
在所述通孔内形成 Cu 插塞,所述 Cu 插塞在所述通孔开口边缘形成了凹陷;  
形成 Cu 插塞后,形成第一扩散阻挡层,所述第一扩散阻挡层覆盖所述凹陷;  
在所述基底、Cu 插塞和第一扩散阻挡层上表面形成第二扩散阻挡层;  
在所述第二扩散阻挡层上形成互连线;或者,  
形成 Cu 插塞后,在所述基底和 Cu 插塞上形成第二扩散阻挡层,所述第二扩散阻挡层暴露出所述凹陷;  
形成第一扩散阻挡层,所述第一扩散阻挡层覆盖所述凹陷;  
在所述第一扩散阻挡层和第二扩散阻挡层上形成互连线。
2. 如权利要求 1 所述的互连结构的形成方法,其特征在于,形成 Cu 插塞的方法包括:  
使用电镀法在所述通孔内和所述基底上表面形成 Cu 层;  
使用化学机械研磨去除高出所述基底上表面的 Cu 层,在所述通孔内形成 Cu 插塞。
3. 如权利要求 1 所述的互连结构的形成方法,其特征在于,所述第一扩散阻挡层为树脂层。
4. 如权利要求 3 所述的互连结构的形成方法,其特征在于,所述第一扩散阻挡层为 BCB 树脂层。
5. 如权利要求 1 所述的互连结构的形成方法,其特征在于,所述第二扩散阻挡层为 Ta 层、Ti 层、TiN 层和 TaN 层中的一层或几层。
6. 如权利要求 5 所述的互连结构的形成方法,其特征在于,所述第二扩散阻挡层的厚度为 100-800Å。
7. 如权利要求 1 所述的互连结构的形成方法,其特征在于,在所述通孔内形成 Cu 插塞前,在所述通孔侧壁和底部形成第三扩散阻挡层,所述 Cu 插塞形成在所述第三扩散阻挡层上。
8. 如权利要求 7 所述的互连结构的形成方法,其特征在于,在第三扩散阻挡层上形成所述 Cu 插塞前,在所述第三扩散阻挡层上形成 SiO<sub>2</sub> 层,所述 Cu 插塞形成在所述 SiO<sub>2</sub> 层上。
9. 如权利要求 7 所述的互连结构的形成方法,其特征在于,所述第三扩散阻挡层为 Ta 层、Ti 层、TiN 层和 TaN 层中的一层或几层。
10. 如权利要求 1 所述的互连结构的形成方法,其特征在于,所述互连线为 Al 互连线或 W 互连线。
11. 如权利要求 1 所述的互连结构的形成方法,其特征在于,所述基底为硅基底,所述通孔为硅穿通孔。
12. 一种互连结构,其特征在于,包括:  
基底,所述基底中形成有通孔;  
所述通孔内形成有 Cu 插塞,所述 Cu 插塞在所述通孔开口边缘形成了凹陷;  
第一扩散阻挡层和第二扩散阻挡层,所述第一扩散阻挡层覆盖所述凹陷,所述第二扩散阻挡层覆盖所述基底、Cu 插塞和第一扩散阻挡层;

位于所述第二扩散阻挡层上的互连线;或者,

第一扩散阻挡层和第二扩散阻挡层,所述第二扩散阻挡层位于所述基底和 Cu 插塞上表面,所述第二扩散阻挡层暴露出所述凹陷,所述第一扩散阻挡层覆盖所述凹陷;

位于所述第一扩散阻挡层和第二扩散阻挡层上的互连线。

13. 如权利要求 12 所述的互连结构,其特征在于,所述第一扩散阻挡层为树脂层。

14. 如权利要求 13 所述的互连结构,其特征在于,所述第一扩散阻挡层为 BCB 树脂层。

15. 如权利要求 12 所述的互连结构,其特征在于,所述第二扩散阻挡层为 Ta 层、Ti 层、TiN 层和 TaN 层中的一层或几层。

16. 如权利要求 15 所述的互连结构,其特征在于,所述第二扩散阻挡层的厚度为 100-800Å。

17. 如权利要求 12 所述的互连结构,其特征在于,所述通孔与所述 Cu 插塞之间还包括:位于所述通孔侧壁和底部的第三扩散阻挡层。

18. 如权利要求 17 所述的互连结构,其特征在于,第三扩散阻挡层与所述 Cu 插塞之间还包括 SiO<sub>2</sub> 层。

19. 如权利要求 17 所述的互连结构,其特征在于,所述第三扩散阻挡层为 Ta 层、Ti 层、TiN 层和 TaN 层中的一层或几层。

20. 如权利要求 12 所述的互连结构,其特征在于,所述互连线为 Al 互连线或 W 互连线。

21. 如权利要求 12 所述的互连结构,其特征在于,所述基底为硅基底,所述通孔为硅穿透孔。

## 互连结构及其形成方法

### 技术领域

[0001] 本发明涉及半导体领域,特别设计到一种互连结构及其形成方法。

### 背景技术

[0002] 随着集成电路的集成度的不断提高,单位芯片区上的半导体元件数量不断增加。使用立体(3D)集成电路及芯片堆叠(stacked chips)已成为趋势。立体集成电路中普遍应用到硅贯通孔(Through Silicon Via),以连接芯片正面和背面的集成电路,此外,硅贯通孔也用于提供较短的接地路径以连接集成电路的接地端至芯片的背面。

[0003] 硅贯通孔一般具有较大的深宽比,因此填充性能好,且电导率高的Cu成了填充硅贯通孔的优选材料,以形成Cu插塞。

[0004] 但实践发现,现有技术中形成的Cu插塞及其上形成的互连线容易导致可靠性问题。

### 发明内容

[0005] 本发明解决的问题是现有技术中,Cu插塞及其上形成的互连线容易导致可靠性问题。

[0006] 为解决上述问题,本发明提供一种互连结构的形成方法,包括:

[0007] 提供基底;

[0008] 在所述基底中形成通孔;

[0009] 在所述通孔内形成Cu插塞,所述Cu插塞在所述通孔开口边缘形成了凹陷;

[0010] 形成Cu插塞后,形成第一扩散阻挡层,所述第一扩散阻挡层覆盖所述凹陷;

[0011] 在所述基底、Cu插塞和第一扩散阻挡层上表面形成第二扩散阻挡层;

[0012] 在所述第二扩散阻挡层上形成互连线;或者,

[0013] 形成Cu插塞后,在所述基底和Cu插塞上形成第二扩散阻挡层,所述第二扩散阻挡层暴露出所述凹陷;

[0014] 形成第一扩散阻挡层,所述第一扩散阻挡层覆盖所述凹陷;

[0015] 在所述第一扩散阻挡层和第二扩散阻挡层上形成互连线。

[0016] 可选的,形成Cu插塞的方法包括:

[0017] 使用电镀法在所述通孔内和所述基底上表面形成Cu层;

[0018] 使用化学机械研磨去除高出所述基底上表面的Cu层,在所述通孔内形成Cu插塞。

[0019] 可选的,所述第一扩散阻挡层为树脂层。

[0020] 可选的,所述第一扩散阻挡层为BCB树脂层。

[0021] 可选的,所述第二扩散阻挡层为Ta层、Ti层、TiN层和Ta<sub>2</sub>N<sub>5</sub>层中的一层或几层。

[0022] 可选的,所述第二扩散阻挡层的厚度为100-800Å。

[0023] 可选的,在所述通孔内形成Cu插塞前,在所述通孔侧壁和底部形成第三扩散阻挡层,所述Cu插塞形成在所述第三扩散阻挡层上。

- [0024] 可选的,在第三扩散阻挡层上形成所述 Cu 插塞前,在所述第三扩散阻挡层上形成 SiO<sub>2</sub> 层,所述 Cu 插塞形成在所述 SiO<sub>2</sub> 层上。
- [0025] 可选的,所述第三扩散阻挡层为 Ta 层、Ti 层、TiN 层和 TaN 层中的一层或几层。
- [0026] 可选的,所述互连线为 Al 互连线或 W 互连线。
- [0027] 可选的,所述基底为硅基底,所述通孔为硅贯通孔。
- [0028] 本发明还提供一种互连结构,包括:
- [0029] 基底,所述基底中形成有通孔;
- [0030] 所述通孔内形成有 Cu 插塞,所述 Cu 插塞在所述通孔开口边缘形成了凹陷;
- [0031] 第一扩散阻挡层和第二扩散阻挡层,所述第一扩散阻挡层覆盖所述凹陷,所述第二扩散阻挡层覆盖所述基底、Cu 插塞和第一扩散阻挡层;
- [0032] 位于所述第二扩散阻挡层上的互连线;或者,
- [0033] 第一扩散阻挡层和第二扩散阻挡层,所述第二扩散阻挡层位于所述基底和 Cu 插塞上表面,所述第二扩散阻挡层暴露出所述凹陷,所述第一扩散阻挡层覆盖所述凹陷;
- [0034] 位于所述第一扩散阻挡层和第二扩散阻挡层上的互连线。
- [0035] 可选的,所述第一扩散阻挡层为树脂层。
- [0036] 可选的,所述第一扩散阻挡层为 BCB 树脂层。
- [0037] 可选的,所述第二扩散阻挡层为 Ta 层、Ti 层、TiN 层和 TaN 层中的一层或几层。
- [0038] 可选的,所述第二扩散阻挡层的厚度为 100-800Å。
- [0039] 可选的,所述通孔与所述 Cu 插塞之间还包括:位于所述通孔侧壁和底部的第三扩散阻挡层。
- [0040] 可选的,第三扩散阻挡层与所述 Cu 插塞之间还包括 SiO<sub>2</sub> 层。
- [0041] 可选的,所述第三扩散阻挡层为 Ta 层、Ti 层、TiN 层和 TaN 层中的一层或几层。
- [0042] 可选的,所述互连线为 Al 互连线或 W 互连线。
- [0043] 可选的,所述基底为硅基底,所述通孔为硅贯通孔。
- [0044] 与现有技术相比,本发明的技术方案具有以下优点:
- [0045] 本技术方案中形成第一扩散阻挡层,所述第一扩散阻挡层覆盖所述凹陷,防止了互连线与所述 Cu 插塞直接接触,进而防止了所述 Cu 插塞中的 Cu 扩散进入互连线中,提高了互连结构的可靠性。

#### 附图说明

- [0046] 图 1 至图 5 是现有技术中形成互连结构方法各制作阶段的剖面结构示意图;
- [0047] 图 6 至图 14 是本发明第一实施例中形成互连结构方法各制作阶段的剖面结构示意图;
- [0048] 图 15 至图 17 是本发明第二实施例中形成互连结构方法各制作阶段的剖面结构示意图。

#### 具体实施方式

- [0049] 现有技术中形成的 Cu 插塞及其上形成的互连线容易导致可靠性问题的原因为:
- [0050] 现有技术中,形成包含 Cu 插塞的互连结构的方法包括:

- [0051] 参考图 1,在基底 1 内形成硅穿透孔 2。
- [0052] 参考图 2,在所述硅穿透孔 2 的侧壁和底部形成扩散阻挡层 3 和 SiO<sub>2</sub> 层 4。
- [0053] 其中,所述扩散阻挡层 3 用于防止后续在所述硅穿透孔 2 内形成的 Cu 插塞中的 Cu 扩散进入基底 1。所述扩散阻挡层 3 包括位于底部的 TaN 层和位于所述 TaN 层上的 Ta 层。
- [0054] 所述 SiO<sub>2</sub> 层 4 也可以一定程度上起到防止后续形成的 Cu 插塞中的 Cu 扩散进入基底 1 的作用,而且由于 SiO<sub>2</sub> 层 4 的表面比较光滑,还能改善所述硅穿透孔 2 的表面形貌。
- [0055] 参考图 3,在所述 SiO<sub>2</sub> 层 4 表面形成 Cu 种子层(未示出),然后在所述硅穿透孔 2 内电镀形成 Cu 插塞 5。
- [0056] 由于电镀工艺本身的限制,Cu 插塞 5 容易在所述硅穿透孔 2 开口的边缘处形成凹陷 6。
- [0057] 参考图 4,在所述基底 1 和所述 Cu 插塞 5 上形成扩散阻挡层 7。
- [0058] 所述扩散阻挡层 7 的材料为 Ta,防止所述 Cu 插塞 5 中的 Cu 扩散进入后续形成的 Al 互连线。一般所述扩散阻挡层 7 的厚度为 100-800Å。
- [0059] 由于凹陷 6 的开口尺寸非常小,扩散阻挡层 7 难以进入凹陷 6 内,而且所述扩散阻挡层 7 的厚度非常薄,扩散阻挡层 7 容易在凹陷 6 处断开,即所述凹陷 6 处容易由于未形成扩散阻挡层 7 而暴露。
- [0060] 参考图 5,在所述扩散阻挡层 7 上形成 Al 层 8,所述 Al 层 8 用作互连线。
- [0061] 由于凹陷 6 处未形成扩散阻挡层 7 而暴露,所以所述 Cu 插塞 5 中的 Cu 容易通过所述凹陷 6 扩散至所述 Al 层 8 中,导致 Cu 插塞 5 及其上形成的互连线的可靠性问题。
- [0062] 为使本发明的上述目的、特征和优点能够更为明显易懂,下面结合附图对本发明的具体实施例做详细的说明。
- [0063] 第一实施例
- [0064] 本实施例提供一种互连结构的形成方法,包括:
- [0065] 参考图 6,提供基底 110。
- [0066] 在具体实施例中,所述基底 110 为硅基底、锗硅基底或锗基底。在本实施例中,所述基底 110 为硅基底,后续在所述基底 110 中形成硅穿透孔。
- [0067] 在其他实施例中,所述基底 110 上还形成有介质层,后续形成的硅穿透孔穿过所述介质层。
- [0068] 参考图 7,在所述基底 110 中形成通孔 120。
- [0069] 在本实施例中,所述通孔 120 为硅穿透孔。
- [0070] 由于所述通孔 120 形成在硅基底中,所述形成通孔 120 方法可以包括:
- [0071] 在所述基底 110 上表面形成图形化的光刻胶,所述图形化的光刻胶定义通孔的位置;
- [0072] 以所述图形化的光刻胶为掩膜,刻蚀部分所述基底 110,在所述基底 110 中形成通孔 120,然后去除所述图形化的光刻胶。
- [0073] 刻蚀部分所述基底 110 的方法可以为等离子体刻蚀,如使用 CCl<sub>4</sub> 等离子体刻蚀所述基底 110。
- [0074] 在具体实施例中,所述通孔 120 的直径为 10-15 μm,所述通孔 120 的深度为 10-20 μm。

[0075] 参考图 8,在所述通孔 120 的侧壁和底部形成第三扩散阻挡层 103。

[0076] 形成所述第三扩散阻挡层 103 的方法可以为物理气相沉积、化学气相沉积或原子层沉积。

[0077] 所述第三扩散阻挡层 103 用于防止后续在所述通孔 120 内形成的 Cu 插塞中的 Cu 扩散进入基底 110 内。在具体实施例中,所述第三扩散阻挡层 103 为 Ta 层、Ti 层、TiN 层和 TaN 层中的一层或几层。在本实施例中,所述第三扩散阻挡层 103 包括位于底部的 TaN 层和位于所述 TaN 层上的 Ta 层。

[0078] 参考图 9,在所述第三扩散阻挡层 103 上形成 SiO<sub>2</sub> 层 130。

[0079] 形成所述 SiO<sub>2</sub> 层 130 的方法可以为物理气相沉积、化学气相沉积或原子层沉积。

[0080] 所述 SiO<sub>2</sub> 层 130 也可以一定程度上起到防止后续形成的 Cu 插塞中的 Cu 扩散进入基底 110 的作用,而且由于 SiO<sub>2</sub> 层 130 的表面比较光滑,还能改善所述通孔 120 的表面形貌。

[0081] 在其他实施例中,还在所述 SiO<sub>2</sub> 层 130 上形成 Cu 种子层。

[0082] 参考图 10,使用电镀法在所述通孔 120 和所述基底 110 上表面形成 Cu 层 140,所述 Cu 层 140 在所述通孔 120 开口边缘的对应位置上形成了凹陷 150。

[0083] 由于所述通孔 120 的尺寸较大,使用化学气相沉积、原子层沉积或物理气相沉积难以在所述通孔 120 内形成 Cu 插塞。所以,一般采用电镀法。

[0084] 形成凹陷 150 的主要原因是在电镀过程中,所述通孔 120 开口边缘位置上的电场分布比较特殊,不像平面上的电场分布是均匀分布的,即在所述通孔开口边缘位置上的电场会有强弱之分。在电场强度强的位置处电镀形成的 Cu 层较厚,在电场强度弱的地方形成的 Cu 层较薄。因此,在所述通孔开口边缘位置上形成后厚度不均匀的 Cu 层,对应的,所述 Cu 层 140 在所述通孔开口边缘的对应位置上形成了凹陷 150。

[0085] 在具体实施例中,为了给 Cu 层 140 的上表面一定的调整空间,电镀时会镀到 Cu 层 140 的上表面超过基底 110 上表面 4-5 μm 才结束,即 H 为 4-5 μm。

[0086] 参考图 11,使用化学机械研磨去除高出所述基底 110 上表面的 Cu 层 140,在所述通孔内形成 Cu 插塞 160。

[0087] 化学机械研磨后,在所述通孔 120 开口边缘依然存在凹陷 150,主要原因在于:

[0088] 首先,化学机械研磨过程中,使用的研磨垫比较软,在研磨过程中,不仅对高出凹陷 150 的 Cu 层进行物理研磨,同时也会对所述凹陷 150 也进行物理研磨,所以所述凹陷 150 始终存在于 Cu 层中。

[0089] 其次,化学机械研磨不仅仅只是物理研磨过程,还存在化学反应。凡是与化学反应试剂接触的 Cu 层都会发生反应,由于 Cu 层上表面都会与化学反应试剂接触而进行反应,因此,凹陷 150 难以得到消除。

[0090] 参考图 12,形成第一扩散阻挡层 101,所述第一扩散阻挡层 101 覆盖所述凹陷。

[0091] 在具体实施例中,形成第一扩散阻挡层 101 的方法包括:

[0092] 在所述基底 110、Cu 插塞 160、第三扩散阻挡层 103 和 SiO<sub>2</sub> 层 130 上形成第一扩散阻挡材料层;

[0093] 在所述第一扩散阻挡材料层上形成图形化的光刻胶,所述图形化的光刻胶定义第一扩散阻挡层的位置;

[0094] 以所述图形化的光刻胶为掩膜,刻蚀所述第一扩散阻挡材料层,得到第一扩散阻挡层 101,然后去除所述图形化的光刻胶。

[0095] 由于所述第一扩散阻挡层 101 未覆盖 Cu 插塞 160 的整个上表面,不会严重影响 Cu 插塞 160 与后续形成的互连线之间的连接,因此第一扩散阻挡层 101 的厚度可以较厚,以覆盖所述凹陷。

[0096] 在具体实施例中,所述第一扩散阻挡层 101 为树脂层。

[0097] 在具体实施例中,形成所述树脂层的方法为化学气相沉积,化学气相沉积可以得到台阶覆盖性强的树脂层,有利于使所述凹陷得到完全覆盖。

[0098] 在本实施例中,为了提高最终得到的互连结构的性能,所述树脂层应满足以下条件:

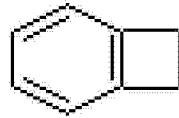
[0099] 化学气相沉积形成所述树脂层的温度低于 500℃,以免对基底 110 上已形成的半导体器件造成影响;

[0100] 所述树脂层为塑性材料,以利用所述树脂层的塑性变形来释放 Cu 插塞 160 的内部应力;

[0101] 所述树脂层与 Cu 插塞 160 和后续形成的互连线都具有较好的粘附性。

[0102] 在本实施例中,所述树脂层为 BCB 树脂层,BCB 树脂是由 BCB (Benzocyclobutene, 苯并环丁烯) 形成的一种新型的活性树脂,BCB 的分子式为  $C_8H_6$ , 分子结构图为

[0103]



[0104] 所述 BCB 树脂层的形成方法包括:

[0105] 往反应腔内通入 BCB;

[0106] 反应腔内的 BCB 在 400℃左右发生聚合反应,生成 BCB 树脂,所述 BCB 树脂沉积在所述基底 110、Cu 插塞 160、第三扩散阻挡层 103 和  $SiO_2$  层 130 上,然后图形化所述 BCB 树脂形成 BCB 树脂层。

[0107] BCB 树脂层具有以下优点:

[0108] 1. BCB 树脂层对导体的腐蚀和迁移等问题可忽略,因此可用作防止 Cu 扩散的良好阻挡材料,以提高器件的可靠性。

[0109] 2. BCB 树脂层还具有非常好的粘附性,可以与 Cu 插塞 160 和后续形成的互连线形成良好的界面接触。

[0110] 3. 在加工特性上,BCB 树脂层容易均匀成膜,形成平整度高和无缺陷的 BCB 树脂层。

[0111] 4. BCB 树脂层具有较高的塑性变形能力,本实施例中可以利用 BCB 树脂层塑性变形能力强的特性来释放 Cu 插塞 160 的内部应力,以改善 Cu 插塞 160 分层的问题。

[0112] 参考图 13,在所述基底 110、Cu 插塞 160 和第一扩散阻挡层 101 上表面形成第二扩散阻挡层 102。

[0113] 在具体实施例中,形成所述第二扩散阻挡层 102 的方法为化学气相沉积、物理气相沉积或原子层沉积。所述第二扩散阻挡层 102 的厚度为 100-800Å。



[0114] 在具体实施例中,所述第二扩散阻挡层 102 为 Ta 层、Ti 层、TiN 层和 TaN 层中的一层或几层。

[0115] 参考图 14,在所述第二扩散阻挡层 102 上形成互连线 170。

[0116] 在具体实施例中,形成所述互连线 170 的方法为化学气相沉积、物理气相沉积或原子层沉积。

[0117] 所述互连线 170 可以为 Al 互连线或 W 互连线。

[0118] 第二实施例

[0119] 本实施例与第一实施例的区别在于:

[0120] 先形成第二扩散阻挡层,然后再形成第一扩散阻挡层。

[0121] 参考图 11,在所述通孔内形成 Cu 插塞 160,所述 Cu 插塞 160 在通孔开口边缘存在凹陷 150。

[0122] 本步骤可以参考第一实施例的相关步骤。

[0123] 参考图 15,在所述基底 110、Cu 插塞 160、第三扩散阻挡层 103 和 SiO<sub>2</sub> 层 130 上形成第二扩散阻挡层 102,所述第二扩散阻挡层 102 暴露出所述凹陷 150。

[0124] 在具体实施例中,形成所述第二扩散阻挡层 102 的方法为化学气相沉积、物理气相沉积或原子层沉积。

[0125] 由于一般凹陷 150 开口处的最大宽度也才几千埃米,小的凹陷 150 开口处的宽度可能不到一千埃米。形成的第二扩散阻挡层 102 难以进入凹陷 150 内,而且所述第二扩散阻挡层 102 的厚度非常薄,导致第二扩散阻挡层 102 在凹陷 150 上断裂,即第二扩散阻挡层 102 不能覆盖所述凹陷 150。

[0126] 如果在所述第二扩散阻挡层 102 上直接形成互连线,所述 Cu 插塞 160 中的 Cu 会通过凹陷 150 扩散进入所述互连线内,引起可靠性问题。

[0127] 参考图 16,形成第一扩散阻挡层 101,所述第一扩散阻挡层 101 覆盖所述凹陷 105。

[0128] 形成第一扩散阻挡层 101 的方法,及第一扩散阻挡层 101 的材料可以参考第一实施例。

[0129] 参考图 17,在所述第一扩散阻挡层 101 和第二扩散阻挡层 102 上形成互连线 170。

[0130] 形成互连线 170 的方法及其材料可以参考第一实施例。

[0131] 本实施例中,基底、通孔、第三扩散阻挡层、SiO<sub>2</sub> 层和 Cu 插塞的形成方法和材料信息可以参考第一实施例。

[0132] 第三实施例

[0133] 参考图 14,本实施例提供一种互连结构,包括:

[0134] 基底 110,所述基底 110 中形成有通孔;

[0135] 所述通孔内形成有 Cu 插塞 160,所述 Cu 插塞 160 在所述通孔开口边缘形成了凹陷;

[0136] 第一扩散阻挡层 101 和第二扩散阻挡层 102,所述第一扩散阻挡层 101 覆盖所述凹陷,所述第二扩散阻挡层 102 覆盖所述基底 110、Cu 插塞 160 和第一扩散阻挡层 101;

[0137] 位于所述第二扩散阻挡层 102 上的互连线 170。

[0138] 在具体实施例中,所述第一扩散阻挡层 101 为 BCB 树脂层,所述第二扩散阻挡层 102 为 Ta 层、Ti 层、TiN 层和 TaN 层中的一层或几层,且所述第二扩散阻挡层 102 的厚度为

100-800Å。

[0139] 在具体实施例中,所述通孔与所述 Cu 插塞 160 之间还包括第三扩散阻挡层 103。第三扩散阻挡层 103 与所述 Cu 插塞 160 之间还包括 SiO<sub>2</sub> 层 130。

[0140] 在具体实施例中,所述第三扩散阻挡层 103 为 Ta 层、Ti 层、TiN 层和 TaN 层中的一层或几层。在本实施例中,所述第三扩散阻挡层 103 包括位于底层的 TaN 层和位于 TaN 层上的 Ta 层。

[0141] 在具体实施例中,所述互连线 170 为 Al 互连线或 W 互连线。

[0142] 在具体实施例中,所述基底 110 为硅基底,所述通孔为硅穿孔孔。

[0143] 第四实施例

[0144] 参考图 17,本实施例提供一种互连结构,包括:

[0145] 基底 110,所述基底 110 中形成有通孔;

[0146] 所述通孔内形成有 Cu 插塞 160,所述 Cu 插塞 160 在所述通孔开口边缘形成了凹陷;

[0147] 第一扩散阻挡层 101 和第二扩散阻挡层 102,所述第二扩散阻挡层 102 位于所述基底 110 和 Cu 插塞 160 上表面,所述第二扩散阻挡层 102 暴露出所述凹陷,所述第一扩散阻挡层 101 覆盖所述凹陷;

[0148] 位于所述第一扩散阻挡层 101 和第二扩散阻挡层 102 上形成互连线 170。

[0149] 本实施例中第一扩散阻挡层 101、第二扩散阻挡层 102、第三扩散阻挡层 103、互连线 170 和基底 110 的材料及结构信息可以参考第三实施例。

[0150] 虽然本发明披露如上,但本发明并非限于于此。任何本领域技术人员,在不脱离本发明的精神和范围内,均可作各种更动与修改,因此本发明的保护范围应当以权利要求所限定的范围为准。

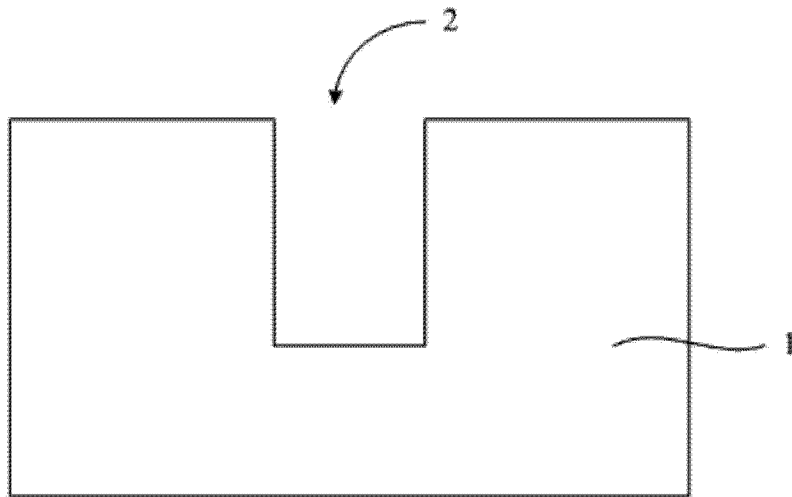


图 1

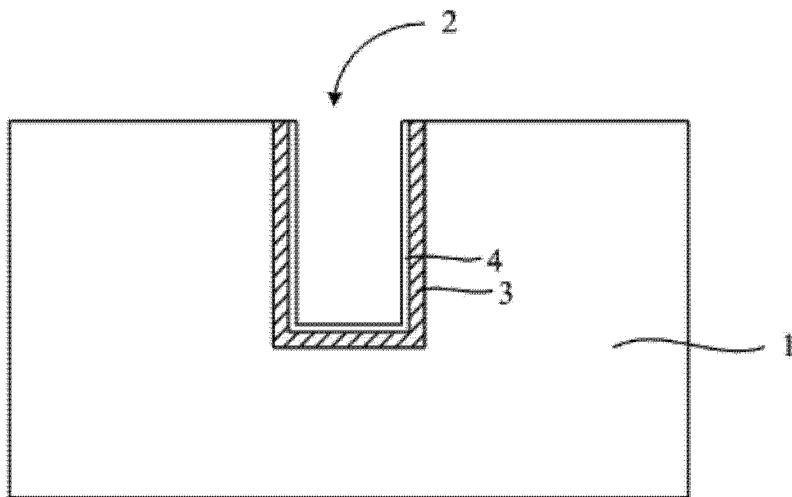


图 2

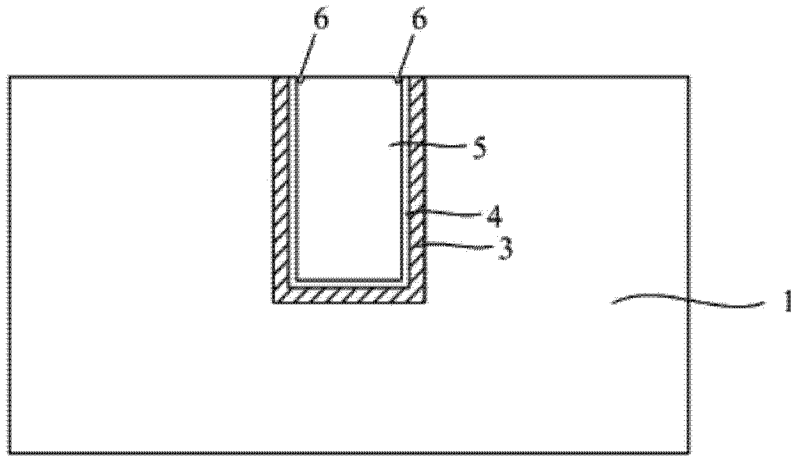


图 3

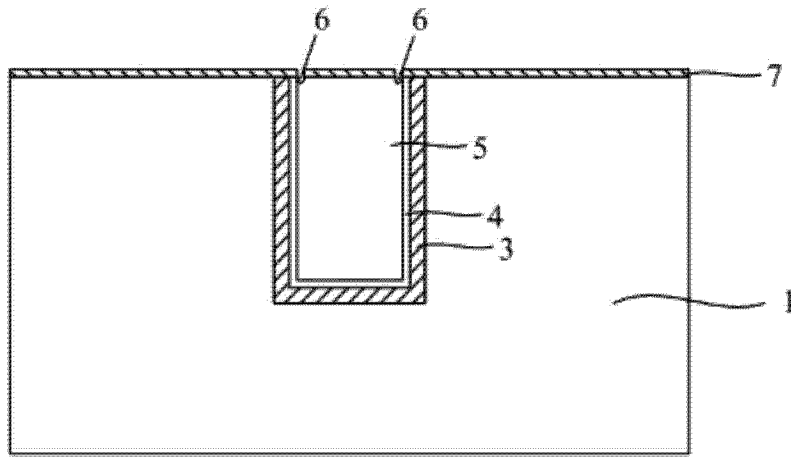


图 4

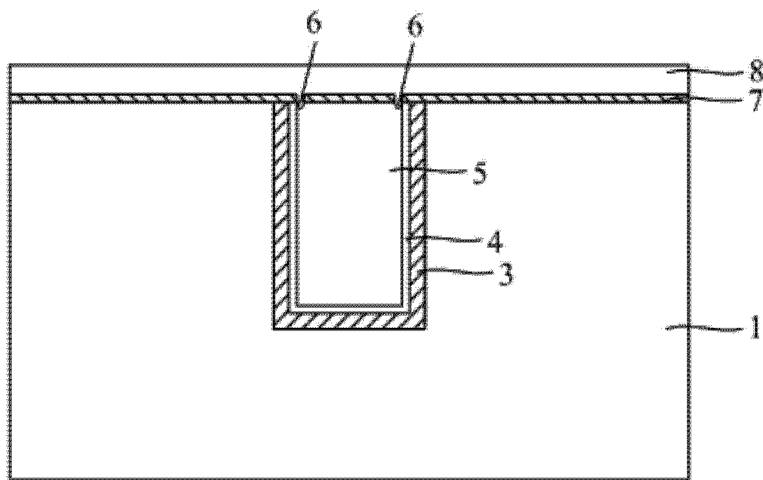


图 5



图 6

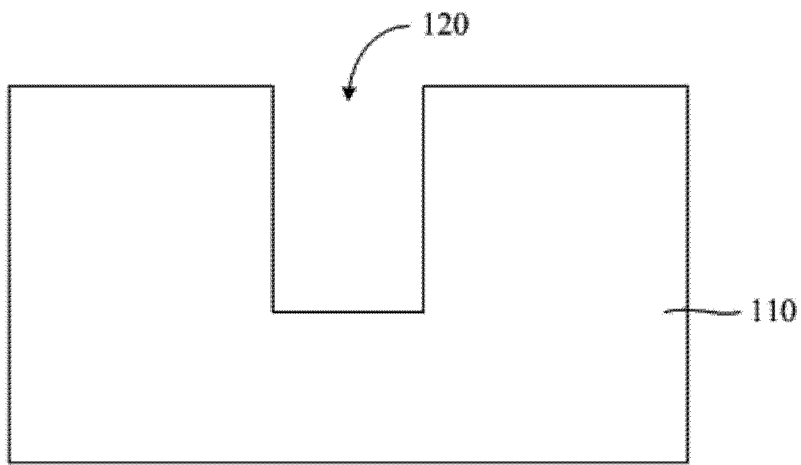


图 7

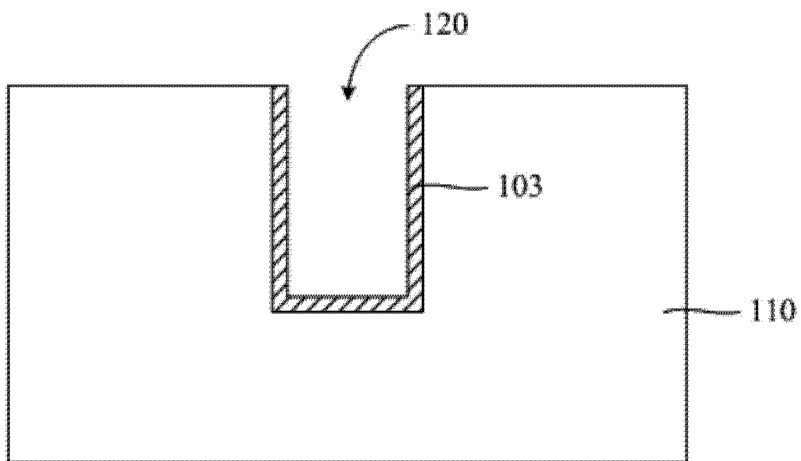


图 8

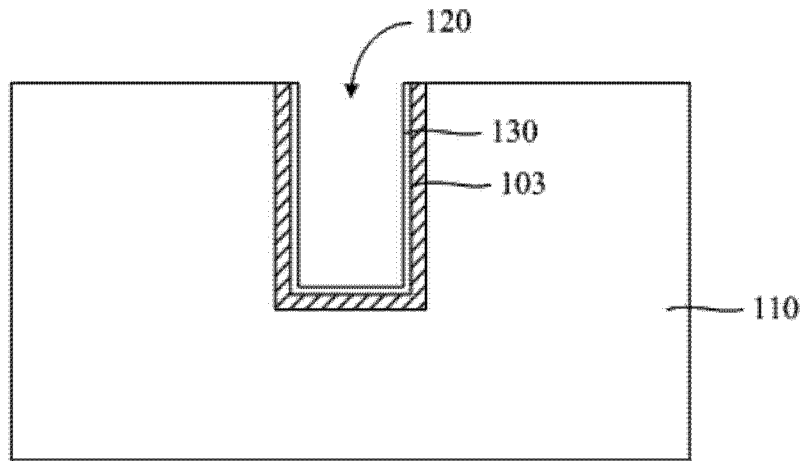


图 9

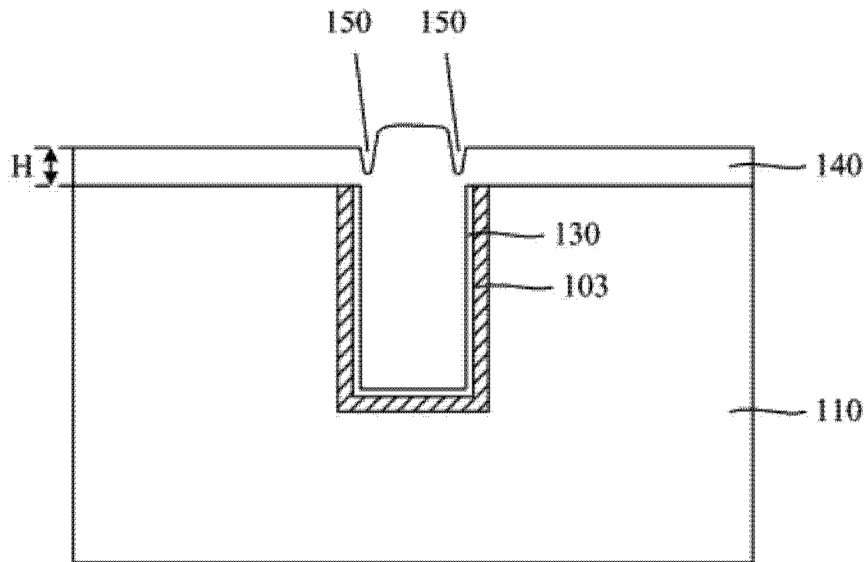


图 10

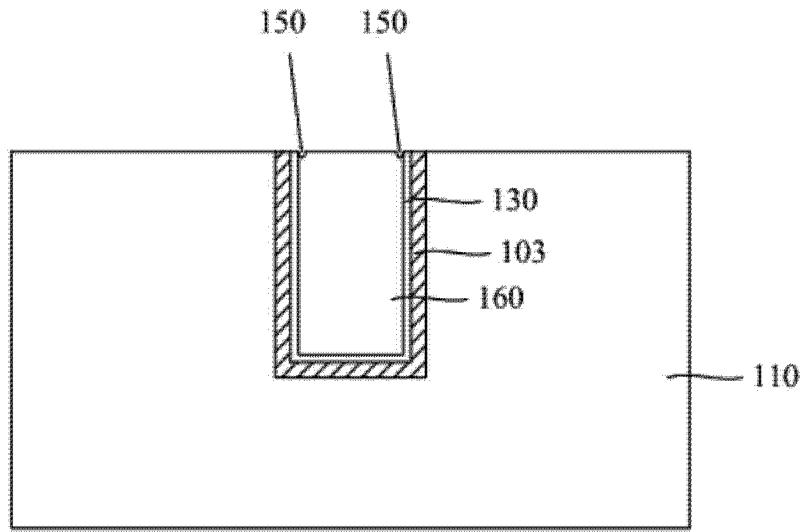


图 11

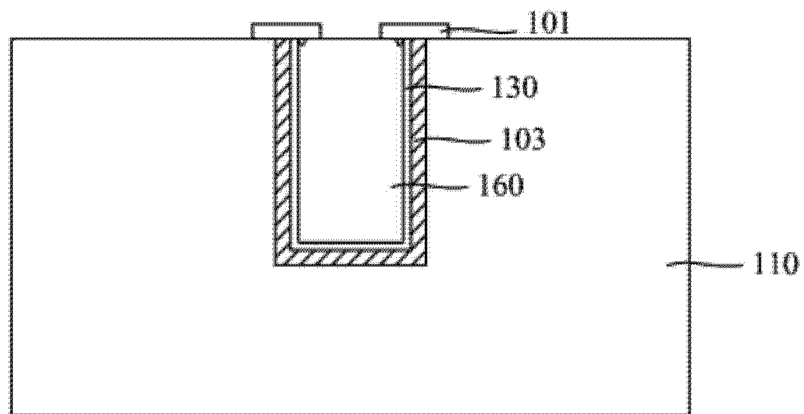


图 12

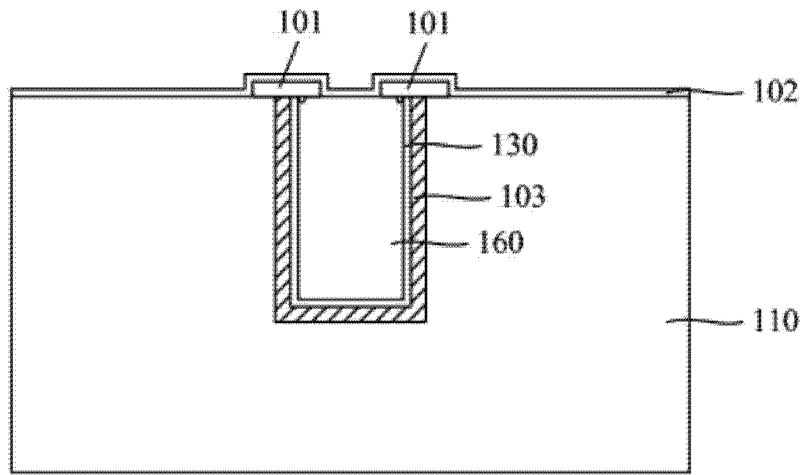


图 13

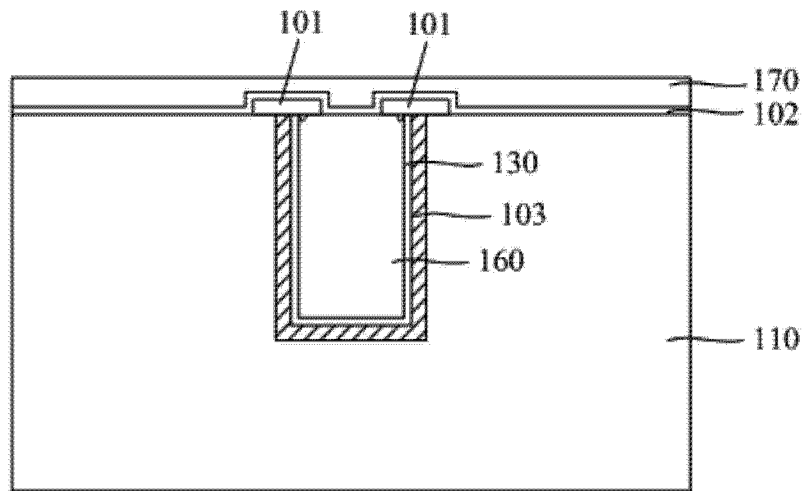


图 14



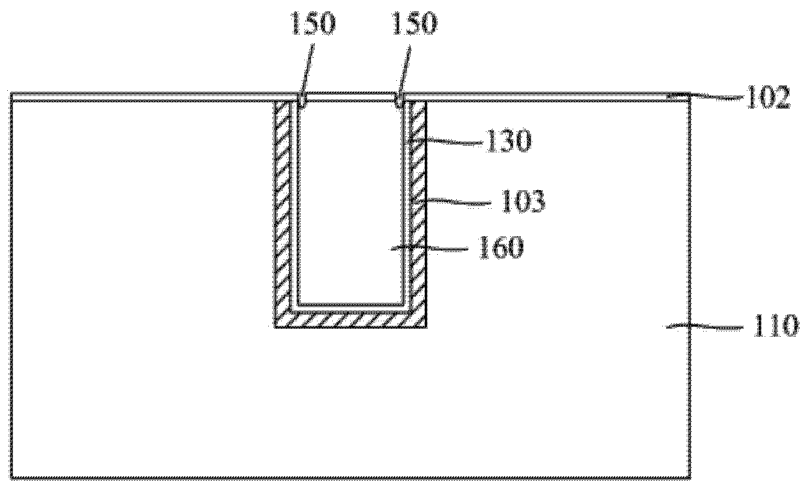


图 15

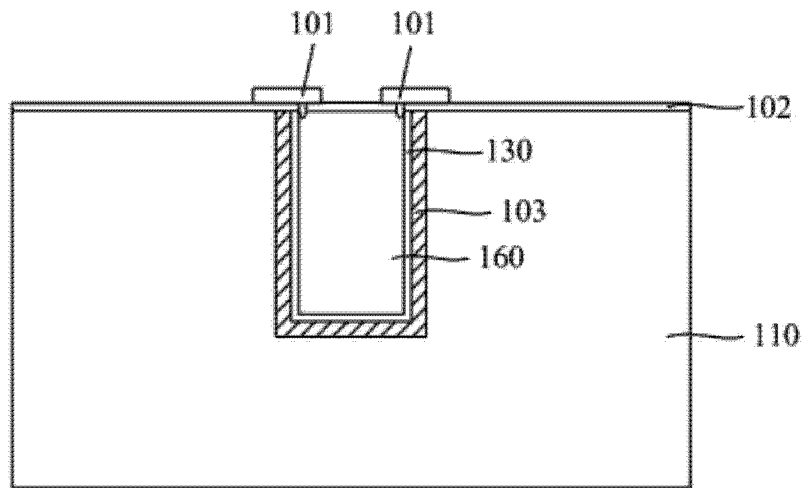


图 16

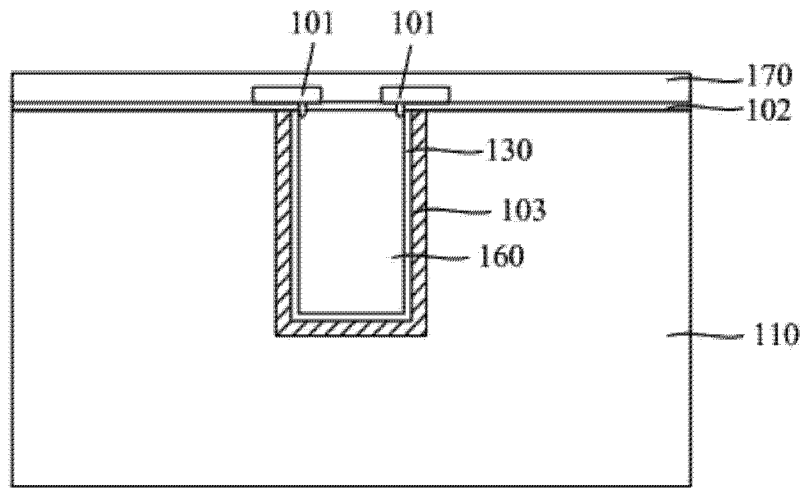


图 17