

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-53693
(P2008-53693A)

(43) 公開日 平成20年3月6日(2008.3.6)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 23/36 (2006.01)	HO 1 L 23/36 C	5 F 0 3 3
HO 1 L 23/12 (2006.01)	HO 1 L 23/12 5 O 1 P	5 F 1 3 6
HO 1 L 21/3205 (2006.01)	HO 1 L 21/88 S	
HO 1 L 23/52 (2006.01)		

審査請求 未請求 請求項の数 14 O L (全 20 頁)

(21) 出願番号	特願2007-176296 (P2007-176296)	(71) 出願人	000001889 三洋電機株式会社 大阪府守口市京阪本通2丁目5番5号
(22) 出願日	平成19年7月4日(2007.7.4)	(74) 代理人	100105924 弁理士 森下 賢樹
(31) 優先権主張番号	特願2006-205466 (P2006-205466)	(72) 発明者	長松 正幸 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内
(32) 優先日	平成18年7月28日(2006.7.28)	(72) 発明者	井上 恭典 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内
(33) 優先権主張国	日本国(JP)	(72) 発明者	臼井 良輔 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

最終頁に続く

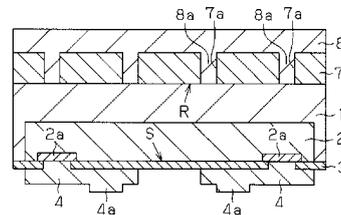
(54) 【発明の名称】 半導体モジュール、携帯機器、および半導体モジュールの製造方法

(57) 【要約】

【課題】 放熱部に起因する信頼性の劣化が抑制され、且つ、放熱性の向上した半導体モジュールを提供する。

【解決手段】 半導体モジュールは、表面Sに回路素子2の電極2aが形成された半導体基板1と、電極2aのピッチをより広くするために電極2aと接続する再配線パターン4と、この再配線パターン4と一体的に形成された電極4aと、半導体基板1の裏面Rに形成された絶縁層7と、この絶縁層7の上に形成された放熱部8と、この放熱部8と一体的に設けられ、絶縁層7を貫通して半導体基板1の裏面Rと接続する突起部8aとを備える。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

回路素子が設けられた第 1 の主表面と、この第 1 の主表面に対向する第 2 の主表面を有する半導体基板と、

前記第 1 の主表面上に設けられ、前記回路素子と電氣的に接続された電極と、

前記第 2 の主表面上に設けられた絶縁層と、

前記絶縁層上に設けられた放熱部と、

前記放熱部と一体的に設けられ、前記絶縁層を貫通して前記第 2 の主表面と接続された突起部とを有している、半導体モジュール。

【請求項 2】

前記突起部は複数個設けられ、前記放熱部に対して平面的にマトリクス状に配列されている、請求項 1 に記載の半導体モジュール。

【請求項 3】

前記突起部はその先端が前記半導体基板内に埋め込まれている、請求項 1 または 2 に記載の半導体モジュール。

【請求項 4】

前記突起部を除く前記放熱部と前記絶縁層との間に隙間が形成されていることを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の半導体モジュール。

【請求項 5】

前記放熱部は前記半導体基板の特定の領域を選択的に覆うようにパターニングされていることを特徴とする請求項 1 乃至 4 のいずれか 1 項に記載の半導体モジュール。

【請求項 6】

前記絶縁層は、加圧によって可塑流動性を起こす絶縁樹脂で形成され、

前記放熱部を前記絶縁層に圧着することにより、前記突起部が前記絶縁層を貫通し、前記突起部と前記回路素子とが熱的に接続されていることを特徴とする請求項 1 乃至 5 のいずれか 1 項に記載の半導体モジュール。

【請求項 7】

筐体と、

前記筐体に収容された請求項 1 乃至 6 のいずれか 1 項に記載の半導体モジュールと、
を備えることを特徴とする携帯機器。

【請求項 8】

前記半導体モジュールの放熱部は前記筐体の内面と接していることを特徴とする請求項 7 に記載の携帯機器。

【請求項 9】

第 1 の主表面に回路素子が設けられた半導体基板を用意する工程と、

前記半導体基板の第 2 の主表面に開口部を有する絶縁層を形成する工程と、

前記開口部の内部に金属を埋め込むとともに、前記開口部および前記絶縁層の上部に金属を被覆することにより、突起部が一体的に設けられた放熱部を形成する工程と、

を備えることを特徴とする半導体モジュールの製造方法。

【請求項 10】

第 1 の主表面に回路素子が設けられた半導体基板を用意する工程と、

前記半導体基板の第 2 の主表面に絶縁層を形成する工程と、

突起部が一体的に設けられた放熱部を前記半導体基板の第 2 の主表面に対して圧着し、
前記絶縁層を貫通した前記突起部を前記半導体基板の第 2 の主表面に接触させる工程と、
を備えることを特徴とする半導体モジュールの製造方法。

【請求項 11】

前記絶縁層は加圧によって可塑流動性を起こす絶縁樹脂で形成されることを特徴とする請求項 10 に記載の半導体モジュールの製造方法。

【請求項 12】

前記放熱部を選択的に除去してパターン形成を行う工程をさらに備えることを特徴とす

10

20

30

40

50

る請求項 10 または 11 に記載の半導体モジュールの製造方法。

【請求項 13】

前記半導体基板の第 2 の主表面に対して圧着される前記放熱部に予めパターンを形成することを特徴とする請求項 10 または 11 に記載の半導体モジュールの製造方法。

【請求項 14】

前記絶縁層は接着性を有することを特徴とする請求項 9 乃至 13 のいずれか 1 項に記載の半導体モジュールの製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体モジュールに関し、特に放熱材を備えた半導体モジュールに関する。

【背景技術】

【0002】

携帯電話、PDA、DVC、DSC といったポータブルエレクトロニクス機器の高機能化が加速するなか、こうした製品が市場で受け入れられるためには小型・軽量化が必須となっており、その実現のために高集積のシステム LSI が求められている。一方、これらのエレクトロニクス機器に対しては、より使い易く便利なものが求められており、機器に使用される LSI に対し、高機能化、高性能化が要求されている。このため、LSI チップの高集積化にともないその I/O 数が増大する一方でパッケージ自体の小型化要求も強く、これらを両立させるために、半導体部品の高密度な基板実装に適合した半導体パッケージの開発が強く求められている。こうした要求に対応するため、CSP (Chip Size Package) と呼ばれるパッケージ技術が種々開発されている。

【0003】

CSP では、一主面に LSI (回路素子) およびこれに接続された外部接続電極が形成された半導体ウエハ (半導体基板) をダイシングして個別化によりパッケージが形成される。このため、CSP は、LSI チップと同等のサイズにて実装基板に固着することが可能となり、CSP が実装される側の実装基板を小型化することが可能となる。したがって、CSP を採用することにより、エレクトロニクス機器等のセット全体を小型化することも可能となる。

【0004】

また近年では、LSI のさらなる高性能化、高機能化にともない、その消費電力は増加の傾向にある。このため、LSI が設けられた CSP (半導体モジュール) の体積当たりの消費電力 (熱密度) は上昇し、その放熱対策の必要性が高まっている。この対策として、CSP (半導体モジュール) を構成する半導体基板の裏面に熱放射率の高い熱放射膜 (たとえば、セラミックス粉末を含有した皮膜) や熱伝導率の高い熱伝導膜 (たとえば、銅やアルミニウム) を形成し、CSP (半導体モジュール) で生じた熱を効率的に外部へ放出させる方法が提案されている (特許文献 1 参照)。

【特許文献 1】特開 2004 - 172542 号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

一般に CSP (半導体モジュール) に採用される放熱材 (特に、熱伝導膜) には形成過程に生じる内部応力 (放熱材が伸長する方向の応力) が備わっており、CSP として個別化された状態においても放熱材には内部応力が残存している。このため、半導体基板と放熱材との間で剥がれが生じ、CSP (半導体モジュール) の信頼性が損なわれることになる。特に、CSP (半導体モジュール) に熱が加わった場合にはその可能性がさらに増大することになる。

【0006】

また、今後、CSP (半導体モジュール) の薄型化を実現するために半導体基板の薄膜化を進めていく場合には、この放熱材に残留する内部応力の影響が相対的に強くなる。こ

10

20

30

40

50

のため、たとえば、放熱材の残留応力が半導体基板の剛性を超える応力となった場合には、半導体基板と放熱材との間で剥がれが生じなくても、半導体基板を含むCSP（半導体モジュール）が反り返って変形してしまうことが懸念される。

【0007】

本発明はこうした状況に鑑みてなされたものであり、その目的は、放熱材に起因する信頼性の劣化を抑制し、半導体モジュールの放熱性を高めることにある。

【課題を解決するための手段】

【0008】

上記課題を解決するために、本発明のある態様の半導体モジュールは、回路素子が設けられた第1の主表面と、この第1の主表面に対向する第2の主表面を有する半導体基板と、第1の主表面上に設けられ、回路素子と電気的に接続された電極と、第2の主表面上に設けられた絶縁層と、絶縁層上に設けられた放熱部と、放熱部と一体的に設けられ、絶縁層を貫通して第2の主表面と接続された突起部とを有していることを特徴とする。

10

【0009】

この構成によれば、放熱部に一体的に設けた突起部によって放熱部の内部応力（放熱部が伸長する方向の応力）が低減されるので、放熱部自体の反りが抑制される。このため、こうした放熱部を半導体基板に設けた半導体モジュールでは、従来に比べ、半導体基板との剥がれや半導体基板の反り（変形）といった問題を抑制することができる。また、突起部を介して半導体基板からの熱を放熱部に伝導させ、熱を外部へ放出させることができるので、半導体基板に絶縁層を介して放熱部（突起部のない放熱部）を設けた場合に比べて、半導体モジュールの放熱性の向上を図ることができる。したがって、放熱部に起因する信頼性の劣化を抑制しつつ、半導体モジュールの放熱性を高めることが可能となる。

20

【0010】

上記構成において、突起部は複数個設けられ、放熱部に対して平面的にマトリクス状に配列されていることが好ましい。このようにすることで、放熱部の内部応力を効果的に低減することができるので、半導体モジュールの信頼性をさらに向上させることができる。

【0011】

上記構成において、突起部はその先端が半導体基板内に埋め込まれていることが好ましい。このようにすることで、半導体基板と放熱部との間にずれ応力が加わった場合、半導体基板に食い込んだ部分の突起部によって両者のずれを防止することができるので、半導体基板と放熱部との間の接続信頼性をさらに高めることができる。

30

【0012】

上記構成において、突起部を除く放熱部と絶縁層との間に隙間が形成されていてもよい。

【0013】

上記構成において、放熱部は半導体基板の特定の領域を選択的に覆うようにパターンニングされていてもよい。この場合、パターンの一部が配線として利用されてもよい。この場合、放熱部の一部を配線として利用することができるので、配線の設計自由度が向上し、半導体モジュールの小型化を実現することができるようになる。また、絶縁層は、加圧によって可塑流動性を起こす絶縁樹脂で形成され、放熱部を絶縁層に圧着することにより、突起部が絶縁層を貫通し、突起部と回路素子とが熱的に接続されていてもよい。

40

【0014】

本発明の他の様態は携帯機器である。当該携帯機器は、筐体と、筐体に収容された上記いずれかの構成の半導体モジュールと、を備える。上記構成の携帯機器において、半導体モジュールの放熱部は筐体の内面と接していてもよい。

【0015】

本発明の他の態様は半導体モジュールの製造方法である。当該半導体モジュールの製造方法は、第1の主表面に回路素子が設けられた半導体基板を用意する工程と、半導体基板の第2の主表面に開口部を有する絶縁層を形成する工程と、開口部の内部に金属を埋め込むとともに、開口部および絶縁層の上部に金属を被覆することにより、突起部が一体的に

50

設けられた放熱部を形成する工程と、を備えることを特徴とする。

【0016】

本発明のさらに他の態様は半導体モジュールの製造方法である。当該半導体モジュールの製造方法は、第1の主表面に回路素子が設けられた半導体基板を用意する工程と、半導体基板の第2の主表面に絶縁層を形成する工程と、突起部が一体的に設けられた放熱部を半導体基板の第2の主表面に対して圧着し、絶縁層を貫通した突起部を半導体基板の第2の主表面に接触させる工程と、を備えることを特徴とする。上記構成の半導体モジュールの製造方法において、絶縁層は接着性を有してもよい。

【0017】

上記構成の半導体モジュールの製造方法において、絶縁層は加圧によって可塑流動性を起こす絶縁樹脂で形成されてもよい。また、上記構成の半導体モジュールの製造方法において、放熱部を選択的に除去してパターン形成を行う工程をさらに備えてもよい。また、上記構成の半導体モジュールの製造方法において、半導体基板の第2の主表面に対して圧着される放熱部に予めパターンを形成してもよい。また、上記構成の半導体モジュールの製造方法において、絶縁層は接着性を有してもよい。

10

【発明の効果】

【0018】

本発明によれば、放熱部に起因する信頼性の劣化が抑制され、且つ、放熱性の向上した半導体モジュールが提供される。

【発明を実施するための最良の形態】

20

【0019】

以下、本発明を具現化した実施形態について図面に基づいて説明する。なお、すべての図面において、同様な構成要素には同様の符号を付し、適宜説明を省略する。

【0020】

(第1実施形態)

図1は本発明の第1実施形態に係る半導体モジュールの概略断面図である。図1に基づいて第1実施形態の半導体モジュールについて説明する。

【0021】

半導体基板1は、P型シリコン基板などが採用され、その表面S(下面側)に周知の技術により所定の電気回路などの回路素子2が形成され、実装面となる表面S(特に周辺部)に回路素子2の電極2aが形成されている。この電極2aを除いた半導体基板1の表面上の領域には保護膜3が形成されている。さらに電極2aのピッチをより広くするために、電極2aの露出面に接続して再配線パターン4およびこの再配線パターン4と一体的に設けられた電極4aが形成されている。なお、半導体基板1は本発明の「半導体基板」、回路素子2は本発明の「回路素子」、表面Sは本発明の「第1の主表面」、及び電極4aは本発明の「電極」の一例である。

30

【0022】

絶縁層7は、半導体基板1の裏面R(上面側)に形成されている。絶縁層7にはエポキシ樹脂を主成分とする膜が採用され、その厚さは、たとえば、約100 μ mである。ここで、エポキシ樹脂を主成分とする絶縁層7としては、編み込まれたガラス繊維に樹脂を含浸させたタイプの膜であってもよく、あるいは、絶縁層7に約2 μ m~10 μ m程度の直径を有するフィラーが添加された膜であってもよい。このフィラーとしては、アルミナ(Al_2O_3)、シリカ(SiO_2)、窒化アルミニウム(AlN)、窒化シリコン(SiN)、及び窒化ホウ素(BN)などがある。こうしたフィラーの重量充填率は約30%~約80%が好適である。なお、絶縁層7は接着性を有することが望ましい。これによれば、後述する放熱部8が半導体基板1から剥離することが抑制される。

40

【0023】

絶縁層7には、約60 μ mの直径を有するとともに、絶縁層7を厚み方向に貫通する複数の開口部7aが所定の間隔(たとえば、約300 μ m)を隔てて形成されている。この複数の開口部7aは、放熱部8の内部応力を効果的に低減するために、放熱部8に対して

50

平面的にマトリクス状に設けられている。マトリクス配列としては、たとえば、正方格子状や八ニカム状（正六角形とその中心に配置する状態）が挙げられる。なお、裏面 R は本発明の「第 2 の主表面」および絶縁層 7 は本発明の「絶縁層」の一例である。

【0024】

放熱部 8 は絶縁層 7 の上に形成され、放熱部 8 には絶縁層 7 を貫通する開口部 7 a 内に形成された突起部 8 a が一体的に設けられている。放熱部 8 および突起部 8 a には、たとえば、銅やアルミニウムなどの金属膜が採用され、放熱部 8 の厚さは、たとえば、約 100 μm である。放熱部 8 は半導体基板 1 の裏面 R を覆うように全面に設けられ、突起部 8 a の先端は半導体基板 1 の裏面 R と直に接するように形成されている。このようにすることで、突起部 8 a と半導体基板 1 とは熱的に結合した状態となり、半導体基板 1 からの熱が突起部 8 a を介して放熱部 8 に伝導することになり、半導体基板 1 の熱が効率的に放熱される。突起部 8 a は、約 60 μm の直径を有する丸型に設けられ、開口部 7 a の個々に対応して設けられている。したがって、複数の突起部 8 a は、開口部 7 a と同様、平面的にマトリクス状の配列を有し、図 2 に示すように、放熱部 8 に対して (A) 正方格子状あるいは (B) 八ニカム状に等間隔（間隔 X）で並べられている。なお、放熱部 8 は本発明の「放熱部」および突起部 8 a は本発明の「突起部」の一例である。

（製造方法）

図 3 および図 4 は、図 1 に示した第 1 実施形態による半導体モジュールの製造プロセスを説明するための断面図である。次に、図 1、図 3、及び図 4 を参照して、第 1 実施形態による半導体モジュールの製造プロセスについて説明する。

【0025】

図 3 (A) に示すように、表面 S に回路素子 2 の電極 2 a および保護膜 3 を有する半導体基板 1 がマトリクス状に形成した半導体ウエハを用意する。なお、半導体ウエハは、複数のスクライプライン 5 によって複数の半導体モジュール形成領域 6 に区画されている。この半導体モジュール形成領域 6 は先に述べた半導体モジュールが形成される領域である。具体的には、P 型シリコン基板などの半導体ウエハ内のそれぞれの半導体基板 1 に対して、その表面 S（下面側）に周知の技術により所定の電気回路などの回路素子 2 およびその周辺部あるいは上部に電極 2 a を形成する。電極 2 a の材料には一般的にアルミニウム (Al) 等の金属が採用される。この電極 2 a を除いた半導体基板 1 の表面 S 上の領域に、半導体基板 1 を保護するための絶縁性の保護膜 3 を形成する。保護膜 3 としてはシリコン酸化膜 (SiO_2) やシリコン窒化膜 (SiN) 等が採用される。

【0026】

図 3 (B) に示すように、電極 2 a のピッチをより広くするために、電極 2 a の露出面に接続するように、銅 (Cu) からなる再配線パターン 4 およびこの再配線パターン 4 と一体化した電極 4 a を形成する。ここでは、レジストパターン形成、銅めっき処理、及びレジスト除去を 2 回繰り返して所望の再配線パターン 4 および電極 4 a を形成している。このように、再配線パターン 4 と電極 4 a とを一体化して形成しておくことで、回路素子 2 の電極 2 a から電極 4 a に至るまでの経路には異種材料間の接続部がなくなる。したがって、半導体モジュールの使用状況下の温度変化等により、この部分に熱応力が作用しても断線等の恐れが少ない構成となる。

【0027】

図 3 (C) に示すように、銅箔 8 z 付きの絶縁層 7 を半導体基板 1（半導体ウエハ）の裏面 R（上面側）から真空下または減圧下で熱圧着する。ここで、絶縁層 7 の厚さは、たとえば、約 100 μm とし、銅箔 8 z の厚さは、たとえば、約 10 μm とする。絶縁層 7 としては先に示した材料が採用される。なお、絶縁層 7 として、編み込まれたガラス繊維に樹脂を含浸させたタイプの膜あるいはフィラーが添加された膜を採用する場合には、絶縁層 7 の熱伝導率が高くなるので、半導体基板 1 からの熱が絶縁層 7 を介して放熱部 8 に伝導されるようになり、半導体モジュールの放熱性を向上させることができる。

【0028】

図 3 (D) に示すように、フォトリソグラフィ技術およびエッチング技術を用いて開口

10

20

30

40

50

部 7 a (図 1 参照) の形成領域に位置する銅箔 8 z を除去する。これにより、絶縁層 7 における開口部 7 a の形成領域が露出される。

【 0 0 2 9 】

次に、図 4 (A) に示すように、銅箔 8 z の上方から炭酸ガスレーザまたは UV レーザを照射することによって、絶縁層 7 の露出した表面から半導体基板 1 の裏面 R に達するまでの領域を除去する。これにより、絶縁層 7 に、約 6 0 μ m の直径を有し、絶縁層 7 を貫通する開口部 7 a を形成する。

【 0 0 3 0 】

図 4 (B) に示すように、無電解めっき法を用いて、銅箔 8 z の表面および開口部 7 a の内面上に銅を約 1 μ m の厚みでめっきする。続いて、電解めっき法を用いて、銅箔 8 z の表面および開口部 7 a の内部に銅をめっきする。なお、本実施形態では、めっき液中に抑制剤および促進剤を添加することによって、抑制剤を銅箔 8 z の表面上に吸着させるとともに、促進剤を開口部 7 a の内面上に吸着させる。これにより、開口部 7 a の内面上の銅めっきの厚みを大きくすることができるので、開口部 7 a 内に銅を埋め込むことができる。その結果、図 4 (B) に示すように、絶縁層 7 上に約 1 0 0 μ m の厚みを有する放熱部 8 が半導体基板 1 (半導体ウエハ) の全面を覆うように形成されるとともに、開口部 7 a 内に突起部 8 a が埋め込み形成される。すなわち、突起部 8 a は放熱部 8 と一体的に形成されるとともに、突起部 8 a は絶縁層 7 を貫通し、その先端が半導体基板 1 (半導体ウエハ) の裏面 R と直に接するように形成される。

【 0 0 3 1 】

図 4 (C) に示すように、複数の半導体モジュール形成領域 6 を区画するスクライプライン 5 に沿って、半導体ウエハの裏面 R (上面側) から半導体ウエハをダイシングすることにより、半導体基板 1 と同じ外形寸法を有する半導体モジュールに個別化する。この後、薬液による洗浄処理を行うことで、ダイシング時に発生する残渣などを除去する。この際、半導体モジュールの側壁に露出する絶縁層 7 がわずかに除去され、放熱部 8 の表面積が増加しているため、薬液処理を行わない場合に比べて、放熱部 8 の放熱性が向上している。なお、ダイシングの際に放熱部 8 の側面および半導体基板 1 の側面にそれぞれ凹凸を形成する場合には、それぞれの側面の表面積が増加し、その部分での放熱性が増すことになるので、半導体モジュールとしての放熱性を向上させることができる。

【 0 0 3 2 】

これらの工程により、先の図 1 に示した第 1 実施形態の半導体モジュールが製造される。

【 0 0 3 3 】

以上説明した第 1 実施形態の半導体モジュールおよびその製造方法によれば、以下のような効果を得ることができるようになる。

(1) 放熱部 8 と一体的に設けた突起部 8 a によって放熱部 8 の内部応力 (放熱部 8 が伸長する方向の応力) が低減されるので、放熱部 8 自体の反りが抑制される。このため、こうした放熱部 8 を半導体基板 1 に設けた半導体モジュールでは、従来に比べ、半導体基板 1 との剥がれや半導体基板 1 の反り (変形) といった問題を抑制することができる。また、突起部 8 a を介して半導体基板 1 からの熱を放熱部 8 に伝導させ、熱を外部へ放出することができるので、半導体基板に絶縁層を介して放熱部 (突起部のない放熱部) を設けた場合に比べて、半導体モジュールの放熱性の向上を図ることができる。したがって、放熱部 8 に起因する信頼性の劣化を抑制しつつ、半導体モジュールの放熱性を高めることが可能となる。

(2) 突起部 8 a を放熱部 8 に対して平面的にマトリクス状に配列したことで、放熱部 8 の内部応力を効果的に低減することができるので、半導体モジュールの信頼性がさらに向上する。

(3) 放熱部 8 と半導体基板 1 とを突起部 8 a を介して接続したことによって、半導体基板 1 から放熱部 8 に熱が伝わって放熱部 8 が伸長する場合でも、この伸長による半導体基板 1 への影響 (放熱部 8 と半導体基板 1 との伸長量の差) を突起部 8 a が緩和するので、

10

20

30

40

50

従来に比べ、半導体モジュールの信頼性を向上させることができる。

(4) 半導体モジュールが個別化される前の半導体ウエハの状態を一括して放熱部 8 等を形成したので、半導体モジュールごとに個別に放熱部 8 等を形成する場合に比べて、半導体モジュールの製造コストを低減することができる。

【0034】

(第2実施形態)

図5は本発明の第2実施形態に係る半導体モジュールの概略断面図である。図5に基づいて第2実施形態の半導体モジュールについて説明する。

【0035】

半導体基板 11 は、P 型シリコン基板などが採用され、その表面 S 2 (下面側) に周知の技術により所定の電気回路などの回路素子 12 が形成され、実装面となる表面 S 2 (特に周辺部) に回路素子 12 の電極 12 a が形成されている。この電極 12 a を除いた半導体基板 11 の表面上の領域には保護膜 13 が形成されている。なお、半導体基板 11 は本発明の「半導体基板」、回路素子 12 は本発明の「回路素子」、及び表面 S 2 は本発明の「第1の主表面」の一例である。

10

【0036】

絶縁層 17 は、半導体基板 11 の裏面 R 2 (上面側) に形成され、その厚さは、たとえば、約 100 μm である。絶縁層 17 は、加圧したときに塑性流動を引き起こす材料からなる。加圧したときに塑性流動を引き起こす材料としては、エポキシ系熱硬化型樹脂が挙げられる。絶縁層 17 に採用されるエポキシ系熱硬化型樹脂は、たとえば、温度 160、圧力 8 MPa の条件下で、粘度が 1 kPa \cdot s の特性を有する材料であればよい。また、温度 160 の条件下で、この材料は 15 MPa で加圧した場合に、加圧しない場合と比較して、樹脂の粘度が約 1/8 に低下する。これに対して、熱硬化前の B ステージのエポキシ樹脂は、ガラス転移温度 T_g 以下の条件下では、樹脂の加圧しない場合と同程度に、粘性がなく、加圧しても粘性は生じない。なお、裏面 R 2 は本発明の「第2の主表面」および絶縁層 17 は本発明の「絶縁層」の一例である。

20

【0037】

放熱部 18 は絶縁層 17 の上に形成され、放熱部 18 にはこの絶縁層 17 を貫通する突起部 18 a が一体的に設けられている。放熱部 18 および突起部 18 a には、たとえば、銅などの金属膜が採用され、放熱部 18 の厚さは、たとえば、約 100 μm であり、突起部 18 a の高さは、たとえば、約 100 μm である。放熱部 18 は半導体基板 11 の裏面 R 2 を覆うように全面に設けられている。突起部 18 a は、丸型に設けられ、半導体基板 11 の接触面と平行な先端部 18 a 1 と、先端部 18 a 1 に近づくにつれて径が細くなるように形成された側面部 18 a 2 とを備えている。突起部 18 a の先端 (先端部 18 a 1) の径および基面の径は、それぞれ約 40 μm および約 60 μm である。また、複数の突起部 18 a は、放熱部 18 に対して平面的にマトリクス状に設けられている。マトリクス状配列としては、たとえば、先の第1実施形態の図2で示したような、正方格子状やハニカム状が挙げられる。複数の突起部 18 a は所定の間隔 (たとえば、約 300 μm) を隔てて形成されている。突起部 18 a の先端 (先端部 18 a 1) は半導体基板 11 の裏面 R 2 と直に接するように形成されている。このようにすることで、突起部 18 a と半導体基板 11 とは熱的に結合した状態となり、半導体基板 11 からの熱が突起部 18 a を介して放熱部 18 に伝導することになり、半導体基板 11 の熱が効率的に放熱される。なお、放熱部 18 は本発明の「放熱部」および突起部 18 a は本発明の「突起部」の一例である。

30

40

【0038】

半導体基板 11 の表面 S 2 (下面側) では、電極 12 a のピッチをより広くするために、電極 12 a および保護膜 13 の上に絶縁層 19 が形成され、この絶縁層 19 を貫通して電極 12 a の露出面に接続する突起状の導体部 14 a と、この導体部 14 a を一体的に設けられた再配線パターン 14 とが形成されている。導体部 14 a を介して電極 12 a と接続されている部分の再配線パターン 14 には、その外面側 (下面側) に電極 (はんだバン

50

ブ) 20が設けられている。なお、電極20は本発明の「電極」の一例である。

【0039】

絶縁層19は、絶縁層17と同じ材料が採用され、その厚さは、たとえば、約60 μm である。

【0040】

再配線パターン14は絶縁層19の上に形成され、再配線パターン14にはこの絶縁層19を貫通する突起状の導体部14aが一体的に設けられている。再配線パターン14および導体部14aには、たとえば、圧延された銅からなる圧延金属が採用される。銅からなる圧延金属は、めっき処理等によって形成された銅からなる金属膜と比較すると、機械的強度の点において強く、再配線のための材料として優れている。再配線パターン14の厚さは、たとえば、約30 μm であり、導体部14aの高さ(厚さ)は、たとえば、約60 μm である。導体部14aは、丸型に設けられ、半導体基板11の電極12aとの接触面と平行な先端部14a1と、先端部14a1に近づくにつれて径が細くなるように形成された側面部14a2とを備えている。導体部14aの先端(先端部14a1)の径および基面の径は、それぞれ約40 μm および約60 μm である。また、導体部14aはそれぞれ電極12aに対応する位置に設けられている。導体部14aの先端(先端部14a1)は半導体基板11の電極12aと直に接するように形成され、電極12aと再配線パターン14とを電氣的に接続している。

10

(製造方法)

図6は、突起部が一体的に形成された銅板の形成方法を説明するための断面図である。図7および図8は、図5に示した第2実施形態による半導体モジュールの製造プロセスを説明するための断面図である。次に、図5~図8を参照して、第2実施形態による半導体モジュールの製造プロセスについて説明する。

20

【0041】

図6(A)に示すように、少なくとも突起部18aの高さと放熱部18の厚さとの和よりも大きい厚さを有する銅板18zを用意する。ここでは、銅板18zの厚さは約300 μm である。銅板18zとしては、圧延された銅からなる圧延金属が採用される。

【0042】

図6(B)に示すように、通常のリソグラフィ法を用いて、突起部形成領域にレジストマスク21を形成する。突起部形成領域の配列は、上記の通りである。

30

【0043】

図6(C)に示すように、このレジストマスク21をマスクとしてエッチング処理を行い、銅板18zに所定のパターンの突起部18aを形成する。この際、エッチング条件を調整することにより、突起部の先端部18a1に近づくにつれて径が細くなる側面部18a2を有するように形成する。ここでは、突起部18aの高さは約100 μm とし、突起部18aの先端(先端部18a1)の径および基面の径は、それぞれ約40 μm および約60 μm としている。

【0044】

図6(D)に示すように、レジストマスク21を除去する。これにより、銅板18zに対して先端部18a1および先端部18a1に近づくにつれて径が細くなるように形成された側面部18a2を有する突起部18aが形成される。なお、レジストマスク21に代えて銀(Ag)などの金属マスクを採用してもよい。この場合には、銅板18zとのエッチング選択比が十分確保されるため、突起部18aのパターニングのさらなる微細化を図ることが可能となる。

40

【0045】

また、突起状の導体部14aが一体的に形成された銅板14zに関しても、上記方法を採用して形成する。これにより、銅板14zに対して先端部14a1および先端部14a1に近づくにつれて径が細くなるように形成された側面部14a2を有する導体部14aが形成される。なお、突起状の導体部14aの高さは約60 μm とし、導体部14aの先端(先端部14a1)の径および基面の径は、それぞれ約40 μm および約60 μm

50

としている。

【0046】

このように製造した銅板18zおよび銅板14zを別途それぞれ用意しておき、以下に説明する第2実施形態での半導体モジュールの製造プロセスに採用する。

【0047】

まず、図7(A)に示すように、表面S2に電極12aおよび保護膜13を有する半導体基板11がマトリクス状に形成した半導体ウエハを用意する。なお、半導体ウエハは、複数のスクライプライン15によって複数の半導体モジュール形成領域16に区画されている。この半導体モジュール形成領域16は先に述べた半導体モジュールが形成される領域である。具体的には、P型シリコン基板などの半導体ウエハ内のそれぞれの半導体基板11に対して、その表面S2(下面側)に周知の技術により所定の電気回路などの回路素子12およびその周辺部あるいは上部に電極12aを形成する。電極12aの材料には一般的にアルミニウム等の金属が採用される。この電極12aを除いた半導体基板11の表面S2上の領域に、半導体基板11を保護するための絶縁性の保護膜13を形成する。保護膜13としてはシリコン酸化膜(SiO₂)やシリコン窒化膜(SiN)等が採用される。

10

【0048】

図7(B)に示すように、半導体ウエハ(半導体基板11)の裏面R2(上面側)において、半導体基板11と、突起部18aが一体的に形成された銅板18zとの間に、絶縁層17を挟持する。絶縁層17の厚さは、突起部18aの高さと同程度の約100μmである。さらに、半導体ウエハ(半導体基板11)の表面S2(下面側)において、半導体基板11と、突起状の導体部14aが一体的に形成された銅板14zとの間に、絶縁層19を挟持する。絶縁層19の厚さは、導体部14aの高さと同程度の約60μmである。なお、突起部18aが一体的に形成された銅板18zおよび導体部14aが一体的に形成された銅板14zの形成方法は上記の通りである。なお、絶縁層17および絶縁層19は接着性を有することが望ましい。これによれば、後述する放熱部18および再配線パターン14が半導体基板1から剥離することが抑制される。

20

【0049】

図7(C)に示すように、上記のように挟持した上で、プレス装置を用いて加圧成形することにより、銅板18z、絶縁層17、半導体基板11、絶縁層19、及び銅板14zを一体化する。プレス加工時の圧力および温度は、それぞれ約15MPaおよび180°Cである。プレス加工により、突起部18aが絶縁層17を貫通し、突起部18aと半導体基板11の裏面R2とが接続される。これと同時に、突起状の導体部14aが絶縁層19を貫通し、導体部14aと半導体基板11の電極12aとが電氣的に接続される。突起部18a(導体部14a)が先端部18a1(先端部14a1)に近づくにつれて径が細くなるように形成された側面部18a2(側面部14a2)を有することにより、突起部18a(導体部14a)が絶縁層17(絶縁層19)にスムーズに貫通する。

30

【0050】

プレス加工時の圧力により、絶縁層17(絶縁層19)の粘度が低下し、絶縁層17(絶縁層19)は塑性流動を起こす。これにより、突起部18a(導体部14a)と半導体基板11の裏面R2(半導体基板11の電極12a)との界面から絶縁層17(絶縁層19)が押し出されて、絶縁層17(絶縁層19)の一部が界面に残存しにくくなる。

40

【0051】

図7(D)に示すように、銅板18zの全体をエッチングすることにより、銅板18zを放熱部18の厚さに調整する。本実施形態の放熱部18の厚さは約100μmである。これにより、絶縁層17の上に形成され、この絶縁層17を貫通する突起部18aが一体的に設けられた放熱部18が形成される。

【0052】

次に、図8(A)に示すように、銅板14zの全体をエッチングすることにより、銅板14zを再配線パターン14の厚さに調整する。本実施形態の再配線パターン14の厚さ

50

は約30 μmである。

【0053】

図8(B)に示すように、フォトリソグラフィ技術およびエッチング技術を用いて、再配線パターン14となるようにパターンニングする。

【0054】

図8(C)に示すように、はんだ印刷法を用いて、導体部14aを介して電極12aと接続されている部分の再配線パターン14に対して外部接続端子として機能する電極(はんだボール)20を形成する。具体的には、樹脂とはんだ材をペースト状にした「はんだペースト」を、スクリーンマスクにより所望の箇所に印刷し、はんだ溶融温度に加熱することで、電極(はんだボール)20を形成する。あるいは、別の方法として再配線パターン14側にあらかじめフラックスを塗布しておき、はんだボールを再配線パターン14にマウントしてもよい。

10

【0055】

図8(D)に示すように、複数の半導体モジュール形成領域16を区画するスクライブライン15に沿って、半導体ウエハの裏面R2(上面側)から半導体ウエハをダイシングすることにより、半導体基板11と同じ外形寸法を有する半導体モジュールに個別化する。この後、薬液による洗浄処理を行うことで、ダイシング時に発生する残渣などを除去する。

【0056】

これらの工程により、先の図4に示した第2実施形態の半導体モジュールが製造される。

20

【0057】

この第2実施形態の半導体モジュールおよびその製造方法によれば、以下のような効果を得ることができるようになる。

(5) 放熱部18と一体的に設けた突起部18aによって放熱部18の内部応力(放熱部18が伸長する方向の応力)が低減されるので、放熱部18自体の反りが抑制される。このため、こうした放熱部18を半導体基板11に設けた半導体モジュールでは、従来に比べ、半導体基板11との剥がれや半導体基板11の反り(変形)といった問題を抑制することができる。また、突起部18aを介して半導体基板11からの熱を放熱部18に伝導させ、熱を外部へ放出することができるので、半導体基板に絶縁層を介して放熱部(突起部のない放熱部)を設けた場合に比べて、半導体モジュールの放熱性の向上を図ることができる。したがって、放熱部18に起因する信頼性の劣化を抑制しつつ、半導体モジュールの放熱性を高めることが可能となる。

30

(6) 突起部18aを放熱部18に対して平面的にマトリクス状に配列したことで、放熱部18の内部応力を効果的に低減することができるので、半導体モジュールの信頼性がさらに向上する。

(7) 放熱部18と半導体基板11とを突起部18aを介して接続したことによって、半導体基板11から放熱部18に熱が伝わって放熱部18が伸長する場合でも、この伸長による半導体基板11への影響(放熱部18と半導体基板11との伸長量の差)を突起部18aが緩和するので、従来に比べ、半導体モジュールの信頼性を向上させることができる。

40

(8) 突起部18aが一体的に形成された銅板18z(放熱部18)を別工程で製造し、良品のみを選別して貼り付けることができ、さらに1工程(プレス加工)のみで自己整合的に絶縁層17を貫通する突起部18aを形成することができるので、先の第1実施形態に比べ、突起部と一体化する放熱部の製造歩留まりを高収率に達成することが可能になる。このため、半導体モジュールの低コスト化を実現することができる。

(9) 半導体基板11の表面S2(下面側)に導体部14aと一体化した再配線パターン14を設けたことで、放熱部18が半導体基板11に及ぼす応力(突起部18aにより低減された放熱部18の応力)を、再配線パターン14が半導体基板11に及ぼす応力(導体部14aにより低減された再配線パターン14の応力)によって相殺することが可能に

50

なる。したがって、突起部 18 a による放熱部 18 の内部応力の低減効果に加え、両者による応力の相殺効果により、半導体モジュール全体の反りを抑制することができるので、半導体モジュールの信頼性がさらに向上する。

(10) 放熱部 18 および再配線パターン 14 の基礎となる銅板 18 z および銅板 14 z のプレス加工を同時に行ったことで、その後の製造工程において半導体モジュールに掛かる内部応力の影響を低減・抑制することができるので、半導体モジュールの製造歩留まりを高収率に達成することが可能になる。このため、半導体モジュールの低コスト化を実現することができる。

(11) 半導体モジュールが個別化される前の半導体ウエハの状態を一括して放熱部 18 および再配線パターン 14 等を形成したので、半導体モジュールごとに個別に放熱部 18 および再配線パターン 14 等を形成する場合に比べて、半導体モジュールの製造コストを低減することができる。

10

【0058】

(第3実施形態)

図9は本発明の第3実施形態に係る半導体モジュールの概略断面図である。第2実施形態と異なる箇所は、突起部 18 a の一部が半導体基板 11 の裏面 R2 (上面側) に埋め込まれていることである。それ以外については、第2実施形態と同様である。

【0059】

このような突起部 18 a の埋め込み構造は、先の図7(A)において用意した半導体ウエハ(半導体基板 11)の裏面 R2 (上面側) に対して、フォトリソグラフィ技術およびエッチング技術を用いて、突起部 18 a が接続する領域に予め凹部 22 を形成しておくことで実現できる。凹部 22 の形状は突起部 18 a の埋め込ませる部分に対応してテーパ状に形成する。なお、凹部 22 の深さ D は、たとえば、約 20 μm であり、これに合わせて突起部 18 a の高さを高く形成しておく。

20

【0060】

この第3実施形態の半導体モジュールおよびその製造方法によれば、第2実施形態の上記(5)~(11)の効果に加え、以下のような効果を得ることができるようになる。

(12) 突起部 18 a の先端部を半導体基板 11 内に食い込ませて形成したことで、半導体基板 11 と突起部 18 a との接触面積が増加し、両者間の密着性が向上するので、半導体基板 11 と放熱部 18 (突起部 18 a) との間の接続信頼性をさらに高めることができる。また、半導体基板 11 と突起部 18 a との接触面積が増加することで、半導体基板 11 からの熱がより効率的に突起部 18 a に伝導するようになるので、半導体モジュールの放熱性をさらに高めることができる。

30

(13) 半導体基板 11 と放熱部 18 との間にずれ応力が加わった場合、半導体基板 11 に食い込ませた部分の突起部 18 a によって両者のずれを防止することができるので、半導体基板 11 と放熱部 18 との間の接続信頼性をさらに高めることができる。

(14) 半導体基板 11 の裏面 R2 (上面側) に凹部 22 を設けたことで、突起部 18 a が一体的に形成された銅板 18 z をプレス加工する工程において、凹部 22 に対して自己整合的に位置合せをすることができるので、半導体モジュールを容易に製造することが可能になる。

40

【0061】

(第4実施形態)

図10は本発明の第4実施形態に係る半導体モジュールの概略断面図である。第2実施形態と異なる箇所は、絶縁層 17 と放熱部 18 との間に隙間 H を設けていることである。それ以外については、第2実施形態と同様である。なお、隙間 H は、突起部 18 a を除く放熱部 18 と絶縁層 17 との間の少なくとも一部に設けられていればよい。隙間 H は、半導体モジュールの断面方向において外気と通じていてもよい。これによれば、半導体モジュールが発熱した場合に、温められた隙間 H の空気が外気と入れ替わることにより半導体モジュールの放熱性を向上させることができる。また、隙間 H は密閉空間であってもよい。これによれば、外部から半導体モジュールに力が加わった場合に、隙間 H が衝撃緩和層

50

として働くため、半導体モジュールの損傷を抑制することができる。

【0062】

このような構造は、突起部18aが一体的に形成された銅板18zをプレス加工する工程において、絶縁層17の膜厚を突起部18aの高さよりも薄くすることで実現できる。絶縁層17の厚さとしては、たとえば、約75 μ mとする。これにより、絶縁層17と放熱部18との間に隙間Hは約25 μ mとなる。

【0063】

この第4実施形態の半導体モジュールおよびその製造方法によれば、第2実施形態の上記(5)~(11)の効果に加え、以下のような効果を得ることができるようになる。

(15)絶縁層17と放熱部18との間に隙間を設けたことで、放熱部18の外部環境(大気)との接触面積が増加するので、半導体モジュールとしての放熱性がさらに向上する。

10

【0064】

(第5実施形態)

図11は本発明の第5実施形態に係る半導体モジュールの概略断面図である。第2実施形態と異なる箇所は、絶縁層17および放熱部18の厚さを、半導体基板11の表面S2(下面側)に設けた絶縁層19および再配線パターン14の厚さと同じにした上で、放熱部18をパターン加工していることである。それ以外については、第2実施形態と同様である。なお、絶縁層17および放熱部18の厚さは、半導体基板11の表裏で熱膨張係数が同じであれば、必ずしも表裏で同じにする必要はない。

20

【0065】

このような構造は、図7(A)に示した工程に続き、放熱部18を半導体基板11に圧着する前に、フォトリソグラフィ技術およびエッチング技術を用いて、放熱部18を所定のパターンとなるように予めパターンニング加工することで実現される。なお、放熱部18をハーフエッチ加工した後に放熱部18を半導体基板11に圧着し、さらに放熱部18をフルエッチング加工してもよい。

【0066】

また、このような構造は、図7(B)に示した工程に続き、フォトリソグラフィ技術およびエッチング技術を用いて、放熱部18を所定のパターンとなるようにパターンニング加工することで実現される。

30

【0067】

この第5実施形態の半導体モジュールおよびその製造方法によれば、第2実施形態の上記(5)~(11)の効果に加え、以下のような効果を得ることができるようになる。

(16)放熱部18を所定のパターンに加工したことで、放熱部18の一部を配線(たとえば、グランド配線)として利用することができるので、配線の設計自由度が向上し、半導体モジュールの小型化を実現することができるようになる。

【0068】

(第6実施形態)

次に、上記いずれかの実施形態の半導体モジュールを備えた携帯機器について説明する。なお、携帯機器として携帯電話に搭載する例を示すが、たとえば、個人用携帯情報端末(PDA)、デジタルビデオカメラ(DVC)、音楽プレーヤ、及びデジタルスチルカメラ(DSC)といった電子機器であってもよい。

40

【0069】

図12は本発明の第6実施形態に係る携帯電話の構成を示す図である。携帯電話110は、第1の筐体112と第2の筐体114が可動部120によって連結される構造になっている。第1の筐体112と第2の筐体114は可動部120を軸として回動可能である。第1の筐体112には文字や画像等の情報を表示する表示部118やスピーカ部124が設けられている。第2の筐体114には操作ボタンなどの操作部122やマイク部126が設けられている。なお、本実施形態では、第2実施形態に係る半導体モジュール(図5参照)が携帯電話110の内部に搭載されている。なお、このように、携帯電話に搭

50

載した半導体モジュールとしては、各回路を駆動するための電源回路、RF発生するRF発生回路、DAC、エンコーダ回路、携帯電話の表示部に採用される液晶パネルの光源としてのバックライトの駆動回路などとして採用することが可能である。

【0070】

図13は図12に示した携帯電話の部分断面図(第1の筐体112の断面図)である。本発明の第6実施形態に係る半導体モジュール130は、電極20を介してプリント基板128に搭載され、こうしたプリント基板128を介して表示部118などと電氣的に接続されている。また、半導体モジュール130の裏面側(電極20とは反対側の面)には突起部を有する放熱部18が設けられている。放熱部18の一方の面は、第1の筐体112に接している。これによれば、半導体モジュール130から発生する熱を第1の筐体112内部に籠もらせることなく、効率的に第1の筐体112の外部に放熱することができる。

10

【0071】

本発明の第6実施形態に係る携帯機器によれば、以下の効果を得ることができる。

【0072】

(17)放熱部18を介して半導体モジュール130からの熱を効率的に外部に放熱することができるので、半導体モジュール130の温度上昇が抑制され、再配線パターン14と絶縁層19との間の熱応力、および放熱部18と絶縁層17との間の熱応力が低減される。このため、半導体モジュール内の再配線パターン14が絶縁層19から剥離すること、および放熱部18が絶縁層17から剥離することが防止され、半導体モジュール130の信頼性(耐熱信頼性)が向上する。この結果、携帯機器の信頼性(耐熱信頼性)を向上させることができる。

20

【0073】

(18)上記実施形態で示したウエハレベルCSP(Chip Size Package)プロセスにより製造された半導体モジュール130は薄型化・小型化されるので、こうした半導体モジュール130を搭載した携帯機器の薄型化・小型化を図ることができる。

【0074】

なお、上記第1実施形態では、放熱部8を半導体基板1の裏面Rを覆うように全面に設けた例を示したが、本発明はこれに限らず、たとえば、第5実施形態のように、放熱部8をパターン加工して半導体基板1の特定の領域のみを選択的に覆うようにしてもよい。この場合にも、放熱部8および突起部8aを設けた領域では上記効果を享受することができる。この例は、第2実施形態にも同様に適用可能であり、同様の効果を享受することができる。

30

【0075】

上記第1実施形態では、スクライプライン5に形成された放熱部8を含めてダイシングして半導体モジュールを製造する例を示したが、本発明はこれに限らず、たとえば、スクライプライン5内の放熱部8をダイシング前にエッチング除去し、その後ダイシングにより個別化して半導体モジュールを製造するようにしてもよい。この場合には、放熱部8をダイシングする際に生じる応力負荷(放熱部8から突起部8aに伝わる応力負荷)が抑制され、半導体モジュールの製造安定性が向上するので、半導体モジュールの製造コストを低減することが可能になる。なお、第2実施形態から第5実施形態でも同様である。

40

【0076】

上記第1実施形態では、突起部8aを放熱部8全体に対して平面的にマトリクス状に設けた例を示したが、本発明はこれに限らず、たとえば、放熱部8に対して平面的に任意な位置に設けるようにしてもよい。特に、半導体基板1内の発熱部となる回路素子が有する領域に選択的に突起部8aを設けた場合には、半導体モジュール内において効率的な放熱がなされつつ、接続信頼性を向上させることができるようになる。なお、第2実施形態から第5実施形態でも同様である。

【0077】

上記第1実施形態では、放熱部8に一体化して形成した突起部8aを半導体基板1の裏

50

面 R と直に接して設けた例を示したが、本発明はこれに限らず、たとえば、半導体基板 1 の裏面 R と突起部 8 a との間に絶縁層の一部を介在させていてもよい。この場合には、半導体モジュールの放熱性能の向上効果は減少することになるものの、突起部 8 a によって放熱部 8

自体の反りが抑制されるので、従来に比べ、半導体基板 1 との剥がれや半導体基板 1 の反り（変形）といった問題を抑制することができる。

【0078】

上記第 2 実施形態では、半導体基板 1 1 に対して、突起部 1 8 a を一体的に形成した銅板 1 8 z と、突起状の導体部 1 4 a を一体的に形成した銅板 1 4 z とを同時にプレス加工する例を示したが、一方の銅板をプレス加工した後もう一方の銅板をプレス加工するように 2 段階でプレス加工してもよい。この場合にも同様に上記効果を楽しむことができる。また、図 3 (B) で示した第 1 実施形態での再配線パターン 4 を形成した半導体ウエハに対してこの突起部 1 8 a を一体的に形成した銅板 1 8 z をプレス加工し、放熱部 1 8 を形成するようにしてもよい。この場合には、少なくとも上記 (5) ~ (8) の効果を楽しむことができる。

【0079】

上記第 2 実施形態では、突起部 1 8 a を丸型で、その先端部 1 8 a 1 に近づくにつれて径が細くなるように形成した例を示したが、本発明はこれに限らず、たとえば、所定の径を有する円柱状の突起部であってもよい。また、突起部 1 8 a として丸型のものを採用したが、四角形などの多角形であってもよい。この場合にも、半導体モジュール内において突起部を介して効率的な放熱がなされつつ、その部分での接続信頼性を向上させることができる。

【0080】

上記第 3 実施形態では、凹部 2 2 と突起部 1 8 a の形状を一致させた例を示したが、本発明はこれに限らず、たとえば、凹部 2 2 の大きさ（開口部の寸法）に対して突起部 1 8 a（特にその先端部）を大きくしておいてもよい。突起部 1 8 a の先端部はプレス加工時の圧力により潰れて変形する。この場合、突起部 1 8 a は、凹部 2 2 内を埋め込み、さらにその周辺の半導体基板 1 1 とも接触して設けられる。このため、突起部 1 8 a と半導体基板 1 1 との接触面積がさらに増加することになり、半導体モジュールの接続信頼性および放熱性が向上する。一方、これとは反対に、凹部 2 2 の大きさ（開口部の寸法）に対して突起部 1 8 a（特にその先端部）を小さくする場合には、突起部 1 8 a がプレス加工時の圧力により潰れて変形しても、それを凹部 2 2 内のみに制御することが可能になるので、突起部 1 8 a の接触面積のバラツキによる接続信頼性および放熱性の製造バラツキを低減できるようになる。

【0081】

上記第 3 実施形態では、すべての突起部 1 8 a に対して凹部 2 2 を設けた例を示したが、本発明はこれに限らず、たとえば、半導体ウエハ内のそれぞれの半導体基板 1 1 に対して凹部 2 2 を設ける部分と設けない部分を設け、突起部 1 8 a の高さを調整することによって、突起部 1 8 a が埋め込まれる部分と埋め込まれない部分を混在させてもよい。この場合には、少なくとも突起部 1 8 a が埋め込まれた部分において、上記 (1 2) ~ (1 4) の効果を楽しむことができる。

【図面の簡単な説明】

【0082】

【図 1】本発明の第 1 実施形態に係る半導体モジュールの概略断面図である。

【図 2】図 2 (A)、(B) は、図 1 中の放熱部に設けられた突起部の配列状態を示す平面図である。

【図 3】図 3 (A) ~ (D) は、本発明の第 1 実施形態に係る半導体モジュールの製造プロセスを説明するための概略断面図である。

【図 4】図 4 (A) ~ (C) は、本発明の第 1 実施形態に係る半導体モジュールの製造プロセスを説明するための概略断面図である。

10

20

30

40

50

【図5】図5は、本発明の第2実施形態に係る半導体モジュールの概略断面図である。

【図6】図6(A)～(D)は、本発明の第2実施形態に係る突起部が一体的に形成された銅板の形成方法を説明するための概略断面図である。

【図7】図7(A)～(D)は、本発明の第2実施形態に係る半導体モジュールの製造プロセスを説明するための概略断面図である。

【図8】図8(A)～(D)は、本発明の第2実施形態に係る半導体モジュールの製造プロセスを説明するための概略断面図である。

【図9】本発明の第3実施形態に係る半導体モジュールの概略断面図である。

【図10】本発明の第4実施形態に係る半導体モジュールの概略断面図である。

【図11】本発明の第5実施形態に係る半導体モジュールの概略断面図である。

【図12】本発明の第6実施形態に係る携帯電話の構成を示す図である。

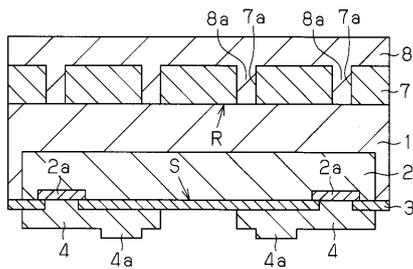
【図13】図12に示した携帯電話の部分断面図(第1の筐体の断面図)である。

【符号の説明】

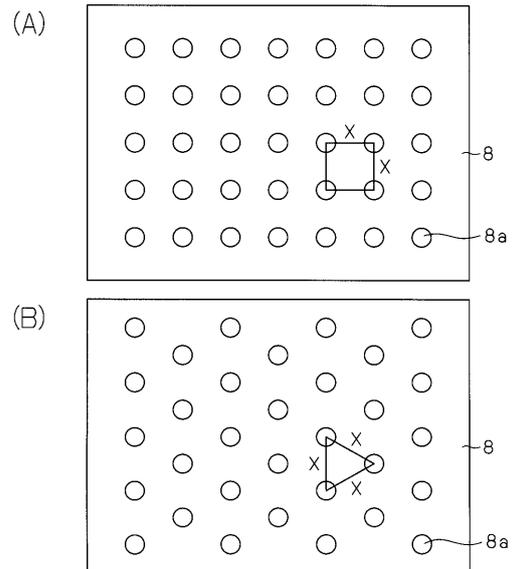
【0083】

1・・・半導体基板、2・・・回路素子、2a・・・電極、3・・・保護膜、4・・・再配線パターン、4a・・・電極、7・・・絶縁層、8・・・放熱部、8a・・・突起部。

【図1】

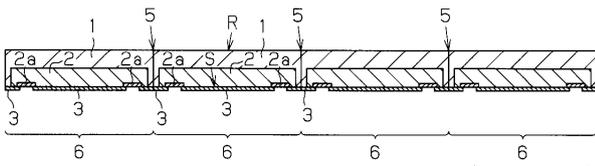


【図2】

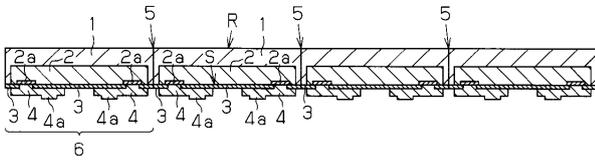


【 図 3 】

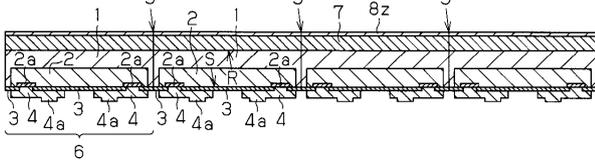
(A)



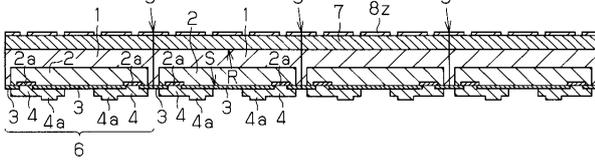
(B)



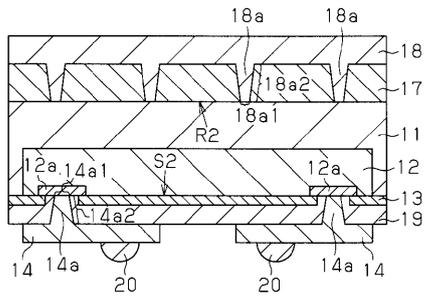
(C)



(D)

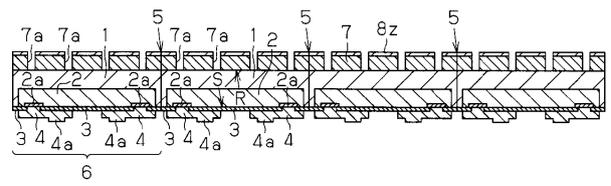


【 図 5 】

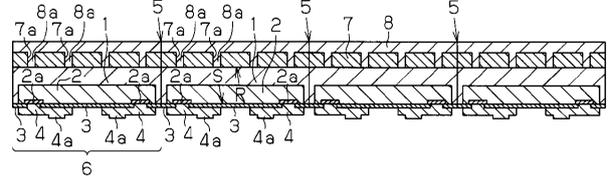


【 図 4 】

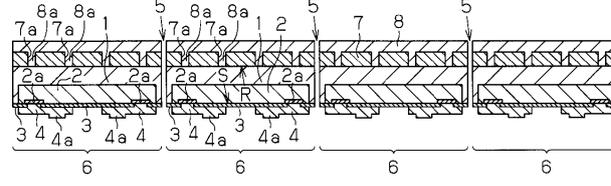
(A)



(B)

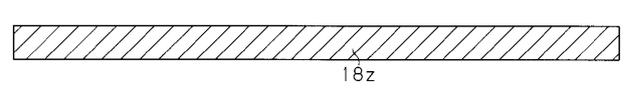


(C)

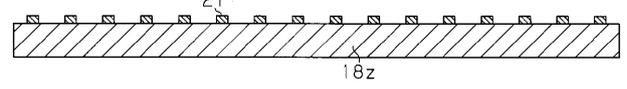


【 図 6 】

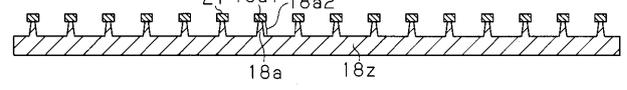
(A)



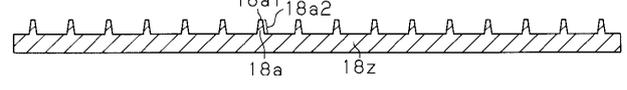
(B)



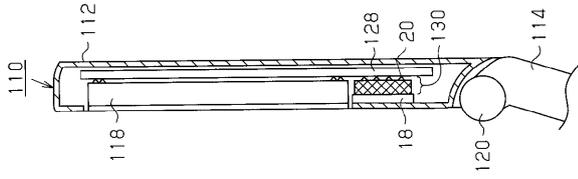
(C)



(D)



【 図 1 3 】



フロントページの続き

Fターム(参考) 5F033 HH08 HH11 KK08 KK11 MM17 MM30 PP27 PP28 QQ00 QQ09
QQ54 QQ99 RR04 RR21 SS00 VV07 XX22
5F136 BB02 BB09 DA14