



(12) 发明专利

(10) 授权公告号 CN 1988523 B

(45) 授权公告日 2011.08.17

(21) 申请号 200510111752.6

CN 1289188 A, 2001.03.28, 全文.

(22) 申请日 2005.12.21

审查员 刘欣科

(73) 专利权人 上海华虹集成电路有限责任公司

地址 201203 上海张江碧波路 572 弄 39 号

(72) 发明人 王光春

(74) 专利代理机构 上海专利商标事务所有限公司 31100

代理人 陆嘉

(51) Int. Cl.

H04L 27/06 (2006.01)

(56) 对比文件

DE 19858099 A1, 2000.06.29, 全文.

WO 0143295 A2, 2001.06.14, 全文.

CN 1520117 A, 2004.08.11, 全文.

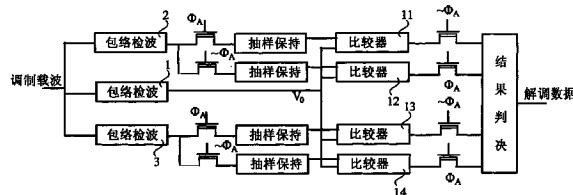
权利要求书 1 页 说明书 3 页 附图 3 页

(54) 发明名称

一种幅度调制信号解调方法及其电路

(57) 摘要

一种幅度调制信号解调电路，包括一输出第一信号曲线的包络检波器，其特征在于，它还包括两个增设的第二、第三包络检波器、分别通过晶体管开关连接于各包络检波器的两路分支电路，以及通过晶体管开关分别与各分支电路相连的结果判决电路，其中：第二包络检波器用于输出低于第一信号曲线 5% 的第二信号曲线；第三包络检波器用于输出高于第一信号曲线 5% 的第三信号曲线；分支电路，包括依次相连的抽样保持电路和比较器，用于对第二信号曲线和第三曲线进行采样保持，并以此为基准来判断信号是否发生下跳和上跳；结果判决电路，用于进行结果判决，输出解调数据。本发明采用双基准信号对幅度调制信号包络进行判断，具有高可靠性、抗干扰能力强、灵敏度高和自适应等优点。



1. 一种幅度调制信号解调电路,包括一输出第一信号曲线的包络检波器,其特征在于,它还包括两个增设的第二、第三包络检波器,所述第二、第三包络检波器分别连有前端晶体开关、并通过所述前端晶体开关分别连接两路分支电路,各分支电路分别通过后端晶体开关共同连接到一结果判决电路,其中:

第二包络检波器用于输出低于第一信号曲线 5% 的第二信号曲线;

第三包络检波器用于输出高于第一信号曲线 5% 的第三信号曲线;

分支电路,包括依次相连的抽样保持电路和比较器,用于对第二信号曲线和第三曲线进行采样保持,并作为基准与第一信号曲线的值一起送入比较器进行比较,如果第一信号曲线的值低于第二包络检波器的任何一个抽样值,判断信号发生下跳,如果第一信号曲线的值高于第三包络检波器的任何一个抽样值,判断信号发生上跳;

结果判决电路,用于进行结果判决,输出解调数据。

2. 根据权利要求 1 所述的幅度调制信号解调电路,其特征在于:所述分别连接在两路分支电路各路前端的两晶体开关或分别连接在两路分支电路各路后端的两晶体管开关,用于分别加载正、反抽样时钟控制信号。

3. 根据权利要求 1 所述的幅度调制信号解调电路,其特征在于:所述各路比较器到结果判决电路的输出采用了反相时钟进行控制。

4. 一种幅度调制信号解调方法,包括:

设定步骤:该包络信号曲线为第一信号曲线,并设定低于该曲线 5% 为第二信号曲线和高于该曲线 5% 为第三信号曲线;

采样保持步骤:在设定时间间隔内对第二信号曲线和第三曲线进行采样保持,并以此为基准电压;

电压比较步骤:将所述基准电压与第一信号曲线的值进行比较,如果第一信号曲线的值低于第二包络检波器的任何一个抽样值,判断信号发生下跳,如果第一信号曲线的值高于第三包络检波器的任何一个抽样值,判断信号发生上跳;

结果判决步骤:进行结果判决,输出解调数据。

5. 根据权利要求 4 所述的幅度调制信号解调方法,其特征在于:在所述采样保持之前和在所述电压比较之后分别加载两反相时钟控制信号。

## 一种幅度调制信号解调方法及其电路

### 技术领域

[0001] 本发明涉及一种幅度调制信号解调方法及其电路。

### 背景技术

[0002] 在无线通讯中,经常需要对一个幅度受调制的高频载波信号进行解调。其解调过程一般分为两个阶段,第一个阶段通过包络检波从接收到的载波上获取载波的包络信号,也称为幅度信号或基带信号;第二个阶段要对包络信号进行判别,也就是要分辨出信号中哪一段为高电平(代表数据“1”),哪一段为低电平(代表数据“0”),高电平和低电平分别对应接收载波的高振幅和低振幅。

[0003] 如图1所示,传统的方法一般是设定一个幅值固定的基准电压V0,当包络信号高于该基准电压时,认为该段数据为“1”,当包络信号低于该基准电压时,即认为当前数据为“0”,由此得到解调信号。

[0004] 但上述解调方法存在的缺陷是:由于发射方发射功率的微弱变化或者接收装置天线位置以及接收器天线限幅电路作用的影响,可能导致实际接收到的载波信号(未调制载波)幅值发生微弱变化,这时不仅得到的包络信号的绝对值可能有所升高或者降低,而且代表数据变化的上跳或下跳幅度也会发生变化。这种情况下,如果仍然用一个固定的电平V0来进行解调,很容易产生误判,如图2所示,显然解调电路将后半段的“1”误判为“0”。而如果采用固定跳变幅度检测的方法,如图3所示,也会发生误判的情况,如图中漏掉了后半段的高电平。

### 发明内容

[0005] 针对上述简单的解调方法存在的问题,本发明提出一种高可靠的幅度调制信号解调方法及其电路,且具有抗干扰能力强,灵敏度高的优点。

[0006] 本发明所提供的一种幅度调制信号解调电路,包括一输出第一信号曲线的包络检波器,其特征在于,它还包括两个增设的第二、第三包络检波器、分别通过晶体管开关连接于各包络检波器的两路分支电路,以及通过晶体管开关分别与各分支电路相连的结果判决电路,其中:第二包络检波器用于输出低于第一信号曲线5%的第二信号曲线;第三包络检波器用于输出高于第一信号曲线5%的第三信号曲线;分支电路,包括依次相连的抽样保持电路和比较器,用于对第二信号曲线和第三曲线进行采样保持,并以此为基准来判断信号是否发生下跳和上跳;结果判决电路,用于进行结果判决,输出解调数据。

[0007] 在上述的幅度调制信号解调电路中,连接在两路分支电路各路前端/后端的两晶体管开关,用于分别加载正、反抽样时钟控制信号。

[0008] 在上述的幅度调制信号解调电路中,各路比较器到结果判决电路的输出采用了反相时钟进行控制。

[0009] 本发明还提供了一种幅度调制信号解调方法,包括:设定步骤:该包络信号曲线为第一信号曲线,并设定低于该曲线5%为第二信号曲线和高于该曲线5%为第三信号曲

线；采样保持步骤：在设定时间间隔内对第二信号曲线和第三曲线进行采样保持，并以此为基准电压；电压比较步骤：将信号电压与基准电压进行比较判断是否发生下跳和上跳；结果判决步骤：进行结果判决，输出解调数据。

[0010] 在上述的幅度调制信号解调方法中，在采样保持之前和在电压比较之后分别加载两反相时钟控制信号。

[0011] 采用了上述的技术解决方案，即本发明采用双基准信号对幅度调制信号包络进行判断，具有高可靠性、抗干扰能力强、灵敏度高和自适应等优点。

## 附图说明

[0012] 图 1 是一般的幅度调制信号解调方法的示意图；

[0013] 图 2 是固定电平解调电路的误判示意图；

[0014] 图 3 是固定调制幅度解调电路的误判示意图；

[0015] 图 4 是本发明三个包络检波器输出以及解调过程的示意图；

[0016] 图 5 是本发明双基准解调电路的示意图。

## 具体实施方式

[0017] 如图 5 所示，本发明在原有包络检波器 1 的基础上，增加两个包络检波器 2、3，设原有检波器输出信号曲线为 A，那么使增加的两个检波器一个输出低于曲线 A5% 的曲线 D，一个输出高于曲线 A 5% 的曲线 E，然后对 D 和 E 进行采样保持，并用它们作为基准来判断信号是否发生下跳和上跳，三个信号如图 4 所示。虚线表示前一时间段信号的采样保持信号。

[0018] 图 4 中的 T 是对 D 和 E 的采样信号周期，其大小受两个因素制约：一是在抽样信号的半个周期即 T/2 内，非跳变处包络的波动幅度不得大于 5%；二是在跳变时，包络的变化幅度必须大于 5%。由于设计时一般取包络检波器的 RC 时间常数为 6 个载波周期，那么抽样时钟的周期应取 6 到 8 个载波周期。从图中可以看到，在信号 A 的 t1 到 t6 各段内，基准 D、E 的幅值分别为 d1 ~ d6 和 e1 ~ e6，于是在 t3 时间段内，信号 A 向下穿越了 D 的采样保持电压 d3，由此可以判断信号发生了下跳；而在 t4 时间段，信号 A 又向上穿越了 E 的采样保持电压 e4，由此判断信号发生了上跳。

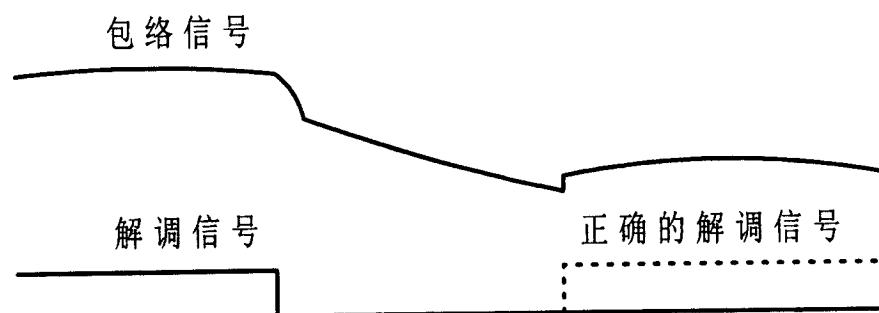
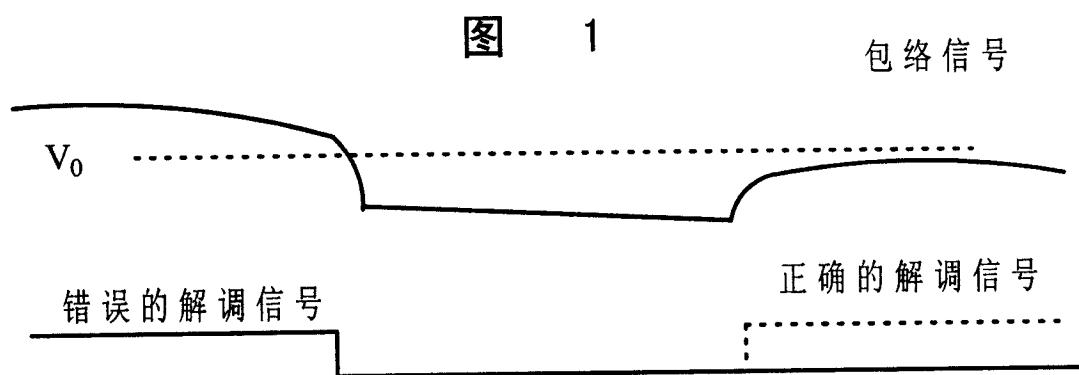
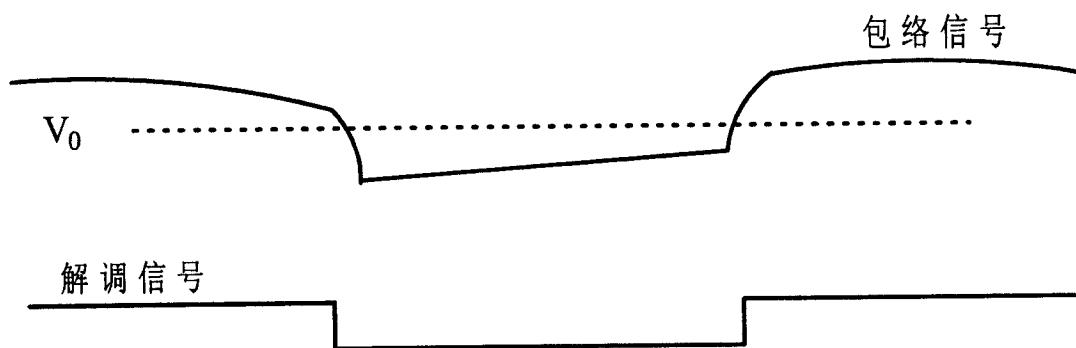
[0019] 图 5 给出了一种采用该解调方法的解调电路原理图。取决于各自的元件参数，包络检波器 1 将信号的包络的幅度提取出来，设为 V0；包络检波器 2 输出 95% 的 V0 值；包络检波器 3 输出 105% 的 V0 值。这三个包络检波器的输出就相当于图 4 中的信号包络及两个基准信号。两个基准的包络检波器的输出各跟两个抽样保持电路，两个抽样保持电路由抽样时钟 ΦA 以及抽样时钟的反相信号～ΦA 控制，分别对包络信号的前半周期和后半周期的信号幅度进行采样保持，并作为基准与包络信号 V0 的值一起送入比较放大电路进行放大输出。

[0020] 这样当载波幅值出现突然下降时，检波器 1 的输出 V0 迅速降低，而和检波器 2 连接的抽样保持电路的输出仍然保持稍前的抽样值，如果 V0 低于检波器 2 的任何一个抽样值，那么比较器 11 或 12 将输出高电平，从而检出数据由“1”到“0”的转变；同样当信号 V0 的幅值出现突然的上升时，检波器 1 的输出也随之迅速上升，当高于检波器 3 的任一路抽样值时，比较器 13 或 14 中对应的一路会输出高电平，这样也能将数据由“0”向“1”的变化

检出。而在没有数据变化时,由于两次基准采样之间包络信号的变化幅度很小,所以比较器 11 ~ 14 的输出都为低电平,从而保持原来的状态。最后将以上 4 路比较结果送到结果判决器进行处理,即可得到解调的数据。

[0021] 为了防止各路在对基准信号采样开始的相当短的时间内,由于电容的充放电而出现短时低过冲对比较器的影响,在抽样时,必须将该路的比较结果与判决电路断开,所以各路比较器到结果判决电路的输出采用了反相时钟进行控制。

[0022] 尽管本发明对电路结构特征和 / 或方法功用是以具体语言作说明的,但应理解,所附权利要求书所限定的本发明并非一定得限于所说明的具体特征或功用。相反,这些具体特征和功用只是作为所要求保护的本发明的示范性实施方式加以披露的。



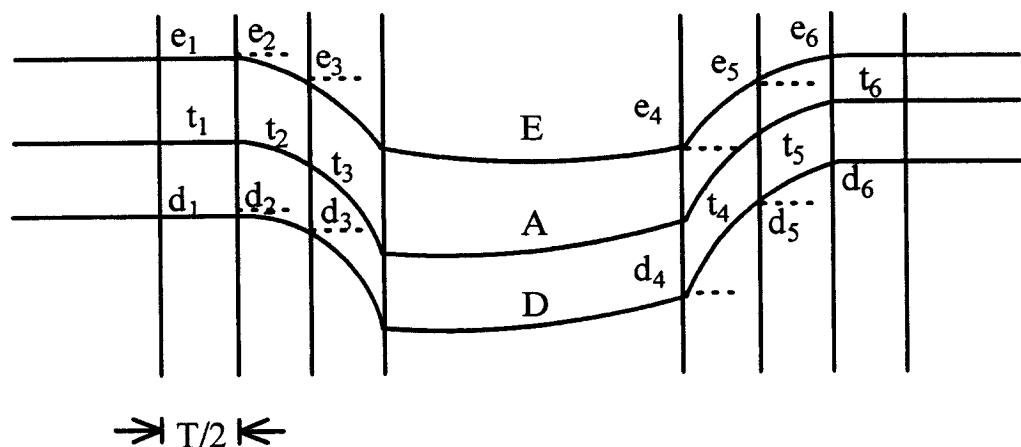


图 4

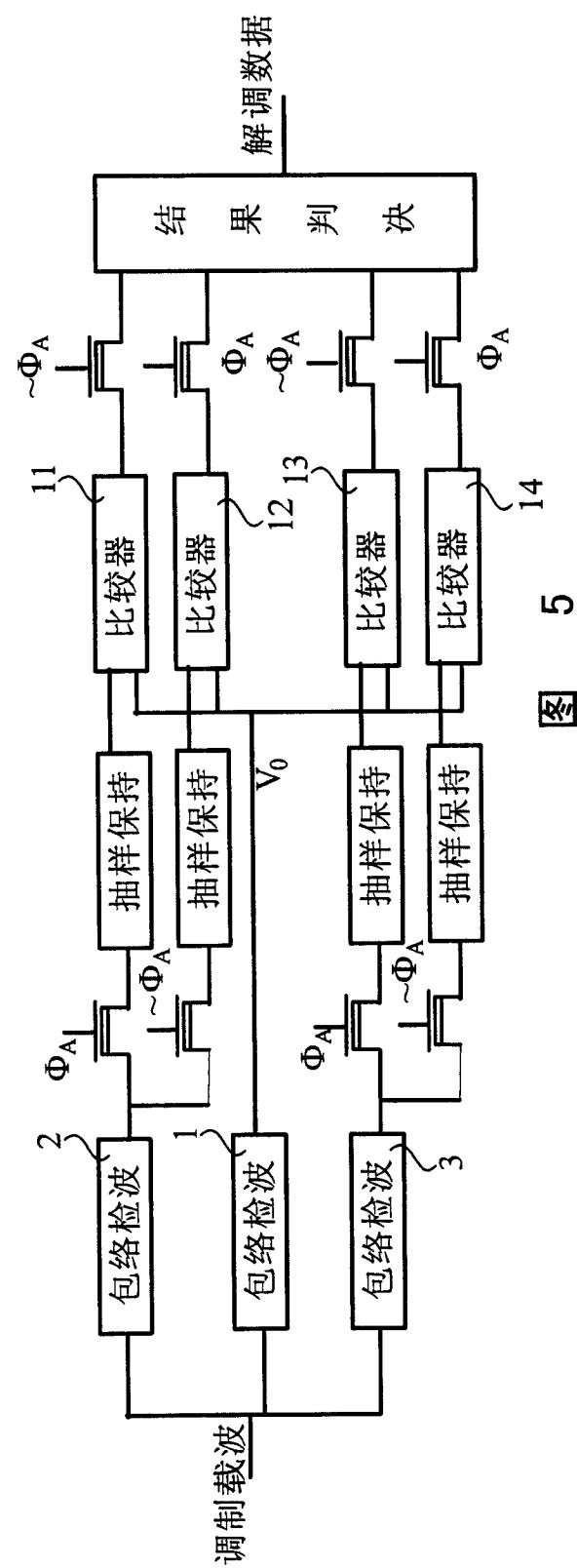


图 5