



(12)发明专利

(10)授权公告号 CN 106149024 B

(45)授权公告日 2019.07.23

(21)申请号 201610318396.3

(22)申请日 2016.05.13

(65)同一申请的已公布的文献号
申请公布号 CN 106149024 A

(43)申请公布日 2016.11.23

(30)优先权数据
14/712,553 2015.05.14 US

(73)专利权人 朗姆研究公司
地址 美国加利福尼亚州

(72)发明人 布哈努丁·卡加伊瓦拉
布莱恩·L·巴卡柳 蔡李鹏
亚伦·贝尔克 罗伯特·拉什
史蒂文·T·迈耶

(74)专利代理机构 上海胜康律师事务所 31263
代理人 李献忠 张华

(51)Int.Cl.

G25D 7/12(2006.01)

G25D 17/00(2006.01)

H01L 21/027(2006.01)

H01L 21/67(2006.01)

(56)对比文件

CN 102732925 A,2012.10.17,

CN 101736376 A,2010.06.16,

CN 102732925 A,2012.10.17,

CN 101736376 A,2010.06.16,

CN 104131327 A,2014.11.05,

审查员 张竞赛

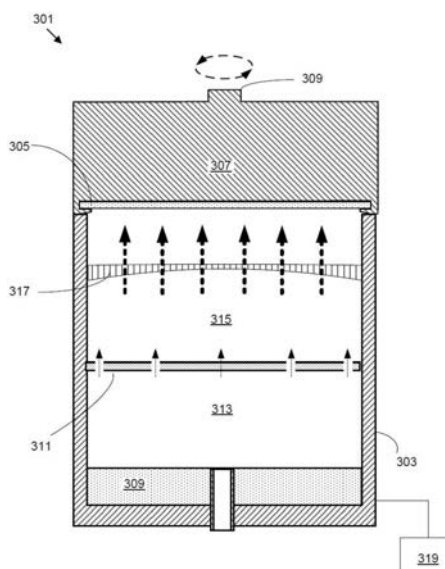
权利要求书3页 说明书19页 附图12页

(54)发明名称

利用离子阻性离子可穿透元件电镀金属的装置和方法

(57)摘要

本发明涉及利用离子阻性离子可穿透元件电镀金属的装置和方法。在一个方面,一种用于利用改善的电镀均匀性在半导体衬底上电镀金属的装置包括:电镀室,其被配置成容纳电解液和阳极;衬底支架,其配置成保持所述半导体衬底;以及离子阻性离子可穿透元件,其包括基本上平坦的面对衬底的表面和相反的表面,其中所述元件在电镀期间使得离子流能朝向所述衬底流动,并且其中所述元件包括具有变化的局部电阻率的区域。在一个实施例中,元件的电阻率可通过改变元件的厚度而变化。在一些实施方式中,元件的厚度从元件的边缘沿径向方向到中心逐渐减小。所提供的装置和方法对于在WLP凹陷特征内电镀金属是特别有用的。



1. 一种电镀装置,其包括:

(a) 电镀室,其被配置成在电镀金属到半导体衬底上时容纳电解液和阳极;

(b) 衬底支架,其被配置成在电镀期间保持所述半导体衬底,使得所述衬底的镀覆面与所述阳极分开;

(c) 离子阻性离子可穿透元件,其包括基本上平坦的面对衬底的表面和相反的表面,其中所述元件在电镀期间使得离子流能穿过所述元件朝向所述衬底流动,并且其中所述元件包括具有逐渐变化的局部电阻率的区域。

2. 根据权利要求1所述的电镀装置,其中所述具有变化的局部电阻率的区域与所述元件是共同延伸的,并且其中在所述区域中的所述局部电阻率从所述元件的边缘沿径向到所述元件的中心减小。

3. 根据权利要求1所述的电镀装置,其中所述元件包括围绕所述变化的局部电阻率的区域的恒定的局部电阻率的区域,其中所述逐渐变化的局部电阻率的区域位于所述元件的中心部分,并且其中在所述变化的局部电阻率的区域中的所述局部电阻率从与所述恒定的电阻率的区域的界面沿径向朝向所述元件的中心减小。

4. 根据权利要求1所述的电镀装置,其中,所述元件在所述具有变化的局部电阻率的区域中具有逐渐变化的厚度和恒定的孔隙率。

5. 根据权利要求1所述的电镀装置,其中,所述元件在所述具有变化的局部电阻率的区域中具有逐渐变化的孔隙率和恒定的厚度。

6. 根据权利要求1所述的电镀装置,其中,所述元件在所述具有变化的局部电阻率的区域中具有逐渐变化的孔隙率和逐渐变化的厚度两者。

7. 根据权利要求1所述的电镀装置,其中所述元件具有多个通过离子阻性材料制成的并且将所述元件的所述面对衬底的表面与所述元件的所述相反的表面连接的非连通通道,其中所述元件使得所述电解液能够穿过所述通道朝向所述衬底运动。

8. 根据权利要求7所述的电镀装置,其中所述具有变化的局部电阻率的区域具有所述非连通通道的逐渐变化的密度。

9. 根据权利要求7所述的电镀装置,其中所述具有变化的局部电阻率的区域具有所述非连通通道的逐渐变化的直径。

10. 根据权利要求7所述的电镀装置,其中所述具有变化的局部电阻率的区域具有所述非连通通道相对于由所述衬底的所述镀覆面限定的平面的逐渐变化的倾斜角。

11. 根据权利要求1所述的电镀装置,其中所述具有变化的局部电阻率的区域与所述元件是共同延伸的,并且其中由于所述元件的厚度从所述元件的边缘到所述元件的中心逐渐减小,因此在所述区域中的所述局部电阻率从所述元件的边缘沿径向到所述元件的中心减小。

12. 根据权利要求11所述的电镀装置,在沿径向截面观察时,所述元件的所述相反的表面是遵循二阶多项式函数的凸起的表面。

13. 根据权利要求1所述的电镀装置,其中所述元件包括围绕所述具有变化的局部电阻率的区域的恒定厚度的区域,其中,所述具有变化的局部电阻率的区域位于元件的中心部分,并且其中在所述具有逐渐变化的局部电阻率的区域中所述元件的厚度从与所述恒定厚度的区域的界面沿径向朝向所述元件的中心减小。

14. 根据权利要求1所述的电镀装置,其中所述元件具有可变的厚度,并且其中所述厚度的变化介于所述元件的最大厚度的3-100%之间。

15. 根据权利要求1所述的电镀装置,其中所述元件与所述半导体衬底是基本上共同延伸的,并具有介于6000-12000个之间的用离子阻性材料制成的非连通通道。

16. 根据权利要求1所述的电镀装置,其中在电镀期间,所述元件的所述面对衬底的表面与所述半导体衬底的镀覆面通过10mm或小于10mm的间隙分离开。

17. 根据权利要求16所述的电镀装置,还包括通向所述间隙的用于引导电解液朝向所述间隙流动的入口,和通向所述间隙的用于接收流过所述间隙的电解液的出口,其中,所述入口和所述出口被定位成邻近所述衬底的所述镀覆面的在方位角上相对的周界位置,并且其中,所述入口和所述出口都适合于在所述间隙内产生电解液的交叉流。

18. 根据权利要求1所述的电镀装置,其还包括具有用于电镀金属到所述半导体衬底上的程序指令的控制器。

19. 一种在包含多个凹陷特征的半导体衬底上电镀金属的方法,该方法包括:

(a) 提供衬底到电镀室中,该电镀室被配置成在电镀金属到所述衬底上时容纳电解液和阳极,其中所述电镀室包括:

(i) 衬底支架,其保持所述衬底,使得在电镀期间所述衬底的镀覆面与所述阳极分开,以及

(ii) 离子阻性离子可穿透元件,其包括基本上平坦的面对衬底的表面和相反的表面,并且其中所述元件包括具有逐渐变化的局部电阻率的区域,

(b) 电镀金属到所述衬底的镀覆表面,同时阴极偏置和旋转所述半导体衬底并且使得离子流穿过具有逐渐变化的局部电阻率的所述离子阻性离子可穿透元件。

20. 如权利要求19所述的方法,还包括:

(a) 将光致抗蚀剂施加到所述半导体衬底上;

(b) 使所述光致抗蚀剂暴露于光;

(c) 图案化所述光致抗蚀剂并将所述图案转印到所述半导体衬底上;以及

(d) 从所述半导体衬底选择性地去除所述光致抗蚀剂。

21. 一种用于电镀的方法,其包括:

(a) 提供半导体衬底到电镀装置中,该电镀装置包括

(i) 电镀室,其被配置成在电镀金属到半导体衬底上时容纳电解液和阳极;

(ii) 衬底支架,其被配置成保持所述半导体衬底,使得在电镀期间所述衬底的镀覆面与所述阳极分开;以及

(iii) 离子阻性离子可穿透元件,其中所述元件在电镀期间使得离子流能穿过所述元件朝向所述衬底流动,并且其中所述元件包括方位角上不对称离子可穿透区域,该区域具有与所述元件的其余部分的平均电阻率不同的平均电阻率;以及

(b) 电镀金属到所述半导体衬底上,同时相对于所述离子阻性离子可穿透元件旋转所述半导体衬底,使得在所述衬底上的选定区域停留在所述元件的具有与在所述元件的其余部分的电阻率不同的电阻率的所述方位角不对称区域上相比于所述衬底的具有相同的面积、相同的平均径向位置、和相同的平均弧长但存在于不同的方位角位置的另一区域持续不同的时间量。

22. 根据权利要求21所述的方法,其还包括:

- (a) 将光致抗蚀剂施加到所述半导体衬底上;
- (b) 使所述光致抗蚀剂暴露于光;
- (c) 图案化所述光致抗蚀剂并将所述图案转印到所述半导体衬底上;以及
- (d) 从所述半导体衬底选择性地去除所述光致抗蚀剂。

23. 一种包括根据权利要求1-18中任一项所述的电镀装置和步进式光刻机的系统。

利用离子阻性离子可穿透元件电镀金属的装置和方法

技术领域

[0001] 本公开总体上涉及用于在半导体晶片上电镀金属层的方法和装置。更具体地,本文所描述的方法和装置对于控制电镀均匀性是有用的。

背景技术

[0002] 在半导体器件的制造中,导电材料(如铜)通常通过电镀到金属的籽晶层上来沉积,以填充在半导体晶片衬底上的一个或多个凹陷特征。电镀是用于在镶嵌处理期间沉积金属到晶片的通孔和沟槽的选择的方法,并且也用于晶片级封装(WLP)应用中,以形成在晶片衬底上的金属柱和金属线。电镀的另一种应用是填充穿透硅通孔(TSV),其是在3D集成电路和3D封装中使用的相对较大的垂直电连接。

[0003] 在一些电镀衬底中,在电镀(通常在镶嵌和TSV处理中)之前,籽晶层暴露在衬底的整个表面上,并在衬底的整体上进行金属的电沉积。在其它电镀衬底的过程中,籽晶层的一部分由非导电材料覆盖,例如由光致抗蚀剂覆盖,而籽晶层的另一部分被暴露。在具有部分被掩蔽的籽晶层的这样的衬底中,电镀仅在籽晶层的暴露部分进行,而籽晶层的被覆盖部分被保护以避免上面被电镀。在具有涂覆有图案化的光致抗蚀剂的籽晶层的衬底上电镀被称为穿过抗蚀剂电镀,并且通常在WLP应用中使用。

[0004] 在电镀期间,电触点在晶片的周边的籽晶层(例如,铜籽晶层)上形成,并且晶片被电偏置以用作阴极。使晶片与电解液接触,电解液包含待镀的金属离子。电解液通常还包含向电解液提供足够的导电性的酸,并且也可以含有在衬底的不同表面上调节电沉积速率的添加剂,其被称为促进剂、抑制剂、以及均化剂(leveler)。

[0005] 在电镀过程中所遇到的一个问题是沿圆形半导体晶片的半径不均匀分布的电沉积的金属的厚度。这种类型的非均匀性被称为径向非均匀性。径向非均匀性会由于多种因素而出现,例如因终端效应(terminal effect)而出现,以及由于在衬底的表面的电解液流量的变化而出现。终端效应本身表现为边缘厚的电镀,因为在晶片的边缘的电触点附近的电位比在晶片的中心会是显著较高的,尤其是当使用薄电阻籽晶层时。

[0006] 在电镀期间可能遇到的另一种类型的非均匀性是方位角非均匀性。为清楚起见,我们使用极坐标将方位角非均匀性定义为在相对于晶片中心的固定径向位置处在晶片上的不同角度位置显示的厚度变化,即,沿着晶片的周界内的给定的圆或圆的部分的非均匀性。这种类型的非均匀性可独立于径向的非均匀性存在于电镀应用中,并且在一些应用中可能是需要加以控制的主要类型的非均匀性。其经常出现在穿过抗蚀剂电镀中,其中,晶片的主要部分被用光致抗蚀剂涂层或类似的防镀覆层掩蔽,并且特征的掩蔽图案或特征密度在晶片边缘附近在方位角上并不是均匀的。例如,在一些情况下,在靠近晶片的凹口处会存在缺失图案特征的、技术上所需要的弦形(chord)区域,以使得能对晶片进行编号或处理。

[0007] 过度的径向和方位角非均匀性可导致非功能性的芯片。因此需要改善镀覆均匀性的方法和装置。

发明内容

[0008] 描述了用于在衬底上以改善的镀覆均匀性电镀金属的方法和装置。本文描述的装置和方法可以用于在各种衬底上电镀,并且在WLP处理期间对于穿过抗蚀剂电镀是特别有用的。所述装置和方法利用在电镀期间定位在衬底附近并且被配置为针对选定类型的非均匀性的离子阻性离子可穿透元件,该元件具有空间上特制的电阻率。例如由于终端效应导致的径向非均匀性,通过使用设置在紧邻晶片的离子阻性离子可穿透元件而减轻,其中所述元件在边缘比在中心更具电阻性。电阻率可以通过在空间上改变元件的厚度、元件的孔隙率、或厚度和孔隙率的组合而在空间上变化。

[0009] 在本发明的一个方面,提供了一种电镀装置,其中,该装置包括:(a) 电镀室,其被配置成在电镀金属到半导体衬底上时容纳电解液和阳极;(b) 衬底支架,其配置成在电镀期间保持所述半导体衬底,使得所述衬底的镀覆面与所述阳极分开;以及(c) 离子阻性离子可穿透元件,其包括基本上平坦的面对衬底的表面和相反的表面,其中所述元件在电镀期间使得离子流能穿过所述元件朝向所述衬底流动,并且其中所述元件包括具有变化的局部电阻率的区域。在一些实施方式中,所述局部电阻率在所述具有变化的局部电阻率的区域是逐渐变化的。

[0010] 在一个实施例中,所述具有变化的局部电阻率的区域与所述元件是共同延伸的(即该区域是整个元件),并且在该区域中的所述局部电阻率从所述元件的边缘沿径向到所述元件的中心减小。该实施方式对于减轻终端效应,特别在WLP特征内沉积金属时是特别有用的。

[0011] 在另一个实施例中,所述元件包括围绕所述变化的局部电阻率的所述区域的恒定的局部电阻率的区域,其中所述变化的局部电阻率的区域位于所述元件的中心部分,并且其中在所述变化的局部电阻率的区域中的所述局部电阻率从与所述恒定电阻率的区域的界面沿径向朝向所述元件的中心减小。该实施方式对于解决在穿过抗蚀剂电镀中遇到的由于在半导体衬底的中心的较厚的光致抗蚀剂层而产生的非均匀性是特别有用的。

[0012] 可以使用许多途径(approach)改变该元件的电阻率。在一种途径中,所述元件在所述具有变化的局部电阻率的区域中具有变化的厚度和恒定的孔隙率。厚度的变化是优选的但不必需是逐渐的。在另一种途径中,所述元件在所述具有变化的局部电阻率的区域中具有变化的孔隙率(优选逐渐变化的孔隙率)和恒定的厚度。也可以使用这些途径的组合。例如,在一些实施方式中,所述元件在所述具有变化的局部电阻率的区域中具有逐渐变化的孔隙率和逐渐变化的厚度两者。

[0013] 在一些实施方式中,所述元件具有多个通过离子阻性材料制成的并且将所述元件的所述面对衬底的表面与所述元件的所述相反的表面连接的非连通通道,其中所述元件使得所述电解液能够穿过所述通道朝向所述衬底运动。在一些实施方式中,所述具有变化的局部电阻率的区域具有所述非连通通道的逐渐变化的密度。在一些实施方式中,所述具有变化的局部电阻率的区域具有所述非连通通道的逐渐变化的直径。在一些实施方式中,所述具有变化的局部电阻率的区域具有所述非连通通道相对于由所述衬底的镀覆面限定的平面的逐渐变化的倾斜角。也可使用这些实施方式(变化的通道密度、变化的通道直径、以及变化的倾斜角)的所有组合以提供变化的电阻率。

[0014] 在使用变化的厚度以获得变化的电阻率的一个特定的实施例中,所述具有变化的

局部电阻率的区域与所述元件是共同延伸的,并且其中由于所述元件的厚度从所述元件的边缘到所述元件的中心逐渐减小,因此在该区域中的所述局部电阻率从所述元件的边缘沿径向到所述元件的中心逐渐减小。在该实施例的一些实施方式中,在沿径向截面观察时,所述元件的相反的表面是遵循二阶多项式函数的凸起的表面。

[0015] 在使用变化的厚度以获得变化的电阻率的另一个特定的实施例中,所述元件包括围绕所述具有变化的局部电阻率的区域的恒定厚度的区域,其中,所述具有变化的局部电阻率的区域位于元件的中心部分,并且其中在所述具有逐渐变化的局部电阻率的区域中所述元件的厚度从与所述恒定厚度的区域的界面沿径向朝向所述元件的中心减小。

[0016] 在其它实施方式中,其中使用变化的厚度以获得变化的电阻率,并且其中所述厚度的变化介于所述元件的最大厚度的约3-100%之间。

[0017] 在一些实施方式中,所述元件与所述半导体衬底基本上共同延伸,并具有介于约6000-12000个之间的用离子阻性材料制成的非连通通道。所述元件紧邻所述半导体衬底放置。通常,在电镀期间,所述元件的所述面对衬底的表面与所述半导体衬底的镀覆面通过约10mm或小于10mm的间隙分离。在一些实施方式中,所述装置还包括通向所述间隙的用于引导电解液朝向所述间隙流动的入口,和通向所述间隙的用于接收流过所述间隙的电解液的出口,其中,所述入口和所述出口被定位成邻近所述衬底的镀覆面的在方位角上相对的周界位置,并且其中,所述入口和所述出口都适合于在所述间隙内产生电解液的交叉流。

[0018] 在另一方面,提供了一种在包含多个凹陷特征的半导体衬底上电镀金属的方法,该方法包括:(a)提供衬底到电镀室中,该电镀室被配置成在电镀金属到衬底上时容纳电解液和阳极,其中所述电镀室包括:(i)衬底支架,其保持所述衬底,使得在电镀期间所述衬底的镀覆面与所述阳极分开,以及(ii)离子阻性离子可穿透元件,其包括基本上平坦的面对衬底的表面和相反的表面,其中所述元件在电镀期间使得离子流能穿过所述元件朝向所述衬底流动,并且其中所述元件包括具有变化的局部电阻率的区域,以及(b)电镀金属到所述衬底电镀表面,同时阴极(cathodically)偏置和旋转所述半导体衬底。

[0019] 在另一方面,提供了一种电镀装置,其中该装置包括:(a)电镀室,其被配置成在电镀金属到半导体衬底上时容纳电解液和阳极;(b)衬底支架,其配置成在电镀期间保持所述半导体衬底,使得所述衬底的镀覆面与所述阳极分开;(c)离子阻性离子可穿透元件,其中所述元件在电镀期间使得离子流能穿过所述元件朝向所述衬底流动,并且其中所述元件包括方位角上不对称离子可穿透区域,该区域的平均电阻率不同于(例如大于)所述元件的其余部分的平均电阻率。该方位角不对称区域可以位于所述元件的周边区域的多孔部分的方位角部分上。该方位角不对称区域可以比该元件的其余部分具有较小的但恒定的孔隙率(或孔密度),或该区域可在该区域内具有逐渐变化的孔隙率,但作为一个整体比该元件的其余部分具有显著较低的孔隙率。这样的电镀装置可以被用于改善方位角上的非均匀性。在一个方面,提供了一种用于电镀的方法,其中该方法包括:提供衬底到如上所述的电镀装置中,并电镀金属到所述衬底上,同时相对于所述离子阻性离子可穿透元件旋转所述衬底,使得在所述衬底上的选定的方位角不对称区域停留在所述元件的具有与在所述元件的其余部分的电阻率不同的电阻率的方位角不对称区域上相比于所述衬底的具有相同的面积、相同的平均径向位置、和相同的平均弧长但存在于不同的方位角(角度)位置的另一区域持续不同的时间量。

[0020] 本发明提供的方法可以集成到使用光刻图案化的工艺中。在一方面,这些方法包括上述方法中的任意一些,并且进一步包括:将光致抗蚀剂施加到所述晶片衬底上;使所述光致抗蚀剂暴露于光;图案化所述光致抗蚀剂并将所述图案转印到所述晶片衬底上;以及从所述晶片衬底选择性地去除所述光致抗蚀剂。在本发明的另一方面,提供了一种系统,其包括以上描述的装置中的任何一种和步进式光刻机 (stepper)。

[0021] 在一些实施方式中,提供了一种装置,其中该装置还包括包含用于执行本文描述的任何方法的程序指令和/或逻辑的控制器。在一个方面,提供了一种包含程序指令的非暂时性计算机机器可读介质。用于控制电镀装置的程序指令包括用于执行上述的任何方法的代码。

[0022] 具体而言,本发明的一些方面可以描述如下:

[0023] 1. 一种电镀装置,其包括:

[0024] (a) 电镀室,其被配置成在电镀金属到半导体衬底上时容纳电解液和阳极;

[0025] (b) 衬底支架,其被配置成在电镀期间保持所述半导体衬底,使得所述衬底的镀覆面与所述阳极分开;

[0026] (c) 离子阻性离子可穿透元件,其包括基本上平坦的面对衬底的表面和相反的表面,其中所述元件在电镀期间使得离子流能穿过所述元件朝向所述衬底流动,并且其中所述元件包括具有变化的局部电阻率的区域。

[0027] 2. 根据条款1所述的电镀装置,其中所述局部电阻率在所述具有变化的局部电阻率的区域是逐渐变化的。

[0028] 3. 根据条款1所述的电镀装置,其中所述具有变化的局部电阻率的区域与所述元件是共同延伸的,并且其中在所述区域中的所述局部电阻率从所述元件的边缘沿径向到所述元件的中心减小。

[0029] 4. 根据条款1所述的电镀装置,其中所述元件包括围绕所述变化的局部电阻率的区域的恒定的局部电阻率的区域,其中所述逐渐变化的局部电阻率的区域位于所述元件的中心部分,并且其中在所述变化的局部电阻率的区域中的所述局部电阻率从与所述恒定的电阻率的区域的界面沿径向朝向所述元件的中心减小。

[0030] 5. 根据条款1所述的电镀装置,其中,所述元件在所述具有变化的局部电阻率的区域中具有逐渐变化的厚度和恒定的孔隙率。

[0031] 6. 根据条款1所述的电镀装置,其中,所述元件在所述具有变化的局部电阻率的区域中具有逐渐变化的孔隙率和恒定的厚度。

[0032] 7. 根据条款1所述的电镀装置,其中,所述元件在所述具有变化的局部电阻率的区域中具有逐渐变化的孔隙率和逐渐变化的厚度两者。

[0033] 8. 根据条款1所述的电镀装置,其中所述元件具有多个通过离子阻性材料制成的并且将所述元件的所述面对衬底的表面与所述元件的所述相反的表面连接的非连通通道,其中所述元件使得所述电解液能够穿过所述通道朝向所述衬底运动。

[0034] 9. 根据条款8所述的电镀装置,其中所述具有变化的局部电阻率的区域具有所述非连通通道的逐渐变化的密度。

[0035] 10. 根据条款8所述的电镀装置,其中所述具有变化的局部电阻率的区域具有所述非连通通道的逐渐变化的直径。

[0036] 11. 根据条款8所述的电镀装置,其中所述具有变化的局部电阻率的区域具有所述非连通通道相对于由所述衬底的所述镀覆面限定的平面的逐渐变化的倾斜角。

[0037] 12. 根据条款1所述的电镀装置,其中所述具有变化的局部电阻率的区域与所述元件是共同延伸的,并且其中由于所述元件的厚度从所述元件的边缘到所述元件的中心逐渐减小,因此在所述区域中的所述局部电阻率从所述元件的边缘沿径向到所述元件的中心减小。

[0038] 13. 根据条款12所述的电镀装置,在沿径向截面观察时,所述元件的所述相反的表面是遵循二阶多项式函数的凸起的表面。

[0039] 14. 根据条款1所述的电镀装置,其中所述元件包括围绕所述具有变化的局部电阻率的区域的恒定厚度的区域,其中,所述具有变化的局部电阻率的区域位于元件的中心部分,并且其中在所述具有逐渐变化的局部电阻率的区域中所述元件的厚度从与所述恒定厚度的区域的界面沿径向朝向所述元件的中心减小。

[0040] 15. 根据条款1所述的电镀装置,其中所述元件具有可变的厚度,并且其中所述厚度的变化介于所述元件的最大厚度的约3-100%之间。

[0041] 16. 根据条款1所述的电镀装置,其中所述元件与所述半导体衬底是基本上共同延伸的,并具有介于约6000-12000个之间的用离子阻性材料制成的非连通通道。

[0042] 17. 根据条款1所述的电镀装置,其中在电镀期间,所述元件的所述面对衬底的表面与所述半导体衬底的镀覆面通过约10mm或小于10mm的间隙分离开。

[0043] 18. 根据条款17所述的电镀装置,还包括通向所述间隙的用于引导电解液朝向所述间隙流动的入口,和通向所述间隙的用于接收流过所述间隙的电解液的出口,其中,所述入口和所述出口被定位成邻近所述衬底的所述镀覆面的在方位角上相对的周界位置,并且其中,所述入口和所述出口都适合于在所述间隙内产生电解液的交叉流。

[0044] 19. 一种在包含多个凹陷特征的半导体衬底上电镀金属的方法,该方法包括:

[0045] (a) 提供衬底到电镀室中,该电镀室被配置成在电镀金属到所述衬底上时容纳电解液和阳极,其中所述电镀室包括:

[0046] (i) 衬底支架,其保持所述衬底,使得在电镀期间所述衬底的镀覆面与所述阳极分开,以及

[0047] (ii) 离子阻性离子可穿透元件,其包括基本上平坦的面对衬底的表面和相反的表面,其中所述元件在电镀期间使得离子流能穿过所述元件朝向所述衬底流动,并且其中所述元件包括具有变化的局部电阻率的区域,

[0048] (b) 电镀金属到所述衬底的镀覆表面,同时阴极偏置和旋转所述半导体衬底。

[0049] 20. 一种电镀装置,其包括:

[0050] (a) 电镀室,其被配置成在电镀金属到半导体衬底上时容纳电解液和阳极;

[0051] (b) 衬底支架,其配置成在电镀期间保持所述半导体衬底,使得所述衬底的镀覆面与所述阳极分开;

[0052] (c) 离子阻性离子可穿透元件,其中所述元件在电镀期间使得离子流能穿过所述元件朝向所述衬底流动,并且其中所述元件包括方位角上不对称离子可穿透区域,该区域具有与所述元件的其余部分的平均电阻率不同的平均电阻率。

[0053] 21. 一种用于电镀的方法,其包括:

- [0054] (a) 提供半导体衬底到电镀装置中,该电镀装置包括
- [0055] (i) 电镀室,其被配置成在电镀金属到半导体衬底上时容纳电解液和阳极;
- [0056] (ii) 衬底支架,其被配置成保持所述半导体衬底,使得在电镀期间所述衬底的镀覆面与所述阳极分开;以及
- [0057] (iii) 离子阻性离子可穿透元件,其中所述元件在电镀期间使得离子流能穿过所述元件朝向所述衬底流动,并且其中所述元件包括方位角上不对称离子可穿透区域,该区域具有与所述元件的其余部分的平均电阻率不同的平均电阻率;以及
- [0058] (b) 电镀金属到所述半导体衬底上,同时相对于所述离子阻性离子可穿透元件旋转所述半导体衬底,使得在所述衬底上的选定区域停留在所述元件的具有与在所述元件的其余部分的电阻率不同的电阻率的所述方位角不对称区域上相比于所述衬底的具有相同的面积、相同的平均径向位置、和相同的平均弧长但存在于不同的方位角位置的另一区域持续不同的时间量。
- [0059] 22. 根据条款19或21所述的方法,其还包括:
- [0060] (a) 将光致抗蚀剂施加到所述半导体衬底上;
- [0061] (b) 使所述光致抗蚀剂暴露于光;
- [0062] (c) 图案化所述光致抗蚀剂并将所述图案转印到所述半导体衬底上;以及
- [0063] (d) 从所述半导体衬底选择性地去除所述光致抗蚀剂。
- [0064] 23. 一种包括根据条款1或20所述的装置和步进式光刻机的系统。
- [0065] 24. 根据条款1或20所述的装置,其还包括具有用于电镀金属到所述半导体衬底上的程序指令的控制器。
- [0066] 下面将参照相关附图更加详细地描述本发明的这些和其它的特征和优点。

附图说明

- [0067] 图1A是在穿过抗蚀剂电镀之前的衬底的示意性剖视图。
- [0068] 图1B是在穿过抗蚀剂电镀之前的具有中心厚的光致抗蚀剂层的衬底的三个部分的示意性剖视图。
- [0069] 图2A是示出局部改变的电阻率的定义的离子阻性离子可穿透元件的示意性俯视图。
- [0070] 图2B是根据本发明提供的实施方式的离子阻性离子可穿透元件的示意性俯视图。
- [0071] 图2C是根据本发明提供的实施方式的具有可变厚度的离子阻性离子可穿透元件的示意性剖视图。
- [0072] 图2D是根据本发明提供的实施方式的具有可变通道密度的离子阻性离子可穿透元件的示意性剖视图。
- [0073] 图2E是根据本发明提供的实施方式的具有可变通道尺寸的离子阻性离子可穿透元件的示意性剖视图。
- [0074] 图2F是根据本发明提供的实施方式的具有有可变倾斜角度的通道的离子阻性离子可穿透元件的示意性剖视图。
- [0075] 图2G是根据本发明提供的实施方式的具有可变的局部电阻率的离子阻性离子可穿透元件的示意性剖视图。

[0076] 图3是根据本发明提供的实施方式的电镀装置的示意性剖视图。

[0077] 图4A是根据本发明提供的实施方式的电镀装置的一部分的示意性剖视图,其根据本发明提供的实施方式示出了电解液在晶片表面的横向流动。

[0078] 图4B根据本发明提供的实施方式的电镀装置的一部分的示意性剖视图,其根据本发明提供的另一实施方式示出了电解液在晶片表面的横向流动。

[0079] 图5是用于根据本发明所提供的实施方式的电镀方法的工艺流程图。

[0080] 图6是根据本发明提供的实施方式的具有不同的电阻率的方位角不对称区域的离子阻性离子可穿透元件的示意性俯视图。

[0081] 图7是根据本发明所提供的实施方式的用于电镀方法的工艺流程图。

[0082] 图8是显示用于用不同类型的离子阻性离子可穿透元件电镀的电流密度分布的计算模型图。

[0083] 图9是显示用于用不同类型的离子阻性离子可穿透元件电镀的电流密度分布的计算模型图。

[0084] 图10是显示用于用不同类型的离子阻性离子可穿透元件电镀的电流密度分布的图形。

具体实施方式

[0085] 提供了用于以改善的均匀性(如以改进的径向均匀性、方位角均匀性或两者)在衬底上电镀金属的方法和装置。这些方法对于在WLP应用(但并不限于这些应用)中的穿过抗蚀剂电镀会是特别有用的。这些方法也可以用于其它的处理方案中,如在TSV处理和在使用镶嵌处理的集成电路的制造中的电镀。这些方法和装置采用具有空间特制的电阻率的离子阻性离子穿透元件,以解决各种均匀性问题,如终端效应和穿过抗蚀剂电镀中的光致抗蚀剂的不均匀厚度。使用所提供的方法和设备在许多情况下可导致5%或更小的在晶片内的良好均匀性,其中所述均匀性的值是指电沉积的金属层的厚度变化(最大厚度-最小厚度)与两倍的平均厚度之比。

[0086] 总体上描述了一些实施方式,其中衬底是半导体晶片,但本发明并不受此限制。术语“半导体晶片”和“半导体衬底”在本文中可互换使用,并且是指工件,在该工件内的任何地方包含半导体材料,例如硅。典型地,在半导体衬底内的半导体材料覆盖有一个或多个其它材料层(例如,介电层和导电层)。用于电镀的衬底包括至少在衬底的表面上的一些位置暴露的导电性籽晶层。籽晶层通常是金属层,并且可以是,例如,铜层(包括纯铜及其合金)、镍层(包括NiB层和NiP层)、钎层等。衬底在其表面上通常具有在电镀过程中被填充的若干凹陷特征。可以使用所提供的方法进行电镀的金属的实例包括,但不限于,铜、银、锡、铟、铬、锡-铅组合物、锡-银组合物、镍、钴、镍和/或钴彼此之间的合金以及镍和/或钴与钨的合金、锡-铜组合物、锡-银-铜组合物、金、钯、以及包括这些金属和组合物的各种合金。

[0087] 图1A显示了经过WLP处理的衬底的示意性横截面视图。衬底包括硅层101,硅层101被涂敷有连续的铜籽晶层103。籽晶层103覆盖有图案化的光致抗蚀剂105,使得多个形成在光致抗蚀剂内的凹陷特征107在其底部暴露籽晶层103。存在于光致抗蚀剂105正下方的籽晶层的部分被掩蔽,并且在电镀期间不接触电解液。在电镀期间,在衬底的边缘周围向籽晶层103制造电接触,并且衬底被阴极(cathodically)偏置。在衬底的镀覆面与电解液接触

后,金属仅在凹陷特征107内电沉积(其中,籽晶层被暴露),但不在光致抗蚀剂105上电沉积。在电镀结束后,将光致抗蚀剂105去除,在衬底上留下电沉积的金属柱和金属线。随着在衬底的边缘处电镀金属的厚度相比在衬底的中央部分的厚度增大,终端效应在穿过抗蚀剂电镀中就可以观察到。当使用较薄的籽晶层时,终端效应更显著,因为较薄且因此,更具阻性的籽晶层导致在衬底的边缘(在这里,制造电接触)和衬底的中心之间较大的电压降。用于减轻终端效应的常规方法之一是引进阻性元件,如与衬底共同延伸并且紧邻衬底放置的多孔板阻性元件。这种板在从阳极朝向衬底的离子流的路径上引入附加的电阻,并促使中心到边缘的电镀更均匀。在其整个主体具有均匀的电阻率(例如,具有相同的厚度和相同的孔隙率)的这样的板并不总是足以充分抑制终端效应。在一些情况下,籽晶层可能是如此有阻性的并且边缘到中心的电压降可能是如此之大,以致将需要不实际的高电阻均匀板来补偿极端的终端效应。穿过抗蚀剂电镀提供了特别困难的情况,因为在穿过抗蚀剂电镀中,在电镀过程期间由于在较多的金属沉积时籽晶层的薄层电阻不降低,因而终端效应不减退。这是因为,位于光致抗蚀剂正下方的籽晶层的厚度在电镀过程期间保持恒定。这种情况与在具有完全暴露的籽晶层的衬底上的电镀形成对照。当籽晶层的整体在衬底上暴露时,籽晶层的薄层电阻随着在电镀过程期间较多的金属被电沉积而减小,并因此,终端效应是在镀覆的过程中减轻。

[0088] 本文所提供的实施方式利用具有在空间上特制的电阻率的离子阻性离子可穿透元件,以抵消终端效应。具体而言,该元件可以在元件的周边部分比在元件的中心部分具有较大的局部电阻率。这样的元件可以在用于在完全暴露的籽晶层和部分地暴露的籽晶层两者上电沉积金属(例如,在穿过抗蚀剂电镀中)的电镀装置中使用。在具有小于1000埃(例如介于约200埃-950埃之间)的厚度的铜籽晶层上或者在由比铜较具阻性的金属所制造的籽晶层上进行的穿过抗蚀剂电镀中,使用这样的元件是特别有利的。此外,当电镀在具有特别高的导电率(例如50mS/cm或更高的导电率)的电解液中进行时,使用这样的元件是特别有利的,因为高导电率电解液加剧终端效应。当电镀在具有非常高的薄层电阻的籽晶层和/或用具有非常高的导电率的电解液进行时,终端效应可以是如此大的以致其可能不能使用常规的具有均匀的局部电阻率的离子可穿透的离子阻性元件进行充分的补偿。或者,将要求这样的元件具有极高的厚度和/或低的孔隙率,其将不可能制造也不可能装配到电镀装置中。在这些情况下,所提供的具有变化的局部电阻率的元件将是终端效应问题的一种有效的解决方案。

[0089] 在穿过抗蚀剂电镀中遇到的另一个均匀性问题是由于在衬底上的光致抗蚀剂的厚度变化导致的金属的非均匀电沉积。观察到,金属电镀在由较厚的光致抗蚀剂所包围的凹陷特征中以较低的速率发生。因此,光致抗蚀剂厚度的变化直接影响电沉积的均匀性。较薄的金属层电沉积在由相对较厚的光致抗蚀剂所包围的凹陷特征内。光致抗蚀剂典型地通过旋涂法沉积在衬底上,并且其会被无意地在晶片衬底的中心部分比在晶片衬底的边缘附近沉积较大的厚度。这样的光致抗蚀剂的中心厚的沉积(虽然是不希望有的)通常从晶片到晶片(from wafer to wafer)是可重复的,因此由于中心厚的光致抗蚀剂导致的不均匀的电镀可通过使用具有补偿变化的光致抗蚀剂厚度的变化的局部电阻率的离子可穿透的离子阻性元件来可靠地处理。因此,相比于在边缘,在中心具有较低的局部电阻率的元件可用于在电镀期间改善在具有中心厚的光致抗蚀剂层的晶片上的电镀均匀性。

[0090] 图1B示出了具有中心厚的光致抗蚀剂层的衬底的三个部分的示意性剖视图。部分109是在衬底的左侧边缘,部分111是衬底的中心部分,而部分113是衬底的右侧边缘。可以看出,衬底的左侧和右侧部分具有厚度均匀的光致抗蚀剂层,而相比于在边缘部分,在衬底的中心部分的光致抗蚀剂较厚,光致抗蚀剂的厚度朝衬底的中心逐渐增大。这使得在衬底的中心的凹陷特征比在衬底的边缘部分的凹陷特征更深,并导致在衬底的中心部分的电沉积的层较薄。例如,在利用常规的具有均匀的局部电阻率的离子阻性离子可穿透元件的情况下,如果在衬底的中心的光致抗蚀剂比在边缘厚40%时,则观察到电镀层在中心比在边缘薄约30%。这种类型的非均匀性可以通过使用适当的具有空间上特制的电阻率的离子阻性离子可穿透元件而最小化。元件的电阻率可以变化,以与在晶片衬底上的光致抗蚀剂厚度的变化相匹配,其中减小在衬底的光致抗蚀剂厚度较厚的那些区域的正下方的元件的电阻率。因此,在一些实施方式中,所提供的方法和装置使用在具有光致抗蚀剂总厚度的至少约10% (如至少约20%) 的光致抗蚀剂厚度变化的衬底上。

[0091] 通常,具有变化的局部电阻率的离子阻性离子可穿透元件无论是在穿过抗蚀剂电镀中还是在其它类型的电镀中都可用于解决径向均匀性和方位角均匀性问题。一般地,元件的局部电阻率以一定的方式在空间上特制,以在衬底的否则会接收比所需的离子流较大离子流的部分的正下方提供较高的局部电阻率(指镀覆朝向下边方位的面)。如果非均匀性是方位角上的,且衬底在电镀期间旋转,则调整旋转速度,使得衬底的否则会接收比所需的离子流较大的离子流的部分将在元件的比元件的其余区域具有较高的电阻率的区域上停留较长的时间。

[0092] 离子阻性离子可穿透元件

[0093] 离子阻性离子可穿透元件(也称为“元件”)是电镀装置的组成部分,其在离子流朝向阴极偏置的晶片衬底的路径上提供附加的电阻,并且其在电镀期间使得离子能穿过元件朝向衬底移动。

[0094] 在一些实施方式中,元件是多孔板,其中该板的主体由阻性材料制成,并且在阻性材料中的孔(其可以是非连通通道或互连的孔网络)使得离子能移动穿过该板朝向阴极偏置的衬底。该元件具有优选是平坦的且平行于衬底的对衬底的面,和相反的面,该相反的面不需要是平坦的。该元件定位成紧邻衬底,但不接触衬底。优选所述元件在电镀期间被定位在衬底的约10mm内,更优选在衬底的约5mm内,如在衬底的约2-3mm内,其中该间隙是指衬底的镀覆面和元件的面对衬底的面之间的距离。

[0095] 元件的厚度和孔隙率可以在元件的整个主体内变化。该元件的最大厚度在一些实施方案中其范围在介于约10mm至约50mm之间,并且最小的孔隙率典型地在介于约1-5%之间的范围内,优选小于约3%。如果该元件是具有钻出的非连通通道的板,孔隙率被确定为元件的面对衬底的面上的通道开口的面积与元件的面对衬底的面上的总面积的比值。如果元件具有3维的孔网络,则孔隙率被确定为孔的体积与元件的总体积的比值。

[0096] 在一些实施方式中,元件的孔是非连通通道(例如,在电介质板内的不在板内互连的钻出的孔)。这些通孔不同于三维(3-D)孔网络,在三维孔网络中所述通道在三个维度延伸并形成互连的孔结构。有非连通通孔的元件的一个实例是由离子阻性材料制成的盘状物,离子阻性材料如聚乙烯、聚丙烯、聚偏二氟乙烯(PVDF)、聚四氟乙烯、聚砜、聚氯乙烯(PVC)、聚碳酸酯、以及类似物,具有数目介于约6000个-12000个之间的一维(1-D)通孔。在

一些实施方案中,元件可以进一步具有将电解液流整形的功能,并且可以使大量的电解液能穿过其主体的通道,并提供在晶片表面的电解液冲击流。通道的直径不应大于在衬底和元件的面对衬底的表面之间的距离,并且通常直径不应超过5mm。典型地,通道的直径在介于约0.5-1mm之间的范围内。例如,通道可以具有0.508mm或0.66mm的直径。通道可以被以90度角或以不同的倾斜角引导到元件的面对衬底的表面。

[0097] 在其它实施方式中,孔是在元件的主体内相互连接的三维网络,并且元件由多孔介电材料(如多孔碳化硅、多孔玻璃等)制成。

[0098] 具有变化的局部电阻率的离子阻性离子可穿透元件在图2A中示出。具有变化的局部电阻率的元件被定义为具有至少两个具有变化的局部电阻率的离子可穿透标准区域的元件。值得注意的是,不是离子可穿透的区域(如覆盖有屏蔽件或仅具有被阻塞的孔的区域)不被用于判定元件的局部电阻率中,并且不被认为是如在本文所提供的元件的一部分。电阻率指的是穿过元件朝向阴极衬底行进的离子流的电阻率,前提是该元件的所有孔隙被用相同的电解液填充。如本文所使用的标准区域指的是通过利用该元件的面对衬底的表面上的标准面积并使该标准面积沿垂直于面对衬底的表面的平面的方向穿过元件且在元件的下面的(相反的)表面终止而得到的元件的体积部分。如本文所定义的标准面积等于元件的面对衬底的表面的面积的0.35%。例如,如果面对衬底的表面是直径为30cm的圆,则所述面对衬底的表面的面积是706.5cm²,而用于局部电阻率确定的标准面积为约2.5cm²。局部孔隙率用类似的途径确定,并且被定义为是元件的通过利用该元件的面对衬底的表面上的标准面积并使该标准面积沿垂直于面对衬底的表面的方向穿过元件且在元件的下面的(相反的)表面终止而得到的体积部分内的孔隙率。在孔隙率是由离散的穿过元件的竖直孔产生的情况下,标准面积的准确位置的小变化将导致小的变化(通常小于3%),具体取决于该面积是否捕获孔的最大数量与最小数量。所提供的元件的一些实施方式具有变化的局部孔隙率,即至少两个不同的标准区域具有不同的孔隙率。

[0099] 图2A示出了元件201的示意性俯视图,其示出了该元件的面对衬底的表面和多个示例性的标准面积205、207、209、213、215、217(元件的面对衬底的表面的下方的凭想象(mentally)切除的体积部分未示出)。例如,如果在任何两个标准面积正下方的区域中的局部电阻率是不同的,则该元件具有变化的局部电阻率。例如,如果在标准面积205下方和在标准面积217下方的区域的电阻率是不同的,则该元件具有变化的局部电阻率。用于测定局部电阻率的标准面积应是非重叠的。差异应该是归因于元件的真实非均匀性(例如,元件中的厚度变化和/或孔隙率变化),而不是归因于标准区域在均匀元件中的最小和最大数目的通道上的位置的变动。

[0100] 在一些实施方式中,元件中的局部电阻率逐渐变化。逐渐变化被定义为存在至少四个沿元件的面对衬底的表面上的任何矢量增大或减小的局部电阻率值。在一些实施方式中,矢量是在图2A所示的面对衬底的表面的半径,如半径203。在一些实施方式中,局部电阻率从元件的中心朝向元件的边缘逐渐增大。电阻率的这种逐渐增大的一个示例是其中在面积205下面的标准区域中的局部电阻率大于在面积207下面的标准区域中的局部电阻率,在面积207下面的标准区域中的局部电阻率进而大于在面积209下面的标准区域中的局部电阻率,在面积209下面的标准区域中的局部电阻率进而大于在面积211下面的标准区域中的局部电阻率这样的实施方式。尽管在图2A仅示出了一个半径,但是在这些实施方式中的一

个中,局部电阻率在整个元件上从元件的中心沿径向朝向边缘增大。这种实施方式特别适合用于解决电镀期间的终端效应。

[0101] 具有变化的局部电阻率的元件的另一实施方式在图2B中示出。元件的示意性俯视图被显示。在本实施方式中,元件201包括中央部分223和具有恒定电阻率的外部部分221,其中,局部电阻率变化。在所描绘的实施方式中,电阻率在径向方向上从元件的中心朝向与恒定电阻率的部分221的界面处逐渐增大,如箭头所示。尽管只示出了四个箭头,但应理解,在本实施方式中,电阻率在中心部分223的整体上沿所描述的径向方向变化。本实施方式是非常适合于解决由于在经处理的衬底上的中心厚的光致抗蚀剂层引起的径向非均匀性问题,如参照图1B所描述的。

[0102] 元件的局部电阻率可以用多种途径来改变。这些途径包括改变元件的厚度和/或孔隙率。

[0103] 例如,当元件是具有多个非连通通道的板时,局部电阻率由公式(1)确定:

$$R=L/(\rho AK)=4L/(\pi\rho DK) \quad (1),$$

[0105] 其中R是局部电阻率,L是通道的长度,A是通道的截面面积, ρ 是通道的密度,D是通道的直径,而K是通道内的电解液的导电率。

[0106] 当通道是垂直于元件的面对衬底的表面时,在元件的每个位置的通道的长度等于该元件的在该位置的厚度(在元件的面对衬底的表面和元件的相反的表面之间的距离)。因此,在元件内的局部电阻率可通过改变元件的厚度,同时在整个元件将局部孔隙率保持在恒定值而变化。

[0107] 具有变化的厚度和变化的局部电阻率的元件的一个示例示于图2C。该实例呈现具有平坦的面对衬底的表面233和凸起的相反的表面235的元件231的示意性剖视图。在本示例中,元件的厚度从元件的边缘沿径向方向到中心逐渐减小。元件的局部电阻率类似地从元件的边缘沿着元件的半径朝向元件的中心以渐变方式减小。多个具有相等直径的并以90度角被引导到元件的面对衬底的表面的均匀分布的通道将凸起的表面235与面对衬底的表面233连接。在一些实施方式中,表面235遵循(follow)二阶多项式函数(当沿径向截面观察时)。在其它实施方式中,表面235可以遵循不同的函数,例如线性函数,或者局部电阻率可以以逐级(step-wise)方式朝着中心减小。典型地,元件的厚度的变化为介于元件的最大厚度的约3-100%之间,例如介于约3-10%之间,更优选介于元件的最大厚度的约7-10%之间。通常,元件的在边缘的厚度比元件的在中心的厚度大0.54-1.8mm,例如比元件的在中心的厚度大1.3-1.8mm。例如在边缘的最大厚度可以是在介于约15-18mm之间的范围内,而在中心的最小厚度可在介于约16.5-17.5mm之间的范围内。在一个具体实施例中,元件的在边缘的厚度为约18mm,而在中心的厚度为约16.7mm。

[0108] 具有变化的局部电阻率的元件的另一示例示于图2D中。在本示例中,元件具有均匀的厚度,但是在元件中的通道的密度是局部变化的。在所描绘的元件231的横截面图中,面对衬底的表面233和相反的表面235是平行的并且由多个垂直于两个表面的非连通通道连接。在本实施例中通道的局部密度是变化的,以致通道的局部密度沿径向方向朝向衬底的中心逐渐减小。因此,在元件的边缘附近的通道的局部密度比在元件的中心附近的通道的局部密度小。因此,在该元件中的局部电阻率从元件的边缘部分沿径向方向朝向元件的中心逐渐减小。通道的局部密度被确定为在之前定义的标准区域内的通道的密度。在一些

实施方式中,在晶片的边缘处的通道的局部密度是在每个区域有介于约10个-60个之间的通道,并且在晶片的中心的通道的局部密度是在每个区域有介于约40个-100个之间的通道(其中该区域的标准面积对应于元件的面对衬底的表面的总面积的0.35%,例如,对应于具有706.5平方厘米的面积元件上的2.5平方厘米的区域)。在一个具体的示例中,该元件具有在边缘的每标准区域约10个通道的通道密度,以及在中心的每标准区域约40个通道的通道密度。在另一具体的示例中,该元件具有在边缘的每标准区域约15个通道的通道密度,以及在中心的每标准区域约60个通道的通道密度。

[0109] 如可以从公式(1)中可以看出的局部电阻率也可以通过调节通道的尺寸(或者当通道是圆筒形时通过调节通道的直径)来调制。在图2E中所示的实例中,通道被均匀地在元件231的平行的表面233和表面235之间分配,而通道的直径与它们的位置相关联地变化。在这个示例中,通道的直径在从元件的边缘部分沿径向方向朝向元件的中心逐渐增大。由此实现局部电阻率在径向上的逐渐减小。在一些实施方式中,通道的直径从元件的边缘到中心增大约4%至8%。例如通道的直径从元件的边缘到中心增大约0.01mm至0.04mm。在一个实施方案中,在元件的边缘的通道的直径是0.6mm,而在元件的中心的通道的直径是约0.625mm。

[0110] 虽然在许多实施方式中,元件仅包括垂直于元件的面对衬底的表面的通道,但在一些实施方式中,使用具有不是90度的倾斜的角度的通道可能是有利的。倾斜的角度在本文中定义为在元件的通道和面对衬底的表面的平面之间形成的锐角。在一些实施方式中,该角度通常在约35-90度之间的范围内局部地变化,以实现局部电阻率的变化。其中通道以较小角度倾斜的位置具有相对较长的通道,并因此具有较大的电阻率。具有倾斜角度变化的通道的元件的一个示例示于图2F中。在本示例中,元件231具有均匀的厚度,但将平行的表面233和表面235连接的通道显示出逐渐变化的倾斜角度,以致所述倾斜角度从元件的边缘部分沿径向方向朝向元件的中心部分逐渐增大(在所描绘的示例中,所述倾斜角为90度)。

[0111] 局部电阻率的变化也可通过局部孔隙率的变化来实现,其中,局部孔隙率可以通过改变通道的直径、通道的密度、或者这两者的组合而变化。此外,如果元件包含三维孔的网络,则局部孔隙率通过改变由在元件的各个位置的这些孔占据的体积而变化。在一些实施方式中,局部孔隙率从元件的边缘部分沿径向方向朝向元件的中心部分逐渐增大。在一些实施方式中,孔隙率可以增大约10%-200%,如50%-150%。例如,在一些实施方式中,在元件的边缘处的局部孔隙率为约4%,而在元件的中心处的局部孔隙率为约8%。该变化可以遵循各种函数,包括遵循线性函数,以及二阶多项式函数。

[0112] 上文所说明的原理可以应用于任何类型的局部电阻率的变化。例如局部电阻率可以在元件的选定区域而不是在如图2C-2F中所示的整个元件变化(例如,通过厚度变化、孔隙率变化或两者而变化)。图2G示出了元件231,其包括恒定厚度的具有宽度D1的区域,该区域围绕变化的厚度的具有直径D2的区域。在本示例中,厚度是从与元件的恒定厚度的区域的界面沿半径方向朝向中心逐渐减小。本示例说明了一种类型的可用于在具有中心厚的光致抗蚀剂层的衬底上电镀时改善电镀均匀性的元件。用于厚度变化量的特定参数以及用于恒定厚度区的宽度的特定参数取决于晶片上的非均匀性的几何特征。通常情况下,当晶片包含围绕具有可变厚度的光致抗蚀剂的区域的恒定厚度的光致抗蚀剂的区域时,元件(其

在电镀在面朝下的方位进行时,存在于晶片的正下方)的厚度应具有针对该轮廓特制的厚度。具体而言,元件的存在于晶片的具有恒定光致抗蚀剂厚度的区域正下方的区域应该具有恒定的厚度,而元件的存在于晶片的具有可变的光致抗蚀剂厚度的区域正下方的区域应该具有可变的厚度,其中元件的厚度应当随着光致抗蚀剂的厚度增大而减小。一般而言,在本实施方式中,元件的具有恒定厚度的区域是具有约60-120mm的宽度的环形区域,以及具有可变厚度的内部区域具有的直径为约30-60mm。在一个实施方式中,元件的在恒定厚度区域中的厚度为约14mm,而在元件的中心的厚度为约7mm。

[0113] 应当指出的是,元件的电阻率、其厚度和孔隙率分布应适合于正被处理的晶片的类型。因此,例如,在500埃的籽晶层上提供均匀的镀覆的元件可在300埃的籽晶层上提供非均匀的镀覆。同样,针对在中心厚的光致抗蚀剂层上均匀镀覆特制的元件可以在均匀的光致抗蚀剂层上提供非均匀的镀覆。本文所讨论的原理(如对于较薄的籽晶层,提供具有较大的电阻率和较大的中心到边缘的局部电阻率变化的元件,并且对于元件的位于较厚的光致抗蚀剂正下方的区域提供较大的局部电阻率)可以被用来制造针对不同类型的衬底特制的各种元件。

[0114] 装置

[0115] 具有变化的局部电阻率的离子阻性离子可穿透元件可以用于各种电镀装置中,包括晶片面朝上的装置和晶片面朝下的装置。可包含所提供的元件的晶片面朝下的装置的一个示例是可从加利福尼亚州弗里蒙特的Lam Research Corporation获得的Sabre 3D™电镀系统。通常,电镀装置包括:被配置成在电镀金属到半导体衬底上时容纳电解液和阳极的电镀室;衬底支架,其配置成在电镀期间保持所述半导体衬底,使得所述衬底的镀覆面与所述阳极分开;以及离子阻性离子可穿透元件,其具有变化的局部电阻率的区域,该区域已在之前部分中进行描述。具有变化的局部电阻率的区域与元件可以是共同延伸的,或者该区域可以仅是元件的局部化的部分。

[0116] 在图3中呈现了装置的一个示例,其中,离子阻性离子可穿透元件具有在整个元件径向变化的厚度。示出了电镀装置301的示意性剖视图。电镀容器303包含电镀溶液(电解液),其通常包括金属离子源和酸。晶片305在面朝下的方位浸入电镀液,并通过“翻盖式”保持夹具307保持,该保持夹具307安装在可旋转轴309上,可旋转轴309允许翻盖307与晶片305一起双向旋转。具有适用于本发明的方面的翻盖式电镀装置的一般说明在授权给Patton等人的美国专利6,156,167,以及授权给Reid等人的美国专利6,800,187中被详细描述,这些专利通过引用并入本文。阳极309(其可以是惰性或可消耗阳极)设置在电镀浴303内的晶片下方,并通过膜311(优选离子选择性膜)与晶片区域分隔开。阳极膜下方的区域313通常被称为“阳极室”或“阳极电解液分室”,在此室中的电解液被称为“阳极电解液”。膜311上方的区域315被称为“阴极电解液分室”。离子选择性阳极膜311允许电镀槽的阳极和阴极区域之间的离子连通,同时防止在阳极产生的颗粒进入晶片的附近并污染它,和/或防止存在于阴极电解液中的不希望有的化学物质接触阳极313。具有变化的局部电阻率的离子阻性离子可穿透元件317紧邻晶片305驻留,与该晶片是共同延伸的,并且与该晶片通过10mm或小于10mm的填充电解液的间隙分离开。

[0117] 通过泵(未示出)连续提供电镀溶液至电镀浴303。在一些实施方式中,电镀溶液向上流动穿过膜311和穿过紧邻晶片定位的具有变化的电阻率的离子阻性离子可穿透元件

317。在其他实施方式中,例如当膜311对电镀流体的流是基本上不可穿透时(例如纳米多孔介质,诸如阳离子膜),电镀流体在膜311和元件317之间例如在室的周边进入电镀室,然后流动通过该元件。在这种情况下,阳极室内的电镀流体可以循环,压力可独立于阴极室进行调节。此单独调节例如在2013年12月10日授权的美国专利No.8,603,305以及2003年3月4日授权的美国专利No.6,527,920中被描述,该两个专利其全部内容通过引用并入本发明。

[0118] 在所描绘的示例中,具有变化的电阻率的元件317具有变化的厚度,其中,它的厚度从元件的边缘沿径向方向朝向元件的中心逐渐减小。也可使用其它类型的具有变化的局部电阻率的元件(如具有变化的局部孔隙率的元件)。箭头示意地示出在所示的装置中的电镀电流。起源于阳极309的电流被朝上引导,穿过将阳极电解液分室和阴极电解液分室分离开的膜311,并穿过元件317。在所描绘的示例中,离子流在电镀室的中心部分遇到的电阻比在电镀室的边缘处遇到的电阻低,因为元件317在中心处是较薄的。这减轻了终端效应,并提高电镀均匀性。

[0119] 直流电源(未示出)与晶片305和阳极309电连接,并且被配置为使晶片305负偏置以及使阳极309正偏置。该装置还包括控制器319,其允许调制提供给电镀槽的元件的电流和/或电势。控制器可包括指定需要施加于电镀槽的各种元件的电流和电压电平以及这些电平需要改变的时间的程序指令。该控制器还可以包括指定电解液输送和电解液组分的速率以及衬底被旋转的速率的程序指令。通常,控制器是与电镀装置的部件电连接,并且可以包括指定所提供的电镀方法的任何参数的程序指令或逻辑。

[0120] 所提供的装置的附加特征

[0121] 在一些实施方式中,优选地,给具有离子阻性离子可穿透元件的装置配备歧管,该歧管在晶片的表面附近提供电解液的交叉流。这样的歧管对于在相对大的凹陷特征(例如WLP或TSV特征)中的电镀尤其有利。在这些实施方式中,装置可以包括布置在该元件和晶片之间的流整形器件,其中所述流整形器件提供基本上平行于晶片衬底的表面的交叉流。例如流整形器件可以是 Ω 形板,其引导交叉流朝向 Ω 形板中的开口。图4A中示出了这样的配置的剖面绘图,其示出了电解液在基本上垂直于晶片的电镀表面的方向上进入离子阻性离子可穿透元件401,并且在离开离子阻性离子可穿透元件401之后,因为电解液的流由壁限定,因而诱导在基本上平行于该晶片的电镀表面的方向上的交叉流。电解液在基本上平行于衬底的表面的方向上横向流动通过衬底的中央被实现。在一些实施方式中,通过在基本上平行于衬底的表面的方向上在期望的角度位置(例如,基本上跨越开口)喷射阴极电解液而进一步诱导交叉流。在本实施方式中,装置包括通向介于衬底和元件之间的间隙的用于引导电解液朝向所述间隙流动的入口,和通向所述间隙的用于接收流过所述间隙的电解液的出口,其中,所述入口和所述出口被定位成邻近所述衬底的镀覆面的在方位角上相对的周界位置,并且其中,所述入口和所述出口都适合于在所述间隙内产生电解液的交叉流。该实施方式示于图4B中,其中示出了喷射歧管403,其横向地喷射阴极电解液进入离子阻性离子可穿透元件401和衬底之间的狭窄间隙。在于2014年8月5日授权的、名称为“Control of Electrolyte Hydrodynamics for Efficient Mass Transfer Control during Electroplating”的、Mayer等人的美国专利No.8,795,480中,以及在于2013年11月28日公开的、名称为“Cross Flow Manifold for Electroplating Apparatus”的、Abraham等人的美国专利公开No.2013/0313123中详细描述了可结合本文提供的实施方式使用的用于提供

在晶片表面的电解液的交叉流的交叉流歧管和流整形元件,这些专利的全部内容通过引用并入本文。尽管在图示的示例中,在图4A和4B中所示的元件401的一部分被显示为具有恒定的厚度,但应理解,该元件具有变化的局部电阻率(例如,通过局部孔隙率的变化而导致),如本文所述的。还应当注意,在晶片的表面上采用电解液的交叉流(或者通过沿横向方向直接喷射电解液,或者通过设置适当的流整形器件)的这些实施方式中,特别重要的是,采用平行于衬底的电镀面的离子阻性离子可穿透元件,该元件具有平坦的面对衬底的表面,因为这样的表面使得在晶片的表面上能无阻碍地横向流动。而在一般情况下,也可以使用具有弯曲的面对衬底的表面的离子阻性离子可穿透元件,但确定具有平坦的面对衬底的表面的元件是优选的,因为横向流在两个平坦的表面(晶片的表面与元件的面对衬底的表面)之间是最佳的。

[0122] 电镀装置还可以包括可以帮助调整电沉积的均匀性的一个或多个附加组件。例如,在一些实施例中,装置还包括位于所述衬底的外周附近的并被配置成从衬底的边缘附近部分转移电镀电流的抢电阴极(thieving cathode)。在一些实施方式中,装置可进一步包括在电镀电流的路径上的一个或多个介电屏蔽件以限制在屏蔽区中的电流。这些任选的组件未在装置的示意图中示出以保持清晰。

[0123] 方法

[0124] 提供了以改善的均匀性电沉积金属的方法。在图5中呈现的工艺流程图示出了合适的电镀法。在操作501中,将晶片衬底提供至有具有变化的局部电阻率的离子阻性离子可穿透元件的电镀装置内。例如,可以使用被配置为用于穿过抗蚀剂电镀并具有多个凹陷特征的衬底,例如在图1A或图1B所示的衬底。使衬底的镀覆表面与电解液接触并且将衬底定位成使得该离子阻性离子可穿透元件的面对衬底的表面存在于紧邻衬底的电镀表面的位置。衬底电连接到电源,通常使用多个位于衬底的周边的电触点进行。在操作503,使衬底阴极偏置,并将金属电镀到衬底上。衬底在电镀过程中典型地以约2 150rpm之间的转速转动。在一些实施方式中,在电镀过程期间,将电解液连续泵入电镀室中。金属(如铜)层沉积在衬底上。电镀结束后,传送衬底以用于后续处理。例如,在穿过抗蚀剂处理中,电镀后的下一个步骤通常是使用已知的光致抗蚀剂剥离方法除去光致抗蚀剂。

[0125] 方位角非均匀性的校正

[0126] 在一些实施方式中,具有变化的局部电阻率的离子阻性离子可穿透元件用于在电镀期间改善方位角均匀性。在一些半导体衬底中,凹陷特征的分布在方位角上是不均匀的,这可能导致电镀层的方位角上的非均匀性。其它衬底可能由于在衬底的边缘存在凹口,因而在方位角上是不对称的。这种凹口会导致在衬底上的离子流在方位角上的非均匀分布,同时在凹口附近存在电流拥挤。

[0127] 在一些实施方式中,方位角上的非均匀性使用具有方位角不对称区域的离子阻性离子可穿透元件校正,该方位角不对称区域具有不同于元件的其余部分的平均电阻率的平均电阻率。该区域的面积(指面对衬底的表面的面积)应该是元件的面对衬底的表面的总面积的至少0.35%。这种元件的一个示例在图6中示出,其显示了具有方位角不对称区域603的离子阻性离子可穿透元件601的示意性俯视图,方位角不对称区域603具有不同于元件的其余部分的平均电阻率的平均电阻率。例如,区域603相比于元件的其余部分可以具有较大的厚度,或者可以具有较少的孔,但对于离子流仍然是可穿透的。这种元件可以是在本文所

述的任何类型的电镀装置内。图7示出了用于使用这种方位角不对称元件的电镀方法的工艺流程图。在操作701,将衬底提供至具有离子阻性离子可穿透元件的电镀装置内,该离子阻性离子可穿透元件具有方位角不对称离子可穿透区域,该方位角不对称离子可穿透区域具有与元件的其余部分的平均电阻率不同的平均电阻率。下一步,在操作703,电镀金属到衬底上,同时相对于所述元件旋转所述衬底,使得所述衬底的选定的方位角不对称区域停留在所述元件的具有不同的电阻率的不对称区域上相比于所述衬底的具有相同的径向位置和相同的平均弧长但存在于不同的方位角位置的不同区域持续不同的时间量。例如,晶片衬底可以以第一速度旋转,并且当在晶片衬底上的选定的方位角不对称区域越过元件上的具有不同电阻率的方位角不对称区域时可以减慢到较低的第二速度。当衬底的选定区域在元件的较具阻性的部分上减慢时,在衬底的该选定区域中的离子流拥挤可以减轻。这种方法相比于包括通过减慢在方位角不对称屏蔽件(或元件的具有完全堵塞的孔的部分)上的选定的方位角不对称区域来校正方位角非均匀性的方法可以提供优点,因为不同于屏蔽件,具有不同的电阻率的方位角不对称区域是离子可穿透的,并且因此由晶片衬底经受的电镀电流的变化会是较不急剧的。

[0128] 实施例

[0129] 使用计算机建模来研究具有300mm的直径和厚度为500埃的铜籽晶层的圆形衬底上电镀铜的均匀性。

[0130] 实施例1。参照图8,示出了电流密度的z分量(其与电镀厚度直接相关)与晶片衬底上的径向距离的函数关系曲线图。在X轴上的零对应于晶片的中心;在X轴上的150mm对应于300mm的晶片的边缘。

[0131] 图8的曲线(a)通过将在有具有平坦的面对晶片的顶表面和相反的凸起的表面的离子阻性离子可穿透元件的系统中的电镀建模而获得。该元件具有变化的局部电阻率,其从元件的边缘朝元件的中心减小。该元件与晶片是共同延伸的并位于晶片的2.5mm(指晶片的电镀表面和元件的面对晶片的表面之间的距离)内。元件在边缘的厚度为21mm,而在中心为12.5mm。该元件的厚度从元件的边缘沿径向方向朝元件的中心逐渐减小,遵循等式(2):

$$[0132] \quad t = 0.38649858 - 0.00052899r - 0.01118511r^2 \quad (2),$$

[0133] 这是一个二阶多项式方程,其中t为元件的厚度,r是径向位置。元件的孔隙率是均匀的并且等于4%。

[0134] 通过使用相同的参数进行建模获得曲线(b),但离子阻性离子可穿透元件具有均匀的电阻率、12.5mm的均匀厚度并且其面对晶片的表面和相反的表面都是平坦的且相互平行。

[0135] 通过使用相同的参数进行建模获得曲线(c),但所述离子阻性离子可穿透元件具有均匀的电阻率、12.5mm的均匀厚度并且其面对晶片的表面和相反的表面都是凸起的。从元件的面对晶片的表面到晶片的电镀表面的距离在所述元件的中心是4.5mm,并且在晶片的边缘是13mm。

[0136] 从曲线(a)、(b)和(c)中可以看出,对应于利用具有变化的局部电阻率的元件电镀的曲线(a)产生电镀电流的最均匀的径向分布。在中心和中半径(mid-radius)范围获得在电镀的均匀性方面的最显著的增益(与具有均匀电阻率的元件相比)。

[0137] 图8示出了均匀性可以通过使用具有可变的厚度和恒定的孔隙率的元件加以改

进。图9示出了均匀性可以通过使用具有可变的孔隙率和恒定的厚度的元件加以改进。

[0138] 实施例2。参照图9,示出了电流密度的z分量(其与电镀厚度直接相关)与晶片衬底上的径向距离的函数关系曲线图。在X轴上的零对应于晶片的中心;在X轴上的150mm对应于300mm的晶片的边缘。

[0139] 图9的曲线(a)通过将在有具有平坦的面对晶片的顶表面和相反的平坦的表面的离子阻性离子可穿透元件的系统中的电镀建模而获得。该元件具有12.5mm的均匀厚度。该元件与晶片是共同延伸的并位于晶片的2.25mm(指晶片的电镀表面和元件的面对晶片的表面之间的距离)内。元件的在边缘的局部空隙率为4%,并且在中心为8%。元件的局部空隙率在从元件的边缘沿径向方向朝向元件的中心逐渐减小。在所描绘的实施例中,孔隙率遵循线性函数朝向中心减小。

[0140] 通过使用相同的参数进行建模获得曲线(b),但离子阻性离子可穿透元件具有4%的均匀孔隙率。

[0141] 通过使用相同的参数进行建模获得曲线(c),但离子阻性离子可穿透元件具有8%的均匀孔隙率。

[0142] 从曲线(a)、(b)和(c)中可以看出,对应于利用具有变化的局部电阻率的元件电镀的曲线(a)产生电镀电流的最均匀的径向分布。在中心和中半径范围获得在均匀性方面的最显著的增益(与具有均匀电阻率的元件相比)。

[0143] 实施例3。图10示出实验的(曲线(b)和(c))和外推的(曲线(a))实施例,用于使用不同类型的离子阻性离子可穿透元件在均匀和非均匀的晶片上电镀铜。曲线(a)和(b)用具有在空间上异型的(profiled)厚度(和电阻率)的元件得到,如图2G所示的。该元件含有在元件外部的有恒定厚度和恒定电阻率的环形区域。此区域具有宽度 $D1 = 90\text{mm}$ 以及具有12.7mm的恒定的厚度。元件的内部(对应于120mm的内径 $D2$)具有可变的厚度,其中该厚度从与元件的外部的界面处的12.7mm沿径向方向逐渐减小到在元件的中心的6.35mm。使用在整个元件具有恒定的电阻率和12.7mm的恒定厚度的元件获得曲线(c)。曲线(a)是用于在均匀晶片上电镀的计算曲线。曲线(b)和(c)是针对在具有中心厚的光致抗蚀剂层的非均匀晶片上的电镀得到的,其中,在晶片的外部的的光致抗蚀剂的厚度是恒定的,并且等于约63微米,而在晶片的内部(对应于120mm的内径)的光致抗蚀剂具有可变的厚度,其中,光致抗蚀剂的厚度从与晶片的外部的界面处的63微米沿径向方向逐渐增大到在晶片的中心的约78微米。

[0144] 可以从图10看出,电阻率异型元件有效地补偿由中心厚的光致抗蚀剂产生的非均匀性。具体地,曲线(a)显示,如果均匀的晶片与中心变薄的元件一起使用,则结果将是中心厚的电镀。曲线(c)显示,如果具有中心的厚的光致抗蚀剂的晶片与均匀厚度的元件一起使用,则这将导致中心薄的电镀。最后,曲线(b)表明,如果具有中心厚的光致抗蚀剂的晶片与中心薄的元件匹配(如在图2G示出的),那么将观察到显著更均匀的电镀。

[0145] 控制器

[0146] 在一些实现方式中,控制器是系统的一部分,该系统可以是上述实例的一部分。这种系统可以包括半导体处理设备,其包括一个或多个处理工具、一个或多个室、用于处理的一个或多个平台和/或具体的处理组件(晶片基座、气流系统等)。这些系统可以与用于控制它们在处理半导体晶片或衬底之前、期间和之后的操作的电子器件一体化。电子器件可以称为“控制器”,该控制器可以控制一个或多个系统的各种元件或子部件。根据处理要求和/

或系统的类型,控制器可以被编程以控制本文公开的任何工艺,包括控制输送功率到初级阳极、次级电极、和衬底的参数。具体而言,控制器可以提供用于功率施加的时序,所施加的功率的电平等的指令。

[0147] 宽泛地讲,控制器可以被定义为接收指令、发布指令、控制操作、启用清洁操作、启用端点测量等等的具有各种集成电路、逻辑、存储器和/或软件的电子器件。集成电路可以包括存储程序指令的固件形式的芯片、数字信号处理器 (DSP)、定义为专用集成电路 (ASIC) 的芯片和/或一个或多个微处理器或执行程序指令 (例如,软件) 的微控制器。程序指令可以是以各种单独设置 (或程序文件) 的形式通信到控制器的指令,该设置定义用于在半导体晶片或系统上或针对半导体晶片或系统执行特定过程的操作参数。在一些实施方式中,操作参数可以是由工艺工程师定义的用于在制备晶片的一个或多个层、电路和/或管芯期间完成一个或多个处理步骤的配方的一部分。

[0148] 在一些实现方式中,控制器可以是与系统集成、耦合或者说是通过网络连接系统或它们的组合的计算机的一部分或者与该计算机耦合。例如,控制器可以在“云”中或者是 fab 主机系统的全部或一部分,其可以允许远程访问晶片处理。计算机可以启用对系统的远程访问以监测制造操作的当前进程,检查过去的制造操作的历史,检查多个制造操作的趋势或性能标准,改变当前处理的参数,设置处理步骤以跟随当前的处理或者开始新的工艺。在一些实例中,远程计算机 (例如,服务器) 可以通过网络给系统提供工艺配方,网络可以包括本地网络或互联网。远程计算机可以包括能够输入或编程参数和/或设置的用户界面,该参数和/或设置然后从远程计算机通信到系统。在一些实例中,控制器接收数据形式的指令,该指令指明在一个或多个操作期间将要执行的每个处理步骤的参数。应当理解,参数可以针对将要执行的工艺类型以及工具类型,控制器被配置成连接或控制该工具类型。因此,如上所述,控制器可以例如通过包括一个或多个分立的控制器而分布,这些分立的控制器通过网络连接在一起并且朝着共同的目标 (例如,本文所述的工艺和控制) 工作。用于这些目的的分布式控制器的实例可以是与结合以控制室上的工艺的一个或多个远程集成电路 (例如,在平台水平或作为远程计算机的一部分) 通信的室上的一个或多个集成电路。

[0149] 在非限制性的条件下,示例的系统可以包括等离子体蚀刻室或模块、沉积室或模块、旋转清洗室或模块、金属电镀室或模块、清洁室或模块、倒角边缘蚀刻室或模块、物理气相沉积 (PVD) 室或模块、化学气相沉积 (CVD) 室或模块、原子层沉积 (ALD) 室或模块、原子层蚀刻 (ALE) 室或模块、离子注入室或模块、轨道室或模块、以及在半导体晶片的制备和/或制造中可以关联上或使用的任何其它的半导体处理系统。

[0150] 如上所述,根据工具将要执行的一个或多个工艺步骤,控制器可以与一个或多个其它的工具电路或模块、其它工具组件、群集工具、其它工具界面、相邻的工具、邻接工具、位于整个工厂中的工具、主机、另一个控制器、或者在将晶片的容器往来于半导体制造工厂中的工具位置和/或装载口搬运的材料搬运中使用的工具通信。

[0151] 本文所述的装置/工艺可以与光刻图案化工具或工艺结合使用,例如,用于制备或制造半导体器件、显示器、LED、光伏电池板等。通常,虽然不是必要地,这些工具/工艺将在共同的制造设施中一起使用或操作。膜的光刻图案化通常包括以下步骤中的一些或所有,每个步骤启用多个可行的工具: (1) 使用旋涂或喷涂工具在工件,即衬底上涂覆光致抗蚀剂; (2) 使用热板或加热炉或UV固化工具固化光致抗蚀剂; (3) 使用例如晶片步进曝光机之

类的工具使光致抗蚀剂暴露于可见光或紫外线或x-射线；(4) 使用例如湿式工作台之类的工具使该抗蚀剂显影以便选择性地去除抗蚀剂并且从而将其图案化；(5) 通过使用干法或等离子体辅助蚀刻工具将抗蚀剂图案转印到下伏的膜或工件上；并且(6) 使用例如射频或微波等离子体抗蚀剂剥离器之类的工具去除抗蚀剂。

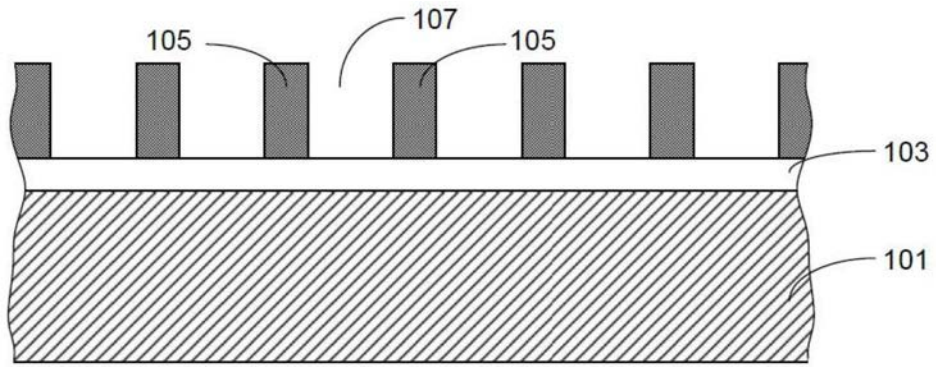


图1A

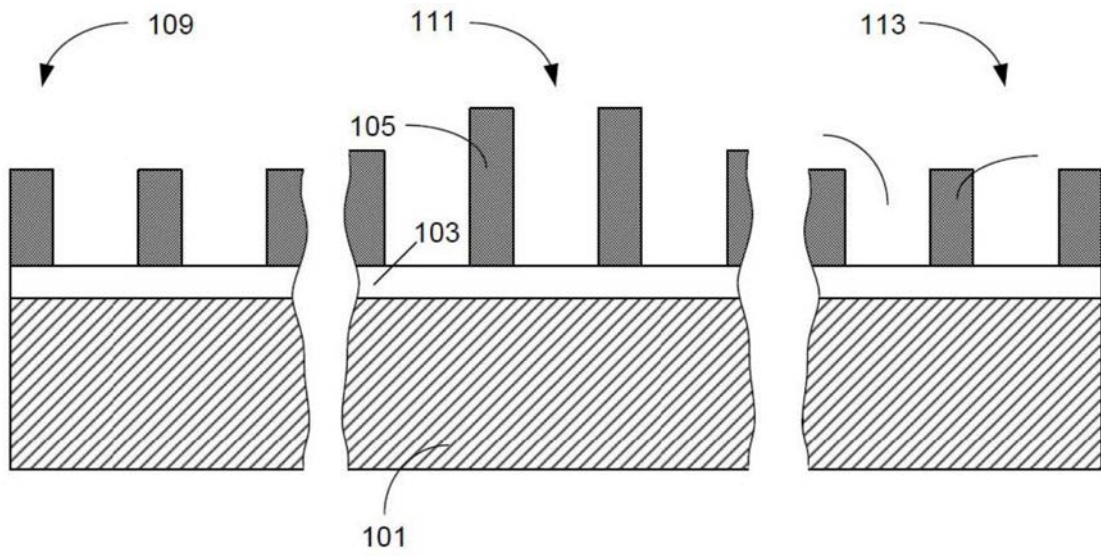


图1B

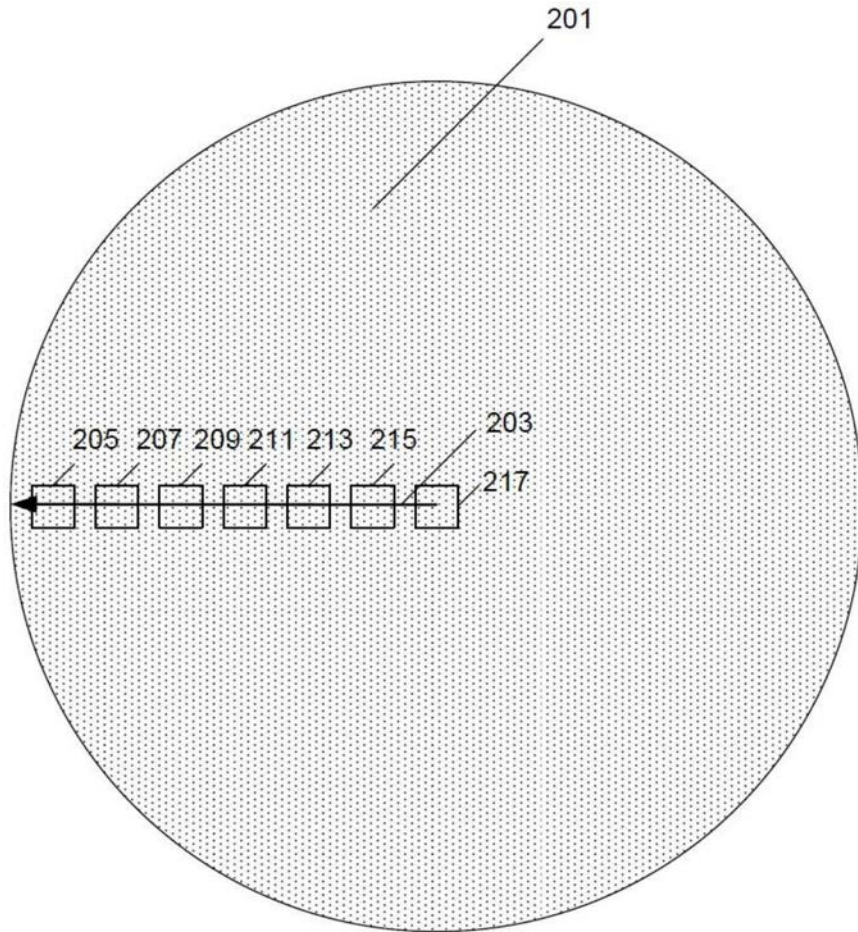


图2A

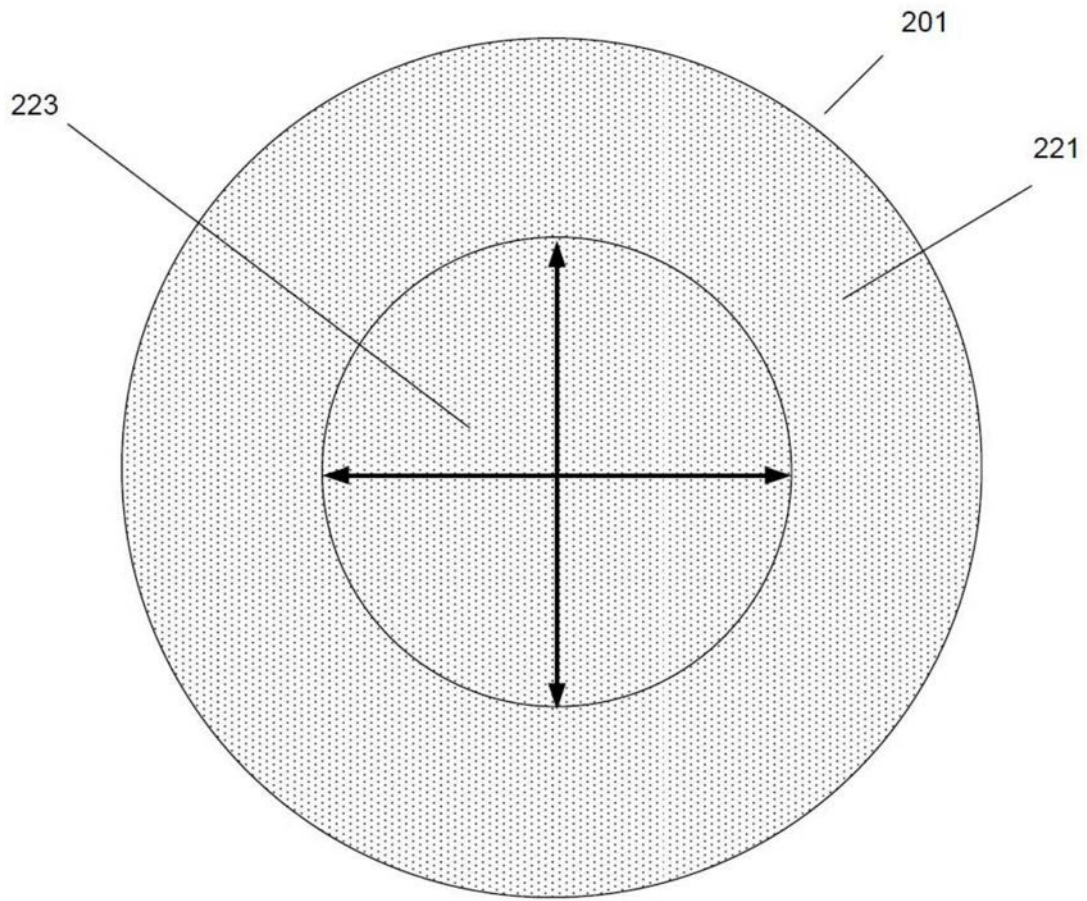


图2B

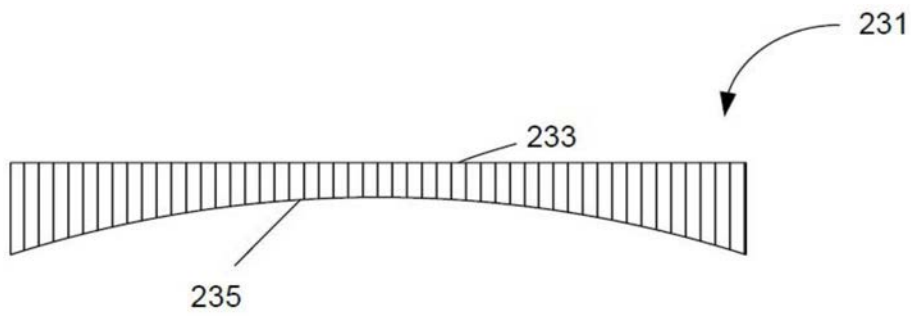


图2C

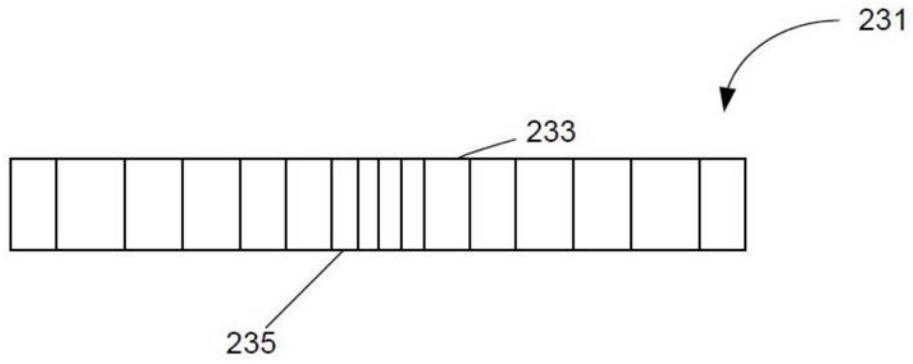


图2D

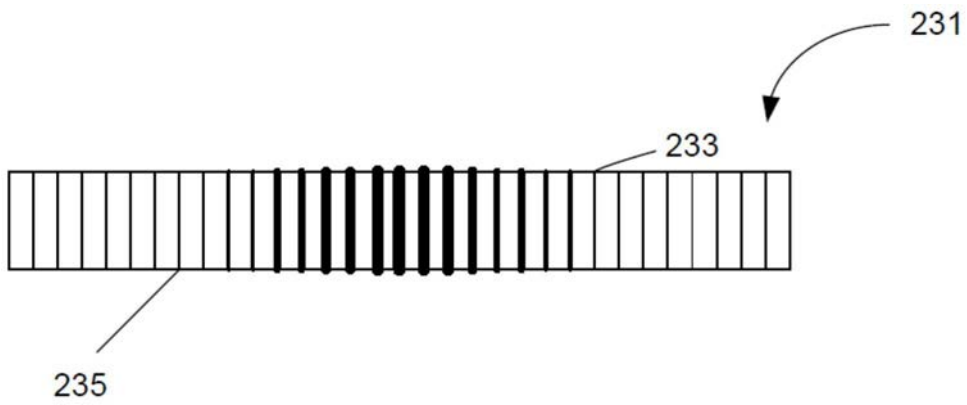


图2E

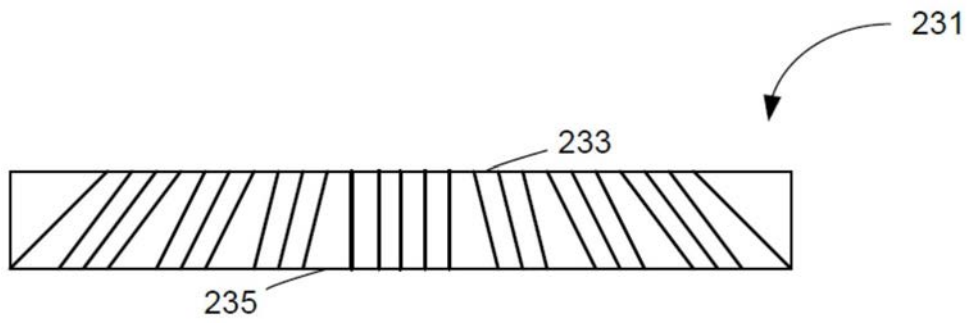


图2F



图2G

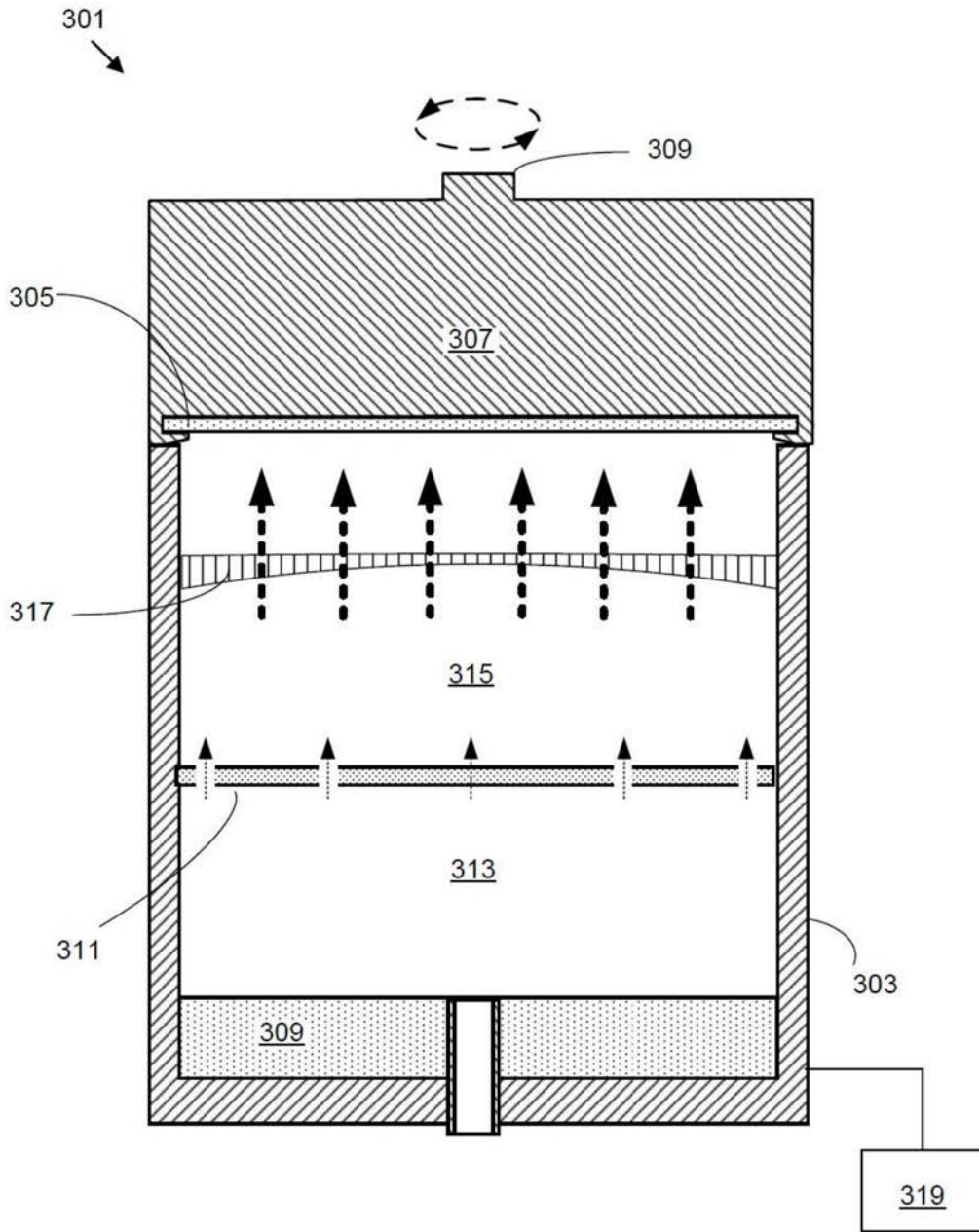


图3

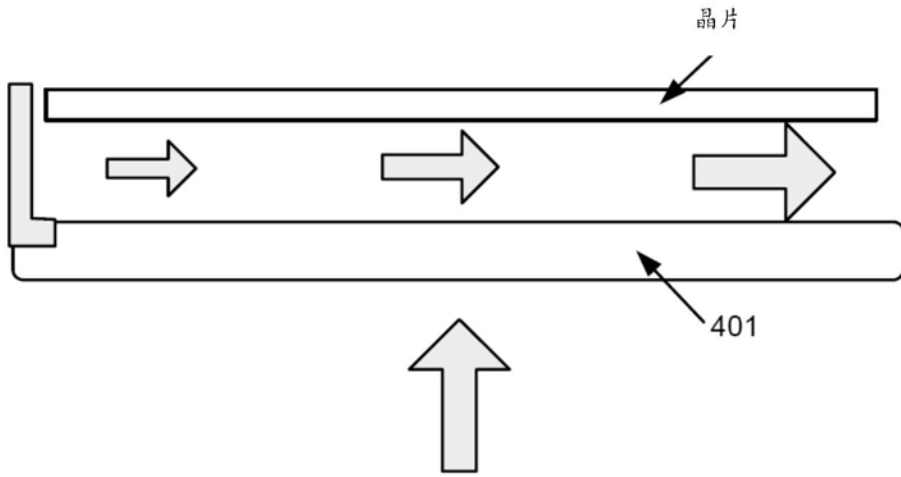


图4A

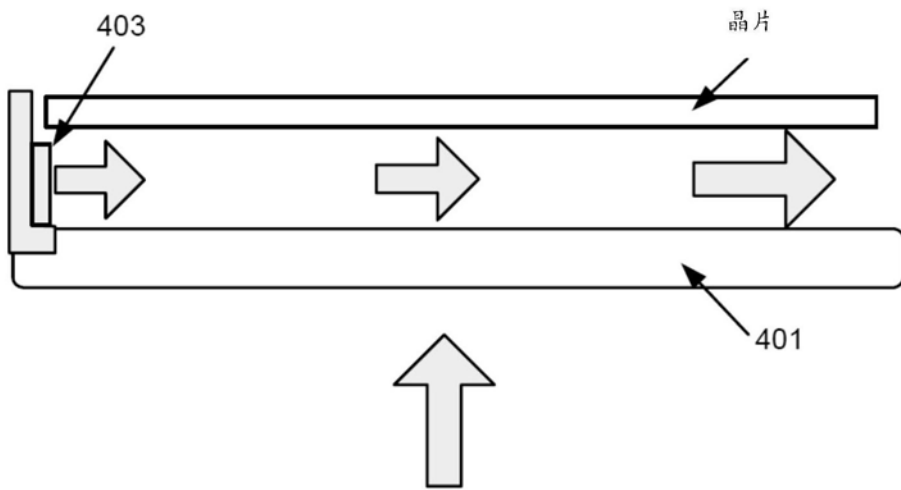


图4B

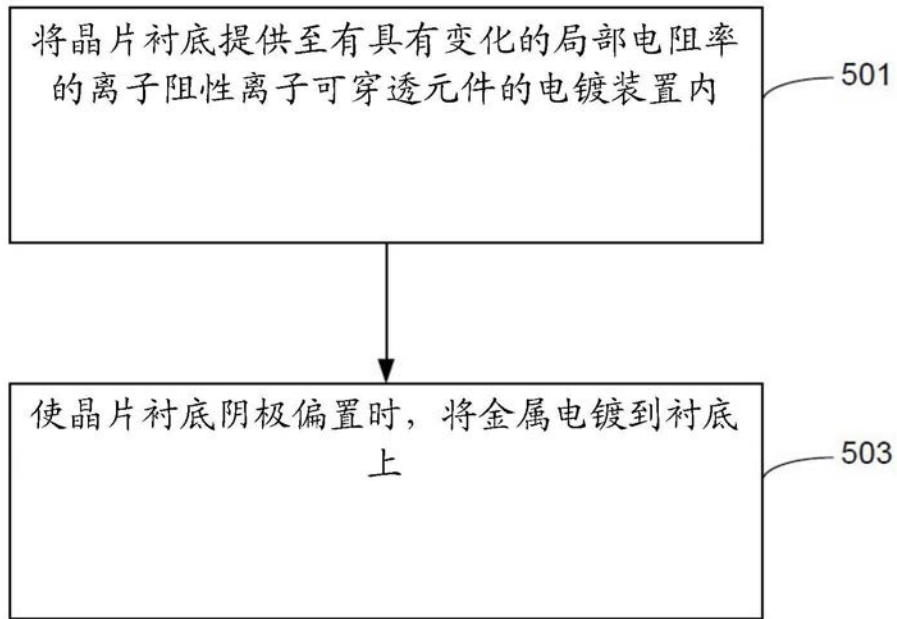


图5

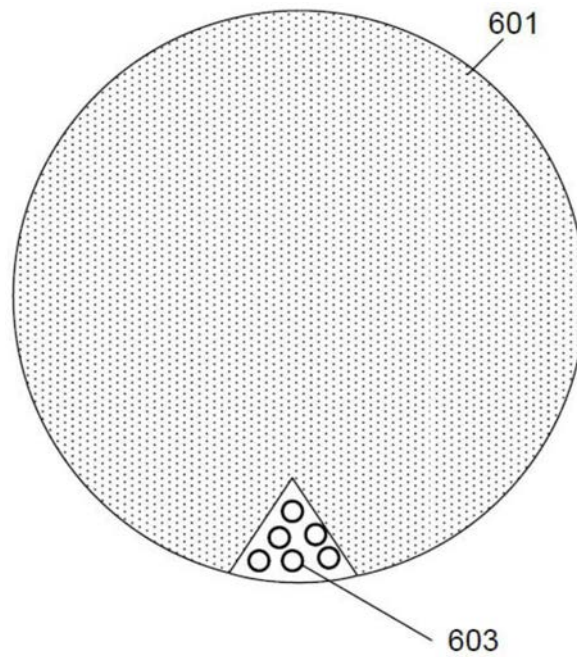


图6

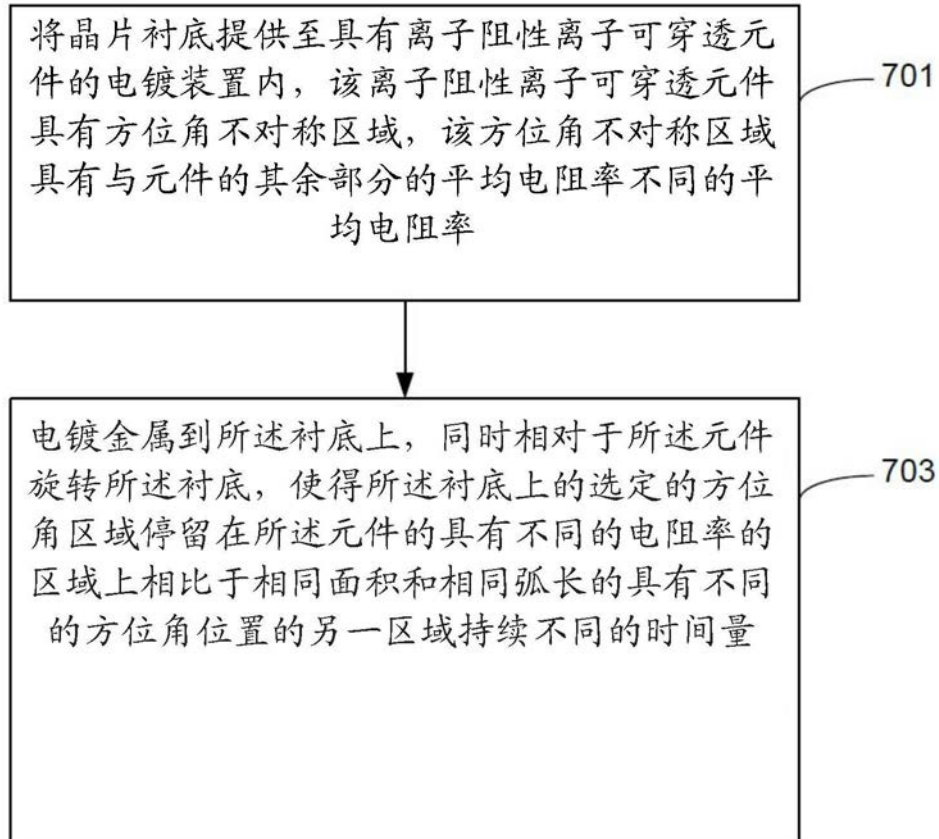


图7

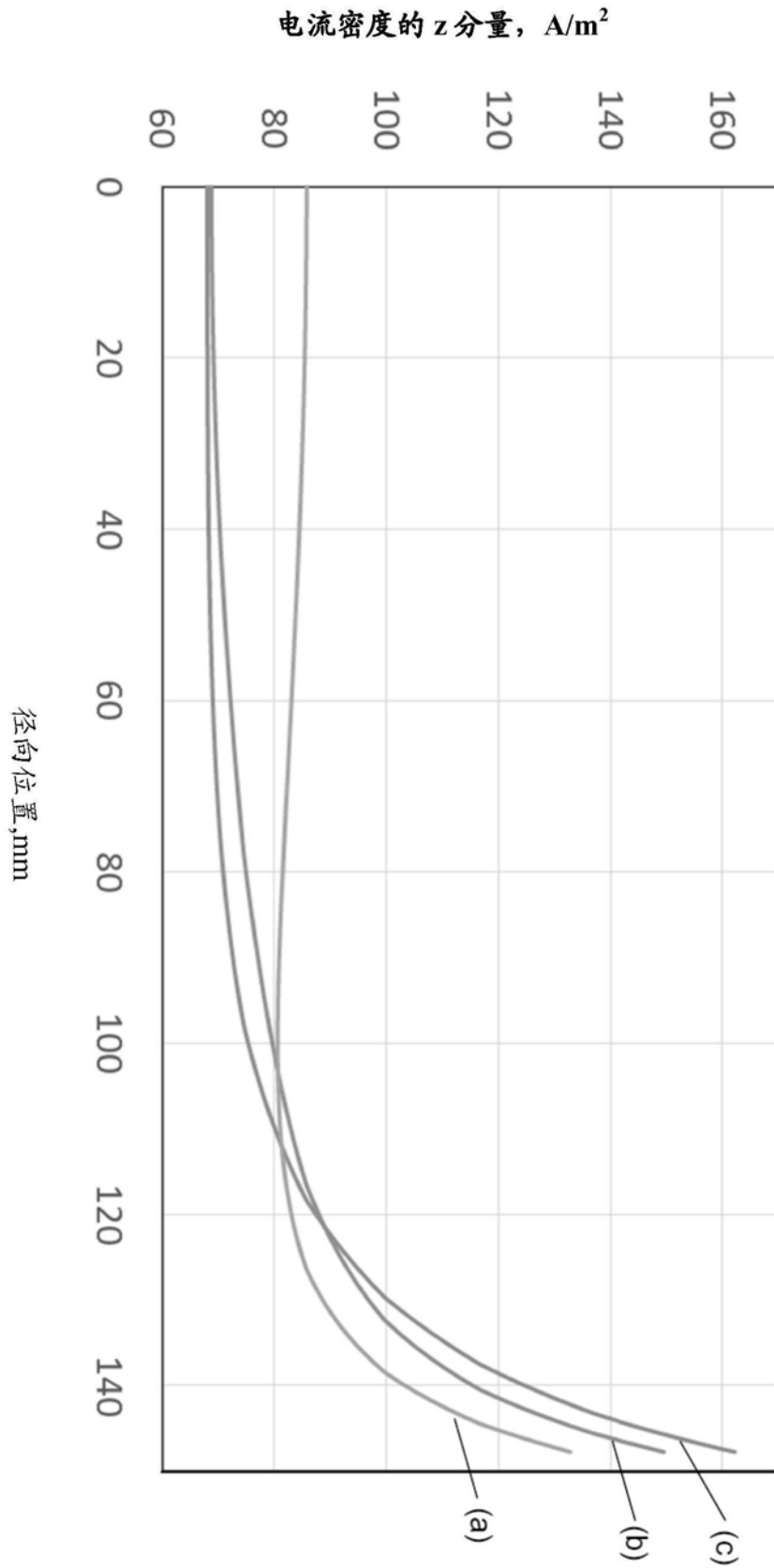


图8

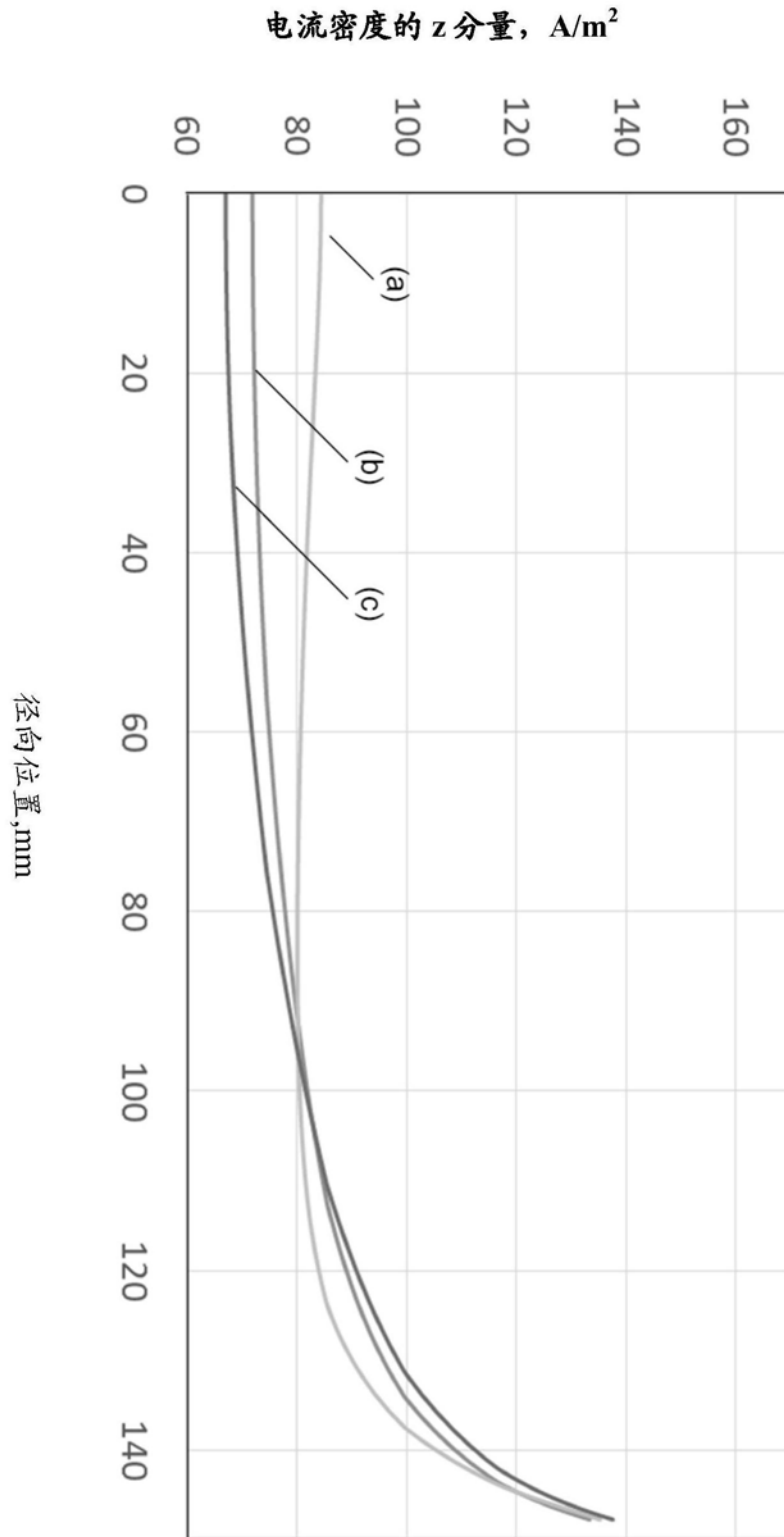


图9

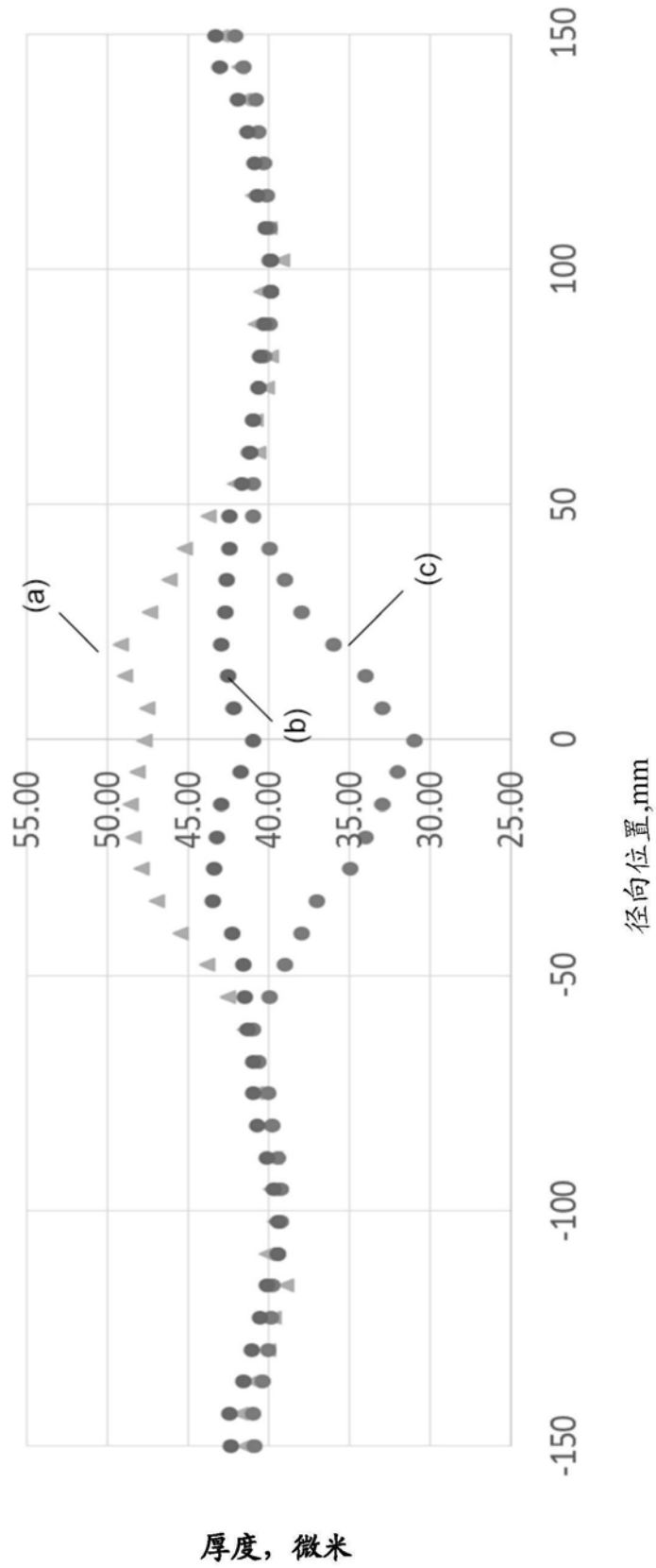


图10