



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2010년09월30일  
(11) 등록번호 10-0984419  
(24) 등록일자 2010년09월20일

(51) Int. Cl.  
G09G 3/36 (2006.01)  
(21) 출원번호 10-2003-0039676  
(22) 출원일자 2003년06월19일  
심사청구일자 2008년06월17일  
(65) 공개번호 10-2004-0002632  
(43) 공개일자 2004년01월07일  
(30) 우선권주장  
JP-P-2002-00188022 2002년06월27일 일본(JP)  
(56) 선행기술조사문헌  
KR1019990036755 A  
KR100186556 B1  
JP2000275611 A

(73) 특허권자  
가부시키가이샤 히타치세이사쿠쇼  
일본국 도쿄도 치요다쿠 마루노우치 1초메 6반 6고  
(72) 발명자  
구로카와야스히토  
일본국도쿄도치요다쿠마루노우치1초메5반치1고신  
마루비루가부시키가이샤히타치세이사쿠쇼치테키  
쇼유켄혼부나이  
다니쿠니히코  
일본국도쿄도치요다쿠마루노우치1초메5반치1고신  
마루비루가부시키가이샤히타치세이사쿠쇼치테키  
쇼유켄혼부나이  
(74) 대리인  
특허법인 원전

전체 청구항 수 : 총 19 항

심사관 : 이성현

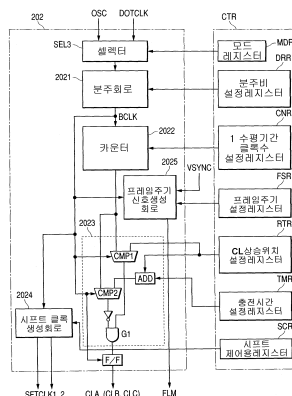
(54) 표시제어 구동장치 및 표시 시스템

(57) 요약

표시장치에 화상을 표시시키는 표시제어 구동장치에서는, 화상크기 등이 다르므로 전송되어 오는 화상 데이터에 따라 데이터 전송속도가 다른 경우가 있으며, 최대의 것에 맞추어 드라이버 내지 앰프의 구동력을 설계하여 동작 시키도록 하면, 전송속도가 낮은 경우에 쓸모없는 전류를 소비하게 된다는 과제가 있다.

표시 데이터를 기억하는 표시 메모리에서 순차 표시 데이터를 판독하여 도트 매트릭스형 컬러표시장치의 각 화소의 3원색의 화상신호를 각각 생성하고 시분할로 공통의 외부 출력단자에서 출력함과 동시에, 표시장치에 설치되어 입력화상신호를 3개의 소스선의 어느 것에 선택적으로 전달하는 선택스위치소자의 제어신호를 생성하여 출력하는 표시제어 구동장치(200)에, 표시 데이터와 동기하여 외부에서 입력되는 클럭신호에 의거하여 1 수평기간을 설정하는 수단(2021, 2022, CNR)과, 1 수평기간을 3등분한 시간에 상당하는 펄스폭을 가지도록 상기 선택스위치소자의 제어신호를 생성하여 출력하는 신호생성회로(2023, RTR, TMR)를 설치하도록 했다.

대표도 - 도6



## 특허청구의 범위

### 청구항 1

표시 데이터를 기억하는 표시 메모리와, 내부동작을 외부에서 설정 가능한 복수의 레지스터를 구비하고, 상기 표시 메모리로부터 순차 표시 데이터를 판독하여 도트 매트릭스형 컬러표시장치의 각 화소의 원색신호를 각각 생성하며 시분할로 공통의 외부 출력단자에서 출력하는 표시제어 구동장치로서,

시분할로 출력되는 상기 원색신호의 각각의 출력기간에 따른 제어신호를 생성하여 출력하는 신호생성회로를 구비하고,

상기 신호생성회로에는, 상기 표시장치에 표시해야 할 표시 데이터를 상기 표시 메모리에 저장하도록, 외부로부터 입력되는 클럭신호에 의거하여, 상기 제어신호를 생성하기 위해 상기 클럭신호를 분주하는 가변분주회로와, 상기 가변분주회로에서 분주된 신호를 계수하는 카운터가 설치되며,

상기 레지스터에는, 상기 가변분주회로의 분주비를 설정하는 제1 레지스터와, 상기 카운터에서 계수하는 값을 설정하는 제2 레지스터가 포함되고,

상기 신호생성회로는, 시분할로 출력되는 상기 원색신호의 수로 1 수평기간을 등분한 시간에 상당하는 펄스폭을 가지도록 상기 제어신호를 생성하여 출력하는 것을 특징으로 하는 표시제어 구동장치.

### 청구항 2

제 1 항에 있어서,

상기 원색신호는 R(적색)신호와, G(녹색)신호와, B(청색)신호인 것을 특징으로 하는 표시제어 구동장치.

### 청구항 3

제 1 항 또는 제 2 항에 있어서,

상기 제어신호의 펄스폭을 설정하는 제3 레지스터를 가지며, 상기 신호생성회로는 상기 제3 레지스터의 설정치에 따라 상기 제어신호의 펄스폭을 제어하도록 구성되어 있는 것을 특징으로 하는 표시제어 구동장치.

### 청구항 4

제 3 항에 있어서,

발진회로를 구비하고, 상기 신호생성회로는 상기 발진회로에서 생성된 내부발진 클럭신호 또는 상기 외부 클럭신호 중 어느 하나에 의거해서 상기 제1 레지스터 및 제2 레지스터의 설정치에 따라 상기 제어신호를 생성 가능하게 구성되어 있는 것을 특징으로 하는 표시제어 구동장치.

### 청구항 5

제 4 항에 있어서,

상기 표시장치의 1화면의 주사기간인 프레임 주기를 설정하기 위한 제4 레지스터를 구비하고,

상기 신호생성회로는, 상기 외부 클럭신호에 의거하여 상기 제어신호를 생성할 때는 외부로부터 입력되는 수직 동기신호에 의거하여 프레임 주기를 나타내는 신호를 생성하며, 상기 내부발진 클럭신호에 의거하여 상기 제어신호를 생성할 때는 상기 제4 레지스터의 설정치에 의거하여 프레임 주기를 나타내는 신호를 생성하도록 구성되어 있는 것을 특징으로 하는 표시제어 구동장치.

### 청구항 6

표시 데이터를 기억하는 표시 메모리를 구비하고 상기 표시 메모리로부터 순차 표시 데이터를 판독하여 도트 매트릭스형 컬러표시장치의 각 화소의 원색신호를 각각 생성하며 시분할로 공통의 단자로부터 출력하는 표시제어 구동장치에서의 표시제어방법으로서,

상기 표시장치에 표시해야 할 화상의 크기에 따라 상기 표시장치의 1화면의 주사기간인 프레임 주기를 변경함과 동시에, 프레임 주기에 따라 상기 원색신호의 출력시간을 변화시켜 화상크기가 작을 때는 클 때보다도 상기 프

레임 주기를 길게 함과 동시에 긴 시간에 걸쳐 상기 원색신호를 출력하는 것을 특징으로 하는 표시제어방법.

**청구항 7**

제 6 항에 있어서,

신호생성회로는, 상기 원색신호의 출력시간에 따라, 출력시간이 길 때는 출력앰프의 구동전류를 작게 하고 출력시간이 길 때는 출력앰프의 구동전류를 크게 하도록 제어하는 것을 특징으로 하는 표시제어방법.

**청구항 8**

매트릭스 형상으로 배치된 화소와, 각 화소에 공급되는 원색신호를 입력하기 위한 복수의 외부단자와, 이들 외부단자에 입력된 원색신호를 상기 화소에 전달하는 제1 방향의 복수의 제1 배선과, 상기 외부단자와 3개의 상기 제1 배선과의 사이에 설치되어 상기 외부단자에 입력된 원색신호를 상기 3개의 제1 배선의 어느 하나에 선택적으로 전달하는 선택스위치소자를 구비한 도트 매트릭스형 컬러표시장치와,

표시 데이터를 기억하는 표시 메모리와, 내부동작을 외부에서 설정 가능한 복수의 레지스터를 구비하고, 상기 표시 메모리로부터 순차 표시 데이터를 판독하여 상기 표시장치의 각 화소의 원색신호를 각각 생성하며 시분할로 공통의 외부출력단자로부터 출력함과 동시에, 상기 선택스위치소자의 제어신호를 생성하여 출력하는 표시 제어 구동장치와,

상기 표시 메모리에 기록하는 표시 데이터의 생성 및 그 기록 위치정보에 관한 설정을 행하는 데이터 처리장치와,

상기 표시 제어 구동장치는, 상기 선택스위치소자의 제어신호를 생성하는 신호생성회로를 구비하고,

상기 신호생성회로에는, 외부로부터 입력되는 클럭신호에 의거하여 상기 제어신호를 생성하기 위해 상기 클럭신호를 분주하는 가변분주회로와, 상기 가변분주회로에서 분주된 신호를 계수하는 카운터가 설치되며,

상기 레지스터에는, 상기 가변분주회로의 분주비를 설정하는 제1 레지스터와, 상기 카운터에서 계수하는 값을 설정하는 제2 레지스터가 포함되고,

상기 신호생성회로는, 시분할로 출력되는 상기 원색신호의 수(數)로 1수평기간을 등분한 시간에 상당하는 펄스폭을 가지도록 상기 제어신호를 생성하여 출력하는 것을 특징으로 하는 표시 시스템.

**청구항 9**

제 8 항에 있어서,

상기 화소는 화소전극과 상기 화소전극에 상기 어느 하나의 제1 방향의 배선을 통해서 전달되는 원색신호를 공급하는 스위치소자를 가지고,

상기 표시장치에는, 상기 제1 방향과 교차하는 제2 방향에 따라 배치되고 각 화소의 상기 스위치소자를 제어하는 신호를 전달하는 제2 배선과, 상기 제2 배선을 구동하는 구동회로와, 어느 하나의 제2 배선을 순차 선택 구동시키기 위한 시프트 레지스터가 설치되며,

상기 표시 제어 구동장치는 상기 시프트 레지스터를 시프트 동작시키는 클럭신호를 생성하여 상기 표시장치로 출력하도록 하며, 상기 클럭신호는 상기 표시장치의 1화면의 주사기간인 프레임 주기에 따른 주기로 설정되어 있는 것을 특징으로 하는 표시 시스템.

**청구항 10**

제 8 항 또는 제 9 항에 있어서,

상기 도트 매트릭스형 컬러표시장치의 상기 화소는 적색, 녹색 및 청색의 3개의 도트를 한묶음으로 하여 구성되며, 상기 표시 제어 구동장치로부터 상기 표시장치로 공급되는 상기 원색신호는 R(적색)신호와 G(녹색)신호와 B(청색)신호인 것을 특징으로 하는 표시 시스템.

**청구항 11**

3개의 색신호를 포함하는 1화소의 데이터를 복수 포함하는 표시 데이터를 기억하는 표시 메모리와,

복수의 레지스터와,

상기 표시 메모리로부터 판독된 1화소에 대응하는 3개의 색신호가 시분할 공급되는 복수의 외부 출력단자와,

시분할로 출력되는 상기 3개의 색신호의 각각의 출력기간에 따른 제어신호를 생성하는 신호생성회로를 가지고,

상기 신호생성회로는 표시패널에 표시해야 할 표시 데이터를 상기 표시 메모리에 저장하도록, 외부로부터 입력되는 클럭신호에 의거하여, 상기 제어신호를 생성하기 위해 상기 클럭신호를 분주하는 가변분주회로와, 상기 가변분주회로에서 분주된 신호를 계수하는 카운터를 가지며,

상기 복수 레지스터는, 상기 가변분주회로의 분주비를 설정하는 제1 레지스터와, 상기 카운터에서 계수하는 값을 설정하는 제2 레지스터를 포함하고,

상기 신호생성회로는, 상기 제1 및 상기 제2 레지스터에 설정된 값에 응답하여, 1 수평기간을 실질적으로 3등분한 시간에 상당하는 펄스폭을 가지도록 상기 제어신호를 생성하는 것을 특징으로 하는 1개의 반도체기판에 형성된 표시제어 구동장치.

### 청구항 12

표시 데이터를 기억하는 표시 메모리와, 내부동작을 외부에서 설정 가능한 복수의 레지스터와, 외부 출력단자와, 상기 표시 메모리와 상기 외부 출력단자와의 사이에 접속된 출력회로를 구비하고, 상기 표시 메모리로부터 순차 판독된 표시 데이터에 근거하여 도트 매트릭스형 컬러표시장치의 각 화소에 공급하는 구동신호를 상기 출력회로에서 생성하여 상기 각 화소에서 표시되는 색에 따라 시분할로 상기 외부 출력단자에서 출력하는 표시제어 구동장치로서,

시분할로 출력되는 상기 구동신호의 각각의 출력기간에 따른 제어신호를 생성하여 출력하는 신호생성회로를 구비하고,

상기 신호생성회로는, 상기 표시장치에 표시해야 할 표시 데이터를 상기 표시 메모리에 저장하도록, 외부로부터 입력되는 외부 클럭신호가 공급되어 상기 외부 클럭신호를 분주하는 가변분주회로와, 상기 가변분주회로에 접속되어 상기 가변분주회로에서 분주된 신호를 계수하는 카운터와, 상기 가변분주회로에 접속되어 상기 분주된 신호가 공급되어 상기 제어신호를 생성하는 제어신호 생성회로를 포함하며,

상기 복수의 레지스터에는, 상기 가변분주회로의 분주비를 설정하는 제1 레지스터와, 상기 카운터에서 계수하는 값을 설정하는 제2 레지스터와, 상기 제어신호의 펄스 폭을 설정하는 제3레지스터와, 상기 제어신호의 상승위치를 설정하는 제4레지스터가 포함되고,

상기 신호생성회로는, 상기 제1레지스터와 상기 제2레지스터와 상기 제3레지스터와 상기 제4레지스터의 각각에 설정된 값에 따라, 시분할로 출력되는 상기 구동신호의 수로 1 수평기간을 등분한 시간에 상당하는 펄스폭을 가지도록 상기 제어신호를 생성하여 출력하는 것을 특징으로 하는 표시제어 구동장치.

### 청구항 13

제 12 항에 있어서,

상기 구동신호는 R(적색)신호와, G(녹색)신호와, B(청색)신호인 것을 특징으로 하는 표시제어 구동장치.

### 청구항 14

제 12 항에 있어서,

발진회로를 구비하고, 상기 신호생성회로는 상기 발진회로에서 생성된 내부발진 클럭신호 또는 상기 외부 클럭신호 중 어느 하나에 의거해서 상기 제1 레지스터와 제2 레지스터와 제3 레지스터와 제4레지스터의 각각의 설정치에 따라 상기 제어신호를 생성 가능하게 구성되어 있는 것을 특징으로 하는 표시제어 구동장치.

### 청구항 15

제 14 항에 있어서,

상기 표시장치의 1화면의 주사기간인 프레임 주기를 설정하기 위한 제5 레지스터를 구비하고,

상기 신호생성회로는, 상기 외부 클럭신호에 의거하여 상기 제어신호를 생성할 때는 외부로부터 입력되는 수직

동기신호에 의거하여 프레임 주기를 나타내는 신호를 생성하며, 상기 내부발전 클럭신호에 의거하여 상기 제어 신호를 생성할 때는 상기 제5 레지스터의 설정치에 의거하여 프레임 주기를 나타내는 신호를 생성하도록 구성되어 있는 것을 특징으로 하는 표시제어 구동장치.

**청구항 16**

매트릭스 형상으로 배치된 화소와, 각 화소에 공급되는 구동신호를 입력하기 위한 복수의 외부단자와, 상기 복수의 외부단자에 입력된 상기 구동신호를 상기 화소에 전달하는 제1 방향의 복수의 제1 배선과, 상기 복수의 외부단자와 3개의 상기 제1 배선과의 사이에 설치되어 상기 복수의 외부단자에 입력된 상기 구동신호를 상기 3개의 제1 배선의 어느 하나에 선택적으로 전달하는 선택스위치소자를 구비한 도트 매트릭스형 컬러표시장치와,

표시 데이터를 기억하는 표시 메모리와, 내부동작을 외부에서 설정 가능한 복수의 레지스터와, 상기 복수의 외부단자와 접속되는 외부 출력단자와, 상기 표시 메모리와 상기 복수의 외부단자의 사이에 접속된 출력회로를 구비하고, 상기 표시 메모리로부터 순차 판독된 표시 데이터에 의거하여 상기 표시장치의 각 화소에 공급되는 상기 구동신호를 상기 출력회로에서 생성하여 상기 각 화소에서 표시되는 색에 따라 시분할로 상기 외부 출력단자로부터 출력함과 동시에, 상기 선택스위치소자의 제어신호를 생성하여 출력하는 표시제어 구동장치와 ,

상기 표시 메모리에 기록하는 표시 데이터의 생성 및 그 기록 위치정보에 관한 설정을 행하는 데이터 처리장치와,

상기 표시제어 구동장치는, 상기 선택스위치소자의 상기 제어신호를 생성하는 신호생성회로를 구비하고,

상기 신호생성회로는, 외부로부터 입력되는 외부 클럭신호가 공급되어 상기 외부 클럭신호를 분주하는 가변분주회로와, 상기 가변분주회로에 접속되어 상기 가변분주회로에서 분주된 신호를 계수하는 카운터와, 상기 가변분주회로에 접속되어 상기 분주된 신호가 공급되어 상기 제어신호를 생성하는 제어신호 생성회로를 포함하고,

상기 복수의 레지스터에는, 상기 가변분주회로의 분주비를 설정하는 제1 레지스터와, 상기 카운터에서 계수하는 값을 설정하는 제2 레지스터와, 상기 제어신호의 펄스폭을 설정하는 제3 레지스터와, 상기 제어신호의 상승위치를 설정하는 제4 레지스터가 포함되고,

상기 신호생성회로는, 상기 제1 레지스터와 상기 제2 레지스터와 상기 제3 레지스터와 상기 제4 레지스터의 각각에 설정된 값에 따라, 시분할로 출력되는 상기 구동신호의 수(數)로 1 수평기간을 등분한 시간에 상당하는 펄스폭을 가지도록 상기 제어신호를 생성하여 출력하는 것을 특징으로 하는 표시 시스템.

**청구항 17**

제 16 항에 있어서,

상기 화소는 화소전극과 상기 화소전극에 상기 제1 방향의 상기 제1배선을 통해서 전달되는 상기 구동신호를 공급하는 스위치소자를 가지고,

상기 표시장치에는, 상기 제1 방향과 교차하는 제2 방향에 따라 배치되고 각 화소의 상기 스위치소자를 제어하는 신호를 전달하는 복수의 제2 배선과, 상기 복수의 상기 제2 배선을 구동하는 구동회로와, 상기 복수의 상기 제2배선을 순차 선택 구동시키기 위한 시프트 레지스터가 설치되며,

상기 표시제어 구동장치는 상기 시프트 레지스터를 시프트 동작시키는 클럭신호를 생성하여 상기 표시장치로 출력하도록 하며, 상기 클럭신호는 상기 표시장치의 1화면의 주사기간인 프레임 주기에 따른 주기로 설정되어 있는 것을 특징으로 하는 표시 시스템.

**청구항 18**

제 16 항 또는 제 17 항에 있어서,

상기 도트 매트릭스형 컬러표시장치의 상기 화소는 적색, 녹색 및 청색의 3개의 도트를 한묶음으로 하여 구성되며, 상기 표시제어 구동장치에서 상기 표시장치로 공급되는 상기 구동신호는 R(적색)신호와 G(녹색)신호와 B(청색)신호인 것을 특징으로 하는 표시 시스템.

**청구항 19**

3개의 색신호를 포함하는 1화소의 데이터를 복수 포함하는 표시 데이터를 기억하는 표시 메모리와,

복수의 레지스터와,

상기 표시 메모리로부터 판독된 1화소에 대응하는 3개의 색신호가 시분할 공급되는 복수의 외부 출력단자와,

상기 표시 메모리와 상기 외부 출력단자의 사이에 접속된 출력회로와,

시분할로 출력되는 상기 3개의 색신호의 각각의 출력기간에 따른 제어신호를 생성하는 신호생성회로를 가지고,

상기 신호생성회로는 표시패널에 표시해야 할 표시 데이터를 상기 표시 메모리에 저장하도록 외부로부터 입력되는 외부 클럭신호가 공급되어 상기 외부 클럭신호를 분주하는 가변분주회로와, 상기 가변분주회로에서 분주된 신호를 계수하는 카운터와, 상기 가변분주회로에 접속되어 상기 분주된 신호가 공급되어 상기 제어신호를 생성하는 제어신호 생성회로를 가지며,

상기 복수의 레지스터는, 상기 가변분주회로의 분주비를 설정하는 제1 레지스터와, 상기 카운터에서 계수하는 값을 설정하는 제2 레지스터와, 상기 제어신호의 펄스폭을 설정하는 제3 레지스터와, 상기 제어신호의 상승위치를 설정하는 제4 레지스터를 포함하고,

상기 신호생성회로는, 상기 제1 레지스터와 상기 제2 레지스터와 상기 제3 레지스터와 상기 제4 레지스터의 각각에 설정된 값에 응답하여, 1 수평기간을 실질적으로 3등분한 시간에 상당하는 펄스폭을 가지도록 상기 제어신호를 생성하는 것을 특징으로 하는 1개의 반도체기판에 형성된 표시제어 구동장치.

**청구항 20**

삭제

**청구항 21**

삭제

**청구항 22**

삭제

**청구항 23**

삭제

**명세서**

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술 및 그 분야의 종래기술**

[0023] 본 발명은, 액정패널을 표시구동하는 액정표시 제어구동장치, 더욱이 반도체 집적회로화 된 액정표시 제어구동장치의 구동신호의 출력방식에 적용하는데 유용한 기술에 관한 것으로, 예를 들어 LTPS(저온폴리실리콘) 액정패널을 구동하는 액정표시 제어구동장치 및 그것을 이용한 액정표시 시스템에 이용하기에 유용한 기술에 관한 것이다.

[0024] 최근 휴대전화기와 PDA(personal·digital·assistant) 등의 휴대용 전자기기의 표시장치로서는, 일반적으로 복수의 표시화소가 매트릭스 형상으로 2차원 배열된 도트 매트릭스형 액정패널이 이용되고 있으며, 기기 내부에는 이 액정패널의 표시제어를 행하는 반도체 집적회로화 된 표시제어장치(액정콘트롤러)와 액정패널을 구동하는 드라이버 혹은 드라이버를 내장한 표시제어 구동장치(액정콘트롤러 드라이버)가 탑재되어 있다.

[0025] 액정패널에는 아모르퍼스 실리콘을 사용한 것과 저온폴리실리콘을 사용한 LTPS 액정패널이라 불리는 것이 있다. 액정패널은 유리기판을 사용하기 때문에 제조 프로세스에서 고온의 공정을 이용할 수 없다. LTPS 액정패널은 아모르퍼스 실리콘을 레이저 어닐 등에 의해 다결정화하여 폴리실리콘으로 변질시킨 것으로, 아모르퍼스 실리콘에 비해 트랜지스터의 고속동작이 가능하다는 이점이 있다.

**발명이 이루고자 하는 기술적 과제**

- [0026] 종래, 휴대용 전자기기에 이용되는 액정패널은, 흑색 정지화상 표시의 것이 많았다. 그러나 최근, 휴대용 전자기기의 고기능화에 따라, 표시부에 표시되는 내용의 다양화가 진행되고 있으며, 컬러표시와 동화상 표시를 행하는 것도 제공되고 있다.
- [0027] 그런데, 컬러액정패널은 R(적), G(녹색), B(청)의 3원색의 화소를 구비하고 있으며, 각 화소에는 화소전극과 상기 화소전극을 중방전하는 TFT(박막트랜지스터)로 이루어지는 스위치소자가 설치되고, 동일 열(列) 화소의 스위치소자의 소스는 화상신호를 전달하는 공통의 배선(소스선 혹은 데이터선이라 불린다)에 접속되어 있다.
- [0028] 종래의 컬러액정패널은 각 소스선마다 외부단자가 설치되어 있으므로, 패널의 크기 즉 표시 도트수가 크게 될수록 외부 단자수가 많아진다. 액정패널은 이 패널을 구동하는 반도체 집적회로화 된 표시제어 구동장치에 비하면 크기 때문에, 패널의 대형화에 따라 외부 단자수가 증가해도 그다지 문제는 없지만, 반도체 집적회로화 된 표시제어 구동장치는 외부 단자수의 증가에 의해 칩 면적 및 패키지의 용적이 크게 되므로, 가능한 한 외부 단자수는 적게 하고 싶다는 요망이 있다.
- [0029] LTPS 액정패널은 트랜지스터가 고속동작 가능하므로, 액정패널측에 셀렉터를 설치하여 3색의 화소의 신호를 공통의 외부단자에서 시분할로 입력시키도록 구성할 수 있다. 그러나, 이와 같은 시분할 구동방식을 채용하면, 채용하지 않은 것에 비해 각 화소전극을 충전하는데 할당되는 시간이 1/3로 감소하기 때문에, 액정표시 제어구동장치측의 드라이버 내지는 앰프의 구동력을 높게 할 필요가 있다. 이 드라이버 혹은 앰프의 소비전력은 액정표시 제어구동장치의 칩 전체의 소비전력에 점유하는 비율이 비교적 크기 때문에, 단순히 드라이버 내지 앰프의 구동력을 높게 한 것만으로는 출력의 안정성이 떨어질 우려가 있다는 것이 명백하게 되었다.
- [0030] 또, 최근의 휴대전화기와 같은 전자기기는 정지화상 외에 동화상을 표시할 수 있도록 된 표시 시스템을 탑재하는 일이 많아지고 있으며, 휴대전화기는 기종에 따라 화상크기 등이 다르기 때문에 전송되어 오는 화상 데이터에 따라 데이터 전송속도가 다른 경우가 있으며, 최대의 것에 맞추어 드라이버 내지는 앰프의 구동력을 설계하고 동작시키도록 하면, 전송속도가 늦은 경우에 쓸모없는 전류를 소비하게 된다는 과제도 있다는 것을 알았다.
- [0031] 본 발명의 목적은, 데이터 전송속도가 다른 경우에도 화상 데이터 크기 등에 따라 드라이버 혹은 앰프에 의한 화소전극의 충전시간을 최적화하여 전체 소비전력을 저감할 수 있는 표시제어 구동장치 및 표시 시스템을 제공하는데 있다.
- [0032] 본 발명의 다른 목적은, 화상 데이터 크기 등에 따라 프레임 주파수를 변경한 경우에도 그것에 따라 드라이버 혹은 앰프에 의한 화소전극의 충전시간을 최적화하여 전체 소비전력을 저감할 수 있는 표시제어 구동장치 및 표시 시스템을 제공하는데 있다.
- [0033] 본 발명의 상기 및 그 이외의 목적과 신규한 특징에 대해서는, 본 명세서의 기술 및 첨부도면으로부터 명백하게 될 것이다.

**발명의 구성 및 작용**

- [0034] 본원에서 개시되는 발명 중 대표적인 것의 개요를 설명하면, 하기와 같다.
- [0035] 즉, 표시 데이터를 기억하는 표시 메모리에서 순차 표시 데이터를 판독하여 도트 매트릭스형 컬러표시장치의 각 화소의 3원색의 화상신호를 각각 생성하여 시분할로 공통의 외부 출력단자에서 출력함과 동시에, 표시장치에 설치되어 입력화상신호를 3개의 소스선 중 어느것에 선택적으로 전달하는 선택스위치소자의 제어신호를 생성하여 출력하는 표시제어 구동장치에, 표시 데이터와 동기하여 외부에서 입력되는 클럭신호에 의거하여 1 수평기간을 설정하는 수단과, 1 수평기간을 3등분한 시간에 상당하는 펄스폭을 가지도록 상기 선택스위치소자의 제어신호를 생성하여 출력하는 신호생성회로를 설치하도록 했다.
- [0036] 상기한 수단에 의하면, 할당 가능한 최대의 시간을 들여 각 화소를 충전시킬 수 있도록 되기 때문에, 화상 데이터 크기, 전송 스피드, 패널특성 등에 따라 1 수평기간을 설정함과 동시에 각 화소를 충전시키는 화상신호를 출력하는 구동회로의 전류를 최적 값으로 제어함으로써, 표시제어 구동장치의 소비전력을 저감할 수 있게 된다.
- [0037] 또 본원의 다른 발명은, 상기와 같은 구성을 가지는 표시제어 구동장치에 있어서, 표시장치에 표시해야 할 화상의 크기, 내용에 따라 표시장치의 1화면의 주사기간인 프레임 주기를 변경함과 동시에, 프레임 주기에 따라 상기 원색신호의 출력시간을 변화시켜 화상크기가 작을 때는 클 때보다도 상기 프레임 주기를 길게 함과 동시에

긴 시간을 들여 상기 원색신호를 출력시키도록 한 것이다. 이것에 의해, 각 화소를 충전시키는데 필요한 시간을 프레임 주파수에 따라 가능한 범위에서 가능한 한 길게 할 수 있게 되기 때문에, 화상신호를 출력하는 구동회로의 전류를 제어하여 표시제어 구동장치의 소비전력을 더욱 저감시킬 수 있게 된다.

- [0038] 이하, 본 발명의 알맞은 실시형태를 도면에 의거하여 설명한다.
- [0039] 도1은, 본 발명에 관한 액정표시 제어구동장치(액정콘트롤 드라이버)를 구비한 휴대전화기의 전체 구성을 나타내는 블록도이다.
- [0040] 본 실시예의 휴대전화기는, 표시부로서의 액정패널(100), 송수신용의 안테나(120), 음성출력용의 스피커(130), 음성입력용의 마이크로폰(140), CCD(charge coupled device)와 CMOS 센서 등으로 이루어지는 고체촬상소자(150), 상기 고체촬상소자(150)로부터의 화상신호를 처리하는 DSP(Digital Signal Processor) 등으로 이루어지는 화상신호 처리회로(230), 본 발명에 관한 액정표시 제어구동장치로서의 액정콘트롤 드라이버(200), 스피커(130)와 마이크로폰(140)의 신호의 입출력을 행하는 음성인터페이스(241), 안테나(120)와의 사이의 신호의 입출력을 행하는 고주파 인터페이스(242), 음성신호와 송수신 신호에 관한 신호처리 등을 행하는 베이스 밴드부(250), MPEG 방식 등에 따른 동화상 처리등 멀티미디어 처리기능과 해상도 조정기능, 자바속도 처리기능 등을 가지는 마이크로 프로세서 등으로 이루어지는 동화상 처리회로(이하, 애플리케이션 프로세서라 부른다)(260), 전원용 IC(270) 및 데이터 기억용의 메모리(280) 등을 구비하여 이루어진다. 애플리케이션 프로세서(260)는 고체촬상소자(150)로부터의 화상신호 외에, 고주파 인터페이스(242)를 통해서 다른 휴대전화기로부터 수신한 동화상 데이터도 처리하는 기능을 가진다.
- [0041] 일점쇄선(A)으로 둘러싸인 부분의 IC와 부품은 프린트 배선기판과 같은 1장의 기판상에 탑재된다. 지금까지 액정콘트롤 드라이버(200)는 같은 기판상에 실장되어 있었지만, 최근에는 휴대전화 등의 휴대단말의 소형·박형화 때문에, 액정콘트롤 드라이버(200) 및 전원용 IC(270)는 액정패널(100)의 유리상에 COG(Chip on Glass) 실장되는 경우가 증가하고 있다. 시스템 버스(290)와 표시데이터 버스(295)가 형성되고, 화상신호 처리회로(230), 액정콘트롤 드라이버(200), 베이스 밴드부(250), 애플리케이션 프로세서(260) 및 메모리(280)는 시스템 버스(290)를 통해서 접속되며, 또 액정콘트롤 드라이버(200), 애플리케이션 프로세서(260) 및 메모리(280)는 표시데이터 버스(295)에 접속되어 있다.
- [0042] 또한 상기 베이스 밴드부(250)는, 예를 들어 DSP(Digital Signal Processor) 등으로 이루어지며 음성신호처리를 행하는 음성신호 처리회로(251), 커스텀 기능(유저논리)을 제공하는 ASIC(application specific integrated circuits)(252), 베이스 밴드신호의 생성과 표시제어, 시스템 전체의 제어 등을 행하는 데이터 처리장치로서의 마이크로 프로세서 혹은 마이크로 컴퓨터(이하, 마이콘이라 한다)(253) 등으로 구성된다.
- [0043] 상기 액정패널(100)은, 표시화소가 매트릭스 형상으로 배열된 도트 매트릭스방식의 컬러 저온폴리실리콘(LTPS) TFT 액정패널이며, 1화소는 적, 청, 녹색의 3도트로 구성되어 있다. 또, 각 화소에는 화소전극과 상기 화소전극을 충전전하는 TFT(박막트랜지스터)로 이루어지는 스위치소자가 설치되어 동일 열 화소의 스위치소자의 소스는 화상신호를 전달하는 공통의 소스선에 접속되며, 동일 행(行) 화소의 스위치소자의 게이트는 화소 선택레벨을 전달하는 공통의 배선(게이트선이라 칭한다)에 접속되어 있다.
- [0044] 소정의 블록단위로 일괄시켜 가능한 플래쉬 메모리(300)는 표시제어를 포함하는 휴대전화기 시스템 전체의 제어 프로그램과 제어 데이터가 기억된다. 메모리(280)는 여러가지 화상처리를 행한 화상 데이터 등이 보존되는 프레임 버퍼 등으로 이용되며, 통상 SRAM과 SDRAM이 이용된다.
- [0045] 도2는, 도1에 나타나 있는 액정콘트롤 드라이버(200)의 실시예를 나타내는 블록도이다.
- [0046] 본 실시예의 액정콘트롤 드라이버(200)는 외부로부터의 발진신호 혹은 외부단자에 접속된 진동자로부터의 발진신호에 의거하여 칩 내부의 기준클록펄스를 생성하는 펄스 제너레이터(201), 이 클록펄스에 의거하여 칩 내부의 타이밍 제어신호를 발생하는 타이밍 제어회로(202), 외부의 마이콘(253)으로부터의 지령에 의거하여 칩 내부 전체를 제어하는 제어부(203), 상기 시스템 버스(290)를 통해서 마이콘(253)과의 사이에서 커맨드와 정지화상 데이터 등의 데이터의 송수신을 행하는 시스템·인터페이스(204), 외부의 전원용 IC(270)에 대해 제어신호(GCS)와 클록신호(GCL), 커맨드(GDA) 등을 공급하는 전원 인터페이스(205) 등을 구비하고 있다.
- [0047] 또 전원용 IC(270)는 액정구동에 필요한 전압을 생성하거나, 타이밍 제어회로(202)에서 출력되는 클록(SFTCLK1, 2 및 CLA~CLC), 프레임 동기신호(FLM), 표시제어신호(DISPTMG, EQ) 등을 레벨 시프트하여 액정패널(100)에 공급하는 기능도 구비하고 있다. 또한 전원용 IC(270)에 의해 레벨 변환된 타이밍 신호에 관해서는, 그 신호의 말미에 SFTCLK10, SFTCLK20, EGO, FLMO, CLAO~CLCO, DISPTMGO 등과 같이 "0(오)"가 붙어있다. 이 실시예의 액정콘



트롤 드라이버(200)는, 이와 같은 기능을 가지는 전원용 IC(270)와 셋트로 이용된다. 액정패널(100)과 액정컨트롤 드라이버(200)와 전원용 IC(270)의 관계를 나타내면, 도3과 같다.

- [0048] 또 본 실시예의 액정컨트롤 드라이버(200)에는, 표시 데이터를 비트 맵방식으로 기억하는 표시 메모리로서의 표시RAM(Random Access Memory)(206), 상기 표시RAM(206)에 대한 어드레스를 생성하는 어드레스 카운터(207), 표시RAM(206)에서 판독된 데이터를 유지하는 리드 데이터 래치회로(208), 리드 데이터 래치회로(208)에서 판독된 데이터 즉 이미 표시되어 있는 표시내용과 마이콘(253)에서 공급된 새로운 표시 데이터에 의거하여 투영표시와 중합표시를 위한 논리연산을 행하는 논리연산수단과 스크롤 표시를 위한 비트 시프트수단 등을 구비하여 마이콘(253)으로부터의 기록 데이터 또는 표시RAM(206)으로부터의 리드 데이터에 대한 비트처리를 행하는 비트 오퍼레이션회로(209), 비트 처리된 데이터를 입력하여 상기 표시RAM(206)에 대해 데이터의 기록을 행하는 기록래치회로(221), 상기 표시데이터 버스(295)를 통해서 상기 애플리케이션 프로세서(260)에서의 동화상 데이터와 수평·수직동기신호(HSYNC, CSYNC)를 받는 외부표시 인터페이스(222)가 설치되어 있다. 상기 애플리케이션 프로세서(260)에서의 동화상 데이터는 도트 클럭신호(DOTCLK)에 동기하여 공급된다. 외부표시 인터페이스(222)는 마이콘(253)에서 공급되는 정지화상 데이터도 받을 수 있다.
- [0049] 또한 본 실시예의 액정컨트롤 드라이버(200)에는, 외부의 전원용 IC(270)에서 공급되는 전압(DDVDH, VDH 및 VGS)에 의거하여 컬러표시와 계조표시에 적합한 파형신호를 생성하는데 필요한 계조전압을 생성하는 계조전압 생성회로(223), 액정패널(100)의  $\gamma$  특성에 맞춘 계조전압을 설정하는  $\gamma$  보정회로(224), 액정패널에의 표시를 위해 표시RAM(206)에서 판독된 표시 데이터를 유지하는 표시 데이터 래치회로(225), 상기 표시 데이터 래치회로(225)에 판독된 표시 데이터에서 RGB 각각의 데이터를 선택함과 동시에 액정의 열화를 방지하는 교류구동을 위한 데이터로 교환하는 셀렉터&교류회로(226), 변환된 데이터를 유지하는 래치회로(227), 상기 계조전압 생성회로(223)에서 공급되는 계조전압 중에서 표시 데이터에 따른 전압을 선택하여 액정패널(100)의 소스선에 인가되는 전압(S1~S256)을 출력하는 액정구동회로(228), 외부에서 공급되는 3.3V나 2.5V와 같은 전압(Vci)을 강압하여 1.5V와 같은 내부회로의 전원전압(Vdd)을 생성하는 전압 레귤레이터(229) 등이 설치되어 있다. TS0-TS3, COMOP-COM1M은 전압 레귤레이터(229)에서 생성되는 전압을 조정하기 위한 트리밍 신호이다. 또한 도2에 있어서, SEL1, SEL2는 데이터 셀렉터이다.
- [0050] 특히 제한되는 것은 아니지만, 액정패널(100)에는 폴리실리콘 TFT로 이루어지며 동일 행 화소의 스위치소자의 게이트가 접속된 게이트선을 순차 선택레벨로 구동하는 게이트 드라이버와, 선택레벨로 하는 게이트선을 지정하기 위한 시프트 레지스터가 설치되어 있으며, 상기 타이밍 제어회로(202)는 액정패널에 대해 프레임 동기신호(FLM)와 게이트선 지정용의 시프트 레지스터를 시프트 동작시키기 위한 서로 위상이 180° 어긋난, 혹은 논오버랩의 2상(相)의 클럭신호(SFTCLK1, SFTCLK2)를 공급한다.
- [0051] 또 본 실시예의 액정컨트롤 드라이버(200)는, 상기 액정패널(100)의 구성에 따라 액정구동회로(228)에서 각 화소의 RGB의 구동신호를 공통의 단자에서 시분할로 출력하도록 되어 있음과 동시에, 액정패널(100)에 대해 어느 색의 화소구동신호를 출력하고 있는지 또 출력하고 있는 기간을 나타내는 3개의 타이밍 클럭(CLA, CLB, CLC)을 상기 타이밍 제어회로(202)에 의해 생성하여 출력하도록 구성되어 있다. 또한 상기 타이밍 제어회로(202)는 액정패널(100)에 대해 표시를 행하는 라인을 지시하는 표시 타이밍 신호(DISPTMG) 등을 생성하여 출력한다.
- [0052] 상기 제어부(203)에는, 이 액정컨트롤 드라이버(200)의 동작모드 등 칩 전체의 동작상태를 제어하기 위한 컨트롤 레지스터(CTR)와 미리 제어부 내에 복수의 커맨드 코드와 실행하는 커맨드를 지시하는 인덱스(IXR) 등의 레지스터가 설치되어 있으며, 외부의 마이콘(253)이 인덱스 레지스터(IXR)에 기록을 행하는 것으로 실행하는 커맨드를 지정하면, 제어부(203)가 지정된 커맨드에 대응한 제어신호를 생성하도록 구성되어 있다.
- [0053] 이와 같이 구성된 제어부(203)에 의한 제어에 의해, 액정컨트롤 드라이버(200)는 마이콘(253)으로부터의 지령 및 데이터에 의거하여 상술한 액정패널(100)에 표시를 행할 때, 표시 데이터를 표시RAM(206)에 순차 기록하는 묘화처리를 행함과 동시에, 표시RAM(206)에서 주기적으로 표시 데이터를 판독하는 판독처리를 행하여 액정패널(100)의 소스선에 인가하는 신호를 생성하여 출력한다.
- [0054] 시스템·인터페이스(204)는, 마이콘(253)과의 사이에서 표시RAM(206)으로의 묘화시 등에 필요로 되는 레지스터에의 설정 데이터와 표시 데이터 등의 신호를 송수신을 행한다. IM3-1 및 IM0/ID단자에 의해 선택 가능한 80계 i/f에서는 마이콘(253)과 시스템·인터페이스(204)와의 사이에는 데이터 송신처의 칩을 선택하는 칩 셀렉트 신호(CS\*), 데이터 저장처의 레지스터를 선택하는 레지스터 셀렉트 신호(RS), 리드/라이트의 제어신호(WR\*, RD\*) 등이 송신되는 제어 신호선, 레지스터 설정 데이터와 표시 데이터 등 18비트의 데이터 신호(DB0-DB17)가 송수신되는 데이터 신호선이 설치되어 있다.

- [0055] 또 데이터 신호선(DB0~DB17) 중 DB0과 DB1은 시리얼 데이터 통신선을 겸용하도록 구성되어 있다. 리드/라이트의 제어신호(WR\*)와 공통의 단자에 입력되는 SCL은 시리얼 데이터의 입출력을 행하기 위한 시리얼 클럭신호이다. 또한 부호에 \*가 붙어있는 신호는 로레벨이 유효레벨로 되는 신호임을 의미하고 있다. 시리얼 데이터 입출력을 사용하는 것에 의해, 데이터 신호선(DB2~DB18)이 필요없게 되며, 기관상에 설치되는 시스템 버스(290)의 폭을 작게 할 수 있다.
- [0056] 도4에는, 상기 액정구동회로(228)와 액정패널측의 회로의 구성예가 나타나 있다. 도4에 있어서, 도2에 나타나 있는 회로와 동일한 회로에는 동일한 부호를 붙여 중복설명은 생략한다. 또 도4에서는, 전원용 IC(270)를 생략하고 있다. 그 때문에, 타이밍 제어회로(202)에서 출력되는 신호가 액정패널(100)로 직접 공급되게 나타나 있다. 전원용 IC(270)의 기능을 액정컨트롤 드라이버(200) 내에 삽입함으로써, 이와 같은 접속도 가능하다.
- [0057] 본 실시예에서는 표시RAM(206)에서 판독되는 표시 데이터는 1화소당 RGB 각각 6비트 합계(計) 18비트로 구성되어 있으며, 표시 데이터 래치회로(225)에는 액정패널의 각 소스선마다 18비트의 데이터가 유지된다. 이 18비트의 표시 데이터는 셀렉터&교류화회로(226)를 구성하는 단위 셀렉터(SEL1~SEL256)에 의해 RGB 중 어느것에 6비트의 표시 데이터가 선택되어 래치회로(227)를 구성하는 단위 래치회로(LT1~LT256)에 래치된다. 또 이때 셀렉터(SEL1~SEL256)를 선택 제어한 신호에 대응한 RGB 절환신호(CLA, CLB, CLC)가 액정패널(100)에 출력된다.
- [0058] 액정구동회로(228)는 레벨 시프트회로(LS1~LS256)와 계조전압 선택회로(SVS1~SVS256)로 구성되어 있으며, 단위 래치회로(LT1~LT256)에 래치된 데이터 신호는 레벨 시프트회로(LS1~LS256)에 의해 레벨 시프트되며, 그 신호에 의해 계조전압 선택회로(SVS1~SVS256)가 계조전압 생성회로(223)에서 생성된 전압 중 표시 데이터에 따른 전압을 선택하여 출력단자(P1~P256)에서 액정패널(100)로 출력한다.
- [0059] 액정패널(100)은, 특히 제한되는 것은 아니지만, 본 실시예에서는 각 라인(행)마다 RGB의 화소가 순서대로 반복 배치되고, 열방향으로는 동일 색의 화소가 줄지어 배치되어 있다. 각 화소는 TFT로 이루어지는 스위치소자(SW)와, 화소전극(EL)으로 구성되며, 화소전극과 액정을 사이에 두고 저항하는 공통전극과의 사이의 용량에 대해 화상신호에 따른 전하가 축적된다.
- [0060] 도4에 있어서, SL1~SL320은 동일 라인의 화소의 스위치소자의 소스가 공통으로 접속된 소스선에서, GL1~GL320은 동일 라인의 화소의 스위치소자의 게이트가 공통으로 접속된 게이트선에서, 각 게이트선은 1프레임 주기에 1회씩 선택레벨로 되고, 선택레벨의 게이트선에 접속되어 있는 스위치소자가 온상태로 되며, 그 이외 모두 오프상태가 된다. 또 SL1~SL768은 동일 열의 화소의 스위치소자의 소스가 공통으로 접속된 소스선에서, 이 소스선을 통해서 각 화소에 화상신호가 전달되어 화소전극에 화상신호에 따른 전하가 충전된다.
- [0061] 본 실시예의 액정패널(100)에는 소스선(SL1~SL768) 수의 1/3수의 세그먼트 단자(T1~T256)가 설치되며, 각 세그먼트 단자(T1~T256)에는 각각 3개 1조의 선택용 스위치소자(Q1~Q3, Q4~Q6, … , Q766~Q768)를 통해서 RGB의 각 화소열에 대응한 3개의 소스선군(SL1~SL3, SL4~SL6, … , SL766~SL768) 중 하나가 접속 가능하게 구성되어 있다. 선택용 스위치소자(Q1~Q3, Q4~Q6, … , Q766~Q768)는 타이밍 제어회로(202)에서 출력되는 상기 RGB 절환신호(CLA, CLB, CLC)에 의해 온, 오프 제어된다.
- [0062] 또 본 실시예의 액정패널(100)에는, 게이트선(GL1~GL320)에 대응하여 이들을 구동하는 게이트 드라이버(DRV1~DRV320)가 각각 설치되어 있음과 동시에, 게이트선(GL1~GL320)과 직교하는 방향에 따라 시프트 레지스터(SFR)가 설치되어 있다. 또한 액정패널(100)에는, 타이밍 제어회로(202)에서 공급되는 제어신호(FLM, M, EQ)와 제어전압(VGH, VGL, Vgoff) 등에 의거하여 패널 내부의 제어신호를 생성하는 제어회로(110)가 설치되어 있다.
- [0063] 상기 시프트 레지스터(SFR)를 구성하는 각단의 플립플롭의 출력은, 상기 게이트 드라이버(DRV1~DRV320)의 입력 단자에 공급되며, 시프트 레지스터(SFR)가 타이밍 제어회로(202)에서 출력되는 상기 시프트 클럭(SFTCLK1, SFTCLK2)에 따라 1 프레임 주기를 두고 "1"을 한바퀴 돌게 하는 것에 의해, 각 게이트선이 1 프레임 주기에 1회씩 선택레벨로 된다.
- [0064] 또 1개의 게이트선이 선택레벨로 되어 있는 1 수평기간에 RGB 절환신호(CLA, CLB, CLC)가 도5(C)와 같이 1/3 기간씩 순서대로 하이레벨로 변화된다. 액정표시 제어장치(200)에서 공급되는 화상신호가 스위치소자(Q1~Q768)에 의해 3개 1조의 소스선 중에서 1개의 소스선에 화상신호가 전달된다. 이 화상신호는 절환신호(CLA, CLB, CLC)에 동기하여 액정표시 제어장치(200)에서 1 수평기간 내에 RGB의 각 신호가 각각 시분할로 공급된다.
- [0065] 이것에 의해, 각 소스선마다 세그먼트 단자가 설치되어 있는 액정패널에서는, 도5(A)와 같이, 1 수평기간에 걸쳐 충전되는 화소가 도5(B)와 같이, 1 수평기간의 1/3의 시간으로 RGB의 각 화소순으로 충전되게 된다. 또한 이

와 같은 시분할 충전을 가능하게 하기 때문에, 상기 실시예의 액정컨트롤러 드라이버에 있어서는, 계조전압 생성회로(223) 내의 출력앰프가 도5(A)와 같이 1 수평기간에 걸쳐 화소전극을 충전하는 경우보다도 큰 구동력을 가지도록 설계되어 있다.

[0066] 또 계조전압 생성회로(223) 내의 출력앰프는 구동전류를 흘리는 전류원이 복수개 설치되어 있으며, 컨트롤 레지스터(CTR)의 설정치에 의해 필요로 되는 구동력에 따라 온되는 전류원의 수가 제어되도록 구성되어 있다. 이것은 사용하는 액정패널에 의해 소스선의 기생용량과 화소전극의 용량치가 다르므로, 레지스터의 설정치를 변경함으로써 용량치에 따라 계조전압 생성회로(223)의 출력앰프의 구동전류를 절환하도록 하여 용량치가 다른 복수의 액정패널에 대응할 수 있도록 하기 위해서이다.

[0067] 또한 본 실시예의 액정패널(100)에서는, 동일 열에는 RGB 중 동일 색의 화소가 배치되어 있는 경우를 설명했지만, 열방향으로도 RGB가 순서대로 배치되어 있는 것과 같은 액정패널에 대해서도 본 발명을 적용할 수 있다. 그 경우, 선택신호를 선택레벨로 변화시키는 순서를 CLA-CLB-CLC의 순서로부터 CLB-CLC-CLA, CLC-CLA-CLB 와 같이 변화시킴으로써 RGB 화상신호의 전송순서를 바꾸지 않고 정확한 표시를 행하게 할 수 있다. RGB 절환신호(CLA, CLB, CLC)의 순서를 바꾸는 대신에, 액정컨트롤 드라이버(200)측에서 액정패널로 전송하는 RGB 화상신호의 전송순서를 R-G-B에서 G-B-R, B-R-G 와 같이 변화시키거나, 액정패널(100)측에서 예를 들어 RGB 절환신호(CLA, CLB, CLC)의 입력단자와 선택용 스위치소자(Q1-Q768)의 게이트 단자와의 사이에 신호의 전달경로를 절환하는 스크램블러(scrambler) 회로를 설치하여 선택라인에 따라 RGB 절환신호(CLA, CLB, CLC)를 공급하는 선택용 스위치소자(Q1-Q768)를 절환하도록 구성해도 된다.

[0068] 그런데, 도1의 실시예와 같은 휴대전화기에 있어서는, 화상크기에 의해 애플리케이션 프로세서(260)에서 액정컨트롤 드라이버(200)로 전송되는 화상 데이터의 전송속도가 변화하는 경우가 있다. 이것은, 1라인 분의 화상 데이터는 1 수평기간에서 전송하도록 전송속도를 제어하는 것에 의해, 연속한 데이터 전송이 가능하게 되기 때문이다. 단, 이와 같이 하면, 화상 데이터를 받는 액정컨트롤 드라이버(200)의 측에서는, 화상 데이터의 전송속도에 따라 RGB 절환신호(CLA, CLB, CLC)의 타이밍을 바꾸는 제어를 행할 필요가 있다.

[0069] 본 실시예의 액정컨트롤 드라이버(200)는, 상기와 같은 제어를 행할 수 있도록 타이밍 제어회로(202)가 구성되어 있다. 반대로 말하면, 타이밍 제어회로(202)가 화상 데이터의 전송속도에 따라 RGB 절환신호(CLA, CLB, CLC)의 타이밍을 바꿀수 있도록 구성되어 있는 것에 의해, 애플리케이션 프로세서(260)가 화상크기에 따라 액정표시 제어장치(200)로 전송하는 화상 데이터의 전송속도를 바꿈으로써 연속한 데이터 전송을 행할 수 있게 된다.

[0070] 다음에, 화상 데이터의 전송속도에 따라 RGB 절환신호(CLA, CLB, CLC)의 타이밍을 바꾸는 제어를 가능하게 하는 타이밍 제어회로(202)의 구체예를 도6을 이용하여 설명한다.

[0071] 본 실시예의 타이밍 제어회로(202)는 내부 발진회로(201)에서의 발진클럭(OSC)을 사용한 동작과 표시 인터페이스(222)에 입력되는 화상 데이터에 동기한 도트클럭(DOTCLK)을 사용한 동작 중 어느것인가의 동작을 행하도록 하기 때문에, 예를 들어 클럭을 선택하는 셀렉터(SEL3) 혹은 그것과 같은 기능이 설치되어 있다. 이 셀렉터(SEL3)는 컨트롤 레지스터(CTR) 내의 모드 레지스터(MDR)의 설정상태에 따라 어느 클럭을 선택할지를 제어된다.

[0072] 타이밍 제어회로(202)에는, 상기 셀렉터(SEL3)에서 선택된 클럭을 분주하는 가변분주회로(2021)와, 분주된 클럭(BCLK)을 계수하는 카운터(2022)와, 화소전극에의 충전시간을 결정하는 RGB 절환신호(CLA, CLB, CLC)의 펄스폭과 상승/하강 타이밍을 조정하여 출력하는 RGB 절환신호 생성회로(2023)와, 액정패널측의 게이트 드라이버를 절환하는 시프트 레지스터(SFR)를 동작시키는 시프트 클럭(SFTCLK1, SFTCLK2)을 생성하는 시프트 클럭 생성회로(2024)와, 수직동기신호(VSYNC) 등에 의거하여 프레임 주기를 나타내는 신호(FLM)를 생성하는 프레임 주기신호 생성회로(2025)가 설치되어 있다. 가변분주회로(2021)와 카운터(2022)를 설치하고 있는 것은, 예를 들어 RGB 절환신호(CLA, CLB, CLC)의 하이레벨의 기간이 서로 오버랩되지 않도록 데드타임(t<sub>dead</sub>)(도5 참조)을 설치하는 경우에 그 데드타임의 최소 폭을 규정할 수 있도록 하기 위해서이다.

[0073] 또 컨트롤 레지스터(CRT)에는, 상기 가변분주회로(2021)에서의 분주비를 설정하기 위한 분주비 설정 레지스터(DRR)와, 카운터(2022)에 의해 계수되는 1 수평기간 중의 클럭수를 설정하기 위한 1 수평기간 클럭수 설정 레지스터(CNR)와, RGB 절환신호 생성회로(2023)에서의 절환신호의 상승위치를 설정하기 위한 CL 상승위치 설정레지스터(RTR) 및 절환신호의 펄스폭 즉 화소전극의 충전시간을 설정하기 위한 충전시간 설정레지스터(TMR)와, 시프트 클럭 생성회로(2024)의 동작을 제어하는 시프트 제어용 레지스터(SCR)와, 프레임 주기신호 생성회로(2025)에 의해 생성되는 프레임 주기신호(FLM)의 주기를 설정하는 프레임 주기 설정레지스터(FSR) 등이 설치되어 있다.

[0074] 또한 도6에 나타나 있는 레지스터는 컨트롤 레지스터(CTR)에 설치되어 있는 레지스터 모두가 아니라, 이들 이외

의 레지스터도 있다. CL 상승위치 설정레지스터(RTR)에는, 본 실시예에서는 생성해야 할 절환신호(CLA, CLB, CLC)에 따라 3개의 값이 설정되며, 각각에 대해서 비교가 행해진다. 절환신호(CLA, CLB, CLC)의 펄스폭은 동일해도 되므로, 충전시간 설정레지스터(TMR)에 설정되는 값은 하나가 된다.

[0075] RGB 절환신호 생성회로(2023)는 CL 상승위치 설정레지스터(RTR)의 설정치와 카운터(2022)에서 계수된 값을 비교하여 상승 타이밍을 결정하는 제1 비교회로(CMP1)와, 상기 CL 상승위치 설정레지스터(RTR)의 설정치와 충전시간 설정레지스터(TMR)의 설정치를 가산하는 가산회로(ADD)와, 상기 가산결과와 카운터(2022)의 계수치를 비교하여 하강 타이밍을 결정하는 제2 비교회로(CMP2)와, 상기 제2 비교회로(CMP2)의 출력을 반전하는 인버터(INV)와, 제1 비교회로(CMP1)의 일치검출신호와 제2 비교회로(CMP2)의 일치검출신호를 인버터(INV)에서 반전한 신호의 논리곱을 취하는 AND 게이트(G1)와, AND 게이트(G1)의 출력신호를 유지하는 플립플롭(FF)으로 구성되어 있다.

[0076] 상기 제1 비교회로(CMP1)와 제2 비교회로(CMP2)는 가변분주회로(2021)에서 분주된 클록(BLCK)에 동기하여 비교 동작을 행한다. 비교회로 대신에 연산회로를 사용하여, 비교해야 할 2개의 값을 뺄셈하여 「0」이 되었는지, 아닌지으로써 일치 여부를 검출하도록 구성해도 된다. 또 제1 비교회로(CMP1)와 제2 비교회로(CMP2)를 클록(BCLK)에 동기시키는 대신에, AND 게이트(G1)의 후단의 플립플롭(FF)을 클록(BCLK)으로 래치동작시켜 동기시키도록 해도 된다.

[0077] 여기서, 사용하는 액정패널의 표시화면(FLD)이 화소수 320×80, 도트수 320×240의 크기를 가지며, 프레임 주파수 90Hz, 수직블랭크기간 32라인으로 구동하는 경우를 예로 들어, 타이밍 제어회로(202)에서의 상기 분주비 설정레지스터(DRR)와 1H 클록수 설정레지스터(CNR)와 충전시간 설정레지스터(TMR)로의 설정방법을 구체적으로 설명한다. 또한 프레임 주파수가 90Hz인 경우, 1 수평기간(1H)은  $1H=1 \div \{90[\text{Hz}] \times (320+32)[\text{라인}]\} = 31.57[\mu\text{s}]$  이다.

[0078] 화상크기(SZ)가 도7(A)와 같이 176×120 도트인 경우에는, 화상 데이터는 주기가  $0.263(=31.57 \div 120)[\mu\text{s}]$ 의 도트클록(DOTCLK)에 동기하여 전송되어 진다. 이 경우, 예를 들어 분주비 설정레지스터(DRR)에 분주비로서 「4」를 설정하고, 1H 클록수 설정레지스터(CNR)에 클록수로서 「30」을 설정하고, 충전시간 설정레지스터(TMR)에 「10」을 설정한다. 그러면, RGB 각 화소전극에의 충전시간(tc)은,  $tc=0.263[\mu\text{s}] \times 4[\text{분주}] \times 10[\text{클록}] = 10.52[\mu\text{s}]$ 가 된다.

[0079] 화상크기(SZ)가 도7(B)와 같이 176×240 도트인 경우에는, 화상 데이터는 주기가  $0.1315(=31.57 \div 240)[\mu\text{s}]$ 의 도트클록(DOTCLK)에 동기하여 전송되어 진다. 이 경우, 예를 들어 분주비 설정레지스터(DRR)에 분주비로서 「8」을 설정하고, 1H 클록수 설정레지스터(CNR)에 클록수로서 「30」을 설정하고, 충전시간 설정레지스터(TMR)에 「10」을 설정한다. 그러면, RGB 각 화소전극에의 충전시간(tc)은,  $tc=0.1315[\mu\text{s}] \times 8[\text{분주}] \times 10[\text{클록}] = 10.52[\mu\text{s}]$ 가 된다.

[0080] 화상크기(SZ)가 도7(C)와 같이 352×120 화소(352×288 도트)인 경우에는, 화상 데이터는 주기가  $0.1096(=31.57 \div 288)[\mu\text{s}]$ 의 도트클록(DOTCLK)에 동기하여 전송되어 진다. 이 경우, 예를 들어 분주비 설정레지스터(DRR)에 분주비로서 「8」을 설정하고, 1H 클록수 설정 레지스터(CNR)에 클록수로서 「36」을 설정하며, 충전시간 설정 레지스터(TMR)에 「12」를 설정한다. 그러면, RGB 각 화소전극에의 충전시간(tc)은,  $tc=0.1096[\mu\text{s}] \times 8[\text{분주}] \times 12[\text{클록}] = 10.52[\mu\text{s}]$ 가 된다.

[0081] 상기와 같이 본 실시예의 타이밍 제어회로에 의하면 데이터 크기가 다른 화상 데이터가 주기가 다른 도트클록(DOTCLK)에 동기하여 전송되어 지는 경우에도, 프레임 주기가 일정하면, 화소전극에 대한 충전시간을 거의 동일하고 또 최대한(1H 기간의 1/3) 근접한 시간으로 설정할 수 있다. 또한 실시예에 있어서는 충전시간 설정레지스터(TMR)를 설치하여 RGB 절환신호(CLA, CLB, CLC)의 하이레벨의 기간을 제어하도록 구성되어 있지만, 1 수평기간 클록수 설정레지스터(CNR)의 설정치의 1/3 값을 계산하는 회로를 설치하여 그 산출치를 RGB 절환신호 생성회로(23)에 공급하여 RGB 절환신호(CLA, CLB, CLC)를 생성시키게 해도 된다.

[0082] 다음에, 본 발명의 제2의 실시예를 설명한다. 이 실시예는 계조전압 생성회로(223) 내의 출력앰프가 복수의 전류원을 구비하고 구동력을 절환할 수 있도록 구성되어 있다. 휴대전화기에는 대기시 등에 표시화면 전체에 화상 표시를 하는 것이 아니라, 도8에 나타내는 바와 같이, 표시화면(FLD)의 일부의 영역(PDT)에 표시(이하, 파살(partial)표시라 한다)를 행함으로써 소비전력을 저감시킬 수 있는 제어가 행해지는 것이 있다.

[0083] 제2 실시예는, 이와 같은 파살표시시에 계조전압 생성회로(223) 내의 출력앰프에 흐리는 바이어스 전류를 줄임으로써, 소비전력을 더욱 저감할 수 있도록 한 것이다. 또 파살표시시에는 충전시간 설정레지스터(TMR) 등의 설정에 의해 RGB 절환제어신호(CLA, CLB, CLC)의 펄스폭을 2배로 늘리는 한편, 게이트 드라이버에 의한 게이트 선

택시간도 늘릴 필요가 있기 때문에, 시프트 제어용 레지스터(SCR)의 설정도 변경하여 시프트 클럭 생성회로(2024)에서 출력되는 클럭의 주기도 2배로 늘리도록 구성된다.

- [0084] 구체적으로는, 풀 화면표시시의 프레임 주파수가 90Hz인 경우, 파살표시에서는 프레임 주파수를 예를 들어 절반인 45Hz로 절환할 수 있다. 그리고, 이에 따라 액정패널에 출력되는 RGB 절환제어신호(CLA, CLB, CLC)의 펄스폭을 2배로 늘림과 동시에, 계조전압 생성회로(223) 내의 출력앰프에 흘리는 바이어스 전류를 줄일 수 있다. 본 실시예의 액정컨트롤 드라이버에서는, 이와 같은 제어를 컨트롤 레지스터(CTR)의 설정에 따라 타이밍 제어회로(202) 등에서 행한다.
- [0085] 상기와 같이, 프레임 주파수가 절반으로 되면, 도9(B)에 나타내는 바와 같이, 1 수평기간은 전화면 표시시의 2배로 연장한다. 한편, 타이밍 제어회로(202)에 의해 RGB 절환제어신호(CLA, CLB, CLC)의 펄스폭이 2배로 연장되므로, 계조전압 생성회로(223) 내의 출력앰프의 구동전류가 1/2로 줄어들어도 화소전극을 충분히 충전시킬 수 있다. 그리고, 출력앰프의 구동전류가 1/2로 줄어들므로써 칩의 소비전력을 저감시킬 수 있다.
- [0086] 또 상기 프레임 주기에 따른 액정패널의 표시제어는, 발진회로(201)에서의 내부 발진클럭(OSC)에 따라 행해지는 것이 바람직하지만, 외부표시 인터페이스(222)에 입력되는 클럭(DOTCLK)에 따라 실행하도록 구성하는 것도 가능하다. 내부 발진클럭(OSC)은 수 100kHz의 주파수로 설정되어 있다. 이것에 비해, 상기 도트클럭(DOTCLK) 주파수는 일반적으로 수MHz~수10MHz가 선택된다.
- [0087] 여기서, 화소수 320×80, 도트수 320×240의 크기를 가지는 액정패널을 수직블랭크기간 16라인으로 구동하고 수평도트수 240개의 화상 데이터를 표시시키는 경우를 예로 들어, 도6에 나타나 있는 타이밍 제어회로(202)에서의 상기 분주비 설정레지스터(DRR)와 1H 클럭수 설정레지스터(CNR)와 충전시간 설정 레지스터(TMR)의 설정방법을 구체적으로 설명한다. 또한 프레임 주파수가 90Hz인 경우, 1 수평기간(1H)은  $1H=1 \div \{90[\text{Hz}] \times (320+16)[\text{라인}]\} = 33.07[\mu\text{s}]$  이다. 내부 발진회로(201)의 발진클럭(OSC)의 주파수는 544kHz(주기는 약 1.84μs)이다.
- [0088] 이 경우, 예를 들어 분주비 설정레지스터(DRR)에 분주비로서 「1」을 설정하고, 1H 클럭수 설정레지스터(CNR)에 클럭수로서 「18」을 설정하며, 충전시간 설정레지스터(TMR)에 「6」을 설정한다. 그러면, RGB 각 화소전극의 충전시간(tc)은,  $tc=1.84[\mu\text{s}] \times 1[\text{분주}] \times 6[\text{클럭}] = 11.04[\mu\text{s}]$  가 된다.
- [0089] 한편, 프레임 주파수가 45Hz인 경우에는, 1 수평기간(1H)은  $1H=1 \div \{45[\text{Hz}] \times (320+16)[\text{라인}]\} = 66.14[\mu\text{s}]$  이다. 내부 발진회로(201)의 발진클럭(OSC)의 주파수는 544kHz(주기는 약 1.84μs)로 한다. 이 경우, 예를 들어 분주비 설정레지스터(DRR)에 분주비로서 「2」를 설정하고, 1H 클럭수 설정레지스터(CNR)에 클럭수로서 「18」을 설정하며, 충전시간 설정레지스터(TMR)에 「6」을 설정한다. 그러면, RGB 각 화소전극의 충전시간(tc)은,  $tc=1.84[\mu\text{s}] \times 2[\text{분주}] \times 6[\text{클럭}] = 22.08[\mu\text{s}]$  가 된다.
- [0090] 또 프레임 주파수가 45Hz이고, 내부 발진회로(201)의 발진클럭(OSC)의 주파수는 544kHz인 경우에, 예를 들어 분주비 설정레지스터(DRR)에 분주비로서 「1」을 설정하고, 1H 클럭수 설정레지스터(CNR)에 클럭수로서 「36」을 설정하며, 충전시간 설정레지스터(TMR)에 「12」를 설정하도록 해도 된다. 이 경우, RGB 각 화소전극의 충전시간(tc)은,  $tc=1.84[\mu\text{s}] \times 1[\text{분주}] \times 12[\text{클럭}] = 22.08[\mu\text{s}]$  가 된다.
- [0091] 상기와 같이 본 실시예의 타이밍 제어회로에 의하면, 프레임 주파수가 1/2로 낮게 된 경우에, 레지스터의 설정을 변경함으로써, 화소전극에 대한 충전시간을 용이하게 2배로 설정할 수 있다. 또한 파살표시가 행해지는 영역 이외의 비표시영역에 대응한 게이트 드라이버를 동작시키지 않는 제어를 가능하게 하기 때문에, 액정표시패널의 표시제어신호(DISPTMG)의 상승,하강의 타이밍을 설정 가능한 레지스터도 설치되어 있다. 액정패널에서는, 이 표시제어신호(DISPTMG)의 하이레벨 기간에 대응한 라인의 게이트 드라이버만 구동하거나, 이 범위에서 시프트 레지스터가 시프트 동작하는 제어가 행해진다. 이것에 의해, 소비전력이 큰폭으로 저감된다.
- [0092] 본 실시예의 표시컨트롤 드라이버에서, 타이밍 제어회로에 의해 화소전극에 대한 충전시간을 변경하기 전과, 2배로 변경한 후의 신호의 타이밍의 예를 도10에 나타낸다.
- [0093] 이상 본 발명자에 의해 행해진 발명을 실시예에 의거하여 구체적으로 설명했으나, 본 발명은 상기 실시형태에 한정되는 것이 아니라, 그 요지를 이탈하지 않는 범위에서 여러가지 변경 가능한 것은 말할 필요도 없다.
- [0094] 예를 들어, 상기 실시예에 있어서는, 게이트 드라이버(DRV1~DRV320)가 액정패널(100)측에 설치되어 있는 경우에 대해서 설명했지만, 게이트 드라이버(DRV1~DRV320)가 별도의 반도체 집적회로로서 구성되어 있는 경우와 실시예의 액정컨트롤러 드라이버와 동일 칩 상에 형성되어 있는 경우에도 적용할 수 있다.
- [0095] 이상의 설명에서는 주로 본 발명자에 의해 이루어진 발명을 그 배경이 된 이용분야인 휴대전화기의 표시장치에

대해서 설명했지만, 본 발명은 그것에 한정되는 것이 아니라, 예를 들어 PHS(personal handy phone), PDA 등의 여러가지 휴대형 전자기기에 적용할 수 있다.

**발명의 효과**

- [0096] 본원에서 개시되는 발명 중 대표적인 것에 의해 얻어지는 효과를 간단하게 설명하면 하기와 같다.
- [0097] 즉, 본 발명에 따르면, 화상 데이터 크기 등에 따라 1 수평기간을 설정함과 동시에 각 화소를 충전시키는 화상 신호를 출력하는 구동회로의 전류를 최적 값으로 제어함으로써, 소비전력이 적은 표시제어 구동장치 및 그것을 이용한 표시 시스템을 실현할 수 있다. 또 이것에 의해, 이러한 표시제어 구동장치와 이것에 의해 구동되는 액정패널과 같은 표시장치를 탑재한 휴대용 전자기기에 있어서는, 전원인 전지의 소모를 적게 할 수 있으며, 일회 충전으로 장시간 가동이 가능한 휴대용 전자기기를 실현할 수 있다.
- [0098] 또한, 본 발명에 따르면, 화상 데이터 크기 등에 따라 프레임 주파수를 변경한 경우에도 그것에 따라 화소전극의 충전시간을 최적화하여 화상신호를 출력하는 구동회로의 전류를 최적 값으로 제어함으로써, 소비전력이 적은 표시제어 구동장치 및 표시 시스템을 실현할 수 있다.

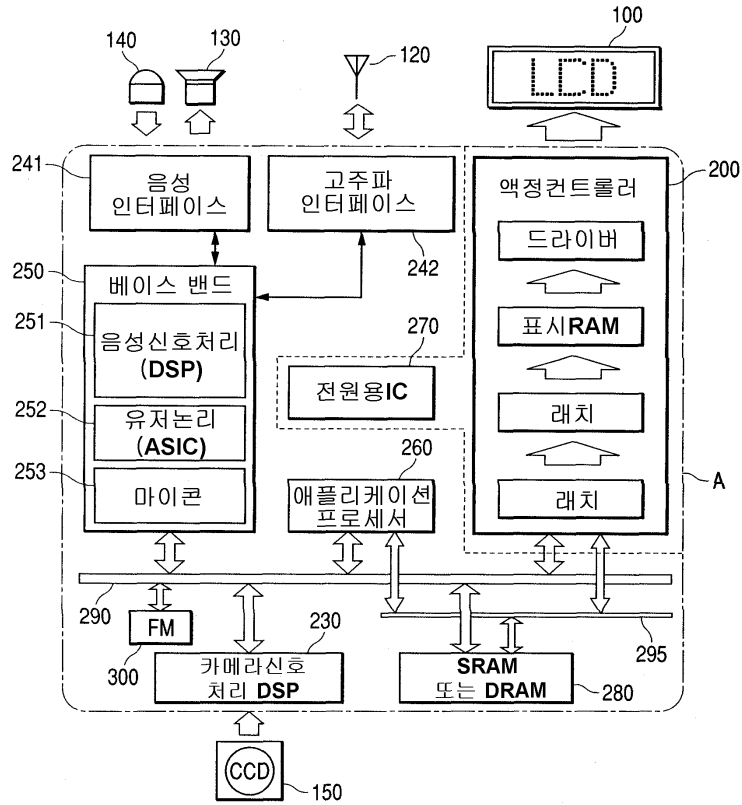
**도면의 간단한 설명**

- [0001] 도1은 본 발명을 적용한 액정컨트롤 드라이버를 구비한 휴대전화기의 전체 구성을 나타내는 블록도,
- [0002] 도2는 실시예의 액정컨트롤 드라이버의 구성예를 나타내는 블록도,
- [0003] 도3은 액정패널과 액정컨트롤 드라이버와 전원용 IC의 접속관계를 나타내는 시스템 구성도,
- [0004] 도4는 액정컨트롤 드라이버 내의 액정구동회로와 액정패널측의 회로의 구성예를 나타내는 블록도,
- [0005] 도5는 본 발명을 적용하지 않는 경우와 적용한 경우에서의 화소의 충전동작의 차이를 나타내는 파형도,
- [0006] 도6은 실시예의 액정컨트롤 드라이버에서의 타이밍 제어회로의 구성예를 나타내는 블록도,
- [0007] 도7은 실시예의 액정컨트롤 드라이버를 사용한 시스템에서의 표시화면과 화상 데이터와의 관계를 나타내는 도면,
- [0008] 도8은 제2의 실시예의 액정컨트롤 드라이버를 적용한 시스템에서 가능한 파살표시의 표시화면과 표시영역과의 관계를 나타내는 도면,
- [0009] 도9는 제2의 실시예의 액정컨트롤 드라이버를 적용한 시스템에서의 프레임 주기에 따른 충전동작의 차이를 나타내는 파형도,
- [0010] 도10은 실시예의 표시컨트롤 드라이버에서, 타이밍 제어회로에 의해 화소전극에 대한 충전시간을 변경하기 전과 변경한 후의 신호의 타이밍을 나타내는 타이밍 차트이다.
- [0011] (부호의 설명)
- [0012] 100 표시장치(액정디스플레이)
- [0013] 200 표시제어 구동장치(액정컨트롤러 드라이버)
- [0014] 202 타이밍 제어회로
- [0015] 203 제어부
- [0016] 206 표시 메모리(표시RAM)
- [0017] 225 표시 데이터 래치회로
- [0018] 226 셀렉터&교류화회로
- [0019] 227 래치회로
- [0020] 228 액정구동회로
- [0021] CTR 컨트롤 레지스터

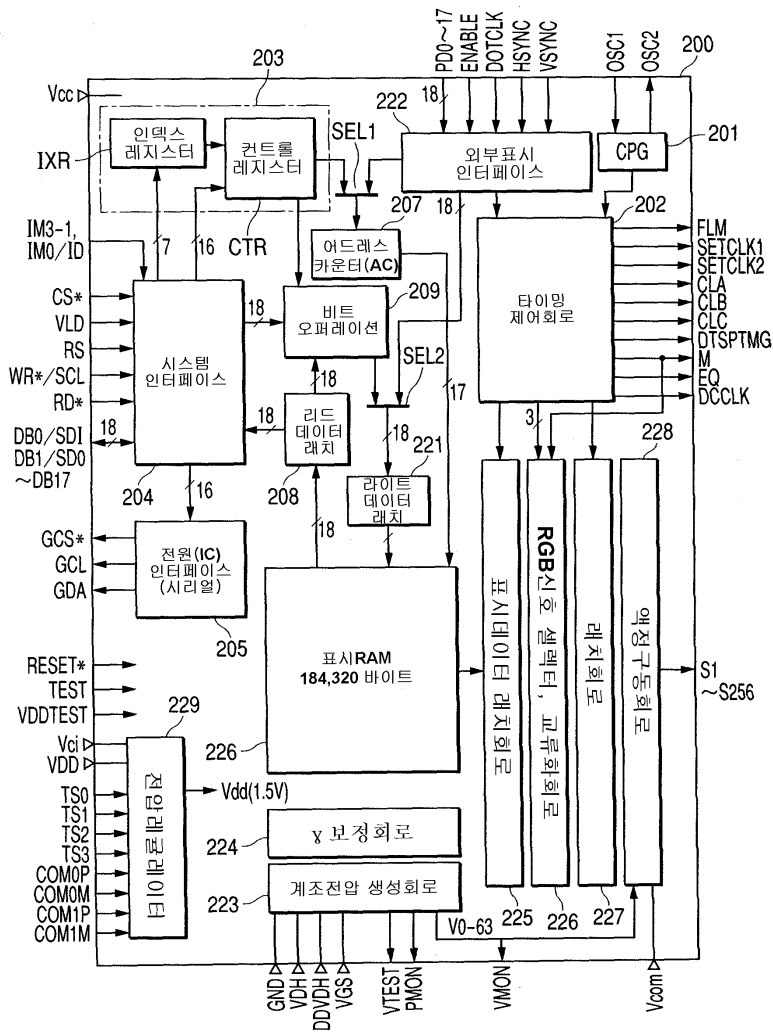
[0022] DRV 게이트 드라이버

도면

도면1

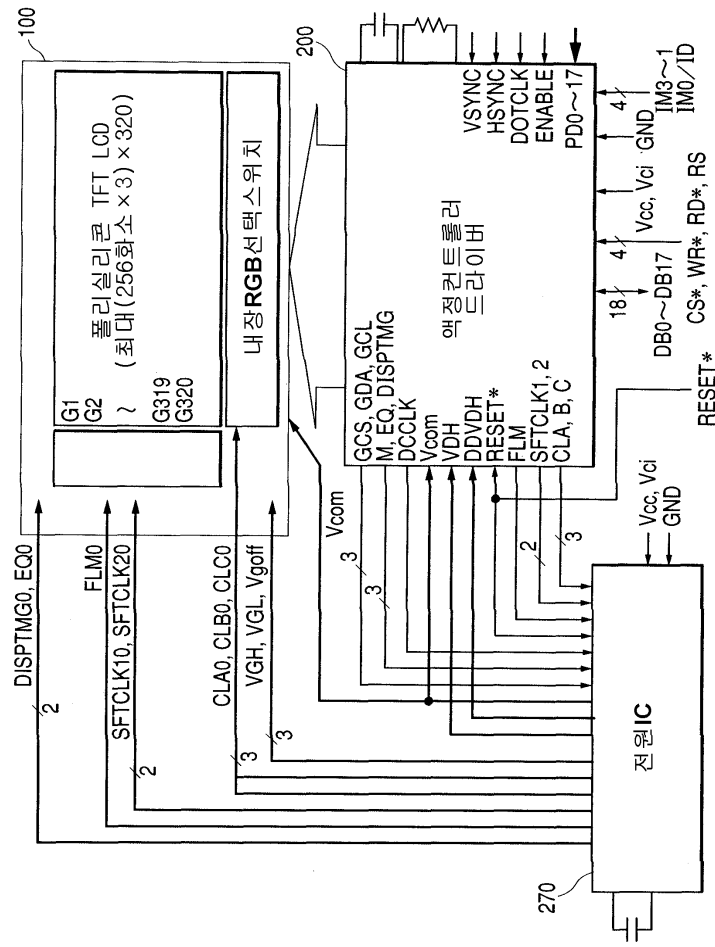


도면2

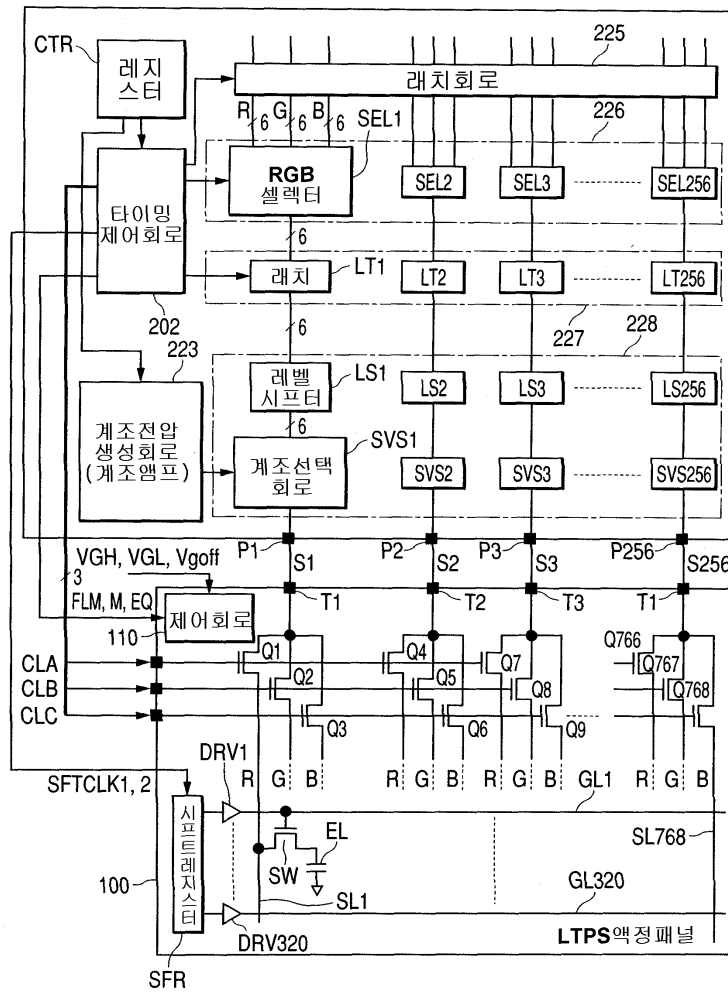




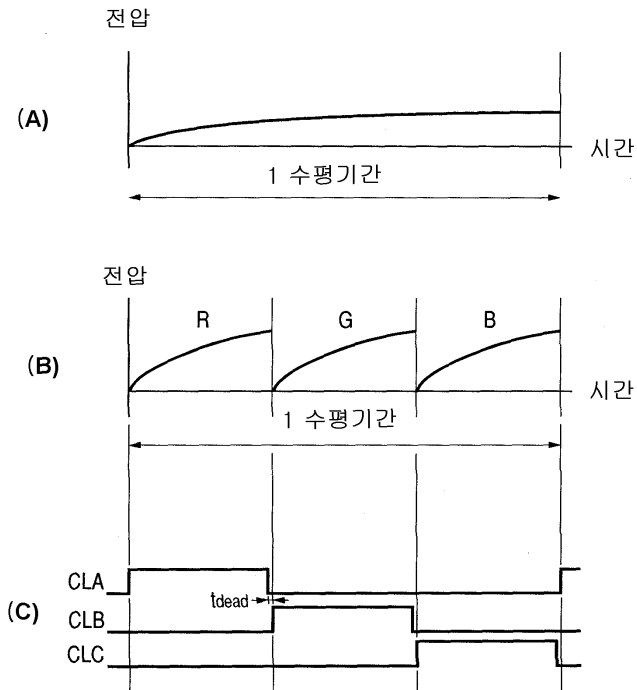
도면3



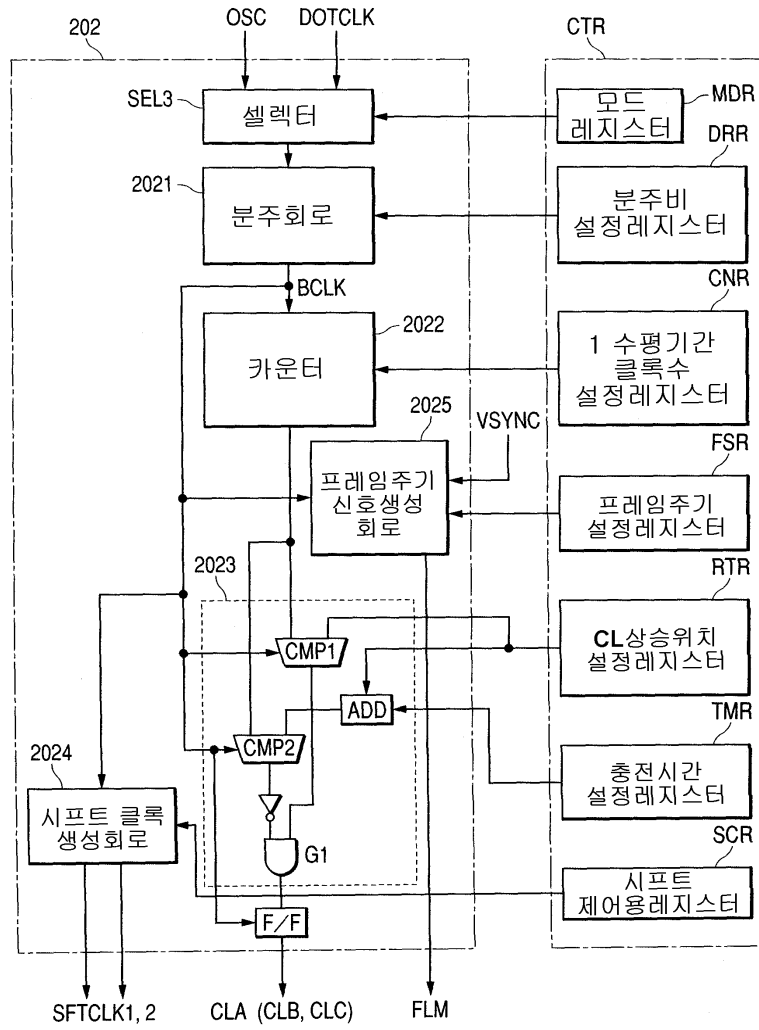
도면4



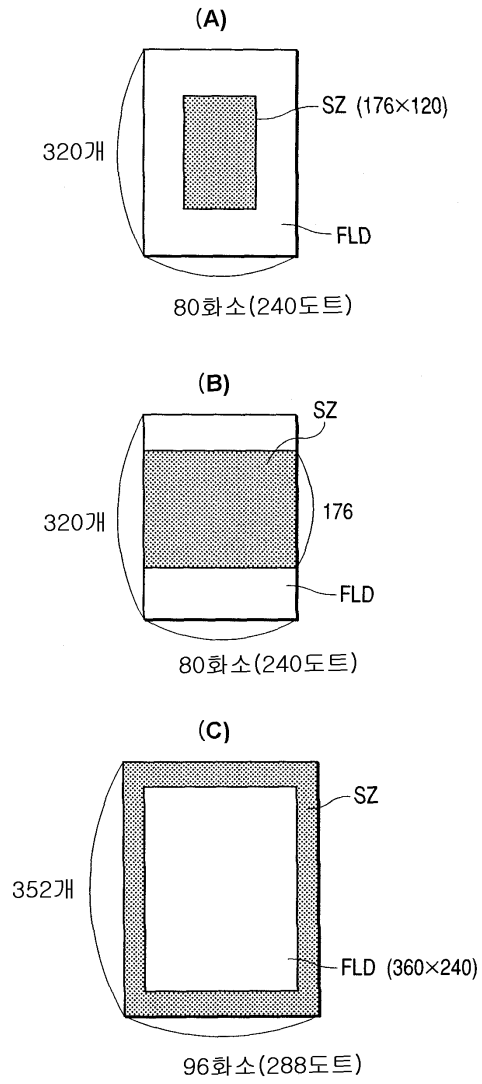
도면5



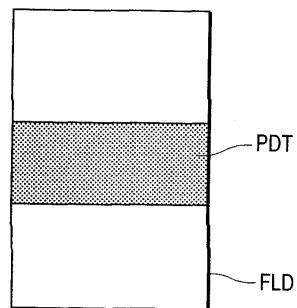
도면6



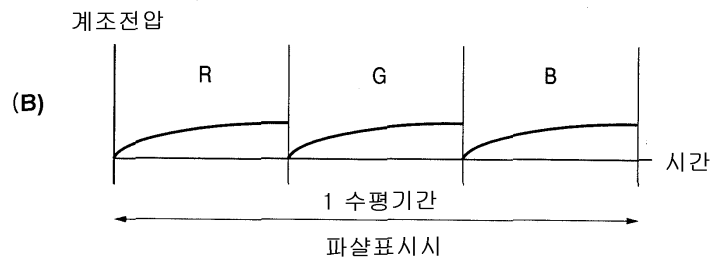
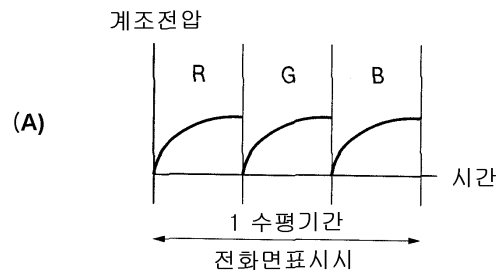
도면7



도면8



도면9



도면10

