



(19)  
Bundesrepublik Deutschland  
Deutsches Patent- und Markenamt

(10) **DE 601 04 821 T2 2005.08.18**

(12) **Übersetzung der europäischen Patentschrift**

(97) **EP 1 259 288 B1**

(51) Int Cl.7: **A61N 1/365**

(21) Deutsches Aktenzeichen: **601 04 821.0**

(86) PCT-Aktenzeichen: **PCT/US01/05898**

(96) Europäisches Aktenzeichen: **01 911 146.7**

(87) PCT-Veröffentlichungs-Nr.: **WO 01/062142**

(86) PCT-Anmeldetag: **23.02.2001**

(87) Veröffentlichungstag  
der PCT-Anmeldung: **30.08.2001**

(97) Erstveröffentlichung durch das EPA: **27.11.2002**

(97) Veröffentlichungstag  
der Patenterteilung beim EPA: **11.08.2004**

(47) Veröffentlichungstag im Patentblatt: **18.08.2005**

(30) Unionspriorität:  
**513044 25.02.2000 US**

(84) Benannte Vertragsstaaten:  
**DE, FR**

(73) Patentinhaber:  
**Medtronic, Inc., Minneapolis, Minn., US**

(72) Erfinder:  
**SCHU, A., Carl, Plymouth, US; GREENINGER, R.,  
Daniel, Coon Rapids, US; THOMPSON, L., David,  
Andover, US**

(74) Vertreter:  
**Hössle Kudlek & Partner, Patentanwälte, 70184  
Stuttgart**

(54) Bezeichnung: **IMPLANTIERBARES MEDIZINISCHES GERÄT MIT SELBSTGETAKTETER LOGIK**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

**Beschreibung**

## GEBIET DER ERFINDUNG

**[0001]** Diese Erfindung bezieht sich allgemein auf implantierbare medizinische Vorrichtungen und insbesondere auf eine verbesserte Betriebssystemarchitektur, die eine selbsttaktende Logik enthält, um den Leistungsverbrauch zu verringern und die Verarbeitungsfähigkeiten zu erhöhen und zu verbessern.

## HINTERGRUND DER ERFINDUNG

**[0002]** Aus dem Stand der Technik ist eine breite Vielfalt implantierbarer medizinischer Vorrichtungen (IMDs) bekannt, die eine elektronische Schaltungsanordnung verwenden, um eine elektrische Stimulation von Körpergewebe zu schaffen und/oder eine physiologische Bedingung zu überwachen. Im Gebiet sind eine Anzahl IMDs verschiedener Typen bekannt, die ausgewähltem Körpergewebe elektrische Stimulationsimpulse zuführen und typisch einen implantierbaren Impulsgenerator (IPG) zum Erzeugen der Stimulationsimpulse unter vorgeschriebenen Bedingungen und wenigstens eine Leitung, die eine Stimulationselektrode trägt, um die Stimulationsimpulse dem ausgewählten Gewebe zuzuführen, umfassen. Beispielsweise sind Herzschrittmacher und implantierbare Kardioverter/Defibrillatoren (ICDs) entwickelt worden, um während Episoden einer Bradykardie eine gewünschte Herzfrequenz aufrecht zu halten oder um bei Erfassung maligner Tachyarrhythmien auf das Herz Kardioversions- oder Defibrillationstherapien anzuwenden. Weitere IMDs sind entwickelt worden, um auf Nerven, das Gehirn, Muskelgruppen und andere Organe und Körpergewebe eine elektrische Stimulation oder andere Therapien, z. B. Arzneimittel, anzuwenden, um eine Vielzahl von Bedingungen zu behandeln.

**[0003]** Während der letzten 40 Jahre haben sich diese IMDs von verhältnismäßig voluminösen, groben und kurzlebigen Vorrichtungen, die einfache Stimulationstherapien und Überwachungsfunktionen bereitstellen, zu komplexen, langlebigen und miniaturisierten IMDs, z. B. Herz-IMDs, entwickelt, die eine breite Vielfalt von Schrittmacher- und/oder Kardioversions- und Defibrillationstherapien und/oder Überwachungsfunktionen bereitstellen. Es sind zahlreiche weitere programmierbare Funktionen integriert worden einschließlich einer verbesserten Fähigkeit zum Erfassen und Unterscheiden von Herzarrhythmien, zum Speichern von Daten und zur Aufwärtsstrecken-telemetrie von Daten, die sich auf Arrhythmieepisoden und angewendete Therapien (wenn überhaupt) beziehen. Außerdem sind in diese IMDs die Fähigkeiten zum Abfragen gespeicherter Vorrichtungsdaten und zum Beginnen der Echtzeit-Aufwärtsstreckentelemetrie physiologischer Daten, z. B. des Echt-

zeit-Herz-EGM und des Blutdrucks und dergleichen, integriert worden.

**[0004]** Die frühesten implantierbaren Schrittmacher-IPGs verwendeten sehr einfache Analogschaltungsschaltzillatoren, die durch diskrete Transistoren und weitere Schaltungskomponenten gebildet waren und sehr kurzlebig und elektrisch ineffizient waren. Es wurden eine integrierte Schaltungstechnologie (IC-Technologie) und Batterieverbesserungen vorgenommen, die die hermetische Abdichtung der IMD-Gehäuse ermöglichten, die Zuverlässigkeit verbesserten und die Betriebslebensdauer der IMD verlängerten. Die MEDTRONIC®-Schrittmacher-IPGs SPECTRAX® integrierten eine analoge IC mit einer digitalen IC zu einer Betriebssystemarchitektur einer digitalen getakteten Logik, die eine Anordnung hochentwickelter Betriebsfunktionen, die Programmierbarkeit der Betriebsarten und Parameter, die Datenspeicherung und Aufwärtsstrecken-Telemetriefunktionen schaffte. Nachfolgende Generationen der IMDs dieses Typs enthielten durch weitere Verbesserungen in Bezug auf die Schaltungsanordnung erhöhte Betriebsarten und Funktionen sowie langlebige Niederspannungsbatterien mit niedriger Stromabgabe. Unlängst sind eine große Anzahl von IMD-Systemarchitekturen entwickelt worden, die kundenspezifisch entworfene Mikrocomputer enthalten, die einen Mikroprozessor, einen RAM und einen ROM, einen Bus und verwandte Elemente eines typischen Mikrocomputers sowie eine weitere Steuerlogik, einen Speicher, eine Eingangssignalverarbeitungs-Schaltungsanordnung und eine Therapiezufuhr ausgabe-Schaltungsanordnung enthalten. Die Komplexität der Schaltungsanordnung, die bereitgestellten Funktionen, die Langlebigkeit und die Zuverlässigkeit der IMDs sind sämtlich drastisch gestiegen, während sich die Größe der IMDs verringert hat.

**[0005]** Momentane IMD-Betriebssystemarchitekturen sind typisch in zwei oder mehr ICs und diskreten Komponenten ausgeführt, die auf einem Substrat (oder auf mehreren Substraten) angebracht sind, die Hybridherstellungs-Schaltungsanordnungstechniken verwenden. Bestimmte der ICs oder die Schaltungsanordnung in einer besonderen IC führen analoge Funktionen, die Eingangssignalverarbeitung und die Ausgangstherapiezufuhr aus. Es sind digitale Logik-ICs oder eine digitale Schaltungsanordnung ausgebildet, die die Komplementär-Metalloxid-Halbleiter-Herstellungstechnologie (CMOS-Herstellungstechnologie) verwenden. Die digitalen Logik-ICs führen Signalverarbeitungs-, Zeitgebungs- und Zustandsänderungsfunktionen, die eine Boolesche Logik ausführen, aus, die synchron durch einen systemweiten Taktgeber getaktet werden, und werden hier als "getaktete Logik"-ICs oder -schaltungen bezeichnet.

**[0006]** Der Leistungsverbrauch von CMOS-Schal-

tungen besteht allgemein aus zwei Leistungsverbrauchs-faktoren, d. h. einem "dynamischen" Leistungsverbrauch und einem "statischen" Leistungsverbrauch. Da der Ruhestrom solcher Schaltungen null ist, ist der statische Leistungsverbrauch lediglich durch Stromlecks bedingt. Der dynamische Leistungsverbrauch ist durch den Strom bedingt, der zum Laden interner und Lastkapazitäten während des Schaltens, d. h. zum Laden und Entladen dieser Kapazitäten, erforderlich ist, und ist für die CMOS-Technologie die vorherrschende Form des Leistungsverbrauchs. Die dynamische Leistung (P) für die CMOS-Schaltung ist in Übereinstimmung mit der Formel  $P = CV_{DD}^2F$  eine Funktion der Knotenkapazität (C), der Takt- oder Schaltfrequenz (F) und der Versorgungsspannung ( $V_{DD}$ )

**[0007]** In Übereinstimmung mit dieser Formel für den dynamischen Leistungsverbrauch (P-Verbrauch) sind bei CMOS-IC-Entwürfen herkömmlich Bemühungen unternommen worden, um die Versorgungsspannung für eine gesamte Vorrichtung (z. B. eine Hybridvorrichtung oder eine IC) zu verringern, um die minimal erforderliche Leistung zu liefern, um die gesamte getaktete Logik der Vorrichtung zuverlässig zu betreiben. Beispielsweise wurde die Logikschaltungsanordnung in den Medtronic-Schrittmacher-IPGs SYMBIOS® durch einen Spannungsregler mit Leistung versorgt, der die IC-Versorgungsspannung auf eine "Schwellenwertsummen"-Versorgung steuert. Dieser Regler stellte für die IC eine Versorgung (d. h.  $V_{DD}$ ) von mehreren hundert Millivolt über der Summe der n-Kanal- und p-Kanal-Schwellenwerte der CMOS-Transistoren, aus denen die IC besteht, bereit. Dieser Regler war hinsichtlich Herstellungsschwankungen der Transistorschwellenwerte selbstkalibrierend. Dieser gleiche Zugang des Spezifizierens einer ausreichend hohen Spannung zur Berücksichtigung von Herstellungsschwankungen wird selbst dann befolgt, wenn in dem IMD-System lediglich eine einzelne solche CMOS-IC verwendet wird. Somit kann durch die CMOS-IC oder CMOS-ICs des IMD-Betriebssystems in der Praxis übermäßige Leistung verbraucht werden.

**[0008]** Andere IMDs haben den Leistungsverbrauch auf andere verschiedene Weise verringert, z. B. durch Stilllegen analoger Blöcke und/oder durch Abschalten der Takte bzw. Taktgeber zu bzw. bezüglich Logikblöcken, die zu besonderen Zeiten nicht verwendet werden. In dem gemeinsam übertragenen US-Patent Nr. 5.916.237 ist vorgeschlagen, dass die ausgewählten Abschnitten der digitalen Logikschaltungsanordnung in IMDs zugeführte Leistung zwischen Leistungs-EIN- und Leistungs-AUS-Normalzuständen zyklisch geändert wird, um den statischen Leistungsverbrauch zu verringern. In vielen Anwendungen kann der größte Teil der digitalen Logikschaltungsanordnung zu verschiedenen Zeiten während jedes Systemtaktzyklus ausgeschaltet werden, was

den statischen Leistungsverbrauch und den durchschnittlichen Leistungsverbrauch der digitalen getakteten Logikschaltungsanordnung verringert.

**[0009]** Außerdem verwenden die mikroprozessor-gestützten IMDs, die von praktisch allen Schrittmacher- und ICD-Herstellern geliefert werden, historisch einen „Burst-Clock“ bzw. "Bündeltakt"-Entwurf, um für verhältnismäßig kurze Zeitperioden Verarbeitungsoperationen mit einer verhältnismäßig hohen Taktrate (z. B. allgemein 500–1000 kHz) auszuführen, um den Nutzen eines "Tastgrads" zu erzielen, um einen Durchschnitts-Stromzug zu verringern. Für die weitere Zeitgebungs- und Steuerschaltungsanordnung und/oder für den Prozessor wird, wenn sie nicht in der Bündeltaktbetriebsart mit hoher Taktrate sind, ein Takt mit viel niedrigerer Frequenz (z. B. allgemein 32 kHz) verwendet. Einige wenige veranschaulichende Beispiele, die die Verwendung eines Bündeltakts beschreiben, sind in den US-Patenten Nr. 4.561.442, 5.022.395, 5.154.170 und 5.388.578 gegeben.

**[0010]** Selbst mit diesen Verbesserungen leiden getaktete Logik-CMOS-Schaltungen, die aus Logikgattern, Flipflops und anderen in IMD-Systemarchitekturen verwendeten Booleschen Logikblöcken zusammengesetzt sind, an mehreren Einschränkungen und Nachteilen. Um die gesamte getaktete Logik zu erreichen, muss die Taktverteilung als ein Taktgeberbaum diskreter elektrischer Leiter oder Leitungen über den vollständigen IC-Chipbereich geleitet werden. Der Taktgeberbaum verbraucht IC-Chip-Grundfläche, die verwendet werden könnte, um Vorrichtungsfunktionen oder die Speicherkapazität zu erhöhen, leitet Leistung als Wärme ab und erhöht den Gesamtleistungszug der IC, was die Lebensdauer der IMD-Batterie verringert. Wegen möglicher Taktlaufzeitdifferenzen und den durch Wettlaufsituationen erzeugten resultierenden Zeitgebungsfehlern sind in getakteten Logikschaltungen eine komplexe Zeitgebungsanalyse und Analyse und Simulation des Entwurfs des ungünstigsten Falls erforderlich, um die Entwurfsintegrität sicherzustellen. Folglich ist es wünschenswert, die Verwendung der durch den Taktgeberbaum belegten IC-Grundfläche minimal zu machen, die Entwurfsanalyse und -simulation der IMD-Systemarchitektur zu vereinfachen und den Leistungsverbrauch zu verringern.

**[0011]** Eine Zeit lang stützten sich frühe, große und verhältnismäßig primitive Universalcomputer nicht auf eine getaktete Logik oder CMOS-Schaltungsanordnung, sondern arbeiteten stattdessen asynchron. Allerdings ersetzten getaktete Computersystemarchitekturen die frühen asynchronen Architekturen, wobei sich die Computertaktgeschwindigkeiten ständig erhöht haben. Die Erhöhung der üblicherweise als Schaltgeschwindigkeit bezeichneten Geschwindigkeit, mit der eine digitale Logikvorrichtung

zwischen den Logikzuständen übergeht, ist lange eine Hauptmotivation hinter vielen Fortschritten auf dem Halbleitergebiet zur Erhöhung der Rechen- und Signalverarbeitungsleistung. Allerdings führt die Erhöhung der Schaltgeschwindigkeit einer getakteten Logikschaltung zu einer proportionalen Zunahme der dynamischen Leistung (P), die durch die Schaltungsanordnung verbraucht wird, da sie wie oben beschrieben häufiger zwischen den Logikzuständen schaltet. In den in Personal Computern verwendeten Mikroprozessoren mit hoher Taktrate wird die dynamische Leistung (P) als Wärme abgeleitet, was Lüfter und große Wärmesenken erfordert, um eine zerstörende Wärmezunahme zu vermeiden.

**[0012]** In einem Bemühen, das Stützen auf schnelle Takte bzw. Taktgeber in sehr schnell getakteten Logikschaltungen, die in Rechen- und Telekommunikationsvorrichtungen verwendet werden, zu verringern, sind in den letzten Jahren eine Vielzahl selbsttaktender oder asynchroner Logikschemata konstruiert worden. Somit sind selbsttaktende oder asynchrone Logiksysteme vorgeschlagen worden, um die Taktgeberbäume in solchen schnellen ICs für diese Anwendungen zu beseitigen oder minimal zu machen.

**[0013]** Um kleine, langlebige IMDs zu erreichen, die von Ärzten und Patienten bevorzugt werden, sind in den letzten Jahren außerdem die Anforderungen an die Rechenleistung in IMDs drastisch gestiegen, während die Größe der Schaltungsanordnung, der Batterien und weiterer Komponenten verringert worden ist. Es ist wünschenswert, die Größe und den Leistungsverbrauch weiter zu verringern und die Verarbeitungsfähigkeiten dieser IMDs zu erhöhen und zu verbessern.

**[0014]** Gemäß einem Aspekt schafft die vorliegende Erfindung eine implantierbare medizinische Vorrichtung, die dem Körper eines Patienten eine Therapie zuführt und/oder einen physiologischen Zustand eines Patienten überwacht, mit:  
einer Batterie, die Batterieenergie bereitstellt; und  
einem Betriebssystem, das mit der Batterieenergie gespeist wird, Steuerungs- sowie Zeitgebungsfunktionen bereitstellt und in wenigstens einer integrierten Schaltung ausgeführt ist, ferner mit:  
einem Systemtaktgeber, der mit der Batterieenergie gespeist wird und Taktsignale bereitstellt;  
einer getakteten Logikschaltung, die auf der integrierten Schaltung ausgebildet ist und in Reaktion auf den Systemtakt definierte Schaltungsfunktionen zeitlich synchron mit den Systemtaktsignalen ausführt; und  
einem Taktgeberbaum, der auf der integrierten Schaltung ausgebildet ist und die Taktsignale von dem Systemtaktgeber mit der getakteten Logikschaltung koppelt; gekennzeichnet durch  
wenigstens eine selbsttaktende Logikschaltung, die auf der integrierten Schaltung ausgebildet ist und definierte Schaltungsfunktionen unabhängig von dem

Systemtaktgeber bzw. Systemtakt ausführt, durch der Taktgeberbaum minimal ausgebildet ist und Taktenergie sparsam verbraucht wird.

**[0015]** Gemäß einem weiteren Aspekt wird eine implantierbare medizinische Überwachungseinrichtung zum Überwachen eines physiologischen Zustandes eines Patienten geschaffen, mit:  
physiologischen Sensormitteln, die ein physiologisches Erfassungssignal entwickeln;  
einem Betriebssystem, das Steuerungs- und Zeitgebungsfunktionen bereitstellt und in wenigstens einer integrierten Schaltung, die aus selbsttaktenden Logikschaltungen gebildet ist, ausgeführt ist, ferner mit:  
einem Signalprozessor, der das physiologische Erfassungssignal verarbeitet und eine Anzahl von selbsttaktenden Logikelementen umfasst, die zu einer Kette ausgebildet sind, die das physiologische Signal an einem Eingang empfangen, das physiologische Signal verarbeiten und das verarbeitete physiologische Signal nach einer Ausbreitungsverzögerung der selbsttaktenden Logik an einem Ausgang bereitstellt;  
einem Speicher mit Speicherplätzen, um die verarbeiteten physiologischen Erfassungssignaldaten zu speichern; und  
Mitteln zum Auslösen der Speicherung der verarbeiteten physiologischen Erfassungssignaldaten an den Speicherplätzen.

**[0016]** Gemäß einem weiteren Aspekt wird eine implantierbare medizinische Vorrichtung geschaffen, die von einer Batterie mit Leistung versorgt wird, um einem Patienten in Abhängigkeit von einem physiologischen Zustand des Patienten eine Therapie zuzuführen, mit:  
physiologischen Sensormitteln zum Entwickeln eines physiologischen Erfassungssignals;  
einem Signalprozessor, der das physiologische Erfassungssignal verarbeitet und mehrere selbsttaktende Logikelemente umfasst, die zu einer Kette ausgebildet sind, die das physiologische Signal an einem Eingang empfängt, das physiologische Signal verarbeitet und das verarbeitete physiologische Signal nach einer Ausbreitungsverzögerung der selbsttaktenden Logik an einem Ausgang bereitstellt;  
einem Betriebssystem, das in wenigstens einer integrierten Schaltung ausgeführt ist, die aus selbsttaktenden Logikschaltungen ausgebildet ist, das verarbeitete physiologische Signal empfängt und ein Therapieauslösungssignal erzeugt; und  
Therapiezufuhrmitteln, die die Therapie bei Empfang eines Therapiezufuhrauslösungssignals zuführen.

**[0017]** Somit wird in IMD-Systemarchitekturen, die in einer einzelnen IC oder in zwei oder mehr ICs ausgeführt sind, in Übereinstimmung mit der vorliegenden Erfindung anstelle der getakteten Logik die selbsttaktende Logik verwendet, die alternativ taktlose Logik oder asynchrone Logik genannt wird. Vor-

zugsweise implementiert die selbsttaktende Logik digitale Signalprozessoren (DSPs), die Analog/Digital-Signalumsetzer (ADC-Signalumsetzer), eine Zustandsmaschine oder die Komponenten von Mikroprozessorkernen, z. B. die CPU, Arithmetik-Logik-Einheiten (ALU), chipintegrierten RAM und ROM und Daten- und Steuerbusse, sowie weitere Logikeinheiten, z. B. zusätzlichen RAM und ROM, einen Direktspeicheradressen-Controller (DMA-Controller), einen Blockverschieber/-leser, eine Berechnungseinrichtung für zyklischen Redundanzcode (CRC-Berechnungseinrichtung) und bestimmte Aufwärtsstrecken- und Abwärtsstrecken-Telemetriesignal-Verarbeitungsstufen, enthalten.

**[0018]** Darüber hinaus kann die selbsttaktende CMOS-Logik in einer Weise, die die Größe des Taktgeberbaums, der für die getaktete CMOS-Logik dient, minimal macht, eine effiziente Zuordnung der Chipgrundfläche ermöglicht und Herstellungseinsparungen schafft, in die gleiche IC oder in die gleichen ICs mit einer getakteten CMOS-Logik integriert sein.

**[0019]** Die Verwendung der selbsttaktenden Logik mit der getakteten Logik in IMD-ICs verringert vorteilhaft den dynamischen Leistungsverbrauch und die Verlustleistung in dem verbleibenden Taktgeberbaum. Die Verringerung des Taktgeberbaums stellt IC-Chipgrundfläche zur Verfügung, um weitere getaktete und selbsttaktende Logik darin zu integrieren, um den RAM zu erhöhen oder um weitere IMD-Funktionsoperationen hinzuzufügen. Die Verringerung des dynamischen Leistungsverbrauchs und der verfügbaren Grundfläche ermöglicht die Hinzufügung weiterer Merkmale zu dem IMD-Betriebssystem, während eine gewünschte Batterielebensdauer aufrechterhalten wird. Die Verwendung selbsttaktender Logikschaltungen verringert die komplexe Zeitgebungsanalyse und Analyse und Simulation des Entwurfs des ungünstigsten Falls erheblich. In bestimmten IMDs können der Quarzoszillator, der Systemtakt und die Taktgeberbäume insgesamt beseitigt sein.

#### KURZBESCHREIBUNG DER ZEICHNUNG

**[0020]** Diese und weitere Vorteile und Merkmale der vorliegenden Erfindung werden klar, indem diese anhand der folgenden ausführlichen Beschreibung der bevorzugten Ausführungsform der Erfindung besser verständlich wird, wenn sie in Verbindung mit der beigefügten Zeichnung betrachtet wird, in der gleiche Bezugszeichen in allen Figuren gleiche Teile bezeichnen, und in der:

**[0021]** **Fig. 1** ein Blockschaltplan einer Systemarchitektur einer beispielhaften IMD ist, die eine Zufuhr einer Therapie und/oder eine Verarbeitung physiologischer Eingangssignale enthält, in die in Übereinstimmung mit der vorliegenden Erfindung eine getaktete Logik und eine selbsttaktende Logik integriert

sind;

**[0022]** **Fig. 2** ein ausführlicher Blockschaltplan des mikrocomputergestützten Steuerungs- und Zeitgebungssystems und der Schaltung zur Verarbeitung physiologischer Eingangssignale aus **Fig. 1** für eine beispielhafte IMD ist;

**[0023]** **Fig. 3** eine schematische Veranschaulichung einer ersten Form einer selbsttaktenden Logik ist;

**[0024]** **Fig. 4** eine schematische Veranschaulichung einer zweiten Form einer selbsttaktenden Logik ist;

**[0025]** **Fig. 5** ein ausführlicher Blockschaltplan des mikrocomputergestützten Steuerungs- und Zeitgebungssystems und der Schaltung zur Verarbeitung physiologischer Eingangssignale aus **Fig. 1** für ein Mehrkammer-Schrittmachersystem ist;

**[0026]** **Fig. 6** ein ausführlicher Blockschaltplan eines DSP ist, der in selbsttaktenden Logikelementen ausgeführt ist, die für die Verarbeitung physiologischer Eingangssignale verwendet werden.

#### AUSFÜHRLICHE BESCHREIBUNG DER BEVORZUGTEN AUSFÜHRUNGSFORMEN DER ERFINDUNG

**[0027]** Die bevorzugten Ausführungsformen der vorliegenden Erfindung offenbaren bevorzugte Verwendungen selbsttaktender Logikschaltungen gegenüber getakteten Logikschaltungen in IMD-Systemarchitekturen, wo dies möglich ist. Allgemein gesagt, sind in Übereinstimmung mit der vorliegenden Erfindung Funktionen, die von der genauen Messung fester oder veränderlicher Zeitperioden abhängen, unter Verwendung einer getakteten Logik implementiert, während Funktionen, die nicht kritisch zeitabhängig sind, wie etwa Berechnungen, die durch das mikrocomputergestützte Steuersystem ausgeführt werden, in einer selbsttaktenden Logik implementiert sind. Allgemein umfassen zeitabhängige Funktionen, die durch IMDs ausgeführt werden, Zeitperioden in dem Bereich zwischen 0,1 Millisekunden bis zu Stunden, Tagen oder Wochen, wobei für diese Zeitgebung in der vorliegenden Erfindung eine verhältnismäßig niedrige Grundtaktgeschwindigkeit unter Verwendung taktgesteuerter Zeitgeber verwendet wird. Außerdem wird aber betrachtet, dass die Abhängigkeit von taktgestützten Zeitgebern dadurch verringert werden kann, dass ereignis- oder signalausgelöste lokale Zeitgeber oder "monostabile Einrichtungen" in einer in den gemeinsam übertragenen US-Patenten Nr. 5.391.188 und 5.292.342 beschriebenen Weise verwendet werden, um bestimmte Intervalle unabhängig von irgendeinem Taktsignal zu messen.

**[0028]** **Fig. 1** zeigt eine Systemarchitektur einer in den Körper 10 eines Patienten implantierten beispielhaften IMD **100**, die eine Zufuhr einer Therapie und/oder die Verarbeitung physiologischer Eingangssignale schafft und in die in Übereinstimmung mit der vorliegenden Erfindung wahlweise eine getaktete Logik und eine selbsttaktende Logik integriert sind. Die typische IMD **100** besitzt eine Systemarchitektur, die um ein mikrocomputergestütztes Steuerungs- und Zeitgebungssystem **102** konstruiert ist, dessen hoher Entwicklungsstand und Komplexität sich je nach dem Typ und den darin integrierten Funktionsmerkmalen ändern. Die Funktionen des mikrocomputergestützten IMD-Steuerungs- und -Zeitgebungssystems **102** werden durch Firmware und programmierte Softwarealgorithmen, die im RAM und im ROM einschließlich des PROM und des EEPROM gespeichert sind, gesteuert und werden unter Verwendung einer CPU, ALU usw. einer typischen Mikroprozessorkernarchitektur ausgeführt. Das mikrocomputergestützte IMD-Steuerungs- und -Zeitgebungssystem **102** kann außerdem eine Überwachungsschaltung, einen DMA-Controller, einen Blockverschieber/-leser, eine CRC-Berechnungseinrichtung sowie eine weitere spezifische Logikschaltungsanordnung enthalten, die in einer im Gebiet gut bekannten Weise durch einen chipintegrierten Datenbus, einen chipintegrierten Adressenbus und chipintegrierte Leistungs-, Takt- und Steuersignalleitungen in Pfaden oder Bäumen miteinander gekoppelt sind. In Übereinstimmung mit der vorliegenden Erfindung ist das Stützen auf ein Taktsignal minimal gemacht, um den Taktgeberbaum ähnlich minimal auszubilden.

**[0029]** Außerdem können die Steuerung und Zeitgebung der IMD **100** selbstverständlich mit hierfür vorgesehener Schaltungshardware, wie sie z. B. in den oben erwähnten '188-er und '342-er Patenten beschrieben ist, oder mit einer Zustandsmaschinenlogik anstelle eines programmierten Mikrocomputers ausgeführt werden. Um Zustandsübergänge asynchron auszuführen, kann eine Zustandsmaschine vorteilhaft in selbsttaktender Logik implementiert sein.

**[0030]** Außerdem enthält die IMD **100** typisch eine Patientenschnittstellen-Schaltungsanordnung **104** zum Empfangen von Signalen von Sensoren oder Elektroden, die sich an spezifischen Stellen des Körpers 10 eines Patienten befinden, und/oder zum Zuführen einer Therapie an eine Stelle des Körpers eines Patienten. Somit umfasst die typische Patientenschnittstellen-Schaltungsanordnung **104** ein Therapiezufuhrsystem **106** und/oder eine Schaltung **108** zur Verarbeitung physiologischer Eingangssignale oder einfach das eine oder das andere.

**[0031]** Die Schaltung **108** zur Verarbeitung physiologischer Eingangssignale ist mit Elektroden und/oder physiologischen Sensoren an oder in dem

Gehäuse der IMD **100** oder mit Elektroden und/oder physiologischen Sensoren, die sich, typisch an distalen Abschnitten länglicher Leitungen, an von dem IMD-Gehäuse entfernten Stellen befinden, gekoppelt. Im letzteren Fall sind die durch diese Sensoren entwickelten oder durch die Elektroden fließenden physiologischen Signale mittels länglicher Leitungen oder Katheter gekoppelt oder werden durch den Körper zu der Schaltung **108** zur Verarbeitung physiologischer Eingangssignale übertragen. In Übereinstimmung mit einem Aspekt der vorliegenden Erfindung ist die Schaltung **108** zur Verarbeitung physiologischer Eingangssignale aus einer selbsttaktenden Logikschaltungsanordnung ausgebildet.

**[0032]** Wie in dem gemeinsam übertragenen US-Patent Nr. 5.331.966 und in der gemeinsam übertragenen PCT-Veröffentlichung WO 98/02209 offenbart ist, kann die IMD **100** eine implantierbare Herzüberwachungseinrichtung ohne ein Therapiezufuhrsystem **106**, z. B. eine implantierbare EGM-Überwachungseinrichtung für das Aufzeichnen des Herzelektrogramms von Elektroden fern von dem Herzen, umfassen. Alternativ kann die IMD **100** eine implantierbare hämodynamische Überwachungseinrichtung (IHM) für das Aufzeichnen des Herzelektrogramms und anderer von einem Sensor abgeleiteter physiologischer Signale, z. B. des Blutdrucks und/oder von Blutgasen und/oder der Temperatur und/oder der elektrischen Impedanz des Herzens und/oder der Brust und/oder der Patientenaktivität, umfassen. Der einführbare Medtronic®-Schleifenschreiber REVEAL® mit EGM-Elektroden in einem beabstandeten Gehäuse ist ein Beispiel des Ersteren, während der Medtronic®-IHM CHRONICLE®, der mit einer kapazitiven Druck- und Temperaturerfassungsleitung und mit EGM-Erfassungselektroden des in dem gemeinsam übertragenen US-Patent Nr. 5.564.434 beschriebenen Typs gekoppelt ist, ein Beispiel des Letzteren ist.

**[0033]** In diesen Überwachungseinrichtungs-Ausführungsformen werden die physiologischen Daten, z. B. das Herz-EGM und/oder die von einem Sensor abgeleiteten Daten, typisch zur Aufwärtsstreckentelemetrie zu einem externen Programmiergerät **110** im RAM in dem mikrocomputergestützten Steuerungs- und Zeitgebungssystem **102** gespeichert, wenn die IMD **100** von dem Programmiergerät **110** einen Abwärtsstreckentelemetrie-Abfragebefehl empfängt. Die Datenspeicherung wird entweder auf periodischer Grundlage durch einen Zeitgeber der IMD **100** oder bei Erfüllung bestimmter Ereignisermittlungskriterien durch eine Ermittlungslogik in der Schaltung **108** zur Verarbeitung physiologischer Eingangssignale ausgelöst. In einigen Fällen wird für den Patienten ein Magnet **116** oder ein vereinfachtes externes Programmiergerät **110** bereitgestellt, die über die subkutan implantierte IMD **100** angewendet werden können, um eine physiologische Datenspeicherung auszulösen, wenn der Patient bestimmte Symptome



erfährt. Auf jeden Fall können ereignisbezogene Daten, z. B. das Datum und die Zeit, zusammen mit den gespeicherten Episodendaten für die Aufwärtsstreckentelemetrie in einer späteren Abfragesitzung gespeichert werden.

**[0034]** Die Therapiezufuhr-IMDs **100** enthalten das Therapiezufuhrsystem **106**, das eine Vielzahl von Formen annehmen kann und typisch das Zuführen einer elektrischen Stimulation zu Körpermuskelgruppen, zum Herzen, zum Gehirn, zu anderen Organen, zu ausgewählten Nerven und zu der Wirbelsäule oder die Zufuhr von Arzneimitteln zu Organen zur Therapiebehandlung oder zur Wirbelsäule zur Schmerzlinderung umfasst. Selbstverständlich besitzen die meisten dieser Therapiezufuhr-IMDs außerdem eine Schaltung **108** zur Verarbeitung physiologischer Eingangssignale, die physiologische Signale verarbeitet, die zum Auslösen oder Modulieren der Therapiezufuhr verwendet und als physiologische Signaldaten zur späteren Auslesung wie oben beschrieben gespeichert werden.

**[0035]** In Bezug auf die Konfigurationen der Therapiezufuhrvorrichtungen können die IMD **100** und das Therapiezufuhrsystem **106** so konfiguriert sein, dass sie eine implantierbare Herzhilfsvorrichtung oder -pumpe betreiben, die in Patienten implantiert ist, die eine Herztransplantationsoperation erwarten. In diesem Fall können der abgeleitete relative Blutdruckwert und/oder Temperaturwert dazu verwendet werden, die Tätigkeit der Pumpe zu modulieren, um ein angemessenes Herzzeitvolumen aufrechtzuerhalten. Die IMD **100** und das Therapiezufuhrsystem **106** können außerdem als ein Kardiomyostimulator konfiguriert sein, um einen operativ um das Herz gewickelten Muskel synchron mit Herzdepolarisationen zu stimulieren, um das Herzzeitvolumen eines erkrankten Herzens zu erhöhen.

**[0036]** Die IMD **100** und das Therapiezufuhrsystem **106** können so konfiguriert sein, dass sie eine Substanzzufuhrvorrichtung oder -pumpe enthalten, die mit einem geeigneten Katheter gekoppelt ist, der zu einer Stelle des Körpers eines Patienten verläuft, um eine Substanz, z. B. ein Therapie- oder Diagnosemittel oder ein Arzneimittel aus einem Vorratsbehälter, zuzuführen. Zum Beispiel kann dem Herzen oder dem Gefäßsystem des Patienten ein Arzneimittel zur Behandlung des Bluthochdrucks zugeführt werden oder kann der Wirbelsäule ein Schmerzmittel zugeführt werden, um hartnäckige Schmerzen zu lindern.

**[0037]** Alternativ kann die IMD **100** als Herzstimulator konfiguriert sein, um Herzsignale zu erfassen und dem Herzen durch das Therapiezufuhrsystem **106** Schrittmacherimpulse oder Kardioversions-/Defibrillationsstöße zuzuführen. Die IMD **100** kann als Teil des IMD-Therapiezufuhrsystems **106** irgendeines oder eine Kombination eines Antitachykardie-Schrittmachers, eines Antibradykardie-Schrittmachers, eines Kardioverters und/oder eines Defibrillators mit geeigneten Leitungen und Elektroden, die zum Herzen des Patienten verlaufen, enthalten.

**[0038]** Ähnlich können die IMD **100** und das Therapiezufuhrsystem **106** mit geeigneten leitungsgestützten Elektroden als Tiefenhirnstimulator zur Steuerung der Parkinson-Erkrankung oder als ein Wirbelsäulenstimulator oder Nervenstimulator zur Schmerzsteuerung konfiguriert sein. Die IMD und das Therapiezufuhrsystem **106** können mit geeigneten Elektroden und/oder Sensoren konfiguriert sein, um eine Herzischämie zu ermitteln und eine kompensierende autonome Nervenstimulation zu liefern.

**[0039]** Außerdem können die IMD **100**, das Therapiezufuhrsystem **106** und die Schaltung **108** zur Verarbeitung physiologischer Eingangssignale als ein Gehörgangsschneckenimplantat konfiguriert sein, das auf Sensorschallwandlereingaben reagiert und eine Stimulation für die Gehörgangsschnecke bereitstellt.

**[0040]** Dies sind lediglich beispielhafte Konfigurationen der IMD **100**, des Therapiezufuhrsystems **106** und der Schaltung **108** zur Verarbeitung physiologischer Eingangssignale zur Therapiezufuhr und/oder Überwachung. In allen Fällen bestimmt das mikrocomputergestützte Steuerungs- und Zeitgebungssystem **102** unter Verwendung eines geeigneten programmierbaren Betriebsalgorithmus alle Betriebsfunktionen. Außerdem zeigt [Fig. 1](#) andere typische Komponenten, die in irgendeiner dieser Therapiezufuhr- und/oder Überwachungskonfigurationen für eine IMD **100** üblich sind.

**[0041]** Beispielsweise besitzen die meisten solchen IMDs programmierbare Betriebsarten und Parameter, die im RAM in dem mikrocomputergestützten Steuerungs- und Zeitgebungssystem **102** gespeichert sind. Die Betriebsarten und Parameterwerte können in einer im Gebiet bekannten Weise unter Verwendung des externen Programmiergeräts **110** fern programmiert werden, um Befehle und Werte in einer Abwärtstelemetriestrecke **114** zwischen der externen Telemetrieantenne **112** und der IMD-Telemetrieantenne **134** zu übertragen, und können in der Telemetrie-E/A-Schaltung **124** empfangen und decodiert werden. Außerdem wird in momentanen Programmier- und Abfrageprotokollen typisch das Anlegen eines Magnetfelds an einen auf das Feld reagierenden IMD-Schalter **130**, z. B. an einen Reed-Schalter oder MAGFET, gefordert, um ein Telemetriesteuersignal RS von dem Reed-Schalter **120** bereitzustellen, um Kommunikationen zwischen der IMD **100** und dem externen Programmiergerät **110** zu ermöglichen. Das oben erwähnte '188-er und das oben erwähnte '342-er Patent offenbaren ein alternatives Programmierprotokoll, das einfach den Magneten

**116** und einen als den IMD-Schalter **130** verwendeten MAGFET verwendet, um in einer preiswerten Schrittmachersystemarchitektur Programmierungsänderungen vorzunehmen. Es sind andere Telemetrieprotokolle offenbart worden, die bei größerer Entfernung zwischen den Antennen **112** und **134** arbeiten und sich nicht auf das durch ein Magnetfeld induzierte Schließen des IMD-Schalters **130** stützen.

**[0042]** Alle momentanen IMDs stützen sich auf eine Elektroenergiequelle, die das IMD-Betriebssystem, das die Schaltungsanordnung der IMD **100** enthält, mit Leistung versorgt und die irgendwelche elektromechanischen Vorrichtungen, z. B. Ventile, Pumpen usw. einer Zufuhrvorrichtung-IMD, mit Leistung versorgt oder die die Stimulationselektroenergie eines ICD-Stoßgenerators, eines Herzschrittmacher-Impulsgenerators oder eines anderen elektrischen Stimulationsgenerators liefert. Die typische Energiequelle ist eine Niederspannungsbatterie **136** mit hoher Energiedichte, die mit einer Leistungsversorgungs-/POR-Schaltung **126** mit einer Einschalt-Rücksetz-Fähigkeit (POR-Fähigkeit) gekoppelt ist. Die Leistungsversorgungs-/POR-Schaltung **126** stellt für das Therapiezufuhrsystem **106** eine oder mehrere Niederspannungsleistungs-Vlo, das POR-Signal, eine oder mehrere VREF-Leistungen, Stromquellen, ein Wahlersatzindikator-Signal (ERI-Signal) und im Fall eines ICD eine Hochspannungsleistung  $V_{hi}$  bereit. In [Fig. 1](#) sind nicht alle der herkömmlichen Zwischenverbindungen dieser Spannungen und Signale gezeigt.

**[0043]** Außerdem wird in bestimmten IMDs durch einen Wandler **128**, wenn er durch einen Patientenalarmtreiber **118** angesteuert wird, eine hörbare Patientenalarmwarnung oder -meldung erzeugt, um über Vorrichtungsoperationen, den Batterieleistungspegel oder eine überwachte Patientenbedingung in Kenntnis zu setzen. Der Patient kann in ICDs über die Ermittlung einer malignen Tachyarrhythmie und die bevorstehende Zufuhr eines Kardioversions-/Defibrillationsstoßes gewarnt werden, um zu ermöglichen, dass der Patient vor der Zufuhr eine Ruhestellung einnimmt.

**[0044]** Praktisch alle momentanen elektronischen IMDs sind wie beschrieben unter Verwendung getakteter Logik-ICs hergestellt, was ein von einem piezoelektrischen Kristall **132** bereitgestelltes Taktsignal CLK und einen damit gekoppelten Systemtaktgeber **122** erfordert. In [Fig. 1](#) wird jedes durch den Systemtaktgeber **122** erzeugte CLK-Signal über einen Taktgeberbaum **138** zu der gesamten anwendbaren getakteten Logik geleitet. Der Systemtaktgeber **122** liefert eines oder mehrere Festfrequenz-CLK-Signale, die über einen Batteriespannungs-Betriebsbereich unabhängig von der Batteriespannung sind, für Systemzeitgebungs- und Steuerungsfunktionen. Das von dem Systemtaktgeber **122** ausgegebene

CLK-Signal bzw. die von ihm ausgegebenen CLK-Signale repräsentieren wenigstens eines und möglicherweise mehrere Taktsignale mit verschiedener Frequenz, die in dem Therapiezufuhrsystem **106**, in getakteten Zeitgebern des mikrocomputergestützten Steuerungs- und Zeitgebungssystems **102** und in Formatierungs-Aufwärtsstrecken-Telemetriesignal-Übertragungen in der Telemetrie-E/A-Schaltung **124** in bestimmten Fällen verwendet werden. Der Zustand aller Logikgatter der getakteten Logikschaltungen wird vorzugsweise in einem Taktzyklus geschaltet. In anderen Teilen des Therapiezufuhrsystems **106** und des mikrocomputergestützten Steuerungs- und Zeitgebungssystems **102** sowie in bestimmten Abwärtsstrecken-Telemetriesignal-Empfangs- und -Decodierungsstufen in der Telemetrie-E/A-Schaltung **124** können eine selbsttaktende Logik und eine andere ungetaktete Logik verwendet werden. In den [Fig. 2](#) und [Fig. 5](#) ist ein minimal ausgebildeter Taktgeberbaum **138** für die beschränkten Zwecke des Betriebs bestimmter getakteter Zeitgeber **150** für bestimmte IMDs, z. B. für die wie unten beschriebenen komplexen Schrittmachersysteme, gezeigt.

**[0045]** Falls die IMD **100** streng als Überwachungseinrichtung konfiguriert ist, die die Funktionen des oben erwähnten einsetzbaren Medtronic®-Schleifenregistriergeräts REVEAL® und der oben erwähnten Medtronic®-CHRONICLE®-IHM, die mit einer kapazitiven Druck- und Temperaturerfassungslast und mit EGM-Erfassungselektroden gekoppelt sind, nachahmt und die Datenspeicherung durch den Patienten ausgelöst wird, kann die Integration eines Systemtaktgebers **122**, eines Taktgeberbaums **138** und getakteter Zeitgeber **150** in irgendeiner weiteren getakteten Logik vollständig beseitigt sein. Alternativ könnte die IMD **100** als eine Therapiezufuhrvorrichtung mit durch Patientenaktion begonnener Therapie, z. B. durch Verwendung des Magneten **116** zum Schließen des Reed-Schalters **130**, und mit oder ohne gleichzeitige Speicherung physiologischer Daten konfiguriert sein. In diesem Fall können der Systemtaktgeber **122**, der Taktgeberbaum **138** und die getakteten Zeitgeber **150** sowie irgendeine weitere getaktete Logik vollständig aus der IMD **100** beseitigt sein. Somit zeigt [Fig. 1](#) eine Anzahl von Komponenten beispielhafter IMD-Systemarchitekturen, in denen die vorliegende Erfindung implementiert sein kann, um die getaktete Logik, den zugeordneten Leistungszug und die begleitende Notwendigkeit eines umfangreichen Taktgeberbaums **138** minimal auszubilden. Selbstverständlich können in dem beispielhaften IMD-System weitere Schaltungsblöcke enthalten sein.

**[0046]** [Fig. 2](#) zeigt das mikrocomputergestützte Steuerungs- und Zeitgebungssystem **102** und die Schaltung **108** zur Verarbeitung physiologischer Eingangssignale aus [Fig. 1](#) für eine beispielhafte IMD **100** ausführlicher. Das mikrocomputergestützte



Steuerungs- und Zeitgebungssystem **102** und die Schaltung **108** zur Verarbeitung physiologischer Eingangssignale sind in einer einzigen IC ausgebildet. Das mikrocomputergestützte Steuerungs- und Zeitgebungssystem **102** umfasst einen Daten- und Steuerbus **140**, der die Komponenten des Systems **102** mit den selbsttaktenden Logik-DSPs **152–168**, die auch mit DSP1–DSPn bezeichnet sind, mit der Schaltung **108** zur Verarbeitung physiologischer Eingangssignale und mit irgendwelchen weiteren ICs der IMD **100** verbindet. Die in [Fig. 6](#) ausführlicher gezeigten DSPs **152–168** empfangen auf dem Daten- und Steuerbus **140** Signale von dem mikrocomputergestützten Steuerungs- und Zeitgebungssystem **102**, verarbeiten analoge physiologische Eingangssignale und stellen auf dem Daten- und Steuerbus **140** digitale Ausgangssignale für die Komponenten des mikrocomputergestützten Steuerungs- und Zeitgebungssystems **102** bereit. Außerdem umfasst das mikrocomputergestützte Steuerungs- und Zeitgebungssystem **102** einen Mikroprozessor **142** der selbsttaktenden Logik, eine Speicherschaltung **144**, einen chipintegrierten selbsttaktenden E/A-Signalverarbeitungs-Logikblock **146**, einen chipintegrierten selbsttaktenden Logikblock **148** und die getakteten Zeitgeber **150**, die durch den Daten- und Steuerbus **140** miteinander gekoppelt sind.

**[0047]** Der chipintegrierte selbsttaktende E/A-Signallogikblock **146** erzeugt die Patientenwarnauslösesignale, die der Patientenwarnschaltung **118** zugeführt werden, und verarbeitet das von der Reed-Schalterschaltung **120** erzeugte RS-Signal und das von einer Batteriespannungs-Überwachungsschaltung in dem Leistungsversorgungs-/POR-Schaltungsblock **126** erzeugte ERI-Signal. Außerdem stellt der chipintegrierte selbsttaktende E/A-Signalverarbeitungs-Logikblock **146** eine Zeitgebungssteuerung des Datenflusses auf dem Daten- und Steuerbus **140** bereit. Außerdem kann der chipintegrierte selbsttaktende E/A-Signalverarbeitungs-Logikblock **146** bestimmte Aufwärtsstrecken- und Abwärtsstrecken-Telemetriesignal-Verarbeitungsstufen enthalten. Beispielsweise kann das Abwärtsstrecken-Telemetriesignal durch einen DSP des in [Fig. 6](#) gezeigten und unten beschriebenen Typs verarbeitet werden, der sich in der chipintegrierten selbsttaktenden E/A-Signalverarbeitungslogik **146** befindet, um zulässige Abwärtsstrecken-Telemetriesignale von EMI und Rauschen, z. B. von Signalen, die von Diebstahldetektoren ausgesendet werden, zu trennen. Durch den selbsttaktenden E/A-Signalverarbeitungs-Logikblock **146** können weitere Eingangs- und Ausgangssignale erzeugt werden, die nicht zeitabhängig sind, d. h. keine Messung einer Zeitperiode erfordern. Allerdings kann der chipintegrierte selbsttaktende E/A-Signalverarbeitungs-Logikblock **146** durch ein Ausgangssignal eines getakteten Zeitgebers **150** aufgefordert werden, ein Ausgangssignal bereitzustellen oder ein Eingangssignal

zu verarbeiten.

**[0048]** Der chipintegrierte selbsttaktende Logikblock **148** kann Datenmanagement- und Berechnungsschaltungen enthalten, die den mikroprozessorgestützten Systemen und Datenbussen typisch zugeordnet sind, einschließlich z. B. einem Direktspeicheradressen-Controller (DMA-Controller), einem Blockverschieber/-leser und einer Berechnungseinrichtung für zyklischen Redundanzcode (CRC-Berechnungseinrichtung). Außerdem kann der chipintegrierte selbsttaktende Logikblock **148** Schaltungen enthalten, die durch ein Ausgangssignal eines getakteten Zeitgebers **150** aufgefordert werden, ein Ausgangssignal zu liefern oder ein Eingangssignal zu verarbeiten.

**[0049]** Die getakteten Logikzeitgeber **150** können Zeitperioden messen, die durch ein Auslösesignal gestartet werden, das von den chipintegrierten selbsttaktenden Logikblöcken **146** und **148** oder von den DSPs **152–168** empfangen wird. Außerdem können die getakteten Logikzeitgeber **150** einen Echtzeittakt enthalten, um an im RAM im Speicher **144** gespeicherte Daten einen Datum- und Zeitstempel anzuhängen oder bestimmte tägliche Tests und Operationen, z. B. Stimulationsschwellenwerttests, Batteriespannungstests und dergleichen, auszulösen.

**[0050]** Die IMD **100** aus [Fig. 1](#), die das mikrocomputergestützte Zeitgebungs- und Steuerungssystem **102** und die Schaltung **108** zur Verarbeitung physiologischer Eingangssignale aus [Fig. 2](#) enthält, kann so konfiguriert sein, dass sie als ein wie unten ausführlich beschriebenes Schrittmachersystem oder als ein ICD, als ein Gehirnstimulator oder als ein anderer Nerven-, Organ- oder Muskelstimulator arbeitet und ist besonders nützlich dort, wo in dem System eine Vielzahl von Sensoren oder Sensorelektrodenpaaren verwendet werden. Zum Beispiel können bei der Blasenstimulation, bei der Tiefenhirnstimulation oder bei der Zwerchfellstimulation mehrere Erfassungs- und Schrittmacherelektroden verwendet werden.

**[0051]** In den vergangenen Jahren sind wenigstens zwei selbsttaktende Logikschemata konstruiert worden, die sich in einer Vielzahl von Arten von der herkömmlichen getakteten Booleschen Logik unterscheiden. Selbsttaktende Logikelemente haben wie getaktete Boolesche Logikelemente grundsätzlich wenigstens einen und typisch zwei oder mehr Eingänge und einen Ausgang und liefern einen Ausgangspegel, der geändert oder nicht geändert werden kann, wenn sich ein Eingangspegel entsprechend bestimmenden Logikregeln des besonderen Elements und irgendwelchen weiteren Eingangssignalpegeln ändert. Getaktete Boolesche Logikelemente verarbeiten die Eingangspegeländerung in getakteter Beziehung zu einem Taktsignal, das nach der Eingangspegeländerung auftritt. Die selbsttaktende

Logik reagiert auf eine Eingangspegeländerung ohne die Verzögerung, die das Warten auf ein Taktsignal begleitet, und breitet sie aus. Der Ausgangspegel eines selbsttaktenden Logikelements ändert sich nach einer Selbstausbreitungszeit, falls durch die anwendbaren Regeln und die weiteren Eingangspegel eine Änderung vorgeschrieben wird. Somit breitet sich der Datenfluss in einer aus mehreren selbsttaktenden Logikelementen gebildeten selbsttaktenden Logikschaltung analog dem Befolgen eines Ablaufplans über die Logikelemente (die gelegentlich als Knoten oder Zellen bezeichnet werden) vom Schaltungseingang zum Schaltungsausgang aus. Die Verarbeitung einer Änderung eines Eingangssignalspegels oder -zustands dauert so viel Zeit, wie erforderlich ist, nicht einen oder mehrere Taktzyklen, um sich aufeinander folgend durch die Kette der selbsttaktenden Logikelemente zu dem Ausgang zu bewegen und einen Bereitschaftszustand wieder aufzunehmen, um eine nachfolgende Änderung eines Eingangssignalspegels anzunehmen und zu verarbeiten. In einer solchen selbsttaktenden Logikschaltung ist der Leistungsverbrauch wegen der Taktenergieableitung offensichtlich beseitigt und der restliche Masse- oder Substratrauschpegel durch das Fehlen des Taktsignals ebenfalls verringert.

**[0052]** Von der Theseus Logic Inc., Orlando, FL, ist eine verzögerungsunempfindliche Datencodierung entwickelt worden, die als Null Convention Logic™ (NCL) bezeichnet wird und in einer Anzahl von Veröffentlichungen und im US-Patent Nr. 5.350.463 und in einer nachfolgend erteilten Reihe verwandter Patente beschrieben ist. Die in [Fig. 3](#) gezeigte NCL-Grundzelle oder das in [Fig. 3](#) gezeigte NCL-Grundelement **300** weist drei Logikzustände, True(1), False(0) und Null, auf und ist als ein M-aus-N-Schwellenwertgatter mit Hysterese konstruiert, das einen Eingangspegel DATA(1) und einen Eingangspegel DATA(2) verarbeitet. In einer CMOS-Implementierung wird DATA durch einen "Hoch"-Pegel, z. B. VDD, repräsentiert, während NULL als ein "Tief"-Pegel oder Masse repräsentiert wird. Das Ausgangssignal einer NCL-Grundzelle oder eines NCL-Grundelements **300** wird durch die Hysterese in seinem momentanen Zustand aufrechterhalten, wobei erst dann ein neues Ausgangssignal aktiviert werden kann, wenn an den M-aus-N-Eingängen ein vollständiger Satz von DATA-Eingangspegeln vorhanden ist. Wenn ein Ausgangssignal DATA aktiviert, ändert es sich erst dann auf NULL, wenn alle N Eingangssignale NULL sind. Diese Charakteristiken einer aus NCL-Zellen oder -Elementen konstruierten Schaltung werden dargestellt, um eine symbolisch vollständige Logik zu definieren, die selbsttaktend und auf der Logikebene unabhängig von den Ausbreitungsverzögerungen ihrer Komponentenzellen oder -elemente ist. Folglich erfährt eine Schaltung, die aus NCL-Grundzellen oder -Grundelementen gebildet ist, keinen "Wettlauf" und zeigt keine unerwünschten Ausgangssignale.

**[0053]** Die mathematischen Ausdrücke und die Theorie der NCL und ihre Implementierung in zweiwertiger Logik sind für eine Vielzahl von Gattern, Flipflops und dergleichen von Fant u. a. in "NULL Convention Logic™" (Theseus Logic, Inc., 1997, 35 S.), von Wang u. a. in "Technology Independent Design Using NULL Convention Logic™" (Theseus Logic, Inc., 19.10.98, 19 S.) und in dem oben erwähnten '463-er Patent und in anderen auf die Theseus Logic, Inc., übertragenen Patenten dargestellt. Wie in <http://www.sanders.com/hpc/cl/overview.html> berichtet ist, sind von der Theseus Logic, Inc., und von Partnern, einschließlich der Sanders Associates, Motorola, Inc., und der Defense Advanced Research Projects Agency (DARPA), der Entwurf und die Herstellung von NCL-Bausteinen, z. B. DSPs, Logikschaltungen, Zeitgebern und schnellen Mikroprozessorkernen, angekündigt worden.

**[0054]** Ein selbsttaktender Steuerlogikentwurf **400**, der von der Cogency Technology, Inc., Toronto, Ontario, KANADA, gefördert wird und in [Fig. 4](#) veranschaulicht ist, fördert Daten über eine selbsttaktende Schaltung, die eine Folge von Datenbehandlungsstufen umfasst, wobei jede Stufe, z. B. die Stufe "n", ein Flipflop oder einen Zwischenspeicher **402** zum Speichern eines Datenpegels, einen Zwischenspeicher-Controller **404** und ein Verzögerungsanpassungselement **406** umfasst. Ankommende Daten von einer Aufwärtseingangsquelle oder von einer Aufwärtsstufe sind von einer Anforderung (REQ) begleitet, die an den Zwischenspeicher-Controller der Empfangsstufe gerichtet ist. Der Zwischenspeicher-Controller der Empfangsstufe reagiert auf das REQ mit einer an den Aufwärtswischenspeicher-Controller gesendeten Quittierung (ACK) und speichert die ankommenden gebündelten DATA in dem Flipflop oder in dem Zwischenspeicher der Empfangsstufe. Das Verzögerungsanpassungselement am Ausgang des Zwischenspeichers jeder Stufe verzögert einfach die Steuersignale lange genug, damit sich die kombinatorischen Logikfunktionen in dem Datenpfad ausregeln. REQ, ACK und DATA werden gemeinsam ein "Kanal" genannt, wobei die oben beschriebene Kommunikation über einen Kanal ein "Quittungsaustausch" genannt wird. Siehe "Introduction to Self-Timed Design" (Cogency Technology, unter <http://www.cogency.co.uk/tech/index.html>, © 1999, 8 S.).

**[0055]** Diese veröffentlichten Bemühungen sind auf die Entwicklung von Mikroprozessoren und Schaltungsbausteinen mit selbsttaktender Logik, die mit hoher Geschwindigkeit, vergleichbar 500 MHz oder höheren Taktgeschwindigkeiten, arbeiten, sowie darauf, den Verbrauch einer solchen schnellen Taktleistung und ihre Ableitung als Wärme in verhältnismäßig großen Rechensystemen zu verringern oder zu beseitigen, gerichtet. Für die oben anhand von [Fig. 1](#) beschriebenen IMD-Anwendungen sind eine solche

Rechenleistung und -geschwindigkeit nicht erforderlich, wobei die Wärmeableitung bei dem verhältnismäßig langsamen IMD-Datenfluss, bei den verhältnismäßig langsamen Berechnungen und bei der verhältnismäßig langsamen Zeitgebung wie oben beschrieben kein Problem ist.

**[0056]** Allerdings ist die durch die Beseitigung des Takts verursachte Verringerung der Leistung wichtig für die Beschränkung des Energieverbrauchs durch die in IMDs verwendeten Niederspannungsbatterien mit beschränkter Kapazität. Eine minimale Ausbildung des Taktgeberbaums setzt IC-Chipgrundfläche frei, um zusätzliche Schaltungsanordnung unterzubringen. Außerdem kann die selbsttaktende Logikschaltungsanordnung zuverlässig über einen breiteren  $V_{DD}$ -Bereich arbeiten und ist weniger empfindlich gegenüber IC-Prozessänderungen als eine getaktete Logik. Während eine Batterieerschöpfung auftritt, sinkt die Versorgungsspannung in IMDs, was veranlassen kann, dass getaktete Logikschaltungen unzuverlässig werden, während selbsttaktende Logikschaltungen einfach inkrementell verlangsamt werden, während die Versorgungsspannung sinkt, wobei sie innerhalb Zeitgebungsbeschränkungen, in denen die IMD-Funktionen ausgeführt werden müssen, aber gut arbeiten. In selbsttaktenden Logikschaltungen werden IC-Prozessänderungen, die die Folge getakteter Logikoperationen beeinflussen und Taktzeitgebungsconflikte veranlassen können, leicht implementiert.

**[0057]** Implantierbare Herzschrittmachersysteme, die in Schrittmacher-IPGs integriert oder Teil von ICD-IPGs sind, sind in Bezug auf den Entwurf und den Funktionsbetrieb wie unten anhand von [Fig. 5](#) beschrieben zunehmend komplexer geworden. Getaktete Logikschaltungen werden durch einen Taktlaufzeitunterschied und Wettlaufbedingungen beeinflusst, die ernster werden, während der Taktgeberbaum zu ständig steigenden Anzahlen geschalteter Logikelemente auf einer gegebenen IC oder auf getrennten ICs verläuft. Bei der Zeitgebungsanalyse, Simulationen des ungünstigsten Zeitgebungsfalls usw. eines gegebenen IC-Entwurfs müssen sehr viel Entwurfszeit, Aufwand und Kosten aufgewendet werden, um zu einem endgültigen IC-Entwurf zu gelangen, der diese nachteiligen Bedingungen minimal macht.

**[0058]** [Fig. 5](#) ist ein ausführlicher Blockschaltplan eines mikrocomputergestützten Steuerungs- und Zeitgebungssystems und einer Schaltung zur Verarbeitung physiologischer Eingangssignale aus [Fig. 1](#) für ein Mehrkammerschrittmachersystem des z. B. im gemeinsam übertragenen US-Patent Nr. 5.902.324 beschriebenen Typs, das in einem Schrittmacher-IPG oder in einem ICD implementiert sein kann, um Schrittmacherfunktionen zu bereitzustellen. In solchen Mehrkammerschrittmachersystemen, die im

Stand der Technik offenbart worden sind, sind Schrittmacher- und Erfassungselektroden in Bezug auf zwei, drei oder vier Herzkammern verteilt, um Schrittmacher- und Erfassungsfunktionen bereitzustellen. Mit ausgewählten Elektrodenpaaren sind analoge und digitale Hybriderfassungsverstärker gekoppelt, um charakteristische Herzsignale des PQRST-Elektrogramms zu erfassen, die in der Herzkammer entstehen oder sie durchlaufen, wobei durch die Erfassungsverstärker Erfassungsereignissignale erzeugt werden, wenn an die charakteristischen Herzsignale angepasste Ermittlungskriterien erfüllt sind. Diese Erfassungsereignissignale werden als Auslöse- oder Rücksetzsignale behandelt, um eine durch den Schrittmacherbetriebsalgorithmus bestimmte Zeitperiode zu starten oder abzuschließen. Komplexe Betriebsalgorithmen für Drei- und Vierkammerschrittmachersysteme sind in dem oben erwähnten '324-er Patent und in der gemeinsam übertragenen gleichzeitig anhängigen US-Patentanmeldung lfd. Nr. 09/439.244, eingereicht am 12. November 1999, für MULTI-SITE CARDIAC PACING SYSTEM HAVING CONDITIONAL REFRACTORY PERIOD, dargestellt.

**[0059]** Außerdem sind weitere analoge Erfassungsverstärker vorgesehen, um EGM-Signale bereitzustellen, die durch einen ADC digitalisiert und daraufhin als Episodendaten für die Aufwärtsstrecken-Datenübertragung zu dem wie oben anhand von [Fig. 1](#) beschriebenen externen Programmiergerät im RAM gespeichert werden. Solche herkömmlichen Erfassungsverstärker des Standes der Technik werden zunehmend komplex, da sie in Anspruch genommen werden, um interessierende Charakteristiken in den Herzsignalen in jeder der Herzkammern oder bei der Mehrstellenerfassung in derselben Herzkammer zu unterscheiden. In einem Vierkammerschrittmachersystem sind mit jedem über das Herz verteilten ausgewählten Paar von Erfassungselektroden getrennte Erfassungsverstärker oder ein multiplexierter Erfassungsverstärker gekoppelt.

**[0060]** Diese Probleme und Bedenken können durch die wahlweise Verwendung selbsttaktender Logik-DSPs anstelle herkömmlicher analoger und digitaler getakteter Logikschaltungen gemildert werden. [Fig. 5](#) zeigt ein Vierkammerschrittmachersystem, das Elektrodenpaare verwendet, die für das rechte Atrium (RA), für das linke Atrium (LA), für den rechten Ventrikel (RV) und für den linken Ventrikel (LV) ausgewählt werden, von denen interessierende charakteristische elektrische Signale, die in jeder solchen Kammer entstehen oder sie durchlaufen, durch einen DSP ermittelt werden. Außerdem wird durch weitere DSPs, die mit ausgewählten Bipolar- bzw. Unipolarerfassungselektroden gekoppelt sind, das Nahfeld- oder Fernfeld-EGM für eine ereignis- oder episodenzugehörige EGM-Datenspeicherung abgetastet und verarbeitet. Die DSPs, die die EGM-Sig-

nalverarbeitung ausführen, haben andere Verstärkungs-, Filterungs- und Signalverarbeitungscharakteristiken als die DSPs, die die Ereignisermittlung ausführen, wobei aber einige oder alle der Erfassungselektrodenpaare in den vier Kammern sowohl für die EGM-Signalverarbeitung als auch für die Ereignisermittlung verwendet werden könnten.

**[0061]** Somit sind z. B. die RA-, LA-, RV- und LV-Erfassungselektrodenpaare mit den Eingängen des selbsttaktenden Logik-DSP3, des selbsttaktenden Logik-DSP4, des selbsttaktenden Logik-DSP5 und des selbsttaktenden Logik-DSP6 gekoppelt, während ausgewählte Paare der Fernfeld- und Nahfeld-EGM-Erfassungselektroden mit den Eingängen des selbsttaktenden Logik-DSP7 und des selbsttaktenden Logik-DSP8 gekoppelt sind.

**[0062]** Außerdem sind die Ausgangssignale der physiologischen Sensoren mit den Eingängen des selbsttaktenden Logik-DSP1 und des selbsttaktenden Logik-DSP2 gekoppelt. Einer oder mehrere physiologische Sensoren können verwendet werden, um Signale abzuleiten, die die von einem Patienten erforderte Notwendigkeit für das Herzzeitvolumen widerspiegeln, um die Schrittmacherrate, die Zeitgebung und die Folge der Zufuhr der Schrittmacherimpulse zum rechten und linken Atrium und zum rechten und linken Ventrikel einzustellen. Ein solcher physiologischer Sensor kann einen Aktivitätssensor umfassen, der in das Gehäuse des Schrittmachersystem-IPG eingebaut ist, während ein weiterer Sensor einen Blutgas-, Blutdruck-, Temperatur-, Minutenvolumen-(MV-) oder pH-Sensor umfassen kann. Die Ausgangssignale dieser Sensoren werden z. B. in einem Schrittmacherraten-Einstellalgorithmus verarbeitet und kombiniert, wie er z. B. in den gemeinsam übertragenen US-Patenten Nr. 5.282.839 und 5.562.711 offenbart ist, um eine optimale Schrittmacherrate abzuleiten.

**[0063]** Der Ersatz getakteter Logik-DSPs für solche komplexen Erfassungsverstärker und außerdem für Schaltungen, die die Ausgangssignale der physiologischen Sensoren verarbeiten, ist in der gemeinsam übertragenen gleichzeitig anhängigen US-Patentanmeldung lfd. Nr. 09/399.318, eingereicht am 20. September 1999, für CARDIAC PACING SYSTEM WITH IMPROVED PHYSIOLOGIC EVENT CLASSIFICATION AND HEART MONITORING BASED ON DSP, und in dem Patent Nr. 6.023.641, eingereicht am 28. Oktober 1998, für POWER SUPPLY REDUCTION IN MEDICAL DEVICES USING MULTIPLE SUPPLY VOLTAGES AND CLOCK FREQUENCY CONTROL, dargestellt. Die Arbeitsprinzipien solcher DSPs bleiben, gleich, ob sie in einer getakteten Logik oder in einer selbsttaktenden Logik der in den [Fig. 3](#) und [Fig. 4](#) offenbarten und oben beschriebenen Typen implementiert sind, dieselben. Allerdings besteht für den Betrieb der in der selbsttaktenden Logik imple-

mentierten DSPs keine Notwendigkeit, sich auf einen universellen Takt zu stützen.

**[0064]** [Fig. 6](#) veranschaulicht die Hauptblöcke einer DSP-IC **50**, die mit einem Analogverstärker der ersten Stufe und Filter **62** mit einer Filtercharakteristik von z. B. etwa 0,7 bis 500 Hz integriert ist. Die DSP-IC **50** enthält einen ADC **64** zum Ausführen einer A/D-Umsetzung, einen digitalen Filterblock **65**, einen Erfassungsblock **66** und einen Formanalyseblock **68**, der mit den Programmregistern **75** und mit der E/A-Schnittstelle **70** gekoppelt ist, sowie einen Lokalbus **72**, der mit dem Daten- und Steuerbus **140** der [Fig. 2](#) und [Fig. 5](#) gekoppelt ist. Die allgemeinen Arbeitsprinzipien eines in selbsttaktender Logik implementierten DSP sind z. B. in dem Artikel von Jacobs u. a. mit dem Titel "A Fully Asynchronous Digital Signal Processor Using Self-Timed Circuits", IEEE Journal of Solid-State Circuits, Bd. 25, Nr. 6, 12/90, S. 1526–1536, offenbart.

**[0065]** Das verstärkte und gefilterte analoge Eingangssignal wird durch den ADC **64** verarbeitet, um ein digitales Ausgangssignal mit einer vorgegebenen Abtastfrequenz, z. B. 256 oder 512 Abtastungen pro Sekunde für Herzsignale, zu erzeugen. Der ADC **64** kann mittels eines platinenintegrierten Lokaloszillators mit einer ausgewählten Abtastfrequenz getaktet werden oder kann in einer selbsttaktenden Logik implementiert sein, wie sie z. B. im US-Patent Nr. 5.014.057 offenbart ist.

**[0066]** Die in [Fig. 6](#) gezeigten IC **50** des DSP1–DSPn liefern eine Analog/Digital-Umsetzung des von den Erfassungsmitteln bereitgestellten physiologischen Signals und eine Signalverarbeitung der wie in den [Fig. 2](#) und [Fig. 5](#) gezeigt in sie eingegebenen digitalisierten physiologischen Signale, um für den Bus **140** verarbeitete Ausgangssignale bereitzustellen. Genauer können die Ausgangssignale der physiologischen Sensoren von den oben beschriebenen Typen durch den DSP1 und durch den DSP2 abgetastet, digitalisiert und verarbeitet werden, während durch den DSP7 und durch den DSP8 in [Fig. 5](#) das Fernfeld- und das Nahfeld-EGM abgetastet, digitalisiert und verarbeitet werden können. Außerdem können die digitalisierten physiologischen Eingangssignale in den DSP1–DSPn aus [Fig. 2](#) in Bezug auf Ereignisermittlungskriterien oder andere vorgegebene Entscheidungskriterien verarbeitet werden, um das Vorhandensein oder Fehlen einer im Voraus definierten Charakteristik des physiologischen Signals zu ermitteln und nach Bestimmung der im Voraus definierten Charakteristik ein Erfassungsereignissignal bereitzustellen. Genauer können die von den mit den Eingängen der DSP3–DSP5 aus [Fig. 5](#) gekoppelten Erfassungselektrodenpaaren geleiteten Herzsignale digitalisiert, verarbeitet und mit bestimmten P-Wellen-, R-Wellen- und T-Wellen-Ermittlungskriterien verglichen werden, die für jede Elektrodenstelle ge-



eignet sind, um in [Fig. 5](#) genaue Erfassungsereignis-Ausgangssignale bereitzustellen.

**[0067]** Der ADC **64** ist geeignet ein Delta-Sigma-Modulator, auf den ein Dezimeter folgt, um in dem gewählten Erfassungsintervall typisch 8-bit-Bytes bereitzustellen. Daraufhin werden die vom ADC **64** ausgegebenen Bytes an das digitale Filter **65** angelegt, das geeignet eine digitales Bandpassfilter mit einer Charakteristik zum Entfernen von Hochfrequenzartefakten, Niederfrequenzsignalkomponenten und dem Versatz des ADC **64** ist. Das vom digitalen Filter **65** ausgegebene gefilterte Bytesignal SIG wird an den Erfassungsblock **66** angelegt. Der Erfassungsblock **66** erhält die Anstieggeschwindigkeit oder den Anstieg SL des digitalisierten und digital gefilterten Signals SIG, das einem zu klassifizierenden Ereignis entspricht. Die Anstiegssignale SL werden mit dem SIG-Signal durch den Analyseblock **68** verarbeitet. Im Fall einer durch die DSP-IC **50** ausgeführten Erfassungsverstärkerfunktion stellt der Formanalyseblock **68** ein Erfassungsereignis-Ausgangssignal für den Bus **140** bereit, wenn die Erfassungsereigniskriterien durch die SIG- und SL-Signale erfüllt sind. Die ausführliche Beschreibung des Betriebs des Erfassungsblocks **66** und des Formanalyseblocks **68** erscheint in der oben erwähnten '318-er Anmeldung.

**[0068]** Um eine optimale Ereignisermittlung einer spezifischen Eingangssignalcharakteristik oder eine optimale Verarbeitung des Eingangssignals für Genauigkeit und Wiedergabetreue zu schaffen, können die Signalverarbeitungscharakteristiken des ADC **64**, des digitalen Filters **65**, des Erfassungsblocks **66** und des Formanalyseblocks **68** jeder IC **50** der DSP1–DSPn in den Programmregistern **75** genauer angepasst werden. Die Verarbeitung des abgetasteten Bytesignals durch diese Komponenten auf der Ausgangsseite des ADC **64** fährt mit der Ausbreitungsgeschwindigkeit fort, die von der Kette der selbsttaktenden Logikelemente zulässig ist, und kann leicht in den Abtastperioden zwischen jeder A/D-Umsetzung durch den ADC **64** ausgeführt werden.

**[0069]** Das Mikrocomputerzeitgebungs- und Steuerungssystem **102** reagiert auf Herzerfassungsereignissignale, die in [Fig. 5](#) durch den DSP3–DSP7 erzeugt werden, in einer Vielzahl von Arten. Wie weiter unten beschrieben wird, schließen bestimmte nicht refraktäre Erfassungssignale die Messung von Schrittmacherersatzintervallen und Verzögerungsintervallen, die durch den getakteten Logikzeitgeberblock **150** gemessen werden, ab. Die Zeitgebung und Folgen besonderer Herzerfassungsereignissignale werden Raten- und Musterkriterien unterworfen, um z. B. zu bestimmen, ob eine Tachyarrhythmie-Bedingung vorhanden ist, und um ihren Wirkungen durch eine Betriebsartumschaltung, Ratenstabilisierung

und dergleichen entgegenzuwirken oder sie zu verbessern. Außerdem kann die Speicherung der vom DSP7 und vom DSP8 ausgegebenen EGM-Signale und der vom DSP1 und vom DSP2 ausgegebenen physiologischen Sensorsignale an Speicherplätzen des RAM im Speicher **144** begonnen werden. Auf diese Weise können die Episodendaten zum späteren Auslesen und zur späteren Aufwärtsstreckentelemetrie zu dem externen Programmiergerät **110** gespeichert werden.

**[0070]** Das programmierbare Escape- bzw. Ersatzintervall wird vorzugsweise durch einen getakteten Zeitgeber **150** gemessen, der das programmierte Ersatzintervall als Vielfache des durch einen Quarzoszillator erzeugten Taktintervalls misst. Der Mikroprozessor **142** der selbsttaktenden Logik reagiert auf Unterbrechungen, z. B. ein Erfassungsereignissignal oder ein Sensorausgangssignal von einem DSP, oder auf die Messung des Ersatzintervalls und anderer Zeitperioden oder auf den Empfang eines Abwärtsstrecken-Telemetriesignals oder dergleichen. Der Mikroprozessor **142** der selbsttaktenden Logik führt die Funktionen des Steuerns der Betriebsart pro einprogrammierter Betriebsart aus und wendet beim Empfang einer Unterbrechung programmierte Betriebsparameterwerte, z. B. das programmierte Schrittmacherersatzintervall, die AV-Verzögerung und Post-Atrium sowie Post-Ventrikel-Verzögerungen mit ihrer eigenen Ausbreitungsgeschwindigkeit, an und kehrt daraufhin in einen inaktiven Zustand zurück.

**[0071]** Die Anzahl n der in dem Schrittmachersystem aus [Fig. 5](#) verwendeten DSPs hängt davon ab, wie es in einem besonderen Schrittmacher-IPG oder ICD-IPG verwendet werden soll. Das in [Fig. 5](#) gezeigte Mehrkammerschrittmachersystem ist besonders auf das im Schritt halten erkrankter Herzen mit Leitungsdefekten und/oder bei einem kongestiven Herzfehler (CHF) gerichtet. Beim CHF werden Herzdepolarisationen, die in einer oberen oder unteren Herzkammer natürlich auftreten, nicht auf rechtzeitige Weise entweder in der Herzkammer oder in die andere obere oder untere Herzkammer geleitet. In diesen Fällen kontrahieren die rechten und linken Herzkammern nicht optimal synchron miteinander, wobei wegen der Leitungsdefekte das Herzzeitvolumen leidet. Außerdem treten bei ektopischen Herden in diesen linken Herzkammern spontane Depolarisationen des linken Atriums oder des linken Ventrikels auf, wobei die natürliche Aktivierungsfolge stark gestört ist. In diesen Fällen verschlechtert sich das Herzzeitvolumen, da die Kontraktionen der rechten und linken Herzkammern nicht ausreichend synchronisiert sind, um Blut daraus auszustoßen. Außerdem können erhebliche Leitungsstörungen zwischen den rechten und linken Atrien zum Flattern oder zur Fibrillation des linken Atriums führen.

**[0072]** Wie z. B. ausführlich in dem oben erwähnten

'324-er Patent und in der oben erwähnten '244-er Patentanmeldung beschrieben ist, sind eine Anzahl von Vorschlägen unterbreitet worden, um Schrittmachertherapien zu schaffen, um diese Bedingungen zu mildern und die synchrone Depolarisation und Kontraktion einer einzelnen Herzkammer oder der rechten und linken, oberen und unteren Herzkammern wiederherzustellen.

**[0073]** Es ist vorgeschlagen worden, dass verschiedene Leitungsstörungen, die sowohl eine Bradykardie als auch eine Tachykardie einer Herzkammer umfassen, Schrittmacherimpulse nutzen könnten, die synchron mit einer an wenigstens einer der Elektrodenstellen abgetasteten Depolarisation an mehrere Elektrodenstellen angelegt werden, die in oder über einer einzelnen Herzkammer oder in den rechten und linken Herzkammern positioniert sind. Besonders bei Patienten, die an einer ausgeweiteten Kardiomyopathie und an einem CHF leiden, wird angenommen, dass das Herzzeitvolumen des Atriums und des linken Ventrikels erheblich verbessert werden können, wenn entweder durch gleichzeitige Zufuhr oder durch bestimmte Folgen der Zufuhr von Schrittmacherimpulsen der rechten und linken Herzkammer die Synchronität der linken und der rechten Herzkammer wiederhergestellt wird. In Fällen, die Leitungsdefekte einer einzelnen Herzkammer enthalten, wird angenommen, dass eine Verbesserung des Herzzeitvolumens durch das Anordnen von Schrittmacher-/Erfassungselektroden an spezifischen Stellen der einzelnen Herzkammer und im Schritt halten aller Stellen gleichzeitig oder in einer besonderen Reihenfolge, je nach der Stelle, wo ein Erfassungsereignis während des Messens eines Schrittmacherersatzintervalls zuerst ermittelt wird, erzielt werden kann.

**[0074]** In Zweikammerschrittmachern (Bi-Atrium- oder Bi-Ventrikel-Schrittmachern) werden die Schrittmacherimpulse der rechten und/oder linken Herzkammern bei Ablauf eines Schrittmacherersatzintervalls zugeführt. Bei Zufuhr eines Schrittmacherimpulses oder bei einem nicht refraktären Erfassungsereignis der rechten oder der linken Herzkammer wird das Ersatzintervall neu gestartet. Bei Zufuhr eines Schrittmacherimpulses oder bei einem refraktären oder nicht refraktären Erfassungsereignis werden Post-Ereignis-Zeitperioden begonnen. Die verzögerte Rechts-links- oder Links-rechts-Leitung einer hervorgerufenen Depolarisation, die sich aus der Zufuhr eines Schrittmacherimpulses zur rechten bzw. linken Herzkammer und aus dem Auffang dieser Herzkammer ergibt, bewegt sich nach einer Verzögerung, die ermöglicht, dass sie erfasst und fälschlich als ein refraktäres Erfassungsereignis charakterisiert wird, durch die nicht im Schritt gehaltene Schrittmacher-/Erfassungselektrode. Außerdem kann hier ein zweiter Neustart der Post-Ereignis-Zeitperioden wegen eines fälschlich charakterisierten refraktären Erfassungsereignis dazu führen, dass auf das nächste

wahre, spontane Erfassungsereignis in den rechten oder linken Herzkammern nicht geeignet reagiert wird. Somit kann die Zeitgebung der Zufuhr von Bi-Atrium- oder Bi-Ventrikel-Schrittmacherimpulsen ebenfalls unterbrochen werden.

**[0075]** Ähnliche Probleme treten in sequentiellen Bi-Atrium- und/oder Bi-Ventrikel-AV-Schrittmachersystemen auf, in denen drei oder vier Herzkammern in Schritt gehalten und erfasst werden. Ein V-A-Schrittmacherersatzintervall wird typisch durch eines der folgenden Ereignisse neu gestartet: Zufuhr eines Ventrikel-Schrittmacherimpulses bei der Messung einer AV-Verzögerung zum rechten oder zum linken oder zu beiden Ventrikeln; ein spontanes nicht refraktäres Ventrikel-Erfassungsereignis, das in einem Ventrikel vor Messung der AV-Verzögerung abtastet wird; oder ein spontanes, nicht refraktäres Ventrikel-Erfassungsereignis, das in einem Ventrikel vor der Messung des V-A-Ersatzintervalls und typisch nach der Messung eines oberen Ratenintervalls (URI), das die maximale Schrittmacherrate definiert, abgetastet wird. Bei jedem solchen Ereignis und bei der Messung von Post-Ventrikel-Ereignisperioden, z. B. Atrium- und Ventrikel-Austastperioden und -refraktärperioden und dem URI, wird ein Satz von Post-Ventrikel-Ereigniszeitgebern gestartet. Die Post-Ventrikel-Ereigniszeitgeber starten eine Ventrikel-Refraktärperiode (VRP) und wenigstens eine Post-Ventrikel-Ereignisperiode, die die Behandlung eines während ihrer Messung auftretenden Atrium-Erfassungsereignisses beeinflusst. Zum Beispiel kann ein während der Messung einer Post-Ventrikel-Atrium-Refraktärperiode (PVARP) auftretendes Atrium-Erfassungsereignis zwecks Zurücksetzen des V-A-Ersatzintervalls und Starten der AV-Verzögerung ignoriert werden. Die PVARP ist typisch programmierbar und kann so eingestellt werden, dass irgendeine Reaktion auf ein Atrium-Erfassungsereignis, das durch das Erfassen der antegraden Leitung der spontanen oder hervorgerufenen Herzkammerdepolarisation durch das Atrium und zu den Atrium-Schrittmacher-/Erfassungselektroden verursacht werden kann, verhindert wird. Das PVARP, das VRP- und das URI-Intervall werden jedes Mal, wenn ein Ventrikel-Schrittmacherimpuls zugeführt wird, sowie jedes Mal, wenn ein refraktäres oder nicht refraktäres Ventrikel-Erfassungsereignis auftritt, neu begonnen.

**[0076]** Außerdem wird die V-A-Verzögerung durch ihre Messung bzw. ihren Time-Out und durch die Zufuhr des/der programmierten Atrium-Schrittmacherimpulse(s) oder eines nicht refraktären Atrium-Erfassungsereignisses abgeschlossen. Bei Abschluss des V-A-Ersatzintervalls werden eine Atrium-Refraktärperiode (ARP) und ein AV-Verzögerungsintervall begonnen. Bei Ablauf des AV-Verzögerungsintervalls wird ein einzelner Ventrikel-Stimulationsimpuls oder werden rechte und linke Ventrikel-Stimulationsimpul-



se zugeführt, oder das AV- Verzögerungsintervall wird durch ein vor seiner Messung erfasstes nichtrefraktäres Ventrikel-Erfassungsereignis abgeschlossen. Daraufhin wird das V-A-Ersatzintervall neu begonnen.

**[0077]** Bei Ablauf des AV-Verzögerungs- bzw. V-A-Ersatzintervalls wird die Zufuhr der Schrittmacherimpulse zum Rechtsherz- und Linksherz-Atrium und -Ventrikel durch eine programmierte Sequenz bestimmt, die gleichzeitig oder mit einer Rechts-links- oder Links-rechts-Verzögerung sein kann und vor der Messung der Verzögerung durch ein in der zweiten in Schritt zu haltenden Kammer ermitteltes Erfassungsereignis festgelegt oder verhindert wird. Eine ähnliche Operation wird für die Mehrstellenschrittmachung und -erfassung an räumlich beabstandeten Schrittmacher-/Erfassungselektrodenstellen in einer einzelnen Atrium- und/oder Vorhof-Herzkammer ausgeführt.

**[0078]** Probleme treten bei der Implementierung des Stimulierens bzw. Schrittmachens an mehreren Stellen in einer einzelnen Herzkammer oder beim Schrittmachen einer rechten und linken Herzkammer in den Kontexten der herkömmlichen Zeitgebungs- und Steuerungssysteme zur Charakterisierung und Reaktion auf Erfassungsereignissignale auf, die durch Erfassungsverstärker erzeugt werden, die mit räumlich beabstandeten Schrittmacher-/Erfassungselektroden gekoppelt sind. Durch Depolarisationen, die zwischen den getrennten Schrittmacher-/Erfassungselektrodenstellen geleitet werden und durch die mit diesen Schrittmacher-/Erfassungselektroden gekoppelten Erfassungsverstärker erfasst werden, können ungeeignete Reaktionen ausgelöst werden, die die Zeitgebung der Zufuhr nachfolgender Schrittmacherimpulse durcheinander bringen. In Rechtsherz- und Linksherz-Schrittmachersystemen treten Schrittmacher- und Erfassungsprobleme auf, wenn sich die Rechts-links- oder Links-rechts-Leitungsverzögerungen je nach der Anordnung der rechten und der linken Ventrikel-Schrittmacher-/Erfassungselektrode, Übergangsbedingungen des Herzens und einem chronischen CHF ändern.

**[0079]** Das oben beschriebene Schrittmachersystem aus [Fig. 5](#) kann als ein solches Zweikammerschrittmachersystem für zwei, drei oder vier Kammern oder als ein Mehrstellen-Einkammer-Schrittmachersystem, in dem die genutzten DSPs abgestimmt werden, um wahre refraktäre und nicht refraktäre Erfassungsereignisse und spontane und geleitete Erfassungsereignisse an jeder Elektrodenstelle in einer einzelnen Herzkammer oder in den rechten und linken Herzkammern genau zu unterscheiden, angepasst werden.

**[0080]** Obgleich die bevorzugte Ausführungsform eines Schrittmachersystems, in dem die vorliegende

Erfindung oben beschrieben wurde, verhältnismäßig komplex ist, kann dieselbe Zuordnung getakteter und selbsttaktender Logik selbstverständlich in weniger komplexen Schrittmachersystemen, z. B. in einem Atrium- oder Ventrikel-Einkammerschrittmachersystem, das typisch in einer AAI- oder AAIR-Betriebsart bzw. in einer VVI- oder VVIR-Betriebsart arbeitet, oder in einem herkömmlichen AV-Sequenzschrittmachersystem, das in der DDD- oder DDR-Betriebsart arbeitet, vorgesehen sein.

**[0081]** Die Herstellung getakteter und selbsttaktender Logik in einer einzelnen IC in den IMD-Betriebssystemarchitekturen der vorliegenden Erfindung ist kompatibel mit verschiedenen Herstellungstechnologien wie etwa mit der Silicium-auf-Isolator-(SOI-), mit der Silicium-auf-Saphir-(SOS-)CMOS-Technologie sowie mit herkömmlichen Silicium-CMOS-Technologien. Die wie hierin beschriebene vorliegende Erfindung ermöglicht die Technologie für die Verwendung von DSPs zum Ausführen von mehr Funktionen wegen der Art und Weise, in der der Leistungsverbrauch für diese DSPs verringert werden kann.

**[0082]** Da der Leistungsverbrauch und der Raum für die Taktgeberbäume verringert sind, kann in Übereinstimmung mit der vorliegenden Erfindung zu den IMDs weitere Funktionalität hinzugefügt werden. Beispielsweise können zusätzliche selbsttaktende Logik-DSPs verschiedene Morphologieermittlungsfunktionen wie etwa die Unterscheidung retrograder P-Wellen und antegrader P-Wellen der EGM-Signalfeld-R-Wellen; die Unterscheidung von P-Wellen von Fernfeld-R-Wellen; die Unterscheidung von Atrium-Flimmern, Atrium-Flattern und Atrium-Tachykardie von der Sinustachykardie; die Unterscheidung des Ventrikel-Flimmerns und der Ventrikel-Tachykardie von dem SVT; die Unterscheidung von Herzsignalen von einer elektromagnetischen Störung usw. ausführen.

## Patentansprüche

1. Implantierbare medizinische Vorrichtung, die dem Körper eines Patienten eine Therapie zuführt bzw. verabreicht und/oder einen physiologischen Zustand eines Patienten überwacht, mit:  
 einer Batterie (126), die Batterieenergie bereitstellt; und  
 einem Betriebssystem (102), das mit der Batterieenergie gespeist wird, Steuerungs- sowie Zeitgebungsfunktionen bereitstellt und in wenigstens einer integrierten Schaltung ausgeführt bzw. verkörpert ist, ferner mit:  
 einem Systemtaktgeber (122), der mit der Batterieenergie gespeist wird und Taktsignale bereitstellt;  
 einer getakteten Logikschaltung (106), die auf der integrierten Schaltung ausgebildet ist und in Reaktion auf den Systemtaktgeber definierte Schaltungsfunktionen zeitlich synchron mit den Systemtaktsignalen ausführt; und

einem Taktgeberbaum bzw. Taktbaum (**138**), der auf der integrierten Schaltung ausgebildet ist und die Taktsignale von dem Systemtaktgeber mit der getakteten Logikschaltung koppelt; gekennzeichnet durch wenigstens eine selbsttaktende bzw. -getaktete Logikschaltung (**152–168**), die auf der integrierten Schaltung ausgebildet ist und definierte Schaltungsfunktionen unabhängig von dem Systemtaktgeber ausführt, wodurch der Taktgeberbaum minimiert bzw. minimal ausgebildet ist und Taktenergie eingespart wird.

2. Implantierbare medizinische Vorrichtung nach Anspruch 1, ferner mit:

Mitteln (**108**) zum Erfassen eines physiologischen Zustandes des Patienten und zur Bereitstellung eines physiologischen Signals; und bei der: die selbsttaktende Logikschaltung ferner einen Signalprozessor umfasst, der das physiologische Signal verarbeitet und mehrere selbsttaktende Logikelemente umfasst, die zu einer Kette ausgebildet sind, die das physiologische Signal an einem Eingang empfängt, das physiologische Signal verarbeitet und das verarbeitete physiologische Signal nach einer Ausbreitungsverzögerung der selbsttaktenden Logik an einem Ausgang bereitstellt.

3. Implantierbare medizinische Vorrichtung nach Anspruch 2, bei der der Signalprozessor einen digitalen Signalprozessor (**64**) umfasst, der eine Analog/Digital-Umsetzung des von den Erfassungsmitteln bereitgestellten physiologischen Signals und eine Signalverarbeitung des digitalisierten physiologischen Signals ausführt.

4. Implantierbare medizinische Vorrichtung nach Anspruch 3, bei der der digitale Signalprozessor das digitalisierte physiologische Signal mit Bezug auf vorgegebene Unterscheidungskriterien verarbeitet, das Vorhandensein oder Fehlen einer im Voraus definierten Charakteristik des physiologischen Signals bestimmt und ein Erfassungsereignissignal bei Feststellung der im Voraus definierten Charakteristik bereitstellt.

5. Implantierbare medizinische Vorrichtung nach Anspruch 4, bei der:

die getakteten Logikschaltungen wenigstens einen Zeitgeber (**150**) umfassen, der in Reaktion auf ein Erfassungsereignissignal Zeitperioden als Vielfache der Taktzeitperiode misst; und ferner mit:

Mitteln, die in Reaktion auf die Messung einer Zeitperiode durch den Zeitgeber eine erste Operation der Vorrichtung ausführen; und

Mitteln, die in Reaktion auf ein Erfassungsereignissignal, das während der Messung einer Zeitperiode bereitgestellt wird, eine zweite Operation der Vorrichtung ausführen.

6. Implantierbare medizinische Vorrichtung nach

einem der vorhergehenden Ansprüche, bei der die selbsttaktende Logik ferner umfasst:

einen Mikrocomputer, der einen Mikroprozessor, einen Zeitgeber und einen Steuerbus sowie einen RAM/ROM-Speicher (**144**), der Daten und Operationsbefehls Mengen von Vorrichtungsoperationsalgorithmen speichert, umfasst und in Übereinstimmung mit den gespeicherten Daten und Operationsbefehls Mengen arbeitet, um gemessene Zeitperioden zu erzeugen und um Therapiezuführungs- und/oder Überwachungsfunktionen auszuführen.

7. Implantierbare medizinische Vorrichtung nach Anspruch 6, ferner mit:

Mitteln zum Erfassen eines physiologischen Zustandes des Patienten und zum Bereitstellen eines physiologischen Signals; und bei der:

die selbsttaktende Logikschaltung ferner einen Signalprozessor umfasst, der das physiologische Signal verarbeitet und mehrere selbsttaktende Logikelemente aufweist, die zu einer Kette ausgebildet sind, die das physiologische Signal an einem Eingang hier von empfängt, das physiologische Signal verarbeitet und das verarbeitete physiologische Signal an einem Ausgang für den Daten- und Steuerbus nach einer Ausbreitungsverzögerung der selbsttaktenden Logik bereitstellt.

8. Implantierbare medizinische Vorrichtung nach einem der vorhergehenden Ansprüche, bei der die selbsttaktende Logik ferner mehrere selbsttaktende Logikelemente aufweist, die zu einer Kette ausgebildet sind, die an einem Eingang ein Eingangssignal empfängt, das Eingangssignal verarbeitet und ein verarbeitetes Ausgangssignal nach einer Ausbreitungsverzögerung der selbsttaktenden Logik an einem Ausgang bereitstellt.

9. Implantierbare medizinische Vorrichtung nach einem der vorhergehenden Ansprüche, die ein Herzschrittmachersystem ist, das Herzsignale erfasst und Schrittmacherimpulse über Schrittmacher-/Erfassungselektroden, die sich in einer oder in mehreren Herzkammern befinden, abgibt bzw. bereitstellt; wobei

die Zeitgeberfunktionen Schrittmacher-Zeitgeberfunktionen sind; und wobei

die definierten Schaltungsfunktionen das Messen eines Schrittmacherersatzintervalls enthalten; und ferner mit

Mitteln, die in Reaktion auf die Messung des Schrittmacherersatzintervalls einen Schrittmacherimpuls erzeugen und an die Schrittmacher-/Erfassungselektroden ausgeben.

10. Implantierbares Schrittmachersystem nach Anspruch 9, wenn abhängig von Anspruch 2 oder einem von Anspruch 2 abhängigen Anspruch, bei dem: das physiologische Signal ein Herzsignal ist.

11. Implantierbares Schrittmachersystem nach Anspruch 9 oder 10, ferner mit:

Mitteln zum erneuten Starten des Messens des Schrittmacherersatzintervalls in Reaktion auf ein Erfassungsergebnissignal.

12. Implantierbares Schrittmachersystem nach Anspruch 10, bei dem die selbsttaktende Logik ferner umfasst:

einen Speicher mit mehreren Speicherplätzen; und Mittel zum Auslösen der Speicherung des verarbeiteten Herzsignals an bzw. in den mehreren Speicherplätzen.

13. Implantierbares Schrittmachersystem nach Anspruch 6, bei dem die Therapiezufuhr- und/oder Überwachungsfunktionen das Ausführen einer Schrittmacherimpulszufuhr und das Einstellen von Erfassungskriterien für die Erfassung von Herzereignissen umfassen.

14. Implantierbare medizinische Überwachungseinrichtung zum Überwachen eines physiologischen Zustandes eines Patienten, mit:

physiologischen Sensormitteln, die ein physiologisches Erfassungssignal entwickeln; einem Betriebssystem, das Steuerungs- und Zeitgebungsfunktionen bereitstellt und in wenigstens einer integrierten Schaltung, die aus selbsttaktenden Logikschaltungen gebildet ist, ausgeführt bzw. verkörpert ist, ferner mit:

einem Signalprozessor, der das physiologische Erfassungssignal verarbeitet und mehrere selbsttaktende bzw. -getaktete Logikelemente umfasst, die zu einer Kette ausgebildet sind, der bzw. die das physiologische Signal an einem Eingang empfängt, das physiologische Signal verarbeitet und das verarbeitete physiologische Signal nach einer Ausbreitungsverzögerung der selbsttaktenden Logik an einem Ausgang bereitstellt;

einem Speicher mit Speicherplätzen, um die verarbeiteten physiologischen Erfassungssignaldaten zu speichern; und

Mitteln zum Auslösen der Speicherung der verarbeiteten physiologischen Erfassungssignaldaten an bzw. in den Speicherplätzen.

15. Implantierbare medizinische Vorrichtung, die von einer Batterie mit Leistung versorgt wird, um einem Patienten in Abhängigkeit von einem physiologischen Zustand des Patienten eine Therapie zuzuführen bzw. zu verabreichen, mit:

physiologischen Sensormitteln zum Entwickeln eines physiologischen Erfassungssignals;

einem Signalprozessor, der das physiologische Erfassungssignal verarbeitet und mehrere selbsttaktende bzw. -getaktete Logikelemente umfasst, die zu einer Kette ausgebildet sind, die das physiologische Signal an einem Eingang empfängt, das physiologische Signal verarbeitet und das verarbeitete physio-

logische Signal nach einer Ausbreitungsverzögerung der selbsttaktenden Logik an einem Ausgang bereitstellt;

einem Betriebssystem, das in wenigstens einer integrierten Schaltung ausgeführt bzw. verkörpert ist, die aus selbsttaktenden Logikschaltungen ausgebildet ist, das verarbeitete physiologische Signal empfängt und ein Therapieauslösungssignal erzeugt; und Therapiezufuhrmitteln, die die Therapie bei Empfang eines Therapiezufuhrerauslösungssignals zuführen.

16. Implantierbare Überwachungseinrichtung nach Anspruch 14 oder 15, bei der die physiologischen Sensormittel Erfassungselektroden aufweisen, die ein elektrisches Signal eines Körperorgans oder eines Muskels erfassen.

17. Implantierbare Überwachungseinrichtung nach Anspruch 14 oder 15, bei der die physiologischen Sensormittel Erfassungselektroden aufweisen, um ein Herzsignal zu erfassen.

18. Implantierbare Überwachungseinrichtung nach Anspruch 14 oder 15, bei der die physiologischen Sensormittel einen physiologischen Sensor aufweisen, der eine Bedingung oder einen Zustand des Körpers aus einer Gruppe, die eine physische bzw. körperliche Aktivität des Körpers, den Blutdruck, die Bluttemperatur, die Blutgaskonzentration und den Blut-pH-Wert umfasst, erfassen.

Es folgen 4 Blatt Zeichnungen

Anhängende Zeichnungen

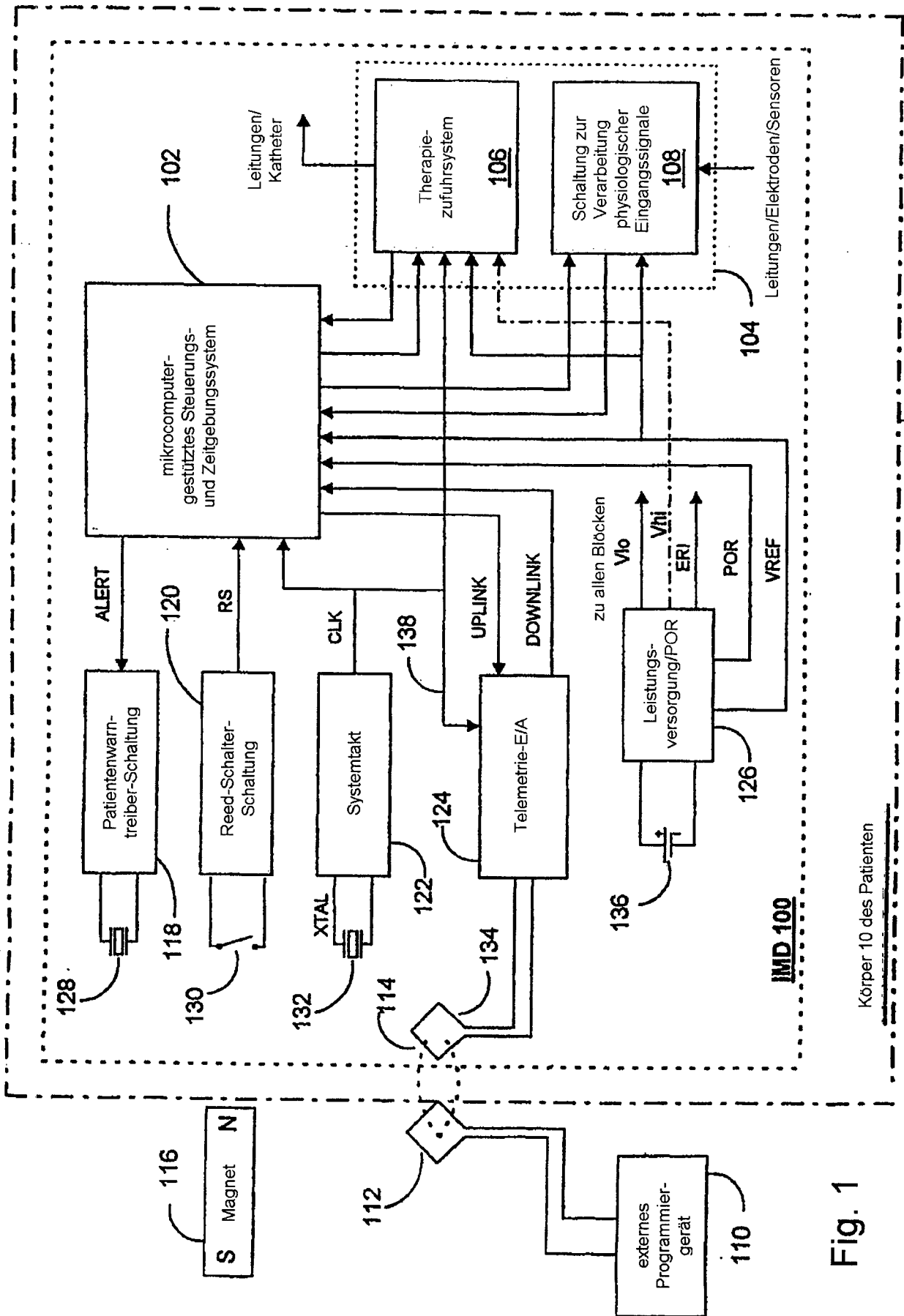


Fig. 1

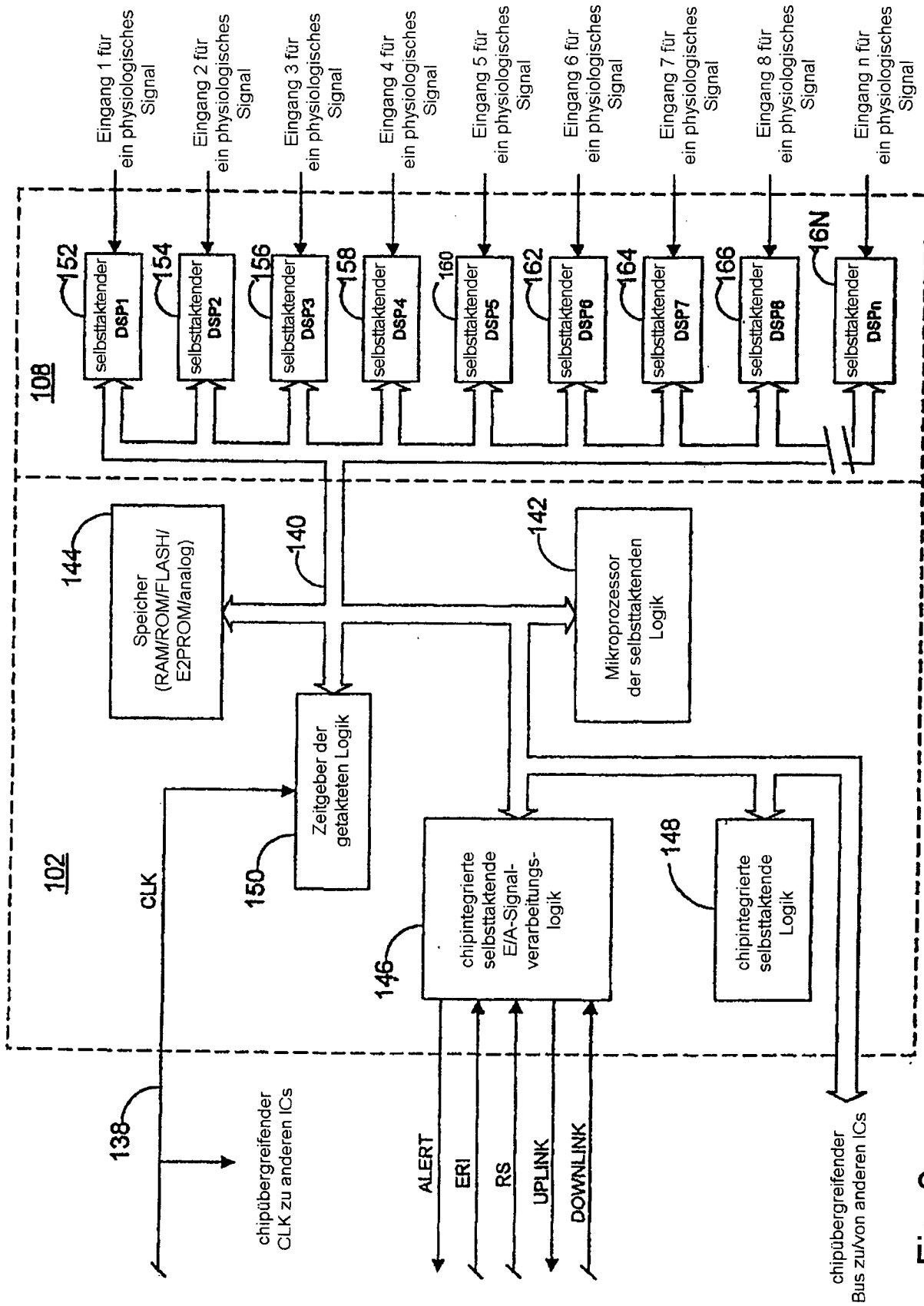


Fig. 2

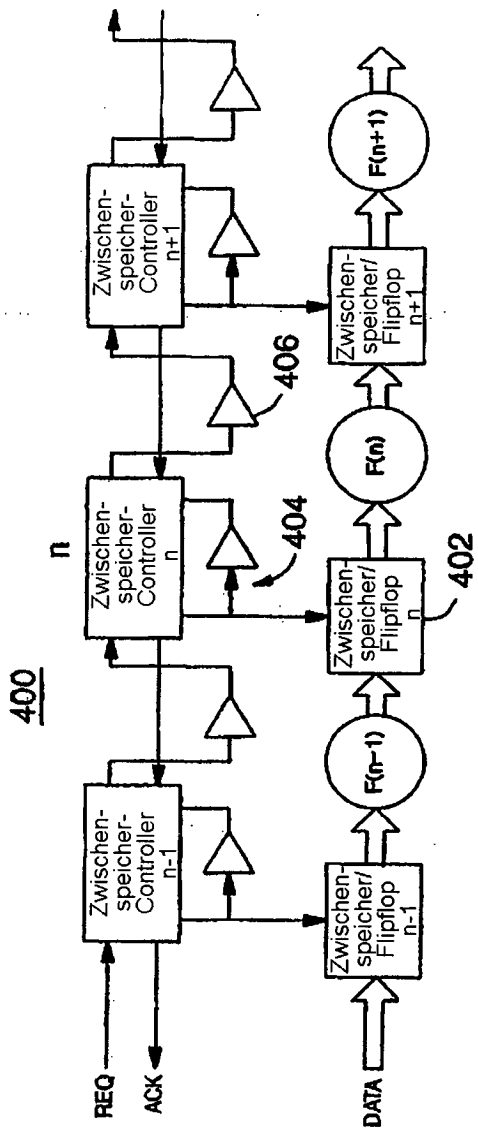
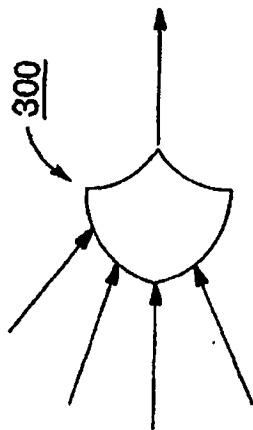


Fig. 3

Fig. 4



M-aus-N-NCL-Logikgatter

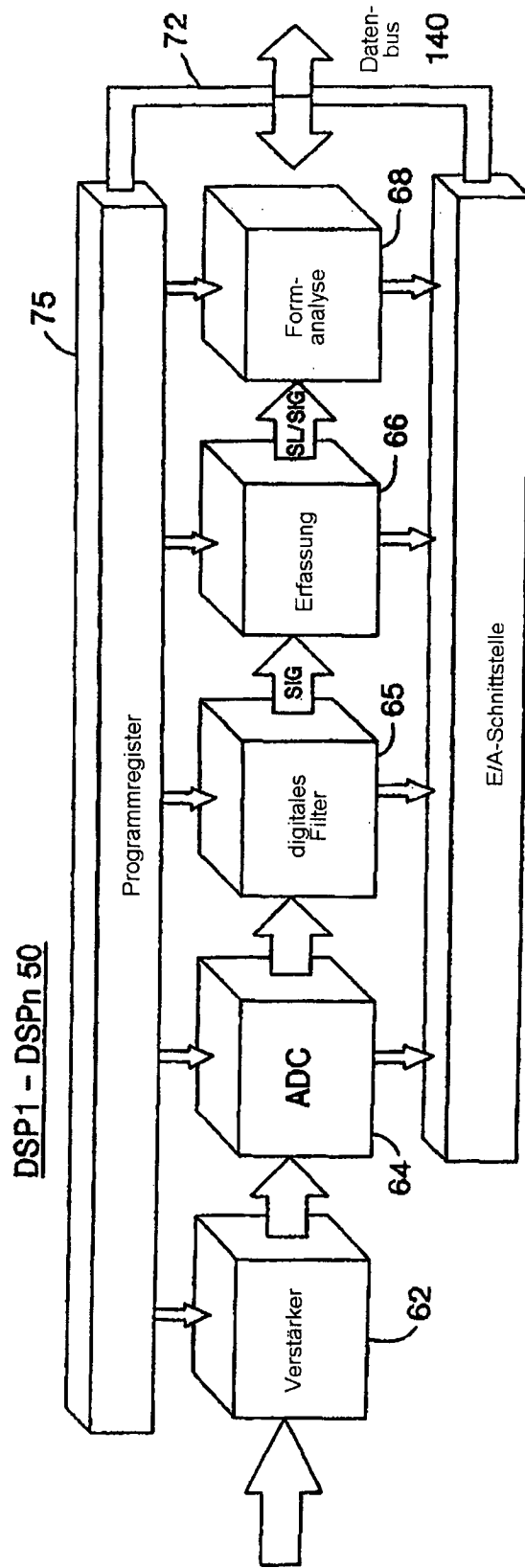


Fig. 6



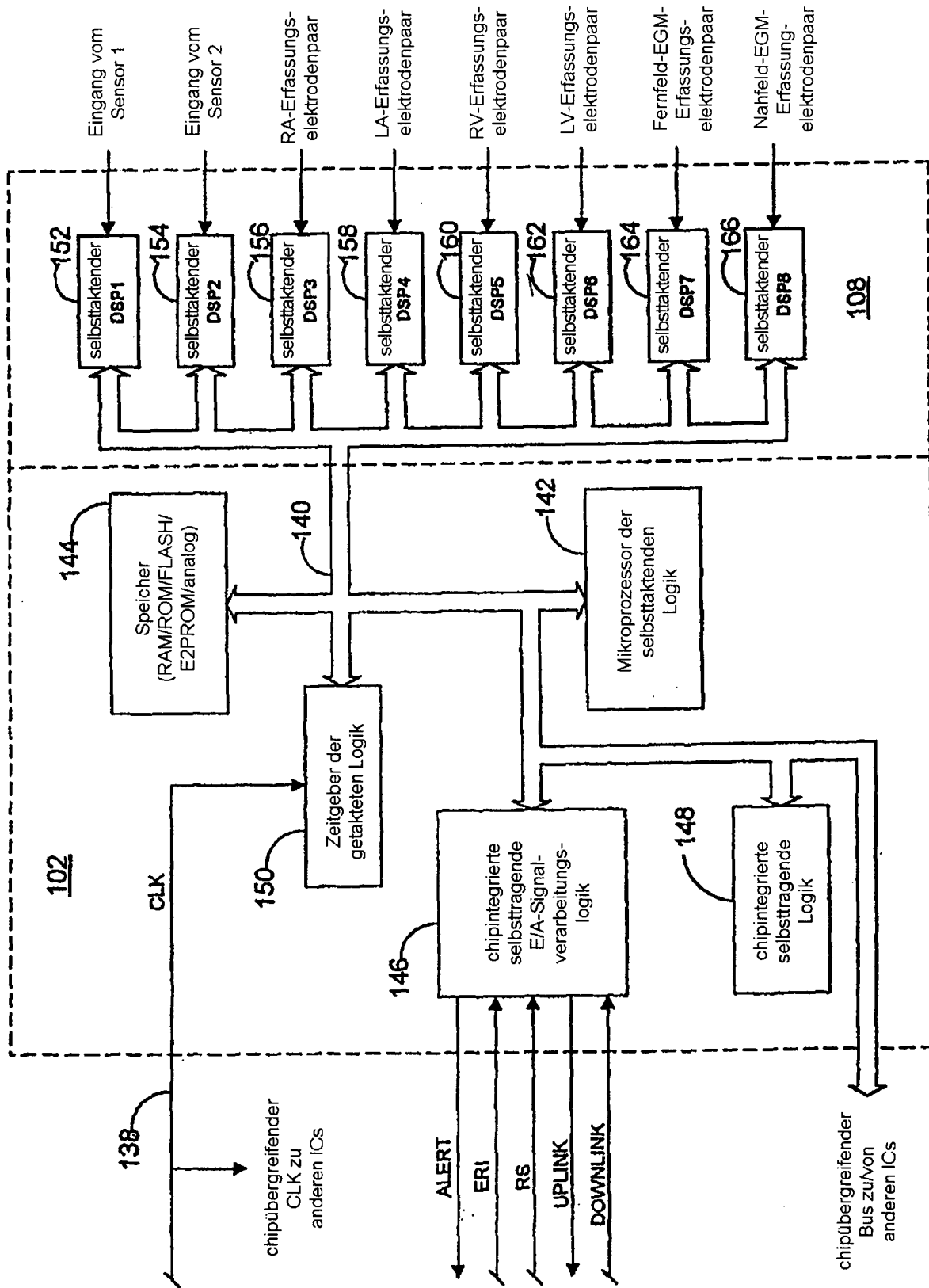


Fig. 5