



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I550883 B

(45)公告日：中華民國 105 (2016) 年 09 月 21 日

(21)申請案號：103123360

(22)申請日：中華民國 103 (2014) 年 07 月 07 日

(51)Int. Cl. : H01L29/808 (2006.01) H01L21/28 (2006.01)

(71)申請人：漢磊科技股份有限公司 (中華民國) EPISIL TECHNOLOGIES INC. (TW)
新竹市新竹科學工業園區創新一路 18 號

(72)發明人：馬士貴 MA, SHIH KUEI (TW) ; 何耕臺 HO, GENG TAI (TW)

(74)代理人：葉璟宗；詹東穎；劉亞君

(56)參考文獻：

TW 201338160A

JP 2005236084A

US 2002076876A1

US 2010019318A1

審查人員：吳松屏

申請專利範圍項數：20 項 圖式數：4 共 19 頁

(54)名稱

橫向雙擴散金氧半導體元件及減少表面電場的結構

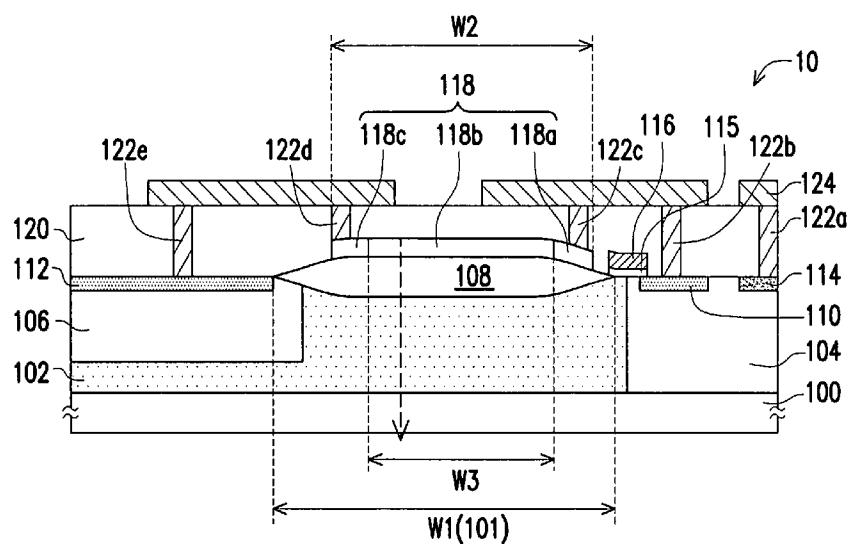
LDMOS DEVICE AND RESURF STRUCTURE

(57)摘要

一種減少表面電場的結構及包含此結構的橫向擴散金氧半導體元件。此種減少表面電場的結構包括具有第一導電型之基底、具有第二導電型之井區、隔離結構以及 PN 接面二極體。井區位於基底中。隔離結構位於井區上。PN 接面二極體位於隔離結構上，用以降低表面電場。

A reduced surface field (RESURF) structure and a lateral diffused metal oxide semiconductor (LDMOS) device including the same are provided. The RESURF structure includes a substrate of a first conductivity type, a well region of a second conductivity type, an isolation structure and a PN junction diode. The well region is disposed in the substrate. The isolation structure is disposed on the well region. The PN junction diode is disposed on the isolation structure and configured to reduce the surface field.

指定代表圖：



1

符號簡單說明：

- 10 . . . 橫向擴散金
 氧半導體元件
 100 . . . 基底
 101 . . . 漂移區
 102 . . . 第一井區
 104 . . . 第二井區
 106 . . . 第三井區
 108 . . . 隔離結構
 110 . . . 源極區
 112 . . . 沖極區
 114 . . . 基體區
 115 . . . 閘氧化層
 116 . . . 閘極
 118 . . . PN 接面二
 極體
 118a . . . 第一區
 118b . . . 第二區
 118c . . . 第三區
 120 . . . 第一介電層
 122a~122e . . . 接觸
 窗
 124 . . . 第一導體層
 W1、W2、W3 . . .
 寬度

公告本

發明摘要

※ 申請案號： 103123360

※ 申請日：
103. 7. 07

※ I P C 分類：

H01L2918/08
A61L41/28
2006.01
2006.01

【發明名稱】橫向雙擴散金氧半導體元件及減少表面電場的結構

LDMOS DEVICE AND RESURF STRUCTURE

【中文】

一種減少表面電場的結構及包含此結構的橫向擴散金氧半導體元件。此種減少表面電場的結構包括具有第一導電型之基底、具有第二導電型之井區、隔離結構以及 PN 接面二極體。井區位於基底中。隔離結構位於井區上。PN 接面二極體位於隔離結構上，用以降低表面電場。

【英文】

A reduced surface field (RESURF) structure and a lateral diffused metal oxide semiconductor (LDMOS) device including the same are provided. The RESURF structure includes a substrate of a first conductivity type, a well region of a second conductivity type, an isolation structure and a PN junction diode. The well region is disposed in the substrate. The isolation structure is disposed on the well region. The PN junction diode is disposed on the isolation structure and configured to reduce the surface field.

【代表圖】

【本案指定代表圖】：圖 1。

【本代表圖之符號簡單說明】：

10：橫向擴散金氧半導體元件

10.100：基底

101：漂移區

102：第一井區

104：第二井區

106：第三井區

108：隔離結構

110：源極區

112：汲極區

114：基體區

115：閘氧化層

116：閘極

118：PN 接面二極體

118a：第一區

118b：第二區

118c：第三區

120：第一介電層

122a~122e：接觸窗

124：第一導體層

W1、W2、W3：寬度

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】橫向雙擴散金氧半導體元件及減少表面電場的結構

LDMOS DEVICE AND RESURF STRUCTURE

【技術領域】

【0001】本發明是有關於一種半導體元件，且特別是有關於一種減少表面電場 (reduced surface field；RESURF) 的結構及包含此結構的橫向擴散金氧半導體 (lateral diffused metal oxide semiconductor；LDMOS) 元件。

【先前技術】

【0002】近年來，橫向擴散金氧半導體 (LDMOS) 元件已廣泛地應用在各種電源積體電路或智慧型電源積體電路上。LDMOS 元件在使用上需具有高崩潰電壓 (breakdown voltage) 與低的開啟電阻 (on-state resistance； R_{on})，以提高元件之效能。為獲得高崩潰電壓及降低開啟電阻，一種被稱之為減少表面電場 (RESURF) 之 LDMOS 元件應運而生。

【0003】習知的做法是在場氧化層下方的 N 型摻雜漂移區中植入 P 型摻雜區或 P 型頂區 (P-top region)。在元件區內 N 型區域與 P 型區域在反逆向偏壓時，N 型與 P 型的電荷須要達到平衡才可達到高崩潰電壓。因 P 型摻雜區加入，勢必 N 型摻雜漂移區濃度也必須提高，因而也可降低開啟電阻。然而，習知的做法步驟較複雜，製程成本較高。

【發明內容】

【0004】有鑑於此，本發明提供一種減少表面電場（RESURF）的結構及包含此結構的橫向擴散金氧半導體（LDMOS）元件，其中於隔離結構上配置 PN 接面二極體，不但可省去形成習知 P 型頂區的步驟，且可達到提高崩潰電壓以及降低開啟電阻之功效。

【0005】本發明提供一種橫向擴散金氧半導體元件，包括具有第一導電型之基底、具有第二導電型之第一井區、具有第一導電型之第二井區、隔離結構、具有第二導電型之源極區與汲極區、閘極以及 PN 接面二極體。第一井區位於基底中。第二井區位於基底中且與第一井區相鄰。第三井區位於第一井區中。隔離結構位於第二井區與第三井區之間的第一井區上。源極區位於第二井區中。汲極區位於第三井區中。閘極位於部分第一井區與部分第二井區上。PN 接面二極體位於隔離結構上。

【0006】在本發明的一實施例中，上述 PN 接面二極體為多晶矽二極體。

【0007】在本發明的一實施例中，上述 PN 接面二極體具有第一區、第二區以及第三區，第二區位於第一區與第三區之間，第二區具有第一導電型，且第一區與第三區的導電型相反。

【0008】在本發明的一實施例中，於上述 PN 接面二極體中，第二區的摻雜濃度低於第一區或第三區的摻雜濃度。

【0009】在本發明的一實施例中，上述 PN 接面二極體之第二區與閘極的導電型相反。

【0010】在本發明的一實施例中，上述 PN 接面二極體之第二區的摻雜濃度低於閘極的摻雜濃度。

- 【0011】在本發明的一實施例中，上述 PN 接面二極體的第一區電性連接至源極區，且 PN 接面二極體的第三區電性連接至汲極區。
- 【0012】在本發明的一實施例中，上述橫向擴散金氧半導體元件更包括位於第二井區中的具有第一導電型之基體區。
- 【0013】在本發明的一實施例中，上述 PN 接面二極體的一端電性連接至基體區，且 PN 接面二極體的另一端電性連接至汲極區。
- 【0014】在本發明的一實施例中，上述 PN 二極體之寬度大於隔離結構之寬度的至少 1/2。
- 【0015】在本發明的一實施例中，上述隔離結構的材料包括氧化矽。
- 【0016】在本發明的一實施例中，上述隔離結構包括場氧化物結構或淺溝渠隔離結構。
- 【0017】在本發明的一實施例中，上述第一導電型為 P 型，第二導電型為 N 型；或第一導電型為 N 型，第二導電型為 P 型。
- 【0018】本發明另提出一種減少表面電場的結構，包括具有第一導電型之基底、具有第二導電型之井區、隔離結構以及 PN 接面二極體。井區位於基底中。隔離結構位於井區上。PN 接面二極體位於隔離結構上。
- 【0019】在本發明的一實施例中，上述 PN 接面二極體為多晶矽二極體。
- 【0020】在本發明的一實施例中，上述 PN 接面二極體具有第一區、第二區以及第三區，第二區位於第一區與第三區之間，第二區具有第一導電型，且第一區與第三區的導電型相反。
- 【0021】在本發明的一實施例中，於上述 PN 接面二極體中，第二

區的摻雜濃度低於第一區或第三區的摻雜濃度。

【0022】在本發明的一實施例中，上述 PN 接面二極體的一端電性連接至源極區或基體區，且 PN 接面二極體的另一端電性連接至汲極區。

【0023】在本發明的一實施例中，上述 PN 二極體之寬度大於隔離結構之寬度的至少 $1/2$ 。

【0024】在本發明的一實施例中，上述隔離結構的材料包括氧化矽。

【0025】基於上述，在本發明之橫向擴散金氧半導體元件中，於隔離結構上配置 PN 接面二極體，可達到與雙重減少表面電場 (double RESURF) 技術相同的效果，有效提高崩潰電壓以及降低開啟電阻。另一方面，本發明的結構可省去形成習知 P 型頂區的步驟，有效降低成本，提升競爭力。

【0026】為讓本發明的上述特徵和優點能更明顯易懂，下文特舉實施例，並配合所附圖式作詳細說明如下。

【圖式簡單說明】

【0027】

圖 1 是依照本發明之一實施例所繪示的一種橫向擴散金氧半導體元件的剖面示意圖。

圖 2 是圖 1 之橫向擴散金氧半導體元件之沿箭頭方向的電場分布圖。

圖 3 是依照本發明之另一實施例所繪示的一種橫向擴散金氧半導體元件的剖面示意圖。

105-4-19

圖 4 是依照本發明之又一實施例所繪示的一種橫向擴散金氧半導體元件的剖面示意圖。

【實施方式】

【0028】 圖 1 是依照本發明之一實施例所繪示的一種橫向擴散金氧半導體元件的剖面示意圖。

【0029】 請參照圖 1，本發明之橫向擴散金氧半導體元件 10 包括具有第一導電型之基底 100、具有第二導電型之第一井區 102、具有第一導電型之第二井區 104、具有第二導電型之第三井區 106、隔離結構 108、具有第二導電型之源極區 110 與汲極區 112、具有第一導電型之基體區（body region）114、閘氧化層 115 以及閘極 116。

【0030】 第一導電型可為 P 型或 N 型。當第一導電型為 P 型時，第二導電型為 N 型，而當第一導電型為 N 型時，第二導電型為 P 型。在此實施例中，是以第一導電型為 P 型，第二導電型為 N 型為例來說明之，但並不用以限定本發明。

【0031】 基底 100 可為 P 型半導體基底，例如 P 型含矽磊晶層。第一井區 102 可為 N 型高壓井區，其位於基底 100 中。第二井區 104 可為 P 型井區，其位於基底 100 中且與第一井區 102 相鄰。在此實施例中，第一井區 102 接觸第二井區 104，但本發明並不以此為限。在另一實施例中（未繪示），第一井區 102 與第二井區 104 也可彼此分開。第三井區 106 可為 N 型井區，其位於第一井區 102 中。此外，第二井區 104 與第三井區 106 相隔一距離。在一實施例中，第一井區 102 的摻雜濃度可為 1×10^{14} 至 $1 \times 10^{17}/\text{cm}^3$ ，第二

105-4-19

井區 104 的摻雜濃度可為 1×10^{15} 至 $1 \times 10^{17}/\text{cm}^3$ ，且第三井區 106 的摻雜濃度可為 1×10^{15} 至 $1 \times 10^{17}/\text{cm}^3$ 。

【0032】隔離結構 108 位於第二井區 104 與第三井區 106 之間的第一井區 102 上。隔離結構 108 的材料包括氧化矽。隔離結構 108 例如是場氧化物（FOX）結構或淺溝渠隔離（STI）結構。

【0033】源極區 110 可為 N 型重摻雜區，其位於第二井區 104 中。汲極區 112 可為 N 型重摻雜區，其位於第三井區 106 中。在一實施例中，源極區 110 與汲極區 112 的摻雜濃度可為 1×10^{19} 至 $1 \times 10^{21}/\text{cm}^3$ 。

【0034】基體區 114 可為 P 型重摻雜區，其位於第二井區 104 中。此外，基體區 114 與源極區 110 相隔一距離。在一實施例中，基體區 114 的摻雜濃度可為 1×10^{17} 至 $1 \times 10^{21}/\text{cm}^3$ 。

【0035】閘極 116 位於部分第一井區 102 與部分第二井區 104 上。在此實施例中，閘極 116 延伸至部分隔離結構 108 上。閘極 116 的材料例如是多晶矽。閘氧化層 115 配置於閘極 116 與第一井區 102 之間以及閘極 116 與第二井區 104 之間。閘氧化層 115 材料例如是氧化矽。閘極 116 可具有 N 型摻質或 P 型摻質。當閘極 116 具有 N 型摻質時，閘極 116、源極區 110 與汲極區 112 可於同一步驟中被摻雜。當閘極 116 具有 P 型摻質時，閘極 116 與基體區 114 可於同一步驟中被摻雜。在一實施例中，閘極 116 的摻雜濃度可為 1×10^{18} 至 $1 \times 10^{21}/\text{cm}^3$ 。

【0036】特別要注意的是，本發明的橫向擴散金氧半導體元件 10 更包括 PN 接面二極體 118，用以取代習知的 P 型頂區來降低表面電場。PN 接面二極體 118 位於隔離結構 108 上，且與閘極 116 相

隔一距離。在一實施例中，PN 接面二極體 118 可為多晶矽二極體。此外，PN 接面二極體 118 可具有第一區 118a、第二區 118b 以及第三區 118c，第二區 118b 位於第一區 118a 與第三區 118c 之間。在一實施例中，PN 接面二極體 118 的第二區 118b 具有第一導電型，且第一區 118a 與第三區 118c 的導電型相反。更具體言之，PN 接面二極體 118 的中心區（即第二區 118b）具有 P 型摻質，且二邊緣區（即第一區 118a、第三區 118c）分別具有 N 型摻質與 P 型摻質。在此實施例中，第一區 118a 具有 P 型摻質，且第三區 118c 具有 N 型摻質，但本發明並不以此為限。在另一實施例中，第一區 118a 可具有 N 型摻質，且第三區 118c 可具有 P 型摻質。

【0037】 此外，PN 接面二極體 118 之中心區（即第二區 118b）的摻雜濃度低於其邊緣區（即第一區 118a 或第三區 118c）的摻雜濃度。在一實施例中，PN 接面二極體 118 之第二區 118b 的 P 型摻雜濃度可為 1×10^{14} 至 $1 \times 10^{18}/\text{cm}^3$ ，且其第一區 118a 的 P 型摻雜濃度可為 1×10^{17} 至 $1 \times 10^{21}/\text{cm}^3$ ，以及其第三區 118c 的 N 型摻雜濃度可為 1×10^{19} 至 $1 \times 10^{21}/\text{cm}^3$ 。

【0038】 在此實施例中，PN 接面二極體 118 之中心區（即第二區 118b）與閘極 116 的導電型相反，但本發明並不以此為限。在另一實施例中，視客戶需要或製程可利用性，PN 接面二極體 118 之中心區（即第二區 118b）也可以與閘極 116 的導電型相同。此外，PN 接面二極體 118 之第二區 118b 的摻雜濃度低於閘極 116 的摻雜濃度。

【0039】 此外，在本發明中，PN 接面二極體 118 之各區的摻雜濃度與導電類型，可通過形成 N 型源極區 110、N 型汲極區 112、P

型基體區 114 的步驟或其他摻雜步驟一併完成，不會增加額外的光罩或製造成本。

【0040】 在此實施例中，雖然閘極 116 與 PN 接面二極體 118 的材料均為多晶矽，但其是在不同步驟中所形成。更具體言之，當本發明之橫向擴散金氧半導體元件 10 具有雙層多晶矽結構時，低電阻之閘極 116 可為第一多晶矽層，而高電阻之 PN 接面二極體 118 可為第二多晶矽層，且第一多晶矽層在第二多晶矽層之前所形成。

【0041】 在上述實施例中，是以 PN 接面二極體 118 為多晶矽二極體為例來說明之，但並不用以限定本發明。在另一實施例中，PN 接面二極體 118 也可以為矽二極體、鍆二極體、碳化矽二極體或氮化鎔二極體。

【0042】 本發明的橫向擴散金氧半導體元件可更包括第一介電層 120、接觸窗 122a~122e 以及第一導體層 124，如圖 1 所示。第一介電層 120 配置於基底 100 上，且其材料包括氧化矽、氮化矽或氮氧化矽。第一導體層 124 配置於第一介電層 120 上，且其材料包括金屬，例如鋁、銅或其合金。接觸窗 122a~122e 穿過第一介電層 120，且其材料包括鎢、鈦、鉭、鋁、銅或其合金。

【0043】 此外，本發明的橫向擴散金氧半導體元件可更包括第二介電層 126、介層窗 128a~128b 以及第二導體層 130，如圖 4 所示。第二介電層 126 配置於第一導體層 124 上，且其材料包括氧化矽、氮化矽或氮氧化矽。第二導體層 130 配置於第二介電層 126 上，且其材料包括金屬，例如鋁、銅或其合金。介層窗 128a~128b 穿過第二介電層 126，且其材料包括鎢、鈦、鉭、鋁、銅或其合金。

【0044】 特別要注意的是，本發明的 PN 接面二極體 118 之一端電

性連接至源極區 110 或基體區 114，而其另一端電性連接至汲極區 112。汲極區 112 為高電位，源極區 110 或基體區 114 為低電位。在一實施例中，源極區 110 或基體區 114 為等電位，但本發明並不以此為限。在另一實施例中，源極區 110 或基體區 114 的電位也可彼此不同。

【0045】更具體言之，在一實施例中，PN 接面二極體 118 的第一區 118a 例如透過接觸窗 122b/122c 以及第一導體層 124 與源極區 110 電性連接，且其第三區 118c 例如透過接觸窗 122d/122e 以及第一導體層 124 與汲極區 112 電性連接，如圖 1 所示。

【0046】在另一實施例中，PN 接面二極體 118 的第一區 118a 例如透過接觸窗 122a/122c 以及第一導體層 124 與基體區 114 電性連接，且其第三區 118c 例如透過接觸窗 122d/122e 以及第一導體層 124 與汲極區 112 電性連接，如圖 3 所示。在圖 3 中，PN 接面二極體 118 的第一區 118a 與基體區 114 的連接關係乃採取平面繞線的方式，故在此剖面並未示出。

【0047】在一又一實施例中，PN 接面二極體 118 的第一區 118a 例如透過接觸窗 122b/122c、第一導體層 124、介層窗 128a/128b 以及第二導體層 130 與源極區 110 電性連接，且其第三區 118c 例如透過 122d/122e 以及第一導體層 124 與汲極區 112 電性連接，如圖 4 所示。

【0048】特別要說明的是，在本發明之橫向擴散金氧半導體元件中，於隔離結構 108 上配置 PN 接面二極體 118，在崩潰電壓到達之前，PN 接面二極體 118 將會被完全空乏，N 型高壓井區（即第一井區 102）因為 PN 接面二極體 118 的空間電荷效應（space charge

effect)，其濃度得以升高，進而達到提高崩潰電壓以及降低開啟電阻之功效。

【0049】 為了達到上述功效，PN 二極體 118 之寬度 W2 僅可能地接近於隔離結構 108 之寬度 W1。在一實施例中，如圖 1 所示，PN 二極體 118 之寬度 W2 可大於隔離結構 108 之寬度 W1 的至少 1/2 或至少 2/3。更具體言之，PN 二極體 118 之中心區(即第二區 118b)的寬度 W3 可大於隔離結構 108 之寬度 W1 的至少 1/2 或至少 2/3，以能有效減少表面電場。

【0050】 圖 2 是圖 1 之橫向擴散金氧半導體元件之沿箭頭方向的電場分布圖。在本發明中，藉由於基底上依序配置 N 型井區、隔離結構、PN 接面二極體之方式，可使電場(沿箭頭方向)先降低、接著持平、再升高和降至零，如此可大幅降低電場最高點 A 的數值，並有效紓解橫向電場。

【0051】 此外，本發明之橫向擴散金氧半導體元件 10 亦定義出一漂移區 101 與位於此漂移區 101 中之減少表面電場的結構，如圖 1 所示。具體而言，在漂移區 101 中，減少表面電場的結構包括具有第一導電型之基底 100、具有第二導電型之第一井區 102、隔離結構 108 以及 PN 接面二極體 118。第一井區 102 位於基底 100 中。隔離結構 108 位於第一井區 102 上。PN 接面二極體 118 位於隔離結構 108 上。此外，PN 接面二極體 118 的一端電性連接至源極區 110 或基體區 114，且其另一端電性連接至汲極區 112。

【0052】 另外，此種減少表面電場的結構除了可應用於橫向擴散金氧半導體 (LDMOS) 元件外，也可以應用於其他適合的元件，如接面場效電晶體 (Junction Field Effect Transistor；JFET)。

【0053】 綜上所述，在本發明之橫向擴散金氧半導體元件中，於隔離結構上配置 PN 接面二極體，用以取代習知的 P 型頂區來降低表面電場。換言之，本發明的結構可省去形成習知 P 型頂區的步驟，大幅降低成本，提升競爭力。此外，藉由於基底上依序配置 N 型井區、隔離結構、PN 接面二極體之方式，可達到與雙重減少表面電場（double RESURF）技術相同的效果，有效提高崩潰電壓以及降低開啟電阻，使元件的效能大幅提升。

【0054】 雖然本發明已以實施例揭露如上，然其並非用以限定本發明，任何所屬技術領域中具有通常知識者，在不脫離本發明的精神和範圍內，當可作些許的更動與潤飾，故本發明的保護範圍當視後附的申請專利範圍所界定者為準。

【符號說明】

【0055】

10、20、30：橫向擴散金氧半導體元件

100：基底

101：漂移區

102：第一井區

104：第二井區

106：第三井區

108：隔離結構

110：源極區

112：汲極區

114：基體區

115：閘氧化層

116：閘極

118：PN 接面二極體

118a：第一區

118b：第二區

118c：第三區

120：第一介電層

122a~122e：接觸窗

124：第一導體層

126：第二介電層

128a~128b：介層窗

130：第二導體層

W1、W2、W3：寬度

申請專利範圍

1. 一種橫向擴散金氧半導體元件，包括：
具有一第一導電型之一基底；
具有一第二導電型之一第一井區，位於該基底中；
具有該第一導電型之一第二井區，位於該基底中且與該第一井區相鄰；
具有該第二導電型之一第三井區，位於該第一井區中；
一隔離結構，位於該第二井區與該第三井區之間的該第一井區上；
具有該第二導電型之一源極區，位於該第二井區中；
具有該第二導電型之一汲極區，位於該第三井區中；
一閘極，位於部分該第一井區與部分該第二井區上；以及
一 PN 接面二極體，位於該隔離結構上。
2. 如申請專利範圍第 1 項所述之橫向擴散金氧半導體元件，其中該 PN 接面二極體為一多晶矽二極體。
3. 如申請專利範圍第 1 項所述之橫向擴散金氧半導體元件，其中該 PN 接面二極體具有一第一區、一第二區以及一第三區，該第二區位於該第一區與該第三區之間，該第二區具有該第一導電型，且該第一區與該第三區的導電型相反。
4. 如申請專利範圍第 3 項所述之橫向擴散金氧半導體元件，其中於該 PN 接面二極體中，該第二區的摻雜濃度低於該第一區或該第三區的摻雜濃度。
5. 申請專利範圍第 3 項所述之橫向擴散金氧半導體元件，其中該 PN 接面二極體之該第二區與該閘極的導電型相反。

6. 如申請專利範圍第 3 項所述之橫向擴散金氧半導體元件，其中該 PN 接面二極體之該第二區的摻雜濃度低於該閘極的摻雜濃度。

7. 如申請專利範圍第 3 項所述之橫向擴散金氧半導體元件，其中該 PN 接面二極體的該第一區電性連接至該源極區，且該 PN 接面二極體的該第三區電性連接至該汲極區。

8. 如申請專利範圍第 1 項所述之橫向擴散金氧半導體元件，更包括位於該第二井區中的具有該第一導電型之一基體區。

9. 如申請專利範圍第 8 項所述之橫向擴散金氧半導體元件，其中該 PN 接面二極體的一端電性連接至該基體區，且該 PN 接面二極體的另一端電性連接至該汲極區。

10. 如申請專利範圍第 1 項所述之橫向擴散金氧半導體元件，其中該 PN 二極體之寬度大於該隔離結構之寬度的至少 1/2。

11. 如申請專利範圍第 1 項所述之橫向擴散金氧半導體元件，其中該隔離結構的材料包括氧化矽。

12. 如申請專利範圍第 1 項所述之橫向擴散金氧半導體元件，其中該隔離結構包括場氧化物結構或淺溝渠隔離結構。

13. 如申請專利範圍第 1 項所述之橫向擴散金氧半導體元件，其中該第一導電型為 P 型，該第二導電型為 N 型；或該第一導電型為 N 型，該第二導電型為 P 型。

14. 一種減少表面電場的結構，包括：

具有一第一導電型之一基底；

具有一第二導電型之一井區，位於該基底中；

一隔離結構，位於該井區上；以及

一 PN 接面二極體，位於該隔離結構上。

15. 如申請專利範圍第 14 項所述之減少表面電場的結構，其中該 PN 接面二極體為一多晶矽二極體。

16. 如申請專利範圍第 14 項所述之減少表面電場的結構，其中該 PN 接面二極體具有一第一區、一第二區以及一第三區，該第二區位於該第一區與該第三區之間，該第二區具有該第一導電型，且該第一區與該第三區的導電型相反。

17. 如申請專利範圍第 16 項所述之減少表面電場的結構，其中於該 PN 接面二極體中，該第二區的摻雜濃度低於該第一區或該第三區的摻雜濃度。

18. 如申請專利範圍第 14 項所述之減少表面電場的結構，其中該 PN 接面二極體的一端電性連接至一源極區或一基體區，且該 PN 接面二極體的另一端電性連接至一汲極區。

19. 如申請專利範圍第 14 項所述之減少表面電場的結構，其中，其中該 PN 二極體之寬度大於該隔離結構之寬度的至少 $1/2$ 。

20. 如申請專利範圍第 14 項所述之減少表面電場的結構，其中該隔離結構的材料包括氧化矽。

圖式

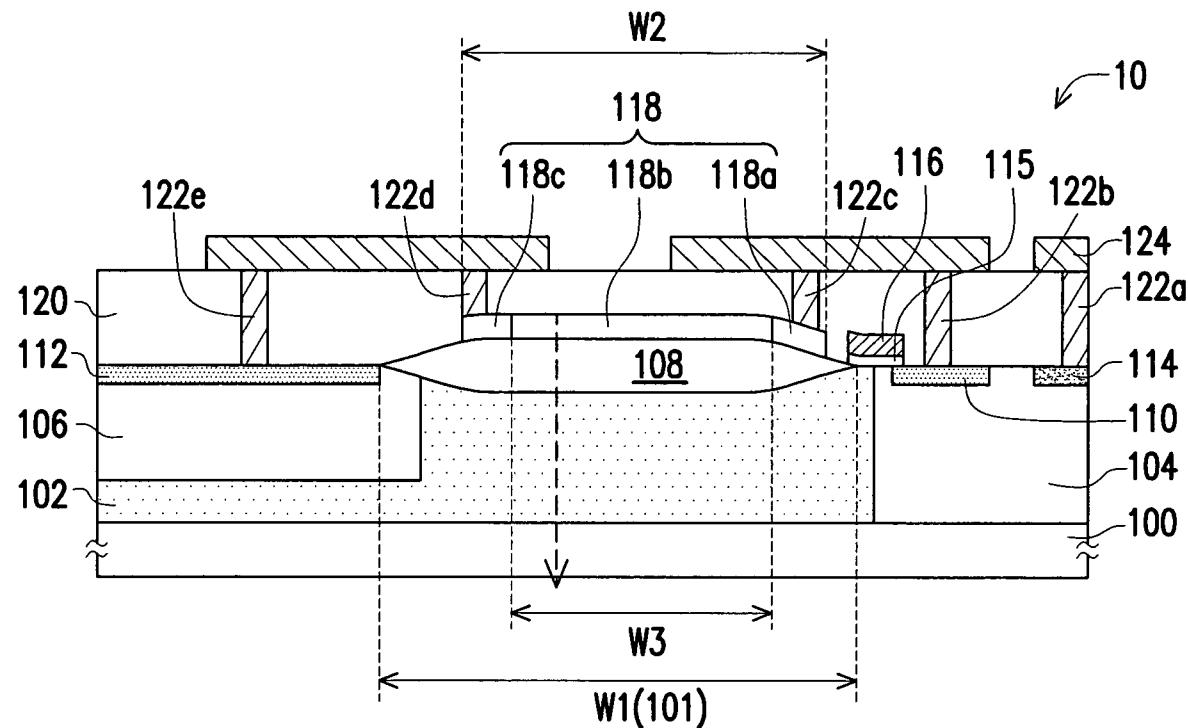


圖 1

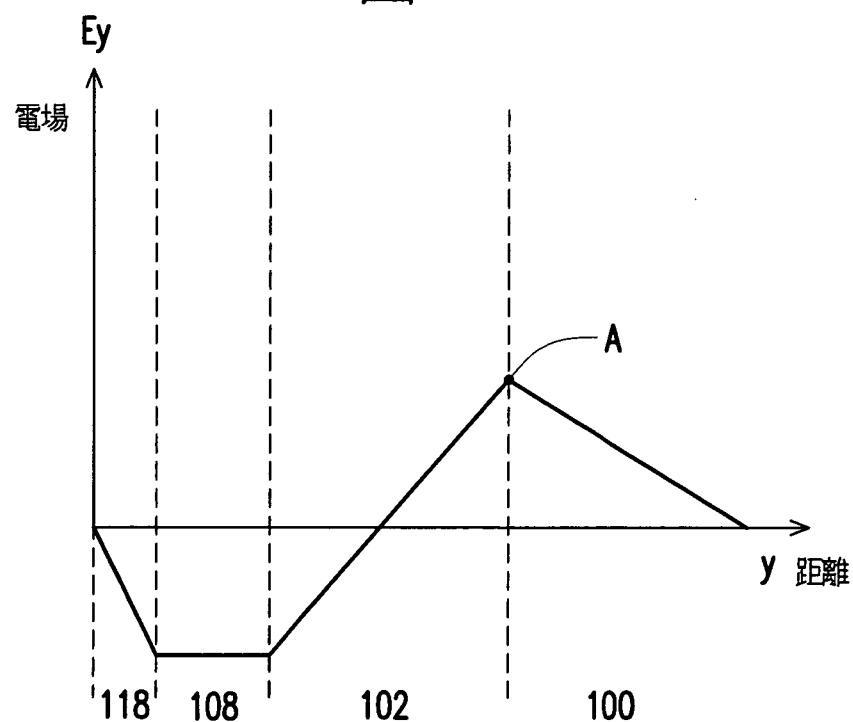


圖 2

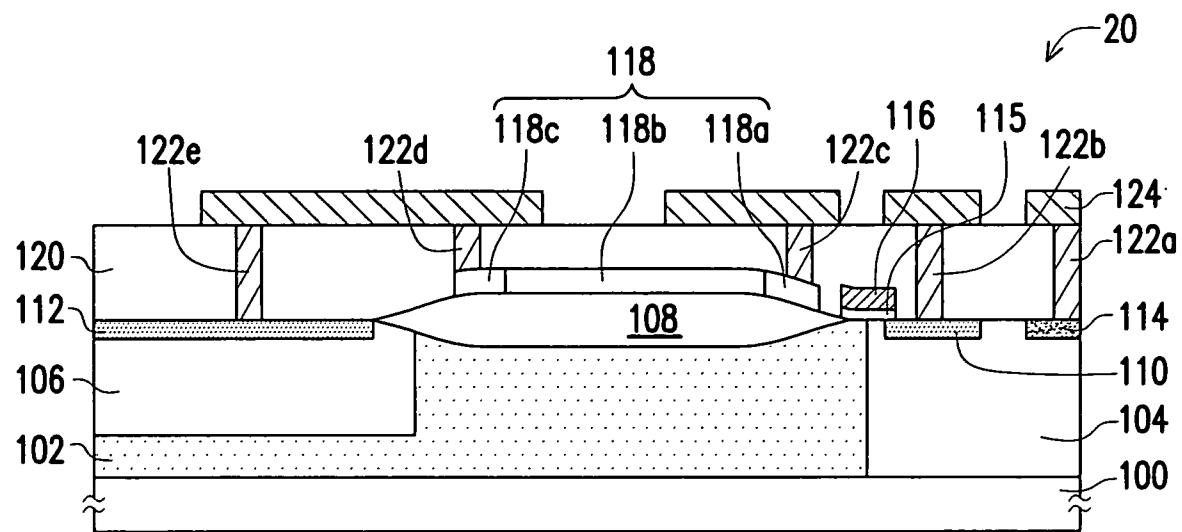


圖 3

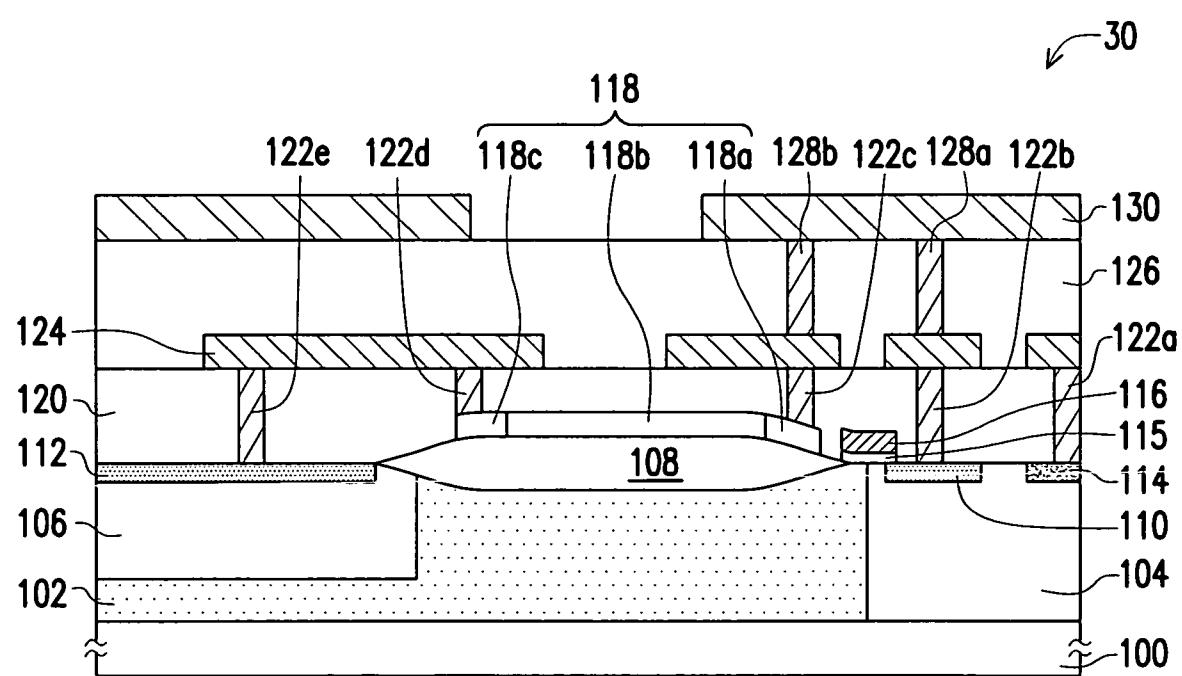


圖 4