



(19) **RU** ⁽¹¹⁾ **2 032 267** ⁽¹³⁾ **C1**

(51) МПК⁶ **H 03 K 3/84**

РОССИЙСКОЕ АГЕНТСТВО
ПО ПАТЕНТАМ И ТОВАРНЫМ ЗНАКАМ

(12) ОПИСАНИЕ ИЗОБРЕТЕНИЯ К ПАТЕНТУ РОССИЙСКОЙ ФЕДЕРАЦИИ

(21), (22) Заявка: 5022170/10, 10.07.1991

(46) Дата публикации: 27.03.1995

(56) Ссылки: Авторское свидетельство СССР N 1406739, кл. H 03K 3/84, 1988.

(71) Заявитель:

Ставропольское высшее военное инженерное училище связи им.60-летия Великого Октября

(72) Изобретатель: Петренко В.И.,
Чипига А.Ф., Гончаров Д.Г.

(73) Патентообладатель:

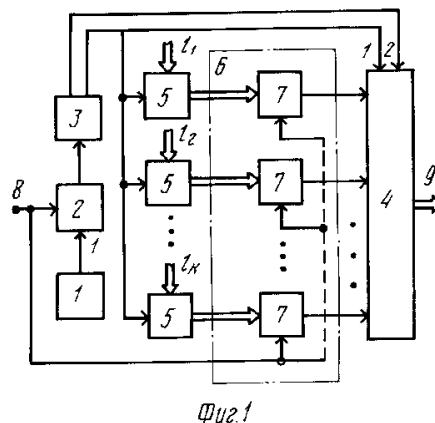
Петренко Вячеслав Иванович,
Чипига Александр Федорович,
Гончаров Дмитрий Геннадьевич

(54) ГЕНЕРАТОР ПСЕВДОСЛУЧАЙНЫХ ПОСЛЕДОВАТЕЛЬНОСТЕЙ

(57) Реферат:

Изобретение относится к импульсной технике и может быть использовано в радиотехнике и вычислительной технике. Цель изобретения - расширение функциональных возможностей за счет формирования составных последовательностей. Цель достигается введением элемента И 2, триггера 3, блока 4 формирования составных последовательностей n блоков 5 формирователей адреса. Сущность изобретения: формирование составных последовательностей осуществляется из опорных последовательностей путем чередования символов последних. Устройство также содержит генератор 1 тактовых импульсов и блок 6 памяти. 2 з.п.

ф-лы, 3 ил., 2 табл.



RU 2 0 3 2 2 6 7 C 1

RU 2 0 3 2 2 6 7 C 1



(19) **RU** ⁽¹¹⁾ **2 032 267** ⁽¹³⁾ **C1**

(51) Int. Cl.⁶ **H 03 K 3/84**

RUSSIAN AGENCY
FOR PATENTS AND TRADEMARKS

(12) **ABSTRACT OF INVENTION**

(21), (22) Application: 5022170/10, 10.07.1991

(46) Date of publication: 27.03.1995

(71) Applicant:
Stavropol'skoe vysshee voennoe inzhenernoe
uchilishche svjazi im.60-letija Velikogo Oktjabrja

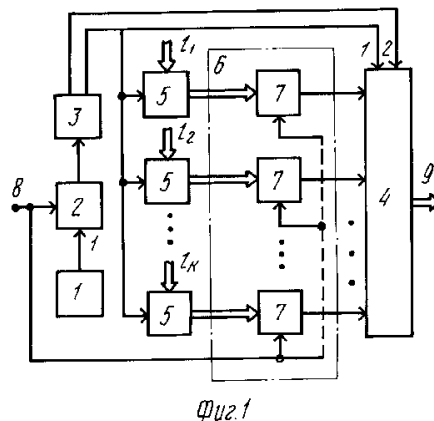
(72) Inventor: Petrenko V.I.,
Chipiga A.F., Goncharov D.G.

(73) Proprietor:
Petrenko Vjacheslav Ivanovich,
Chipiga Aleksandr Fedorovich,
Goncharov Dmitrij Gennad'evich

(54) **PSEUDO-RANDOM SEQUENCE GENERATOR**

(57) Abstract:

FIELD: pulse technique. SUBSTANCE: generator is provided with AND gate 2, flip-flop 3, composite- sequence shaping unit 4, and n address-shaping units 5. Composite sequences are shaped from reference sequences by alternating symbols of the latter. Generator also has clock generator 1 and storage unit 6. EFFECT: enlarged functional capabilities due to shaping composite sequences. 3 cl, 3 dwg, 2 tbl



RU 2 0 3 2 2 6 7 C 1

RU 2 0 3 2 2 6 7 C 1

Изобретение относится к импульсной технике и может быть использовано в радиотехнике и вычислительной технике.

Известен генератор псевдослучайных последовательностей, содержащий два счетчика, генератор тактовых импульсов, регистр, блок управления, сумматор и блок памяти с соответствующими связями, выбранный в качестве прототипа. Устройство-прототип позволяет генерировать псевдослучайные последовательности (ПСП) длины N и их циклические сдвиги.

Однако указанный генератор не позволяет генерировать составные ПСП, которые используются при тестировании различных видов информационно-управляющих систем.

Цель изобретения - расширение функциональных возможностей за счет формирования составных последовательностей.

Для этого в генератор псевдослучайных последовательностей, содержащий генератор тактовых импульсов, блок памяти, введены последовательно соединенные элемент И и триггер, выходы которого соединены с блоком формирования составных последовательностей, а также группа блоков формирования адреса, причем выход генератора тактовых импульсов соединен с первым входом элемента И, второй вход которого является входом разрешения работы устройства и соединен с входом разрешения чтения блока памяти, прямой выход триггера дополнительно соединен со счетными входами группы блоков формирования адреса, на управляющий вход каждого блока формирования адреса подан код длины соответствующей последовательности, а выходы соединены с входами блока памяти, информационные выходы которого соединены с входами блока формирования составных последовательностей, информационные выходы которого являются информационными выходами устройства.

Кроме того, блок формирования адреса содержит первый и второй счетчики, первую и вторую схемы сравнения и сумматор по модулю, причем счетный вход первого счетчика является счетным входом блока, а информационные выходы соединены с первыми входами первой схемы сравнения и первыми информационными входами сумматора по модулю, вход подачи кода длины последовательности соединен со входом модуля сумматора по модулю и с вторыми входами первой и второй схем сравнения, выход первой схемы сравнения соединен с входом обнуления первого счетчика и счетным входом второго счетчика, информационные выходы которого соединены с вторыми информационными входами сумматора по модулю, информационные выходы которого являются информационными выходами блока, и с первыми входами второй схемы сравнения, выход которой соединен с входом обнуления второго счетчика.

Кроме того, блок формирования составных последовательностей в точках пересечения выходов сформированных опорных l_i и l_j ($i \neq j$) последовательностей, являющихся информационными входами блока, содержатся элементы 2-И-ИЛИ, вторые и четвертые входы которых являются

входами подачи l_i и l_j последовательностей соответственно, первые входы являются первыми управляющими входами, а третьи - вторыми управляющими входами блока, выходы элементов являются выходами составных, а выходы l_i ($i = \overline{1, k}$, где k -

максимальное число формируемых опорных последовательностей) - выходами опорных последовательностей и являются информационными выходами блока.

Кроме того, блок памяти содержит к ячеек памяти, причем каждая i-я ячейка памяти содержит l_i элементов памяти, входы разрешения чтения ячеек памяти объединены и являются управляющими входами блока, информационные входы ячеек памяти являются информационными входами, а информационные выходы ячеек - информационными выходами блока.

Известно (Стельмашенко Б.Г., Тараненко П.Г. Нелинейные псевдослучайные последовательности в широкополосных системах передачи информации. Зарубежная радиоэлектроника, 1988, N 9, с.3-16), что составными называются последовательности, формируемые комбинированием символов с выходов нескольких генераторов последовательностей. Существует много различных способов комбинирования последовательностей. С целью сохранения основных характеристик опорных последовательностей формирование составных последовательностей в предлагаемом устройстве осуществляется чередованием символов опорных последовательностей и их циклических сдвижек. При этом длины всех опорных последовательностей l_1, \dots, l_k должны быть взаимно простыми числами. Тогда очевидно, что длительность составной последовательности, образованной чередованием символов i-й и j-й опорных последовательностей ($i \neq j$)

$$L_{ij} = 2 l_i^2 l_j^2 \quad (1)$$

Квадраты в (1) объясняются тем, что для формирования составной последовательности используются как опорные последовательности, так и все их циклические сдвиги, тогда величина периода повторения каждой последовательности будет достигать l_i^2 . Очевидно, что l_i^2 и l_j^2 при ($i \neq j$) являются также взаимно простыми числами. Коэффициент 2 в (1) говорит о том, что для формирования составных последовательностей L_{ij} использовались две исходные последовательности.

Следует заметить, что две последовательности, обозначенные согласно (1) как L_{ij} и L_{ji} не совпадают друг с другом.

Тогда общее количество формируемых последовательностей при объеме памяти, равном $k \sum_{i=1}^k l_i$, где k - количество опорных

$$\sum_{i=1}^k$$

последовательностей, равно k^2 , k из которых являются опорными последовательностями и их циклическими сдвигами длительности l_i ($i = \overline{1, k}$), а $k^2 - k$ являются составными последовательностями с длительностью, определяемой (1), образованными из k опорных

последовательностей и их циклических сдвижек.

Сущность изобретения реализуется за счет введения новой совокупности конструктивных признаков, определяющих его соответствие критерию "новизна".

Введение элемента И обеспечивает прохождение тактовых импульсов с генератора тактовых импульсов на элементы схемы при поступлении сигнала на включение устройства.

Введение триггера обеспечивает процедуру попарного смешивания опорных ПСП в блоке формирования составных последовательностей.

Введение блока формирования составных последовательностей обеспечивает получение составных последовательностей из опорных.

Введение группы блоков формирователей адреса обеспечивает получение адресов элементов опорных ПСП, хранящихся в блоке памяти.

Существенными отличительными признаками предлагаемого изобретения являются введенные элемент И, триггер, блок формирования составных последовательностей и группа блоков формирователей адреса.

Указанные признаки являются существенными, так как они отсутствуют в прототипе и их совокупность придает генератору следующее новое техническое свойство - возможность формировать составные ПСП.

Сравнение предлагаемого решения с прототипом показывает, что указанные выше отличительные признаки являются новыми и существенными, следовательно, оно отвечает критерию "новизна". Сходных решений среди аналогов, а также в результате поиска по печатным источникам в науке и технике не обнаружено. Таким образом, предлагаемое техническое решение обладает существенными отличиями.

На фиг. 1 представлена функциональная электрическая схема генератора псевдослучайных последовательностей; на фиг.2 - функциональная схема блока формирования адреса; на фиг.3 - блок формирования составных последовательностей.

Генератор псевдослучайных последовательностей содержит (фиг.1) генератор 1 тактовых импульсов, элемент И 2, триггер 3, блок 4 формирования составных последовательностей, блоки 5 формирования адреса, а также блок 6 памяти, состоящий из ячеек 7 памяти. Вход 8 является входом разрешения работы, а выходы 9 - информационными выходами устройства.

Каждый блок 5 формирования адреса содержит (см.фиг.2) первую 10 и вторую 11 схемы сравнения, первый 12 и второй 13 счетчики, а также сумматор 14 по модулю. Вход 15 является входом подачи тактовых импульсов, поступающих с прямого выхода триггера 3.

Блок 4 формирования составных последовательностей в точках пересечения выводов сформированных опорных последовательностей содержит (фиг.3) элементы 2-2И-ИЛИ, с помощью которых формируются составные последовательности.

Генератор псевдослучайных

последовательностей работает следующим образом (фиг.1).

В исходном состоянии счетчики 12 и 13 блоков 5 обнулены, в каждой l_i ячейке 7 блока 6 памяти, содержащей l_i элементов памяти, записаны и хранятся базовые (опорные) ПСП, причем величины длительностей l_i ($i = \overline{1, k}$) всех базовых ПСП являются взаимно простыми числами.

Начало работы устройства определяется моментом подачи на его вход 8 управляющих единичного потенциала, который удерживается в течение всего времени работы генератора. Этот потенциал поступает на первый вход элемента И 2, чем разрешается прохождение тактовых импульсов с выхода генератора 1 на счетный вход триггера 3 и на входы разрешения чтения ячеек 7 блока 6 памяти. В результате этого открывается элемент 2 И и тактовые импульсы поступают на счетный вход триггера 3. Триггер 3 осуществляет деление на два тактовых импульсов, поступающих на его вход. На его выходах образуются два противофазных меандра импульсов. Импульсы с прямого выхода триггера поступают в качестве тактовых на вход блоков 5 формирования адресов, которые формируют адреса для считывания ПСП в такой последовательности

$$0, 1, 2, \dots, i-1, 1, 2, \dots, i-1, 0, 2, 3, \dots, i-1, 0, 1, \dots \quad (2)$$

Сформированные блоками 5 адреса поступают каждый на свою ячейку 7 памяти блока 6 памяти. В каждой ячейке 7 памяти записано l_i элементов, являющихся элементами базовых ПСП. Поэтому на выходе каждой ячейки 7 памяти формируются в соответствии с (2) опорные ПСП и все их циклические сдвиги, которые поступают на вход блока 4 формирования составных последовательностей. Блок 4 формирует на своих $1 \dots k$ выходах k опорных ПСП длительностью l_i ($i = \overline{1, k}$) и все циклические

сдвиги опорных ПСП, а на $k+1 \dots k^2$ выходах составные ПСП длительностью (1).

Блок формирования адреса (фиг.2) работает следующим образом. На вход блока воздействует двоичный код величины l_i длительности i -й опорной ПСП и тактовые импульсы, поступающие далее на счетный вход счетчика 12. Последний подсчитывает тактовые импульсы и результат выдает на вход сумматора 14 по модулю l_i . В результате на выходе сумматора 14 появляется та же последовательность чисел, что и на его первом входе, так как счетчик 13 находится в нулевом состоянии и на второй вход сумматора 14 воздействует код нуля. Как только счетчик 12 сосчитает l_i импульсов, сработает схема 10 сравнения, которая обнулит счетчик 12 и запишет в содержимому счетчика 13 дополнительно единицу. В результате на выходе сумматора 14 будет образовываться последовательность чисел, увеличенная на единицу, по сравнению с последовательностью, формируемой счетчиком 12, и т.д., т.е. на входе блока 5 формируется последовательность чисел вида (1) с периодом l_i^2 . После того, как сформировано l_i^2 адресов, сработает схема 11 сравнения, обнулит счетчик 13 и весь

процесс формирования последовательности адресов вида (2) начнется заново.

Блок 4 формирования составных последовательностей (фиг.3) работает следующим образом. Поступающие на его 1...k входы опорные последовательности проходят без изменения на его 1...k выходы, а также поступают на схемы формирования составных последовательностей. Схемы формирования составных последовательностей представляют собой элементы 2-2И-ИЛИ, причем первые входы каждого элемента И подключены к парафазным выходам триггера 3, что обеспечивает поочередное открывание каждого из этих элементов, а вторые входы подключены один к i, а второй к j(i ≠ j) входу блока. В результате на выходе схем 2-2И-ИЛИ формируются составные последовательности, которые поступают на k+1...k² выходы блока 4. При этом длительность элементарного импульса составной последовательности получается в 2 раза меньше длительности элементарного импульса опорных ПСП и их циклических сдвижек. Рассмотрим на конкретном примере работу блока 4 формирования составных последовательностей. Пусть k = 4, l₁ = 5, l₂ = 9, l₃ = 11, l₄ = 16. Тогда на первом выходе блока 4 формируется опорная ПСП длительностью равной 5 и ее четыре циклические сдвижки с той же последовательностью, на втором соответственно опорная с длительностью 9 и восемь сдвижек и т.д. Правила формирования составных последовательностей сведем в табл.1.

Количество составных последовательностей будет равно k²-k = 4² - 4 = 12, которые будут формироваться на 5...16 выходах блока 4.

Период каждой составной последовательности l_{ij} в соответствии с табл.1 и выражением (1) сведен в табл. 2.

Итак, предлагаемое устройство позволяет генерировать ПСП с большим периодом и произвольной периодичности.

Технико-экономические преимущества предлагаемого изобретения по сравнению с устройством-прототипом заключаются в расширении функциональных возможностей за счет значительного увеличения (в k²-к раз) формируемых последовательностей, путем обеспечения возможности формирования составных последовательностей больших (по сравнению с опорными) периодов.

Положительный эффект заключается в расширении области применения устройства.

Формула изобретения:

1. ГЕНЕРАТОР ПСЕВДОСЛУЧАЙНЫХ ПОСЛЕДОВАТЕЛЬНОСТЕЙ, содержащий генератор тактовых импульсов, блок памяти, отличающийся тем, что, с целью расширения функциональных возможностей, в него введены блок формирования составных

последовательностей, n блоков формирования адреса, последовательно соединенные элемент И и триггер, прямой и инверсный выходы которого соединены с первым и вторым входами блока формирования составных последовательностей, выход генератора тактовых импульсов соединен с первым входом элемента И, второй вход которого является входом разрешения работы генератора и соединен с входом разрешения чтения блока памяти, прямой выход триггера соединен со счетными входами n блоков формирования адреса, управляющий вход каждого из которых подключен к шине кода длины соответствующей последовательности, а выходы соединены с входами блока памяти, информационные выходы которого соединены с входами блока формирования составных последовательностей, информационные выходы которого являются информационными выходами генератора.

2. Генератор по п.1, отличающийся тем, что блок формирования адреса содержит первый и второй счетчики импульсов, первый и второй блоки сравнения и сумматор по модулю, причем счетный вход первого счетчика импульсов является счетным входом блока, а информационные выходы соединены с первыми входами первого блока сравнения и первыми информационными входами сумматора по модулю, вход подачи кода длины последовательности соединен с входом модуля сумматора по модулю и с вторыми входами первого и второго блоков сравнения, выход первого блока сравнения соединен с входом обнуления первого счетчика импульсов и счетным входом второго счетчика импульсов, информационные выходы которого соединены с вторыми информационными входами сумматора по модулю, информационные выходы которого являются информационными выходами блока, и с первыми входами второго блока сравнения, выход которого соединен с входом обнуления второго счетчика импульсов.

3. Генератор по п.1, отличающийся тем, что блок формирования составных последовательностей в точках пересечения выходов сформированных опорных l_i и l_j (i ≠ j) последовательностей, являющихся информационными входами блока, содержит элементы 2-2И-ИЛИ, вторые и четвертые входы которых являются входами подачи l_i и l_j последовательностей соответственно, первые входы являются первыми управляющими входами, а третьи - вторыми управляющими входами блока, выходы элементов являются выходами составных, а выходы

$$l_i \text{ с } i = \overline{1, K},$$

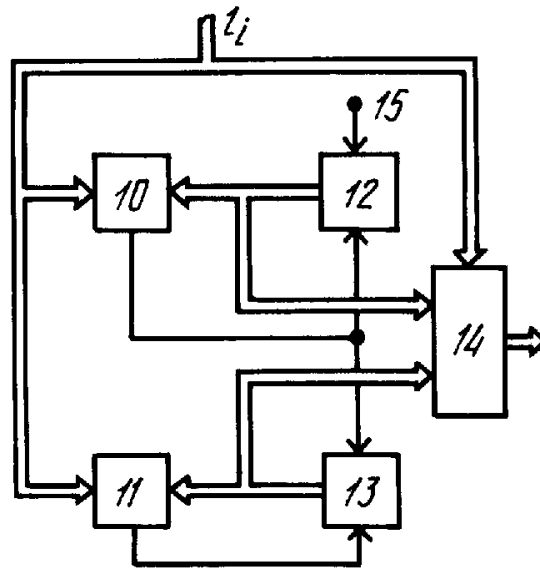
где K - максимальное число формируемых опорных последовательностей) - выходами опорных последовательностей и являются информационными выходами блока.

Таблица 1

	l_j	l_1	l_2	l_3	l_4
l_1		-	L_{12}	L_{13}	L_{14}
l_2		L_{21}	-	L_{23}	L_{24}
l_3		L_{31}	L_{32}	-	L_{34}
l_4		L_{41}	L_{42}	L_{43}	-

Таблица 2

	j	1	2	3	4
1		-	4050	6050	12800
2		4050	-	19602	41472
3		6050	19602	-	61952
4		12800	41472	61952	-



Фиг. 2

RU 2032267 C1

RU 2032267 C1

