

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-240008

(P2013-240008A)

(43) 公開日 平成25年11月28日(2013.11.28)

(51) Int.Cl.	F I	テーマコード (参考)
H03F 3/181 (2006.01)	H03F 3/181 Z	5D220
H04R 3/00 (2006.01)	H04R 3/00 310	5J500

審査請求 未請求 請求項の数 4 O L (全 12 頁)

(21) 出願番号 特願2012-113384 (P2012-113384)
 (22) 出願日 平成24年5月17日 (2012.5.17)

(71) 出願人 000004075
 ヤマハ株式会社
 静岡県浜松市中区中沢町10番1号
 (74) 代理人 100125689
 弁理士 大林 章
 (74) 代理人 100125335
 弁理士 矢代 仁
 (74) 代理人 100121108
 弁理士 高橋 太朗
 (72) 発明者 高橋 国人
 静岡県浜松市中区中沢町10番1号 ヤマ
 ハ株式会社内
 (72) 発明者 戸田 彰彦
 静岡県浜松市中区中沢町10番1号 ヤマ
 ハ株式会社内

最終頁に続く

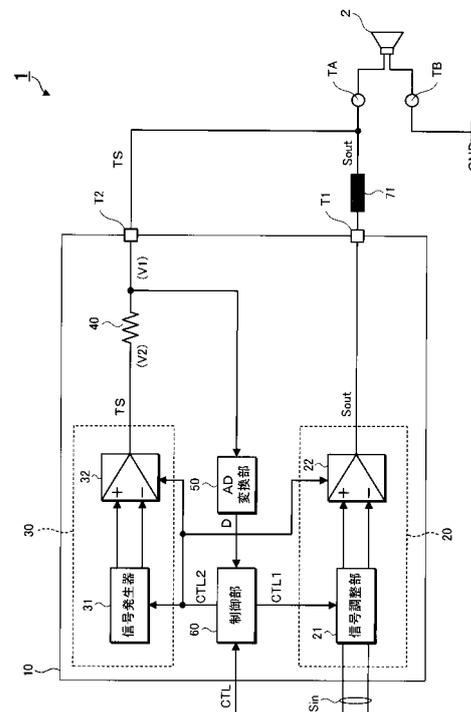
(54) 【発明の名称】 半導体集積回路及び信号増幅装置

(57) 【要約】

【課題】テスト信号を利用者に気づかれないように外部負荷に供給する。

【解決手段】信号増幅装置1は、半導体集積回路10と内部負荷71とを備える。半導体集積回路10は、入力信号Sinを増幅して出力信号Soutを第1端子T1に出力する増幅部20と、一端が第2端子T2に接続された抵抗40と、余弦波の1波長を切り出したテスト信号TSを生成して抵抗40の他端に供給するテスト信号生成部30と、第2端子T2におけるテスト信号TSの振幅を検出するAD変換部50と、検出データDに基づいて増幅部20のゲインを制御する制御部60とを備える。出力信号Soutは、第1端子T1 内部負荷71 第1外部端子TA 外部負荷2 第2外部端子TBの経路で供給される。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

外部負荷を接続可能な外部端子と、一端が前記外部端子に接続された内部負荷とを備える信号増幅装置に用いられる半導体集積回路であって、
入力信号を増幅して出力信号を前記内部負荷の他端に出力する増幅部と、
一端が前記外部端子又は前記内部負荷の他端に接続された抵抗と、
余弦波の 1 波長の波形をテスト信号として生成して前記抵抗の他端に供給するテスト信号生成部と、
前記抵抗の一端における前記テスト信号の振幅を検出する検出部と、
前記検出部の検出結果に基づいて、前記増幅部のゲインを制御する制御部とを、
備える半導体集積回路。

10

【請求項 2】

余弦波の 1 波長の波形は、前記余弦波の上側ピークから次の上側ピークまでの波形であることを特徴とする請求項 1 に記載の半導体集積回路。

【請求項 3】

前記入力信号は音声信号であり、前記テスト信号の周波数は、可聴帯域の最高周波数よりも低いことを特徴とする請求項 1 又は 2 に記載の半導体集積回路。

【請求項 4】

前記外部端子である第 1 外部端子と、
所定の電位が供給される第 2 外部端子と、
一端が前記第 1 外部端子に接続された内部負荷と、
請求項 1 乃至 3 のうちいずれか 1 項に記載の半導体集積回路とを備え、
前記半導体集積回路は、
前記内部負荷の他端と接続される第 1 端子と、
前記第 1 外部端子と接続されるとともに、前記抵抗の一端が接続される第 2 端子とを備える、
ことを特徴とする信号増幅装置。

20

【発明の詳細な説明】**【技術分野】**

30

【0001】

本発明は、テスト信号を外部負荷に供給してインピーダンスを測定する技術に関する。

【背景技術】**【0002】**

入力信号を増幅して外部負荷に出力する信号増幅回路において、テスト信号を外部負荷に供給し、外部負荷がステレオプラグであるか、モノラルプラグであるかを判別する技術が知られている（特許文献 1）。この技術では、テスト信号の周波数を可聴帯域外の高周波数に設定することによって、テスト信号が利用者に聞こえないようにしている。

【先行技術文献】**【特許文献】**

40

【0003】

【特許文献 1】特許 4 1 8 2 8 0 2 号公報

【発明の概要】**【発明が解決しようとする課題】****【0004】**

ところで、外部負荷として接続されるスピーカやヘッドホンは、リアクタンス成分を含んでおり、周波数によってインピーダンスが変化する。従って、テスト信号を可聴帯域外の高周波に設定すると、高周波数のインピーダンスが可聴帯域におけるインピーダンスとずれてしまう可能性がある。従って、必要な可聴帯域におけるインピーダンスを正確に求めることができない。また、高周波数では、外部負荷においてテスト信号が減衰してしま

50

い、高いSN比でインピーダンスを測定することが困難になるおそれがある。さらに、テスト信号を生成する回路の周波数特性を可聴帯域外の高周波数まで伸ばす必要があり、信号増幅回路を構成するトランジスタなどの部品を高周波数に対応させる必要があった。

本発明は、テスト信号の周波数を可聴帯域外の高周波数に設定しなくても、利用者が気づかずに外部負荷のインピーダンスを測定可能とすることを解決課題とする。

【課題を解決するための手段】

【0005】

以上の課題を解決するために本発明に係る半導体集積回路は、外部負荷を接続可能な外部端子と、一端が前記外部端子に接続された内部負荷とを備える信号増幅装置に用いられるものであって、入力信号を増幅して出力信号を前記内部負荷の他端に出力する増幅部と、一端が前記外部端子又は前記内部負荷の他端に接続された抵抗と、余弦波の1波長の波形をテスト信号として生成して前記抵抗の他端に供給するテスト信号生成部と、前記抵抗の一端における前記テスト信号の振幅を検出する検出部と、前記検出部の検出結果に基づいて、前記増幅部のゲインを制御する制御部とを、備える。

この発明によれば、テスト信号として余弦波の1波長の波形を採用するので、短時間で外部負荷のインピーダンスの測定が終了する。従って、利用者にテスト信号が異音として感知されないようにできる。

【0006】

ここで、余弦波の1波長の波形は、前記余弦波の上側ピークから次の上側ピークまでの波形であることが好ましい。この場合には、テスト信号の肩の部分をなだらかに変化させることができるので、高調波成分の発生を抑制することができる。

【0007】

また、前記入力信号は音声信号であり、前記テスト信号の周波数は、可聴帯域の最高周波数よりも低いことが好ましい。テスト信号の周波数が可聴帯域内にある場合は、外部負荷がヘッドホンやスピーカとして動作する周波数でインピーダンスを測定できるので、正確に外部負荷のインピーダンスを計測することが可能となる。また、テスト信号の周波数が可聴帯域の最低周波数よりも低い場合は、テスト信号が浮遊容量、浮遊インダクタンスあるいは配線抵抗などによって殆ど減衰しないので、正確に外部負荷のインピーダンスを計測することが可能となる。

【0008】

また、本発明に係る信号増幅装置は、前記外部端子である第1外部端子と、所定の電位が供給される第2外部端子と、一端が前記第1外部端子に接続された内部負荷と、上述した半導体集積回路とを備え、前記半導体集積回路は、前記内部負荷の他端と接続される第1端子と、前記第1外部端子と接続されるとともに、前記抵抗の一端が接続される第2端子とを備えることを特徴とする。

この発明によれば、半導体集積回路において、出力信号を出力する第1端子とテスト信号を出力する第2端子とが独立して設けられており、第2端子は第1外部端子に接続されている。従って、出力信号は、第1端子 内部負荷 第1外部端子 外部負荷といった経路で外部負荷に供給される一方、テスト信号は、第2端子 第1外部端子 外部負荷といった経路で外部負荷に供給される。この結果、テスト信号は内部負荷には供給されないの

【図面の簡単な説明】

【0009】

【図1】本発明の実施形態に係る信号増幅装置の構成を示すブロック図である。

【図2】アンプの出力段の構成を示す回路図である。

【図3】テスト信号の波形を説明するための説明図である。

【図4】テスト信号の比較例を説明するための説明図である。

【図5】テスト信号の比較例を説明するための説明図である。

【図6】テスト信号の比較例を説明するための説明図である。

【図7】テスト信号のスペクトラムを説明するための説明図である。

10

20

30

40

50

【図 8】テスト期間以外の期間において出力信号が供給される経路を示す説明図である。

【図 9】テスト期間においてテスト信号が供給される経路を示す説明図である。

【図 10】変形例に係るテスト信号の波形を説明するための説明図である。

【図 11】変形例に係る信号増幅装置の構成を示すブロック図である。

【図 12】変形例に係る半導体集積回路の構成を示すブロック図である。

【発明を実施するための形態】

【0010】

< 1. 実施形態 >

以下、図面を参照しつつ、本発明に係る実施形態を説明する。図 1 は、本発明の実施形態に係る信号増幅装置 1 の主要構成を示すブロック図である。信号増幅装置 1 は、IC 又は IC モジュールなどで構成される半導体集積回路 10 と、第 1 外部端子 TA、第 2 外部端子 TB、及び内部負荷 71 を備える。

第 1 外部端子 TA 及び第 2 外部端子 TB は、例えば、ヘッドホンのジャックとプラグの接続点に相当する。第 1 外部端子 TA 及び第 2 外部端子 TB には外部負荷 2 が接続される。外部負荷 2 としては、インピーダンスが相違するヘッドホンやスピーカなどが該当する。この例では、第 1 外部端子 TA からテスト信号 TS 又は出力信号 Sout が出力され、第 2 外部端子 TB には接地電位（所定の電位）が供給される。半導体集積回路 10 は、テスト期間においてテスト信号 TS を外部負荷 2 に供給し、外部負荷 2 のインピーダンスに応じてテスト期間以外の期間において出力信号 Sout の振幅を調整するようになっている。

【0011】

内部負荷 71 は、第 1 外部端子 TA と半導体集積回路 10 との間に設けられており、高域周波数のノイズを除去するフェライトビーズや、大振幅の信号からスピーカやヘッドホンなどの外部負荷 2 を保護するための保護抵抗などを含んで構成してもよい。

【0012】

半導体集積回路 10 は、内部負荷 71 と接続される第 1 端子 T1 と、第 1 外部端子 TA に接続される第 2 端子 T2 とを備える。

また、半導体集積回路 10 は、差動形式の入力信号 Sin を増幅してシングルエンド形式の出力信号 Sout を生成し、第 1 端子 T1 に供給する増幅部 20 を備える。より具体的には、増幅部 20 は、第 1 制御信号 CTL1 に基づいて、入力信号 Sin の振幅を調整する信号調整部 21 とアンプ 22 とを備える。この例では、アンプ 22 のゲインは固定であり、増幅部 20 のゲインは、信号調整部 21 によって制御される。なお、この例では、入力信号 Sin を差動形式としたが、シングルエンド形式であってもよいことは勿論である。この場合、信号調整部 21 及びアンプ 22 はシングルエンド形式で構成される。

【0013】

また、アンプ 22 には、テスト期間においてハイレベルとなり、テスト期間以外の期間においてローレベルとなる第 2 制御信号 CTL2 が供給される。アンプ 22 の出力段は、例えば、図 2 に示すように P チャネルトランジスタ 221 と N チャネルトランジスタ 222 とが直列に接続されており、テスト期間では P チャネルトランジスタ 221 のゲート電位が電源電圧 Vdd にプルアップされ、N チャネルトランジスタ 222 のゲート電位が接地電位にプルダウンされる。一方、テスト期間以外の期間では、P チャネルトランジスタ 221 及び N チャネルトランジスタ 222 のゲートは適切にバイアスされ、出力信号 Sout が低インピーダンスで出力される。これにより、テスト期間では、増幅部 20 の出力インピーダンスが高インピーダンス状態となり、テスト期間以外の期間では、増幅部 20 から出力信号 Sout が第 1 外部端子 TA に出力され、内部負荷 71 を介してヘッドホンなどの外部負荷 2 に供給される。

【0014】

さらに、半導体集積回路 10 は、テスト信号生成部 30、抵抗 40、AD 変換部 50、及び制御部 60 を備える。テスト信号生成部 30 は、差動形式のテスト信号 TS を発生する信号発生器 31 とアンプ 32 を備える。

ここで、テスト信号 TS について図 3 を参照して説明する。テスト信号 TS は、連続す

10

20

30

40

50

る余弦波 F から 1 波長の波形 F 1 を切り出した部分を含むものとなっている。より具体的には、テスト信号 T S は、余弦波 F の上側ピーク P 1 (以下、第 1 の上側ピーク P 1 と称する) から次の上側ピーク P 2 (以下、第 2 の上側ピークと称する) までの 1 波長の波形 F 1 を切り出して、第 1 の上側ピーク P 1 と第 2 の上側ピーク P 2 を、出力信号 S out の振幅中心電位 V c となるようにレベルシフトさせたものである。なお、この例では、信号発生器 3 1 で発生するテスト信号 T S を差動形式としたが、シングルエンド形式であってもよいことは勿論である。この場合、信号発生器 3 1 及びアンプ 3 2 はシングルエンド形式で構成される。また、振幅中心電位 V c は、例えば、第 2 外部端子 T B に所定の電位として供給される接地電位 G N D である。

【 0 0 1 5 】

このようにテスト信号 T S を生成したのは、利用者に異音を感じさせないためである。ヘッドホンやスピーカで再生しても利用者が気づかないようにするためには、1) テスト信号 T S の周波数成分を可聴帯域において人の聴覚で感じられない程度に小さくすること、
2) テスト信号 T S の発生時間を人の聴覚で感じられない程度に短くすることが必要である。

【 0 0 1 6 】

例えば、図 4 に示すようにテスト信号 T S の波形を連続した余弦波とすると、その周波数成分は基本周波数 f において大きなエネルギーを持つため、人の聴覚で感じられ易くなる。基本周波数 f のエネルギーを低くするためには、テスト信号 T S の振幅を小さくすればよい。しかしながら、人の聴覚で感じられない程度にテスト信号 T S の振幅を小さくすると、外部負荷 2 のインピーダンスを計測する際に、S N 比が低下し、測定されたインピーダンスが不正確になる。

また、例えば、図 5 に示すようにテスト信号 T S の波形を方形波にすると、テスト信号 T S の周波数成分は基本周波数 f 及びその高調波において大きなエネルギーを持つため、人の聴覚で感じられ易くなる。

【 0 0 1 7 】

そこで、本実施形態では、テスト信号 T S を余弦波から切り出した 1 波長 F 1 とすることで、テスト信号 T S の発生時間を短くし、且つ、高調波成分を殆ど発生しないようにしたのである。例えば、図 6 に示すように余弦波の半波長を切り出した波形 W と、テスト信号 T S とを比較すると、肩の部分 S D において波形 W の方が急峻に変化していることが分かる。従って、余弦波の半波長を切り出した波形 W は高調波成分が発生するが、テスト信号 T S はなだらかに変化するため、高調波成分が殆ど発生しない。

この結果、テスト信号 T S のスペクトラムは図 7 に示すものとなり、図 4 に示す余弦波が連続する場合と比較すると、大幅に基本波周波数 f のエネルギーを低減することができる。しかも、発生時間が短いのでテスト信号 T S の振幅 V x (図 3 参照) を大きく設定することができ、高い S N 比で外部負荷 2 のインピーダンスを測定することが可能となる。

本実施形態ではテスト信号 T S の基本周波数 f は 3 H z である。可聴帯域は 2 0 H z ~ 2 0 K H z であるので、テスト信号 T S の基本周波数 f は可聴帯域の最低周波数よりも低い。一般にテスト信号 T S の周波数が高くなるほど、浮遊容量、浮遊インダクタンスあるいは配線抵抗の影響を受けてテスト信号 T S のレベルが減衰してしまうため、外部負荷 2 のインピーダンスの測定誤差が大きくなる。一方、可聴帯域の最低周波数よりも低い周波数では、浮遊容量、浮遊インダクタンスあるいは配線抵抗の影響を受けてテスト信号 T S が減衰することが殆どない。しかも、テスト信号 T S は高調波成分が極めて小さいので、可聴帯域において異音として人が感じる高調波が発生しない。これにより、利用者が気にならないテスト信号 T S を用いて、正確に外部負荷 2 のインピーダンスを測定することが可能となる。

【 0 0 1 8 】

説明を図 1 に戻す。次に、アンプ 3 2 は、所定のゲインでテスト信号 T S を増幅して、抵抗 4 0 に供給する。また、アンプ 3 2 の出力段は、アンプ 2 2 と同様に、例えば、図 2

10

20

30

40

50

に示すように構成されている。そして、第2制御信号CTL2がハイレベルとなるテスト期間において、Pチャネルトランジスタ221及びNチャネルトランジスタ222のゲートは適切にバイアスされ、第2制御信号CTL2がローレベルとなるテスト期間以外の期間においてオフ状態となるように構成されている。これにより、テスト期間ではテスト信号生成部30からテスト信号TSが、抵抗40を介してヘッドホンなどの外部負荷2に供給され、テスト期間以外の期間では、テスト信号生成部30の出力側がハイインピーダンス状態になることに伴って第2端子T2がハイインピーダンス状態となる。

【0019】

次に、AD変換部50は、第2端子T2の電位をAD変換して得た検出データDを制御部60に出力する。即ち、AD変換部50は、テスト期間において第2端子T2におけるテスト信号TSの振幅を検出する検出部として機能する。

10

【0020】

次に、制御部60には、外部装置から第1外部端子TA及び第2外部端子TBにヘッドホンなどの外部負荷2が接続されるとアクティブになる検知信号CTLが供給される。制御部60は、検知信号CTLがアクティブになった後、所定時間だけ第2制御信号CTL2をハイレベルとする。第2制御信号CTL2がハイレベルの期間がテスト期間となる。そして、テスト期間における検出データDに基づいて、外部負荷2のインピーダンスを測定し、外部負荷2のインピーダンスに応じて第1制御信号CTL1を生成する。より具体的は、図3に示すようにテスト信号TSの振幅が最大(信号レベルが最小)となる時刻Txにおける検出データDに基づいて、インピーダンスを算出すればよい。

20

【0021】

信号発生器31で生成するテスト信号TSの振幅は既知であり、アンプ32のゲインも既知である。従って、テスト信号生成部30から出力されるテスト信号TSの振幅も既知である。ここで、テスト信号生成部30から出力されるテスト信号TSの振幅をV2、第2端子におけるテスト信号TSの振幅をV1、抵抗40のインピーダンスをZy、外部負荷2のインピーダンスをZxとすれば、外部負荷2のインピーダンスZxは、以下に示す式(1)で与えられる。

$$Zx = Zy V1 / (V2 - V1) \dots (1)$$

【0022】

制御部60は、式(1)に従ってインピーダンスZxを算出し、インピーダンスZxに応じた第1制御信号CTL1を生成し、増幅部20のゲインを調整する。この結果、異なる種類の外部負荷2が接続されても、適切な音量を出力することができる。

30

【0023】

本実施形態によれば、テスト期間以外の期間では、図8に示すように第1端子T1から出力される出力信号Soutが内部負荷71を介して外部負荷2に供給される一方、第2端子T2はハイインピーダンス状態となる。従って、テスト信号TSと独立して出力信号Soutを外部負荷2に供給することができる。また、内部負荷71を介して出力信号Soutを供給するので、外部負荷2が故障などの理由で短絡したとしても、半導体集積回路10を保護することができ、更に、大振幅の出力信号Soutが半導体集積回路10から出力されても外部負荷2を保護することができる。

40

【0024】

次に、テスト期間では、図9に示すように第1端子T1はハイインピーダンス状態となる一方、第2端子T2から出力されるテスト信号TSは内部負荷71を通らずに、外部負荷2に直接供給される。この結果、内部負荷71の影響を受けることなく、外部負荷2のインピーダンスを正確に特定することができ、異なる種類の外部負荷2が接続されても、適切な音量を出力することが可能となる。

【0025】

< 2. 変形例 >

本発明は、上述した実施形態に限定されるものではなく、例えば、以下に述べる各種の変形が可能である。また、上述した実施形態と各変形例は適宜組み合わせてもよいことは

50

勿論である。

【0026】

(1) 上述した実施形態では、振幅中心電位 V_c を基準として負側にピークを有するテスト信号 T_S を一例として説明したが、本発明は、これに限定されるものではなく、テスト信号 T_S は、余弦波の1波長を切り出した波形であれば、どのタイミングで切り出してもよい。例えば、テスト信号 T_S を、図10に示すように余弦波 F の下側ピーク P_3 (以下、第1の下側ピーク P_3 と称する) から次の下側ピーク P_4 (以下、第2の下側ピーク P_4 と称する) までの1波長の波形 F_1 を切り出して、第1の下側ピーク P_3 と第2の下側ピーク P_4 を、出力信号 S_{out} の振幅中心電位 V_c となるようにレベルシフトさせた波形としてもよい。

10

また、上述した実施形態においては、テスト信号 T_S の基本周波数 f を可聴帯域の最低周波数である 20 Hz よりも小さく設定したが、本発明はこれに限定されるものではなく、利用者に気づかれないのであれば、テスト信号 T_S の周波数をどのように設定してもよい。但し、テスト信号 T_S の減衰を考慮して、可聴帯域の最高周波数である 20 KHz よりも低いことが好ましい。

加えて、上述した実施形態では可聴帯域を $20\text{ Hz} \sim 20\text{ KHz}$ としたが、信号増幅回路1の使用目的によって可聴帯域は相違する。例えば、電話においては、可聴帯域が $300\text{ Hz} \sim 3.5\text{ KHz}$ あるいは、 $100\text{ Hz} \sim 7\text{ KHz}$ となる。

【0027】

(2) 上述した実施形態では、半導体集積回路10に第2端子 T_2 が設けられており、第2端子 T_2 と第1外部端子 T_A と接続して、内部負荷 F_1 を迂回してテスト信号 T_S を外部負荷2に供給したが、本発明はこれに限定されるものではなく、テスト期間において外部負荷2にテスト信号 T_S を供給し、テスト期間以外の期間において外部負荷2に出力信号 S_{out} を供給するのであれば、どのような構成であってもよい。

20

例えば、図11に示す信号増幅回路1Zのように、半導体集積回路10Zには第2端子 T_2 が設けられておらず、抵抗 40 が第1端子 T_1 に接続されているものであってもよい。この場合には、テスト信号 T_S が内部負荷 F_1 を介して外部負荷2に供給される。内部負荷 F_1 の大きさが小さい場合には、この変形例においても、外部負荷2のインピーダンスを必要な精度で測定することが可能である。また、内部負荷 F_1 の大きさが既知であれば、これを考慮して、外部負荷2のインピーダンスを計測してもよい。

30

この場合にもテスト信号 T_S として余弦波の1波長 F_1 を切り出したものを用いるので、テスト信号 T_S をヘッドホンやスピーカなどに供給しても、利用者に気づかれないようにできる。

【0028】

(3) 上述した実施形態では、テスト信号生成部30から出力されるテスト信号 T_S の振幅 V_2 は既知であるとしたが、本発明はこれに限定されるものではなく、テスト信号生成部30から出力されるテスト信号 T_S の振幅 V_2 を測定して外部負荷2のインピーダンスを特定してもよい。

【0029】

例えば、図12に示す半導体集積回路10Aを用いて、信号増幅装置1を構成してもよい。この場合、テスト信号生成部30から出力されるテスト信号 T_S の振幅 V_2 をAD変換して検出データ D_a を出力するAD変換部50Aと、第2端子 T_2 におけるテスト信号 T_S の振幅 V_1 をAD変換して検出データ D_b を出力するAD変換部50Bを設け、制御部60は、検出データ D_a 及び検出データ D_b に基づいて、外部負荷2のインピーダンスを特定すればよい。

40

【0030】

このように、テスト信号 T_S の振幅 V_2 を測定すると、テスト信号生成部30の製造ばらつき、温度特性、あるいは経時変化によってテスト信号 T_S の振幅 V_2 が変化しても、これを実測するので、より正確に外部負荷2のインピーダンスを測定することができる。

【0031】

50

(4) 上述した実施形態及び変形例では、制御部60は、式(1)に基づいて外部負荷2のインピーダンスを算出することとしたが、本発明はこれに限定されるものではなく、第2端子T2におけるテスト信号TSの振幅V1に基づいて、第1制御信号CTL1を生成してもよい。テスト信号生成部30から出力されるテスト信号TSの振幅V2は固定であるので、外部負荷2のインピーダンスと第2端子T2におけるテスト信号TSの振幅V1とは、1対1に対応する。そして、外部負荷2のインピーダンスに応じて増幅部20のゲインを決定するので、予めテスト信号TSの振幅V1と増幅部20のゲインの関係を定めておけば、インピーダンスを算出しなくても、第1制御信号CTL1を直接生成することができる。具体的には、テスト信号TSの振幅V1と第1制御信号CTL1の大きさをテーブルに記憶しておき、テーブルを参照して第1制御信号CTL1を生成すればよい。

10

【0032】

(5) 上述した実施形態では、2極タイプのプラグについて説明したが、3極又は4極タイプのプラグに適用してもよいことは勿論である。ところで、4極タイプのプラグは、先端から、Lch、Rch、GND、MICが配置される第1態様と、先端からLch、Rch、MIC、GNDが配置される第2態様が存在する。この場合、先端から3番目の電極に、第1態様ではGNDが接続される一方、第2態様ではMICが接続される。上述した実施形態を4極タイプのプラグに適用した場合には、先端から3番目の電極のインピーダンスを算出することによって、第1態様と第2態様とを判別することができる。第1態様ではGNDと接続されるためインピーダンスはゼロとなるが、第2態様ではマイクが接続されるため、マイクのインピーダンスが算出される。したがって、インピーダンスに基づいてプラグの種類を判別することが可能となる。

20

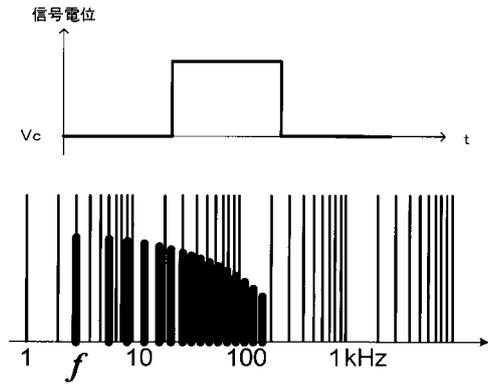
【符号の説明】

【0033】

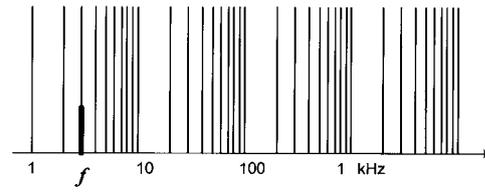
1, 1Z ... 信号増幅装置、2 ... 外部負荷、10, 10A, 10Z ... 半導体集積回路、20 ... 増幅部、21 ... 信号調整部、22 ... アンプ、30 ... テスト信号生成部、31 ... 信号発生器、32 ... アンプ、40 ... 抵抗、50 ... AD変換部、60 ... 制御部、71 ... 内部負荷、TA ... 第1外部端子、TB ... 第2外部端子、T1 ... 第1端子、T2 ... 第2端子、Sin ... 入力信号、Sout ... 出力信号、CTL1 ... 第1制御信号、CTL2 ... 第2制御信号。

30

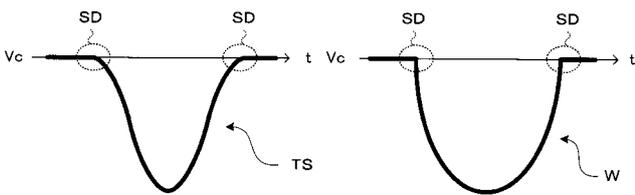
【図5】



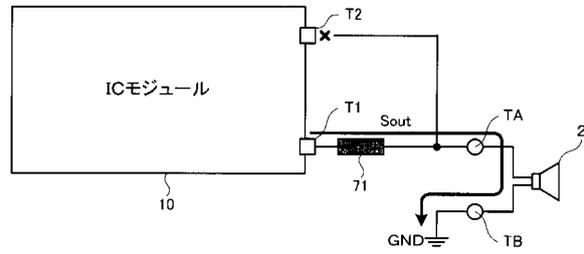
【図7】



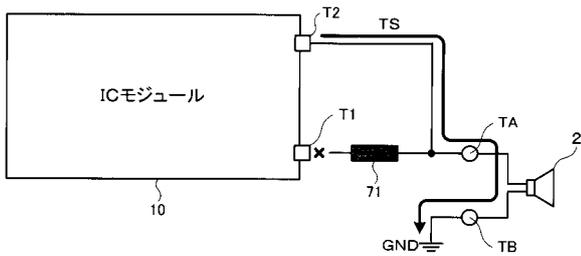
【図6】



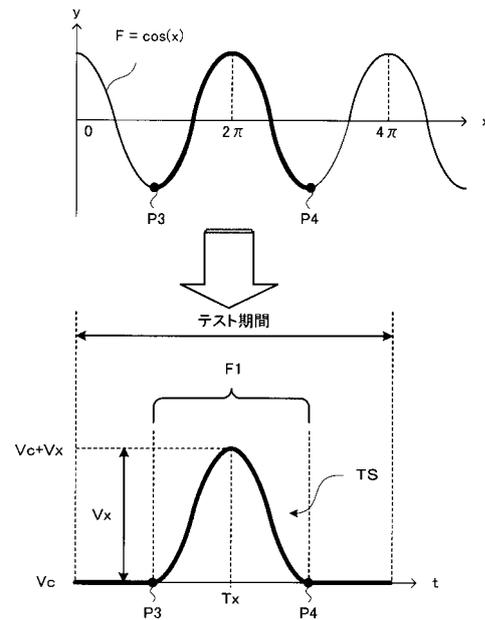
【図8】



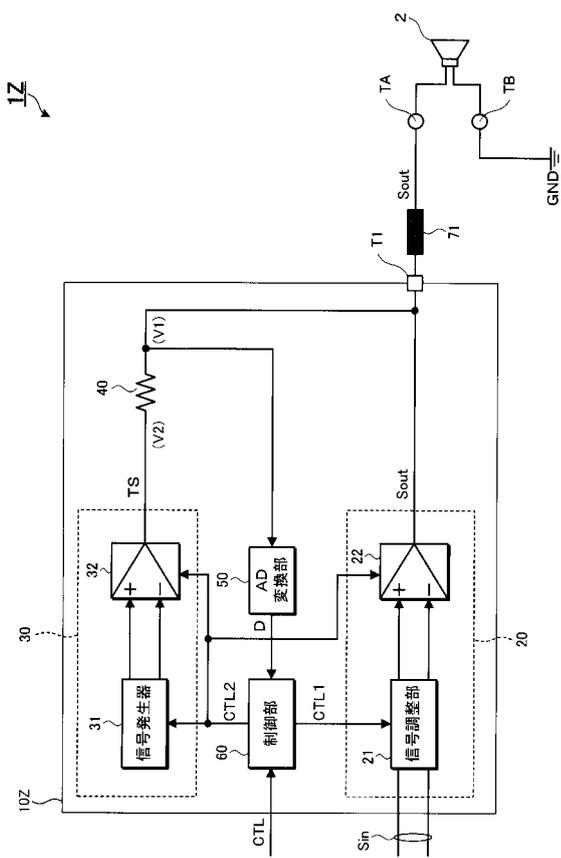
【図9】



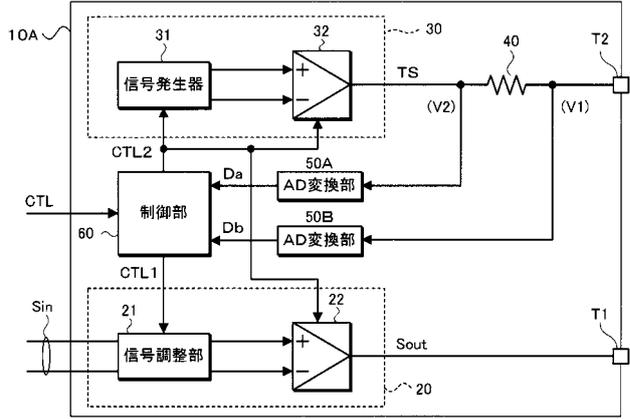
【図10】



【図 1 1】



【図 1 2】



フロントページの続き

(72)発明者 岸井 達也

静岡県浜松市中区中沢町10番1号 ヤマハ株式会社内

Fターム(参考) 5D220 AA50 DD05

5J500 AA02 AA41 AC88 AF13 AF17 AH25 AK32 AK34 AK64 AM13

AS05 AT01 LV08