

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5341584号  
(P5341584)

(45) 発行日 平成25年11月13日(2013.11.13)

(24) 登録日 平成25年8月16日(2013.8.16)

(51) Int.Cl. F I  
**G 0 6 F 12/00 (2006.01)**  
 G 0 6 F 12/00 5 4 2 D  
 G 0 6 F 12/00 5 4 2 J  
 G 0 6 F 12/00 5 9 7 U

請求項の数 9 (全 30 頁)

(21) 出願番号 特願2009-65144 (P2009-65144)  
 (22) 出願日 平成21年3月17日(2009.3.17)  
 (65) 公開番号 特開2010-218290 (P2010-218290A)  
 (43) 公開日 平成22年9月30日(2010.9.30)  
 審査請求日 平成23年3月25日(2011.3.25)

(73) 特許権者 000003078  
 株式会社東芝  
 東京都港区芝浦一丁目1番1号  
 (74) 代理人 100089118  
 弁理士 酒井 宏明  
 (74) 代理人 100112656  
 弁理士 宮田 英毅  
 (72) 発明者 吉井 謙一郎  
 東京都港区芝浦一丁目1番1号 株式会社  
 東芝内  
 (72) 発明者 菅野 伸一  
 東京都港区芝浦一丁目1番1号 株式会社  
 東芝内

最終頁に続く

(54) 【発明の名称】 コントローラ、及びメモリシステム

(57) 【特許請求の範囲】

【請求項1】

フラッシュメモリ上の領域の仮想的な位置を示す論理番地と、前記フラッシュメモリ上の前記領域の物理的な位置をページ単位で示す物理番地とを対応付けた変換テーブルを記憶する変換テーブル記憶部と、

複数ページ分の領域であるブロックに含まれる各ページに記憶されているデータの状態を示す F A T (File Allocation Table) 情報と、前記 F A T 情報がどのブロックに属するページに記憶されているデータの状態を示す情報であるかを識別する F A T 情報識別子とを対応付けて記憶する F A T 情報記憶部と、

前記ブロックを識別するブロック識別子と、前記ブロックが使用されているか否かを示す使用状態判別情報と、前記使用状態判別情報が使用を示す全ての前記ブロックに対応付けられる前記 F A T 情報識別子とを対応付けたブロック管理テーブルを記憶するブロック管理テーブル記憶部と、

前記変換テーブル、前記 F A T 情報、及び前記ブロック管理テーブルを用いて、前記フラッシュメモリに記憶されているデータを管理するコントローラ制御部と、を備え、

前記 F A T 情報は、ページに記憶されているデータが有効なデータであるか、無効なデータであるか、又は削除されたデータであるかの少なくともいずれかを示し、

前記コントローラ制御部は、前記ブロックに含まれる全てのページの前記 F A T 情報が削除又は無効を示す場合に、前記ブロック管理テーブルにおいて、当該ブロックの前記使用状態判別情報を未使用に更新するとともに、当該ブロックの前記 F A T 情報識別子を削

10

20

除することを特徴とするコントローラ。

【請求項 2】

前記コントローラ制御部は、データの削除を指示する削除命令をホスト装置から受け付けた場合に、当該削除命令で指示された前記論理番地に対応付けられた前記物理番地が示すページの前記 F A T 情報を削除に更新することを特徴とする請求項 1 に記載のコントローラ。

【請求項 3】

前記コントローラ制御部は、更に、前記 F A T 情報を削除に更新したページを示す前記物理番地、及び当該物理番地に対応付けられている前記論理番地を、前記変換テーブルから削除することを特徴とする請求項 2 に記載のコントローラ。

10

【請求項 4】

前記コントローラ制御部は、前記ブロックに含まれる全てのページの前記 F A T 情報が削除又は無効を示す場合に、更に、当該ブロックに含まれる各ページを示す前記物理番地、及び当該物理番地に対応付けられている前記論理番地を、前記変換テーブルから削除することを特徴とする請求項 1 に記載のコントローラ。

【請求項 5】

前記コントローラ制御部は、データの読み出しを指示する読出命令をホスト装置から受け付け、当該読出命令で指示された前記論理番地に対応付けられた前記物理番地が前記変換テーブルに存在しない場合、又は当該物理番地が示すページの前記 F A T 情報が削除又は無効を示す場合に、ヌルデータ、予め定められた前記物理番地が示すページに記憶されているデータ、又は予め定められた値の少なくともいずれかを前記ホスト装置に返却することを特徴とする請求項 1 ~ 4 のいずれか 1 つに記載のコントローラ。

20

【請求項 6】

前記コントローラ制御部は、データの読み出しを指示する読出命令をホスト装置から受け付け、当該読出命令で指示された前記論理番地に対応付けられた前記物理番地が前記変換テーブルに存在しない場合、又は当該物理番地が示すページの前記 F A T 情報が削除又は無効を示す場合に、乱数を生成して前記ホスト装置に返却することを特徴とする請求項 1 ~ 4 のいずれか 1 つに記載のコントローラ。

【請求項 7】

前記コントローラ制御部は、データの読み出しを指示する読出命令をホスト装置から受け付け、当該読出命令で指示された前記論理番地に対応付けられた前記物理番地が示すページの前記 F A T 情報が削除を示す場合に、当該ページに記憶されているデータを前記ホスト装置に返却することを特徴とする請求項 1 ~ 4 のいずれか 1 つに記載のコントローラ。

30

【請求項 8】

前記コントローラ制御部は、データの書き込みを指示する書込命令をホスト装置から受け付けた場合には、前記ブロック管理テーブルを参照して、前記使用状態判別情報が未使用を示す前記ブロックに含まれるページに、当該書込命令で書き込みを指示されたデータを書き込み、当該ブロックに未使用の前記 F A T 情報識別子に対応付け、当該ページの前記 F A T 情報を有効に設定するとともに、当該使用状態判別情報を使用に設定することを特徴とする請求項 1 ~ 7 のいずれか 1 つに記載のコントローラ。

40

【請求項 9】

請求項 1 ~ 8 のいずれか 1 つに記載のコントローラと、

前記コントローラにより、記憶されているデータが管理されるフラッシュメモリと、を備えることを特徴とするメモリシステム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、コントローラ、及びメモリシステムに関する。

【背景技術】

50

## 【 0 0 0 2 】

従来から、SSD (Solid State Disk) などのように、多数のフラッシュメモリ、及びこれらのフラッシュメモリに記憶されているデータを管理するメモリコントローラなどを搭載したメモリシステムが知られている。

## 【 0 0 0 3 】

このようなメモリシステムでは、メモリコントローラが、フラッシュメモリの論理番地と物理番地とを対応付けた変換テーブルを参照して、PC (Personal Computer) などのホスト装置から通知される論理番地に対応する物理番地を検索する。そしてメモリコントローラは、ホスト装置から論理番地とともに通知される命令の内容に応じて、検索した物理番地が示すフラッシュメモリ上の領域に対するデータの書き込み、読み出し、又は削除などを行う。

10

## 【 0 0 0 4 】

なお、フラッシュメモリに対するデータの処理単位には、通常、物理番地が示す領域そのものであって最小の処理単位となるページと、複数のページを処理単位とするブロックとが存在する。

## 【 0 0 0 5 】

ところで、フラッシュメモリは、HDD (Hard Disk Drive) などと異なり、既にデータが書き込まれている領域には当該データを消去した後でないと新たなデータを書き込めない、データの消去はブロック単位でしか行えない、及びデータの消去を繰り返すと物理的な劣化が進むなどの特性を有する。

20

## 【 0 0 0 6 】

このため、上述したようなメモリシステムでは、メモリコントローラが、ページに記憶されているデータの有効、無効、又は削除などの情報 (以下、FAT (File Allocation Table) 情報と称する) を管理する (例えば、特許文献1参照)。そしてメモリコントローラは、このFAT情報の書き換え等によりデータの削除や上書きを実現し、ホスト装置から削除命令や上書き命令が通知される毎にフラッシュメモリからブロック単位でデータを実際に消去することを回避している。

## 【 0 0 0 7 】

例えば、データの上書きを行う場合には、メモリコントローラが、上書きされるデータが記憶されているページとは異なるページに上書き用のデータを書き込み、上書きされるデータが記憶されているページのFAT情報を無効に更新し、論理番地と物理番地の対応関係を更新する。

30

## 【 0 0 0 8 】

ここで、図29及び図30を参照しながら、特許文献1に記載されたような従来のメモリシステムによるデータの上書き処理前後での、ブロックとFAT情報との対応関係を説明する。

## 【 0 0 0 9 】

図29は、特許文献1に記載されたような従来のメモリシステムによるデータの上書き処理前のブロック及びFAT情報の状態を説明するための模式図である。図29に示す例は、ブロックXの全てのページにデータが記憶されている状態を示しており、各ページのFAT情報は、有効を示す“V”となっている。

40

## 【 0 0 1 0 】

図30は、特許文献1に記載されたような従来のメモリシステムによるデータの上書き処理後のブロック及びFAT情報の状態を説明するための模式図である。図30に示す例は、ブロックXのページ901に記憶されているデータを上書きするための上書き用のデータが、ブロックYのページ902に書き込まれている状態を示しており、ページ901のFAT情報は、無効を示す“IV”に更新されている。

## 【 0 0 1 1 】

そして、図30に示す状態では、変換テーブルの論理番地と物理番地の対応関係は更新されており、ページ901を示す物理番地X7に対応付けられていた論理番地は、ページ

50

902を示す物理番地Y1に対応付けられている(図示省略)。

【先行技術文献】

【特許文献】

【0012】

【特許文献1】特開2006-216036号公報

【発明の概要】

【発明が解決しようとする課題】

【0013】

しかしながら、上述したような従来のメモリシステムでは、上書きなどにより書き込まれるデータを記憶するブロック(図30に示す例ではブロックY、特許文献1に示す例ではログブロック)の各ページについてはFAT情報が管理されていない。

10

【0014】

このため、FAT情報が管理されていないブロックでは、ブロックに含まれる各ページに記憶されているデータの状態を管理することができず、フラッシュメモリの記憶領域を有効活用できていない場合がある。

【0015】

例えば、図30に示す状態において、ページ902に対する削除命令がきた場合であっても、FAT情報がないため、ページ902に記憶されているデータは削除されたデータだということを覚えておくことができない。

【0016】

20

このため、ブロックの各ページに記憶されているデータを全て削除するような命令をホスト装置から受け付けた場合にしか、データを実際に削除することができない。つまり、いずれのページにも有効なデータが記憶されていないブロックであっても、即座にデータを消去して新たなデータを書き込める状態に戻すことができず、書き込み可能なブロックの不必要な減少を招き、フラッシュメモリがフラグメンテーションを起こしてしまうおそれがある。

【0017】

本発明は、上記事情に鑑みてなされたものであり、フラッシュメモリ上の記憶領域を有効活用することができるコントローラ、及びメモリシステムを提供することを目的とする。

30

【課題を解決するための手段】

【0018】

上述した課題を解決し、目的を達成するために、本発明の一態様にかかるコントローラは、フラッシュメモリ上の領域の仮想的な位置を示す論理番地と、前記フラッシュメモリ上の前記領域の物理的な位置をページ単位で示す物理番地とを対応付けた変換テーブルを記憶する変換テーブル記憶部と、複数ページ分の領域であるブロックに含まれる各ページに記憶されているデータの状態を示すFAT(File Allocation Table)情報と、前記FAT情報がどのブロックに属するページに記憶されているデータの状態を示す情報であるかを識別するFAT情報識別子とを対応付けて記憶するFAT情報記憶部と、前記ブロックを識別するブロック識別子と、前記ブロックが使用されているか否かを示す使用状態判別情報と、前記使用状態判別情報が使用を示す全ての前記ブロックに対応付けられる前記FAT情報識別子とを対応付けたブロック管理テーブルを記憶するブロック管理テーブル記憶部と、前記変換テーブル、前記FAT情報、及び前記ブロック管理テーブルを用いて、前記フラッシュメモリに記憶されているデータを管理するコントローラ制御部と、を備え、前記FAT情報は、ページに記憶されているデータが有効なデータであるか、無効なデータであるか、又は削除されたデータであるかの少なくともいずれかを示し、前記コントローラ制御部は、前記ブロックに含まれる全てのページの前記FAT情報が削除又は無効を示す場合に、前記ブロック管理テーブルにおいて、当該ブロックの前記使用状態判別情報を未使用に更新するとともに、当該ブロックの前記FAT情報識別子を削除することを特徴とする。

40

50

## 【 0 0 1 9 】

また、本発明の別の態様にかかるメモリシステムは、上記コントローラと、前記コントローラにより、記憶されているデータが管理されるフラッシュメモリと、を備えることを特徴とする。

## 【 発明の効果 】

## 【 0 0 2 0 】

本発明によれば、フラッシュメモリ上の記憶領域を有効活用することができるという効果を奏する。

## 【 図面の簡単な説明 】

## 【 0 0 2 1 】

10

【 図 1 】 図 1 は、第 1 実施形態のメモリシステムの構成のブロック図である。

【 図 2 】 図 2 は、変換テーブルの一例を示す図である。

【 図 3 】 図 3 は、F A T 情報の一例を示す図である。

【 図 4 】 図 4 は、ブロック管理テーブルの一例を示す図である。

【 図 5 】 図 5 は、第 1 実施形態のメモリシステムの削除動作のフローチャート例である。

【 図 6 】 図 6 は、削除命令の内容の一例を示す図である。

【 図 7 】 図 7 は、第 1 実施形態の削除処理のフローチャート例である。

【 図 8 】 図 8 は、各ページに記憶されたデータの状態例の図である。

【 図 9 】 図 9 は、削除処理終了後のブロックのデータ例の図である。

【 図 1 0 】 図 1 0 は、削除処理終了後の変換テーブル例の図である。

20

【 図 1 1 】 図 1 1 は、削除処理終了後のブロック管理テーブル例の図である。

【 図 1 2 】 図 1 2 は、削除処理終了後のブロックのデータ例の図である。

【 図 1 3 】 図 1 3 は、削除処理終了後の変換テーブル例の図である。

【 図 1 4 】 図 1 4 は、第 1 実施形態のメモリシステムの読出動作のフローチャート例である。

【 図 1 5 】 図 1 5 は、第 1 実施形態の読出処理のフローチャート例である。

【 図 1 6 】 図 1 6 は、第 1 実施形態のメモリシステムの書込動作のフローチャート例である。

【 図 1 7 】 図 1 7 は、第 1 実施形態の書込処理のフローチャート例である。

【 図 1 8 】 図 1 8 は、第 1 実施形態のブロック書込処理のフローチャート例である。

30

【 図 1 9 】 図 1 9 は、第 1 実施形態のページ書込処理のフローチャート例である。

【 図 2 0 】 図 2 0 は、書込処理終了後のブロック管理テーブル例の図である。

【 図 2 1 】 図 2 1 は、書込処理後のブロックのデータ例の図である。

【 図 2 2 】 図 2 2 は、書込処理終了後の変換テーブル例の図である。

【 図 2 3 】 図 2 3 は、書込処理終了後のブロック管理テーブル例の図である。

【 図 2 4 】 図 2 4 は、書込処理後のブロックのデータ例の図である。

【 図 2 5 】 図 2 5 は、書込処理終了後の変換テーブル例の図である。

【 図 2 6 】 図 2 6 は、第 2 実施形態のメモリシステムの構成のブロック図である。

【 図 2 7 】 図 2 7 は、第 2 実施形態の削除処理のフローチャート例である。

【 図 2 8 】 図 2 8 は、削除処理終了後の変換テーブル例の図である。

40

【 図 2 9 】 図 2 9 は、従来のメモリシステムによるデータ管理手法例の図である。

【 図 3 0 】 図 3 0 は、従来のメモリシステムによるデータ管理手法例の図である。

## 【 発明を実施するための形態 】

## 【 0 0 2 2 】

以下、添付図面を参照しながら、本発明にかかるコントローラ、及びメモリシステムの最良な実施の形態を詳細に説明する。なお、以下の実施の形態では、メモリシステムとして S S D (Solid State Disk) を例にとり説明するが、これに限定されるものではない。

## 【 0 0 2 3 】

## ( 第 1 の実施の形態 )

まず、第 1 の実施の形態のメモリシステムの構成について説明する。

50

## 【 0 0 2 4 】

図 1 は、第 1 の実施の形態のメモリシステム 1 の構成の一例を示すブロック図である。

## 【 0 0 2 5 】

メモリシステム 1 は、P C ( Personal Computer ) などのホスト装置 2 と外部バス 3 を介して接続されている。またメモリシステム 1 は、コントローラ 1 0 と複数のフラッシュメモリ 1 1 とを備えており、コントローラ 1 0 と複数のフラッシュメモリ 1 1 とは、専用バス 1 2 を介して接続されている。また、ホスト装置 2 と複数のフラッシュメモリ 1 1 とは、外部バス 3、コントローラ 1 0 内部のデータバス 1 5、及び専用バス 1 2 を介して接続されている。

## 【 0 0 2 6 】

コントローラ 1 0 は、ホスト装置 2 からの各種命令 ( コマンド ) を受け付けて、フラッシュメモリ 1 1 に対する各種処理を行うものである。そしてコントローラ 1 0 は、命令制御部 2 2 と、フラッシュメモリ制御部 2 4 と、データ転送制御部 2 6 と、コントローラ制御部 2 8 と、データ転送メモリ 3 0 と、変換テーブル記憶部 3 2 と、F A T 情報記憶部 3 4 と、ブロック管理テーブル記憶部 3 6 と、ワークメモリ 3 8 とを備える。

## 【 0 0 2 7 】

命令制御部 2 2 は、ホスト装置 2 と外部バス 3 を介して接続されており、ホスト装置 2 から送られてくる読出命令、書込命令、又は削除命令などの各種命令を受け付けるとともに、その応答をホスト装置 2 に返却する。

## 【 0 0 2 8 】

フラッシュメモリ制御部 2 4 は、複数のフラッシュメモリ 1 1 と専用バス 1 2 を介して接続されており、命令制御部 2 2 により受け付けられた命令に応じてデータの削除、読み出し、書き込みなどをフラッシュメモリ 1 1 に対して行う。

## 【 0 0 2 9 】

データ転送制御部 2 6 は、データバス 1 5 に接続されており、ホスト装置 2 及びフラッシュメモリ 1 1 間でのデータ転送を行う。具体的には、データ転送制御部 2 6 は、命令制御部 2 2 又はフラッシュメモリ制御部 2 4 からの指示を受け、データバス 1 5 に接続されたデータ転送メモリ 3 0 に蓄えられているデータを、ホスト装置 2 又はフラッシュメモリ 1 1 に転送する。なお、データ転送制御部 2 6 は、例えば、D M A C ( Direct Memory Access Controller ) などにより実現できる。

## 【 0 0 3 0 】

データ転送メモリ 3 0 は、データ転送制御部 2 6 によるデータ転送が行われるまで、転送用のデータを一時的に蓄えておくものである。具体的には、データ転送メモリ 3 0 は、ホスト装置 2 から書き込まれるデータやフラッシュメモリ 1 1 から読み出されるデータを一時的に蓄える。なお、データ転送メモリ 3 0 は、例えば、揮発性の R A M ( Random Access Memory ) などにより実現できる。

## 【 0 0 3 1 】

なお、第 1 の実施の形態では、データ転送メモリ 3 0 が、命令制御部 2 2 用のデータ及びフラッシュメモリ制御部 2 4 用のデータの両データを蓄えているが、命令制御部 2 2 用のデータを蓄えるデータ転送用メモリと、フラッシュメモリ制御部 2 4 用のデータを蓄えるデータ転送用メモリとを別々に備えるようにしてもよい。

## 【 0 0 3 2 】

変換テーブル記憶部 3 2 は、フラッシュメモリ 1 1 上の領域の仮想的な位置を示す論理番地と、フラッシュメモリ 1 1 上の領域の物理的な位置をページ単位で示す物理番地とを対応付けた変換テーブルを記憶する。

## 【 0 0 3 3 】

図 2 は、変換テーブルの一例を示す図である。図 2 に示す例では、例えば論地番地 L 0 と物理番地 B 0 とが対応付けられているが、その対応関係は固定されておらず、フラッシュメモリ 1 1 に対するデータの削除処理や書込処理が行われると、後述のコントローラ制御部 2 8 により対応関係が更新される。

10

20

30

40

50

## 【 0 0 3 4 】

F A T 情報記憶部 3 4 は、複数ページ分の領域であるブロックに含まれる各ページに記憶されているデータの状態を示す F A T (File Allocation Table) 情報と、F A T 情報がどのブロックに属するページに記憶されているデータの状態を示す情報であることを識別する F A T 情報識別子とを対応付けて記憶する。

## 【 0 0 3 5 】

図 3 は、F A T 情報記憶部 3 4 に記憶されている F A T 情報の一例を示す図である。図 3 に示す例では、1 ブロックは 1 0 ページ分の領域となっており、各ページの F A T 情報がブロック単位で管理され、F A T 情報識別子に対応付けられている。なお、F A T 情報は、“ N / A ” が未書き込みを示し、“ I V ” が無効を示し、“ V ” が有効を示す。また、図 3 に示す例では、いずれの F A T 情報も削除に設定されていないが、“ D ” が削除を示す。

10

## 【 0 0 3 6 】

ブロック管理テーブル記憶部 3 6 は、ブロックを識別するブロック識別子と、ブロックが使用されているか否かを示す使用状態判別情報と、使用状態判別情報が“ 使用 ”を示す全てのブロックに対応付けられる F A T 情報識別子とを対応付けたブロック管理テーブルを記憶する。

## 【 0 0 3 7 】

図 4 は、ブロック管理テーブルの一例を示す図である。図 4 に示す例では、ブロック識別子 A、B のブロックは、いずれも使用状態判別情報が“ 使用 ”に設定されており、F A T 情報識別子に対応付けられている。このため、F A T 情報記憶部 3 4 から、F A T 情報識別子に対応付けられた F A T 情報を参照することが可能となり、ブロックに含まれる各ページのデータの状態を判別できる。

20

## 【 0 0 3 8 】

コントローラ制御部 2 8 は、命令制御部 2 2、フラッシュメモリ制御部 2 4、及びデータ転送制御部 2 6 の動作を制御するものであり、これらの制御部の動作を制御することにより、ホスト装置 2 及びフラッシュメモリ 1 1 間でのデータ転送を制御する。

## 【 0 0 3 9 】

また、コントローラ制御部 2 8 は、変換テーブル、F A T 情報、及びブロック管理テーブルを用いて、複数のフラッシュメモリ 1 1 に記憶されているデータを管理する。具体的には、ホスト装置 2 から送られてくる命令の内容に応じて、変換テーブル、F A T 情報、及びブロック管理テーブルを更新して、複数のフラッシュメモリ 1 1 に記憶されているデータを管理する。

30

## 【 0 0 4 0 】

なお、変換テーブル記憶部 3 2、F A T 情報記憶部 3 4、及びブロック管理テーブル記憶部 3 6 は、例えば、メモリなどにより実現できる。

## 【 0 0 4 1 】

ワークメモリ 3 8 は、コントローラ制御部 2 8 が行う各種処理の作業領域に用いられ、変換テーブル、F A T 情報、及びブロック管理テーブルなどが展開される。なお、ワークメモリ 3 8 は、例えば、揮発性の R A M (Random Access Memory) などにより実現できる。また、ワークメモリ 3 8 は、変換テーブル記憶部 3 2、F A T 情報記憶部 3 4、及びブロック管理テーブル記憶部 3 6 の少なくともいずれかを兼ねるようにしてもよい。

40

## 【 0 0 4 2 】

次に、第 1 の実施の形態のメモリシステムで行われる削除動作について説明する。

## 【 0 0 4 3 】

図 5 は、第 1 の実施の形態のメモリシステム 1 で行われる削除動作の手順の流れの一例を示すフローチャートである。

## 【 0 0 4 4 】

まず、命令制御部 2 2 は、ホスト装置 2 から送られてくる削除命令を受け付ける (ステップ S 1 0 0)。なお、削除命令には、命令の種別が削除であることに加え、フラッシュ

50

メモリ 1 1 上の削除する領域の先頭を示す論理番地や、削除するサイズなどが含まれる。図 6 は、削除命令の内容の一例を示す図である。図 6 に示す例では、命令の内容が削除であり、先頭論理番地が L 0 であり、削除するサイズが 2 5 6 K B となっている。

【 0 0 4 5 】

続いて、命令制御部 2 2 は、受け付けた削除命令をコントローラ制御部 2 8 へ通知する（ステップ S 1 0 2 ）。なお、命令制御部 2 2 は、例えば、先頭論理番地が存在するか否か、サイズが適正であるか否かなどの削除命令の検査をした後に、受け付けた削除命令をコントローラ制御部 2 8 へ通知する。また、削除命令の検査をコントローラ制御部 2 8 が行う場合には、命令制御部 2 2 は、受け付けた削除命令をそのままコントローラ制御部 2 8 へ送る。

10

【 0 0 4 6 】

続いて、コントローラ制御部 2 8 は、削除命令で通知されたサイズから、削除範囲がフラッシュメモリの複数ページ（複数の物理番地）にまたがっているか否かを確認する（ステップ S 1 0 4 ）。

【 0 0 4 7 】

そして、削除範囲が複数ページにまたがる場合には（ステップ S 1 0 4 で Y e s ）、コントローラ制御部 2 8 は、通知された削除命令をページ単位の削除命令に分割し、削除範囲をページ単位の削除命令に分割する（ステップ S 1 0 6 ）。なお、削除範囲が複数ページにまたがらない場合には（ステップ S 1 0 4 で N o ）、コントローラ制御部 2 8 は、ステップ S 1 0 6 の処理を行わない。

20

【 0 0 4 8 】

続いて、コントローラ制御部 2 8 は、削除命令に従って削除処理を行う（ステップ S 1 0 8 ）。なお、削除命令が分割されている場合には、コントローラ制御部 2 8 は、削除命令数分の削除処理を行う。つまり、コントローラ制御部 2 8 は、削除範囲内の各ページに対して削除処理を行う。削除処理の詳細については後述する。

【 0 0 4 9 】

続いて、コントローラ制御部 2 8 は、削除処理が全て終了すると、削除処理の終了を命令制御部 2 2 へ通知する（ステップ S 1 1 0 ）。

【 0 0 5 0 】

続いて、命令制御部 2 2 は、受け付けた削除命令に基づく削除処理が終了したことをホスト装置 2 へ通知する（ステップ S 1 1 2 ）。

30

【 0 0 5 1 】

この通知により、メモリシステム 1 で行われる削除動作が完了し、ホスト装置 2 は、次の命令をメモリシステム 1 に送ることが可能となる。

【 0 0 5 2 】

図 7 は、図 5 のステップ S 1 0 8 に示す削除処理の手順の流れの一例を示すフローチャートである。

【 0 0 5 3 】

まず、コントローラ制御部 2 8 は、変換テーブルを参照して、処理対象となる論理番地に対応付けられた物理番地が存在するか確認する（ステップ S 1 2 0 ）。なお、処理対象となる論理番地に対応付けられた物理番地が存在しない場合には（ステップ S 1 2 0 で N o ）、処理を終了する。

40

【 0 0 5 4 】

続いて、処理対象となる論理番地に対応付けられた物理番地が存在する場合には（ステップ S 1 2 0 で Y e s ）、コントローラ制御部 2 8 は、ブロック管理テーブルを参照して、当該物理番地が示すページの F A T 情報を F A T 情報記憶部 3 4 から検索し、検索した F A T 情報を、削除を示す “ D ” に更新する（ステップ S 1 2 2 ）。

【 0 0 5 5 】

続いて、コントローラ制御部 2 8 は、処理対象となる論理番地と物理番地との対応関係が記載されているエントリを、変換テーブルから削除する（ステップ S 1 2 4 ）。

50

## 【 0 0 5 6 】

続いて、コントローラ制御部 2 8 は、F A T 情報を “ D ” に更新したページを含むブロックの全ページの F A T 情報を走査し、全ページの F A T 情報が削除を示す “ D ” 又は無効を示す “ I V ” であるか否かを確認する（ステップ S 1 2 6）。なお、全ページの F A T 情報が “ D ” 又は “ I V ” でない場合には（ステップ S 1 2 6 で N o）、処理を終了する。

## 【 0 0 5 7 】

一方、全ページの F A T 情報が “ D ” 又は “ I V ” である場合には（ステップ S 1 2 6 で Y e s）、コントローラ制御部 2 8 は、ブロック管理テーブルから当該ブロックのブロック識別子に対応付けられた F A T 情報識別子を削除する（ステップ S 1 2 8）。 10

## 【 0 0 5 8 】

続いて、コントローラ制御部 2 8 は、ブロック管理テーブルにおいて、当該ブロックのブロック識別子に対応付けられた使用状態判別情報を “ 未使用 ” に更新することにより、当該ブロックを未使用状態にする（ステップ S 1 3 0）。

## 【 0 0 5 9 】

次に、第 1 の実施の形態のメモリシステムで行われる削除動作の具体例について説明する。

## 【 0 0 6 0 】

図 8 は、ブロックに含まれる各ページに記憶されたデータの状態を示す模式図の一例である。図 8 に示す例では、ブロック A 及び B が示されるとともに、それぞれのブロックに含まれる各ページを示す物理番地と、各ページの F A T 情報とが示されている。なお、図 8 に示す状態での変換テーブル、F A T 情報、ブロック管理テーブルは、それぞれ図 2、図 3、図 4 に示すものとなる。 20

## 【 0 0 6 1 】

以下では、図 8 に示す状態において、ホスト装置 2 から論理番地 L 0 ~ L 7 に対する削除命令を受け付けた場合のメモリシステム 1 の動作について、図 5 及び図 7 のフローチャートを参照しながら説明する。

## 【 0 0 6 2 】

まず、命令制御部 2 2 は、ホスト装置 2 から送られてくる削除命令を受け付け、コントローラ制御部 2 8 へ通知する（図 5 のステップ S 1 0 0、S 1 0 2）。 30

## 【 0 0 6 3 】

続いて、コントローラ制御部 2 8 は、削除範囲が論理番地 L 0 ~ L 7 であるため、削除範囲がフラッシュメモリの 8 ページ（複数の物理番地）にまたがっていることを確認し、削除命令を 8 ページ分の削除命令（論理番地 L 0 ~ L 7 それぞれに対する削除命令）に分割する（図 5 のステップ S 1 0 4、S 1 0 6）。

## 【 0 0 6 4 】

このため、コントローラ制御部 2 8 は、8 ページ分の削除処理を行う（図 5 のステップ S 1 0 8）。

## 【 0 0 6 5 】

続いて、コントローラ制御部 2 8 は、まず、図 2 に示す変換テーブルを参照して、処理対象となる論理番地 L 0 に対応付けられた物理番地 B 0 の存在を確認する（図 7 のステップ S 1 2 0）。 40

## 【 0 0 6 6 】

続いて、コントローラ制御部 2 8 は、図 4 に示すブロック管理テーブルを参照して、物理番地 B 0 が示すページを含むブロック B のブロック識別子 B に対応付けられた F A T 情報識別子 2 1 を検索する。そして、コントローラ制御部 2 8 は、この F A T 情報識別子 2 1 に対応付けられた各ページの F A T 情報の中から、物理番地 B 0 が示すページの F A T 情報を更に検索し、この F A T 情報を “ D ” に更新する（図 7 のステップ S 1 2 2）。

## 【 0 0 6 7 】

続いて、コントローラ制御部 2 8 は、図 2 に示す変換テーブルから、物理番地 B 0 と論 50

理番地 L 0 との対応関係が記載されているエントリを削除する（図 7 のステップ S 1 2 4 ）。

【 0 0 6 8 】

続いて、コントローラ制御部 2 8 は、ブロック B の全ページの F A T 情報（ F A T 情報識別子 2 1 に対応付けられた全ての F A T 情報）を走査するが、全ページの F A T 情報が “ D ” 又は “ I V ” でないので、論理番地 L 0 の処理はここで終了となる（図 7 のステップ S 1 2 6 ）。

【 0 0 6 9 】

但し、コントローラ制御部 2 8 は、論理番地 L 1 ~ L 7 については未処理であり、削除範囲を全て処理していないため、この削除処理（図 7 のステップ S 1 2 0 ~ S 1 2 6 ）を論理番地 L 1 ~ L 7 まで繰り返す。なお、論理番地 L 1 ~ L 7 に対する削除処理については説明を省略する。

10

【 0 0 7 0 】

続いて、コントローラ制御部 2 8 は、全ての削除処理が終了すると、削除処理の終了を命令制御部 2 2 へ通知し、命令制御部 2 2 は、受け付けた削除命令に基づく削除処理が終了したことをホスト装置 2 へ通知する（図 5 のステップ S 1 1 0 、 S 1 1 2 ）。

【 0 0 7 1 】

図 9 は、論理番地 L 0 ~ L 7 に対する削除処理終了後のブロックに含まれる各ページに記憶されたデータの状態を示す模式図であり、図 1 0 は、論理番地 L 0 ~ L 7 に対する削除処理終了後の変換テーブルの状態を示す図である。

20

【 0 0 7 2 】

図 9 に示すように、論理番地 L 0 ~ L 7 に対する削除処理終了後のブロックでは、論理番地 L 0 ~ L 7 にそれぞれ対応付けられていた物理番地 B 0 、 B 1 、 B 2 、 A 3 、 A 4 、 B 3 、 B 5 、 B 4 が示すページの F A T 情報がいずれも “ D ” となっている。また、図 1 0 に示すように、論理番地 L 0 ~ L 7 に対する削除処理終了後の変換テーブルでは、論理番地 L 0 ~ L 7 それぞれと物理番地 B 0 、 B 1 、 B 2 、 A 3 、 A 4 、 B 3 、 B 5 、 B 4 との対応関係が記載されていたエントリが全て削除されている。

【 0 0 7 3 】

次に、図 9 に示す状態において、ホスト装置 2 から論理番地 L 8 に対する削除命令を更に受け付けた場合のメモリシステム 1 の削除動作について、図 5 及び図 7 のフローチャートを参照しながら説明する。

30

【 0 0 7 4 】

まず、命令制御部 2 2 は、ホスト装置 2 から送られてくる削除命令を受け付け、コントローラ制御部 2 8 へ通知する（図 5 のステップ S 1 0 0 、 S 1 0 2 ）。

【 0 0 7 5 】

続いて、コントローラ制御部 2 8 は、削除範囲が論理番地 L 8 のみであるため、削除範囲がフラッシュメモリの複数ページ（複数の物理番地）にまたがっていないことを確認し、削除命令を分割しない（図 5 のステップ S 1 0 4 ）。

【 0 0 7 6 】

このため、コントローラ制御部 2 8 は、1 ページ分の削除処理を行う（図 5 のステップ S 1 0 8 ）。

40

【 0 0 7 7 】

続いて、コントローラ制御部 2 8 は、まず、図 1 0 に示す変換テーブルを参照して、処理対象となる論理番地 L 8 に対応付けられた物理番地 B 6 の存在を確認する（図 7 のステップ S 1 2 0 ）。

【 0 0 7 8 】

続いて、コントローラ制御部 2 8 は、図 4 に示すブロック管理テーブルを参照して、物理番地 B 6 が示すページを含むブロック B のブロック識別子 B に対応付けられた F A T 情報識別子 2 1 を検索する。そして、コントローラ制御部 2 8 は、この F A T 情報識別子 2 1 に対応付けられた各ページの F A T 情報の中から、物理番地 B 6 が示すページの F A T

50

情報を更に検索し、このF A T情報を“ D ”に更新する(図7のステップS 1 2 2)。

【 0 0 7 9 】

続いて、コントローラ制御部28は、図10に示す変換テーブルから、物理番地B6と論理番地L8との対応関係が記載されているエントリを削除する(図7のステップS 1 2 4)。

【 0 0 8 0 】

続いて、コントローラ制御部28は、ブロックBの全ページのF A T情報(F A T情報識別子21に対応付けられた全てのF A T情報)を走査して、全ページのF A T情報が削除を示す“ D ”又は無効を示す“ I V ”であることを確認する(図7のステップS 1 2 6)。

10

【 0 0 8 1 】

続いて、コントローラ制御部28は、全ページのF A T情報が“ D ”又は“ N / A ”であるため、図4に示すブロック管理テーブルからブロックBのブロック識別子Bに対応付けられたF A T情報識別子21を削除するとともに、ブロック識別子Bに対応付けられた使用状態判別情報を“ 未使用 ”に更新する(図7のステップS 1 2 8、S 1 3 0)。そして、コントローラ制御部28は、削除範囲を全て処理したため削除処理を終了する。

【 0 0 8 2 】

続いて、コントローラ制御部28は、削除処理が終了すると、削除処理の終了を命令制御部22へ通知し、命令制御部22は、受け付けた削除命令に基づく削除処理が終了したことをホスト装置2へ通知する(図5のステップS 1 1 0、S 1 1 2)。

20

【 0 0 8 3 】

図11は、論理番地L8に対する削除処理終了後のブロック管理テーブルの状態を示す図であり、図12は、論理番地L8に対する削除処理終了後のブロックに含まれる各ページに記憶されたデータの状態を示す模式図であり、図13は、論理番地L8に対する削除処理終了後の変換テーブルの状態を示す図である。

【 0 0 8 4 】

図11に示すように、論理番地L8に対する削除処理終了後のブロック管理テーブルでは、ブロックBの使用状態判別情報が“ 未使用 ”となっており、F A T情報識別子21も削除されている。このため図12に示すように、ブロックBに含まれる各ページとF A T情報識別子21の各F A T情報との対応付けが解消されており、ブロックB、及びF A T情報識別子21の各F A T情報の再利用が可能になっている。

30

【 0 0 8 5 】

また、図10に示すように、論理番地L8に対する削除処理終了後の変換テーブルでは、論理番地L8と物理番地B6との対応関係が記載されていたエントリが全て削除されている。

【 0 0 8 6 】

このように第1の実施の形態では、使用されている全てのブロックに含まれる各ページにF A T情報を対応付けているので、フラッシュメモリ上の記憶領域を有効活用することができる。

【 0 0 8 7 】

特に第1の実施の形態では、ページ単位の削除命令にも柔軟に対応でき、適切なタイミングでブロックを再利用可能(データを書き込み可能な状態)にすることができるので、書き込み可能なブロックの不必要な減少を招き、フラッシュメモリがフラグメンテーションを起こしてしまうことを防ぎやすくなる。この結果、ワークメモリの使用量の不必要な増大も防止でき、ワークメモリ上の記憶領域も有効活用することができる。

40

【 0 0 8 8 】

次に、第1の実施の形態のメモリシステムで行われる読出動作について説明する。

【 0 0 8 9 】

図14は、第1の実施の形態のメモリシステム1で行われる読出動作の手順の流れの一例を示すフローチャートである。以下では、図9に示す状態において、ホスト装置2から

50

論理番地 L 7 ~ L 8 に対する読出命令を受け付けた場合のメモリシステム 1 の動作を例にとり、読出動作を具体的に説明する。なお、図 9 に示す状態での変換テーブル、ブロック管理テーブルは、それぞれ図 10、図 4 に示すものとなる。

【 0 0 9 0 】

まず、命令制御部 2 2 は、ホスト装置 2 から送られてくる読出命令を受け付ける（ステップ S 2 0 0）。なお、読出命令には、命令の種別が読み出しであることに加え、フラッシュメモリ 1 1 上からデータを読み出す領域の先頭を示す論理番地や、読み出すサイズなどが含まれる。ここでは、読み出す先頭の論理番地が L 7 であり、読み出すサイズは論理番地 L 7 ~ L 8 のサイズであるものとする。

【 0 0 9 1 】

続いて、命令制御部 2 2 は、受け付けた読出命令をコントローラ制御部 2 8 へ通知する（ステップ S 2 0 2）。

【 0 0 9 2 】

続いて、コントローラ制御部 2 8 は、読出命令で通知されたサイズから、読出範囲がフラッシュメモリの複数ページ（複数の物理番地）にまたがっているか否かを確認する（ステップ S 2 0 4）。

【 0 0 9 3 】

ここでは、コントローラ制御部 2 8 は、読出範囲が論理番地 L 7 ~ L 8 であり、読出範囲がフラッシュメモリの 2 ページ（複数の物理番地）にまたがっていることを確認し（ステップ S 2 0 4 で Y e s）、読出命令を 2 ページ分の読出命令（論理番地 L 7 ~ L 8 それぞれに対する読出命令）に分割する（ステップ S 2 0 6）。なお、読出範囲が複数ページにまたがらない場合には（ステップ S 2 0 4 で N o）、コントローラ制御部 2 8 は、ステップ S 2 0 6 の処理を行わない。

【 0 0 9 4 】

続いて、コントローラ制御部 2 8 は、読出命令に従って読出処理を行う（ステップ S 2 0 8）。なお、読出命令が分割されている場合には、コントローラ制御部 2 8 は、読出命令数分の読出処理を行う。つまり、コントローラ制御部 2 8 は、読出範囲内の各ページに対して読出処理を行う。ここでは、コントローラ制御部 2 8 は、2 ページ分の読出処理を行うものとする。なお、読出処理の詳細については後述する。

【 0 0 9 5 】

続いて、コントローラ制御部 2 8 は、読出処理が終了すると、読出処理の終了を命令制御部 2 2 へ通知する（ステップ S 2 1 0）。

【 0 0 9 6 】

続いて、命令制御部 2 2 は、受け付けた読出命令に基づく読出処理が終了したことをホスト装置 2 へ通知する（ステップ S 2 1 2）。

【 0 0 9 7 】

この通知により、メモリシステム 1 で行われる読出動作が完了し、ホスト装置 2 は、次の命令をメモリシステム 1 に送ることが可能となる。

【 0 0 9 8 】

図 15 は、図 14 のステップ S 2 0 8 に示す読出処理の手順の流れの一例を示すフローチャートである。

【 0 0 9 9 】

まず、コントローラ制御部 2 8 は、変換テーブルを参照して、処理対象となる論理番地に対応付けられた物理番地が存在するか確認する（ステップ S 2 2 0）。ここでは、コントローラ制御部 2 8 は、図 10 に示す変換テーブルを参照して、論理番地 L 7 に対応付けられた物理番地が存在しないことを確認するものとする（ステップ S 2 2 0 で N o）。

【 0 1 0 0 】

これは、前述の削除処理により、論理番地 L 7 に対応付けられていた物理番地 B 4 が示すページの F A T 情報が “ D ” に更新され、図 2 に示す変換テーブルから論理番地 L 7 と物理番地 B 4 との対応関係が記載されたエントリが削除されたためである。

10

20

30

40

50

## 【 0 1 0 1 】

このため、コントローラ制御部 2 8 は、全データが “ 0 ” であるヌルデータを準備し (ステップ S 2 2 6)、論理番地 L 7 に対する読出命令の応答として、準備したヌルデータをホスト装置 2 へ転送する (ステップ S 2 2 8)。論理番地 L 7 の処理はここで終了となる。

## 【 0 1 0 2 】

但し、コントローラ制御部 2 8 は、論理番地 L 8 については未処理であり、読出範囲を全て処理していないため、続いて、論理番地 L 8 の処理を行う。

## 【 0 1 0 3 】

コントローラ制御部 2 8 は、図 1 0 に示す変換テーブルを参照して、論理番地 L 8 に対応付けられた物理番地 B 6 の存在を確認する (ステップ S 2 2 0 で Y e s )。 10

## 【 0 1 0 4 】

続いて、コントローラ制御部 2 8 は、図 4 に示すブロック管理テーブルを参照して、物理番地 B 6 が示すページを含むブロック B のブロック識別子 B に対応付けられた F A T 情報識別子 2 1 を検索する。そして、コントローラ制御部 2 8 は、この F A T 情報識別子 2 1 に対応付けられた各ページの F A T 情報の中から、物理番地 B 6 が示すページの F A T 情報を更に検索し、この F A T 情報が “ V ” であることを確認する (ステップ S 2 2 2 で Y e s )。

## 【 0 1 0 5 】

続いて、コントローラ制御部 2 8 は、物理番地 B 6 が示すページに記憶されているデータを読み出し (ステップ S 2 2 4)、論理番地 L 8 に対する読出命令の応答として、読み出したデータをホスト装置 2 へ転送する (ステップ S 2 2 8)。なお、物理番地 B 6 が示すページの F A T 情報が “ V ” でない場合には (ステップ S 2 2 2 で N o)、ステップ S 2 2 6 へ進み、ヌルデータを準備する。 20

## 【 0 1 0 6 】

そして、コントローラ制御部 2 8 は、読出範囲を全て処理したため、読出処理を終了する。

## 【 0 1 0 7 】

このように第 1 の実施の形態では、読み出しエラーに対しては、ヌルデータの返却で対応するため、エラー処理を簡略化することができる。 30

## 【 0 1 0 8 】

次に、第 1 の実施の形態のメモリシステムで行われる書込動作について説明する。

## 【 0 1 0 9 】

図 1 6 は、第 1 の実施の形態のメモリシステム 1 で行われる書込動作の手順の流れの一例を示すフローチャートである。

## 【 0 1 1 0 】

まず、命令制御部 2 2 は、ホスト装置 2 から送られてくる書込命令を受け付ける (ステップ S 3 0 0)。なお、書込命令には、命令の種別が書き込みであることに加え、フラッシュメモリ 1 1 に書き込む領域の先頭を示す論理番地や、書き込み用のデータのサイズなどが含まれる。 40

## 【 0 1 1 1 】

続いて、命令制御部 2 2 は、ホスト装置 2 から外部バス 3 を介して送られてくる書き込み用のデータの受け付けを開始し、受け付けた書き込み用のデータをデータ転送メモリ 3 0 に蓄え始める (ステップ S 3 0 2)。

## 【 0 1 1 2 】

続いて、命令制御部 2 2 は、受け付けた書込命令をコントローラ制御部 2 8 へ通知する (ステップ S 3 0 4)。なお、命令制御部 2 2 は、書込命令に加え、書き込み用のデータが蓄えられているデータ転送メモリ 3 0 上の位置 (番地) もコントローラ制御部 2 8 へ通知する。

## 【 0 1 1 3 】

続いて、書込命令で通知されたサイズ分の書き込み用のデータがデータ転送メモリ30に蓄えられると、コントローラ制御部28は、書込命令で通知された論理番地やサイズ、データ転送メモリ30の状態、及びフラッシュメモリ11の状態などを総合して、フラッシュメモリ11に書き込むデータがあるかどうかを判断する(ステップS306)。

【0114】

なお、コントローラ制御部28は、例えば、データ転送メモリ30内にフラッシュメモリ11のブロックのサイズと同じだけの連続したデータがあるかどうか、又はデータ転送メモリ30の空き容量などを考慮して、フラッシュメモリ11に書き込むデータがあるかどうかを判断する。

【0115】

書き込むデータがない場合には(ステップS306でNo)、コントローラ制御部28は、書込命令で通知された論理番地とデータ転送メモリ30に蓄えられたデータのサイズから、どの論理番地分までデータ転送メモリ30にデータが格納されたかを計算し、変換テーブルの内容を更新する(ステップS310)。

【0116】

ここでは、コントローラ制御部28は、書込命令で通知された論理番地に対する読出命令がホスト装置2から通知された場合に対処するため、変換テーブルにおいて、この論理番地とデータ転送メモリ30上での番地を対応付け、フラッシュメモリ11ではなくデータ転送メモリ30から直接データを読み出せるようにしている。

【0117】

一方、フラッシュメモリ11に書き込むデータがある場合には(ステップS306でYes)、コントローラ制御部28は、当該データをフラッシュメモリ11へ書き込む書込処理を行う(ステップS308)。なお、書込処理は、ブロックサイズ、又はブロックのサイズ未満で行われるため、書き込むデータのサイズがブロックのサイズよりも大きい場合には、書き込むデータのサイズ分の書き込みが完了するまで書込処理が繰り返される。書込処理の詳細については後述する。

【0118】

続いて、コントローラ制御部28は、フラッシュメモリ11への書込処理終了後、書込命令で通知された論理番地と、データが書き込まれたフラッシュメモリ11上の領域を示す物理番地との対応関係に基づいて、変換テーブルの内容を更新する(ステップS310)。

【0119】

続いて、コントローラ制御部28は、書込処理の終了を命令制御部22へ通知する(ステップS312)。

【0120】

続いて、命令制御部22は、受け付けた書込命令に基づく書込処理が終了したことをホスト装置2へ通知する(ステップS314)。

【0121】

この通知により、メモリシステム1で行われる書込動作が完了し、ホスト装置2は、次の命令をメモリシステム1に送ることが可能となる。

【0122】

図17は、図16のステップS308に示す書込処理の手順の流れの一例を示すフローチャートである。

【0123】

まず、コントローラ制御部28は、書き込み対象のデータのサイズがフラッシュメモリ11のブロックのサイズと同一か否かを確認する(ステップS320)。

【0124】

そして、書き込み対象のデータのサイズがブロックのサイズと同一である場合には、ブロック書込処理を行い(ステップS322)、書き込み対象のデータのサイズがブロックのサイズ未満である場合には、ページ書込処理(ステップS324)を行う。なお、フラ

10

20

30

40

50

ッシュメモリにおいては、ブロック書込処理はページ書込処理に比べて容易なため、第 1 の実施の形態では、ブロック書込処理とページ書込処理とを分けている。

【 0 1 2 5 】

図 1 8 は、図 1 7 のステップ S 3 2 2 に示すブロック書込処理の手順の流れの一例を示すフローチャートである。

【 0 1 2 6 】

まず、コントローラ制御部 2 8 は、F A T 情報記憶部 3 4 から、未使用の F A T 情報を 1 ブロック分取得する (ステップ S 3 3 0)。このとき、取得したすべての F A T 情報を未書き込みを示す “ N / A ” に設定する。なお、F A T 情報が未使用であるか否かは、ブロック管理テーブルにおいて、いずれのブロックにも識別子が対応付けられていないこと

10

【 0 1 2 7 】

続いて、コントローラ制御部 2 8 は、ブロック管理テーブルにおいて、使用状態判別情報が “ 未使用 ” に設定されているブロックを取得する (ステップ S 3 3 2)。

【 0 1 2 8 】

続いて、コントローラ制御部 2 8 は、ブロック管理テーブルにおいて、取得したブロックの使用状態判別情報を “ 使用 ” に更新する (ステップ S 3 3 4)。

【 0 1 2 9 】

続いて、コントローラ制御部 2 8 は、ブロック管理テーブルにおいて、取得したブロックのブロック識別子に、取得した 1 ブロック分の F A T 情報の F A T 情報識別子を対応付ける (ステップ S 3 3 6)。

20

【 0 1 3 0 】

続いて、コントローラ制御部 2 8 は、フラッシュメモリ制御部 2 4 に指示して、取得したブロックに書き込み対象のデータを書き込ませる (ステップ S 3 3 8)。なお、フラッシュメモリのブロックに新たにデータを書き込む場合にはブロックを一旦消去する必要があるが、書き込む時点までに消去できていれば、いつ消去しても構わない。

【 0 1 3 1 】

続いて、コントローラ制御部 2 8 は、データを書き込んだブロックの各ページの F A T 情報に、ページに記憶されているデータが有効であることを示す “ V ” を設定する (ステップ S 3 4 0)。

30

【 0 1 3 2 】

続いて、コントローラ制御部 2 8 は、変換テーブルを参照し、処理対象の論理番地 (書込命令で通知された論理番地) に現時点对応付けられている物理番地が示すページの F A T 情報を、無効を示す “ I V ” に更新する (ステップ S 3 4 2)。

【 0 1 3 3 】

続いて、コントローラ制御部 2 8 は、F A T 情報を “ I V ” に更新したページを含むブロックの全ページの F A T 情報を走査し、全ページの F A T 情報が “ D ” 又は “ I V ” であるか否かを確認する (ステップ S 3 4 4)。なお、全ページの F A T 情報が “ D ” 又は “ I V ” でない場合には (ステップ S 3 4 4 で N o)、処理を終了する。

【 0 1 3 4 】

一方、全ページの F A T 情報が “ D ” 又は “ I V ” である場合には (ステップ S 3 4 4 で Y e s)、コントローラ制御部 2 8 は、ブロック管理テーブルから当該ブロックのブロック識別子に対応付けられた F A T 情報識別子を削除する (ステップ S 3 4 6)。

40

【 0 1 3 5 】

続いて、コントローラ制御部 2 8 は、ブロック管理テーブルにおいて、当該ブロックのブロック識別子に対応付けられた使用状態判別情報を “ 未使用 ” に更新することにより、当該ブロックを未使用状態にする (ステップ S 3 4 8)。

【 0 1 3 6 】

図 1 9 は、図 1 7 のステップ S 3 2 4 に示すページ書込処理の手順の流れの一例を示すフローチャートである。

50

## 【 0 1 3 7 】

まず、コントローラ制御部 2 8 は、変換テーブルを参照して、処理対象の論理番地に対応付けられた物理番地が既に存在するか否かを確認する（ステップ S 3 6 0）。

## 【 0 1 3 8 】

処理対象の論理番地に対応付けられた物理番地が既に存在する場合には（ステップ S 3 6 0 で Y e s）、コントローラ制御部 2 8 は、当該物理番地が示すページを含むブロックの中から、F A T 情報が“ N / A ”となっている最初のページを検索する（ステップ S 3 6 2）。

## 【 0 1 3 9 】

そして、F A T 情報が“ N / A ”のページが存在する場合には（ステップ S 3 6 4 で Y e s）、コントローラ制御部 2 8 は、当該ページを書き込みページに設定する（ステップ S 3 6 6）。

10

## 【 0 1 4 0 】

続いて、コントローラ制御部 2 8 は、フラッシュメモリ制御部 2 4 に指示して、書き込みページに設定されたページに書き込み対象のデータを書き込ませる（ステップ S 3 7 8）。

## 【 0 1 4 1 】

一方、処理対象の論理番地に対応付けられた物理番地が存在しない場合（ステップ S 3 6 0 で N o）、又は F A T 情報が“ N / A ”のページが存在しない場合には（ステップ S 3 6 4 で N o）、コントローラ制御部 2 8 は、F A T 情報記憶部 3 4 から、未使用の F A T 情報を 1 ブロック分取得する（ステップ S 3 6 8）。このとき、取得したすべての F A T 情報を未書き込みを示す“ N / A ”に設定する。

20

## 【 0 1 4 2 】

続いて、コントローラ制御部 2 8 は、ブロック管理テーブルにおいて、使用状態判別情報が“未使用”に設定されているブロックを取得する（ステップ S 3 7 0）。

## 【 0 1 4 3 】

続いて、コントローラ制御部 2 8 は、ブロック管理テーブルにおいて、取得したブロックの使用状態判別情報を“使用”に更新する（ステップ S 3 7 2）。

## 【 0 1 4 4 】

続いて、コントローラ制御部 2 8 は、ブロック管理テーブルにおいて、取得したブロックのブロック識別子に、取得した 1 ブロック分の F A T 情報の F A T 情報識別子を対応付ける（ステップ S 3 7 4）。

30

## 【 0 1 4 5 】

続いて、コントローラ制御部 2 8 は、取得したブロックの先頭ページを書き込みページに設定する（ステップ S 3 7 6）。

## 【 0 1 4 6 】

続いて、コントローラ制御部 2 8 は、フラッシュメモリ制御部 2 4 に指示して、書き込みページに設定されたページに書き込み対象のデータを書き込ませる（ステップ S 3 7 8）。

## 【 0 1 4 7 】

続いて、コントローラ制御部 2 8 は、データを書き込んだ書き込みページの F A T 情報に、ページに記憶されているデータが有効であることを示す“ V ”を設定する（ステップ S 3 8 0）。

40

## 【 0 1 4 8 】

以降の処理（ステップ S 3 8 2 ~ ステップ S 3 8 8）は、図 1 8 に示すブロック書込処理のフローチャートのステップ S 3 4 2 ~ ステップ S 3 4 8 までの処理と同様であるため、説明を省略する。

## 【 0 1 4 9 】

次に、第 1 の実施の形態のメモリシステムで行われる書込動作の具体例について説明する。

50

## 【 0 1 5 0 】

以下では、ホスト装置 2 から、物理番地に対応付けられていない論理番地 L 0 ~ L 9 に対する 1 ブロックのサイズの書込命令を受け付けた場合のメモリシステム 1 の書込動作について、図 1 6 ~ 図 1 9 のフローチャートを参照しながら説明する。

## 【 0 1 5 1 】

まず、命令制御部 2 2 は、ホスト装置 2 から送られてくる書込命令を受け付けるとともに、書き込み用のデータの受け付けを開始し、受け付けた書き込み用のデータをデータ転送メモリ 3 0 に蓄え始める（図 1 6 のステップ S 3 0 0、S 3 0 2）。

## 【 0 1 5 2 】

続いて、命令制御部 2 2 は、受け付けた書込命令とともに、書き込み用のデータが蓄えられているデータ転送メモリ 3 0 上の位置をコントローラ制御部 2 8 へ通知する（図 1 6 のステップ S 3 0 4）。

10

## 【 0 1 5 3 】

続いて、書込命令で通知されたサイズ分の書き込み用のデータがデータ転送メモリ 3 0 に蓄えられると、コントローラ制御部 2 8 は、フラッシュメモリ 1 1 に書き込むデータがあるかどうかを判断する（図 1 6 のステップ S 3 0 6）。ここでは、コントローラ制御部 2 8 は、フラッシュメモリ 1 1 に書き込むデータがあると判断し、書込処理を行うものとする（図 1 6 のステップ S 3 0 8）。

## 【 0 1 5 4 】

続いて、コントローラ制御部 2 8 は、書き込み対象のデータのサイズが 1 ブロックであるため、ブロック書込処理を行う（図 1 7 のステップ S 3 2 2）。

20

## 【 0 1 5 5 】

続いて、コントローラ制御部 2 8 は、F A T 情報記憶部 3 4 から、未使用の F A T 情報を 1 ブロック分取得する（図 1 8 のステップ S 3 3 0）。ここでは、F A T 情報識別子 1 0 の F A T 情報を取得するものとする。このとき、取得した F A T 情報識別子 1 0 のすべての F A T 情報を未書き込みを示す“ N / A ”に設定する。

## 【 0 1 5 6 】

続いて、コントローラ制御部 2 8 は、ブロック管理テーブルにおいて、使用状態判別情報が“未使用”に設定されているブロックを取得する（図 1 8 のステップ S 3 3 2）。ここでは、ブロック識別子 A のブロック A を取得するものとする。

30

## 【 0 1 5 7 】

続いて、コントローラ制御部 2 8 は、ブロック管理テーブルにおいて、ブロック A の使用状態判別情報を“使用”に更新し、F A T 情報識別子 1 0 を対応付ける（図 1 8 のステップ S 3 3 4、S 3 3 6）。

## 【 0 1 5 8 】

続いて、コントローラ制御部 2 8 は、データ転送メモリ 3 0 に蓄えられている書き込み対象のデータをブロック A に書き込み、ブロック A の各ページの F A T 情報に“ V ”を設定する（図 1 8 のステップ S 3 3 8、S 3 4 0）。

## 【 0 1 5 9 】

続いて、コントローラ制御部 2 8 は、変換テーブルを参照した結果、処理対象の論理番地 L 0 ~ L 9 に現時点で対応付けられている物理番地が存在しないため、図 1 8 のステップ S 3 4 2 以降の処理は行われず、ブロック書込処理を終了する。

40

## 【 0 1 6 0 】

続いて、コントローラ制御部 2 8 は、書込命令で通知された論理番地 L 0 ~ L 9 と、データが書き込まれたフラッシュメモリ 1 1 上の領域を示す物理番地 A 0 ~ A 9 とを対応付けたエントリで、変換テーブルの内容を更新する（図 1 6 のステップ S 3 1 0）。

## 【 0 1 6 1 】

続いて、コントローラ制御部 2 8 は、書込処理が終了すると、書込処理の終了を命令制御部 2 2 へ通知し、命令制御部 2 2 は、受け付けた書込命令に基づく書込処理が終了したことをホスト装置 2 へ通知する（図 1 6 のステップ S 3 1 2、S 3 1 4）。

50

## 【 0 1 6 2 】

図 2 0 は、論理番地 L 0 ~ L 9 に対する書込処理終了後のブロック管理テーブルの状態を示す図であり、図 2 1 は、論理番地 L 0 ~ L 9 に対する書込処理後のブロックに含まれる各ページに記憶されたデータの状態を示す模式図であり、図 2 2 は、論理番地 L 0 ~ L 9 に対する書込処理終了後の変換テーブルの状態を示す図である。

## 【 0 1 6 3 】

図 2 0 に示すように、論理番地 L 0 ~ L 9 に対する書込処理終了後のブロック管理テーブルでは、ブロック A の使用状態判別情報が“使用”となっており、F A T 情報識別子 1 0 が対応付けられている。このため図 2 1 に示すように、ブロック A に含まれる各ページと、F A T 情報識別子 1 0 の各 F A T 情報とが対応付けられ、F A T 情報は全て“V”とな

10

## 【 0 1 6 4 】

また、図 2 2 に示すように、論理番地 L 0 ~ L 9 に対する書込処理終了後の変換テーブルでは、論理番地 L 0 ~ L 9 と物理番地 A 0 ~ A 9 との対応関係が記載されている。

## 【 0 1 6 5 】

次に、図 2 1 に示す状態において、ホスト装置 2 から論理番地 L 1 に対する 1 ページのサイズの書込命令を更に受け付けた場合のメモリシステム 1 の書込動作について、図 1 6 ~ 図 1 9 のフローチャートを参照しながら説明する。

## 【 0 1 6 6 】

まず、命令制御部 2 2 は、ホスト装置 2 から送られてくる書込命令を受け付けるとともに、書き込み用のデータの受け付けを開始し、受け付けた書き込み用のデータをデータ転送メモリ 3 0 に蓄え始める（図 1 6 のステップ S 3 0 0、S 3 0 2）。

20

## 【 0 1 6 7 】

続いて、命令制御部 2 2 は、受け付けた書込命令とともに、書き込み用のデータが蓄えられているデータ転送メモリ 3 0 上の位置をコントローラ制御部 2 8 へ通知する（図 1 6 のステップ S 3 0 4）。

## 【 0 1 6 8 】

続いて、書込命令で通知されたサイズ分の書き込み用のデータがデータ転送メモリ 3 0 に蓄えられると、コントローラ制御部 2 8 は、フラッシュメモリ 1 1 に書き込むデータがあるかどうかを判断する（図 1 6 のステップ S 3 0 6）。ここでは、コントローラ制御部 2 8 は、フラッシュメモリ 1 1 に書き込むデータがあると判断し、書込処理を行うものとする（図 1 6 のステップ S 3 0 8）。

30

## 【 0 1 6 9 】

続いて、コントローラ制御部 2 8 は、書き込み対象のデータのサイズが 1 ページであるため、ページ書込処理を行う（図 1 7 のステップ S 3 2 4）。

## 【 0 1 7 0 】

続いて、コントローラ制御部 2 8 は、図 2 2 に示す変換テーブルを参照して、処理対象の論理番地 L 1 に対応付けられた物理番地 A 1 が既に存在することを確認するため、物理番地 A 1 が示すページを含むブロック A の中から、F A T 情報が“N/A”となっている最初のページを検索する（図 1 9 のステップ S 3 6 0、S 3 6 2）。

40

## 【 0 1 7 1 】

具体的には、コントローラ制御部 2 8 は、図 2 0 に示すブロック管理テーブルを参照して、物理番地 A 1 が示すページを含むブロック A のブロック識別子 A に対応付けられた F A T 情報識別子 1 0 を検索する。そして、コントローラ制御部 2 8 は、この F A T 情報識別子 1 0 に対応付けられた各ページの F A T 情報の中から、F A T 情報が“N/A”となっている最初のページを検索する。

## 【 0 1 7 2 】

ここでは、図 2 1 に示すように、F A T 情報識別子 1 0 に対応付けられた各ページの中に F A T 情報が“N/A”となっているページは存在しないため、コントローラ制御部 2 8 は、F A T 情報記憶部 3 4 から、未使用の F A T 情報を 1 ブロック分取得する（図 1 9

50

のステップS364、S368)。ここでは、FAT情報識別子21のFAT情報を取得するものとする。このとき、取得したFAT情報識別子21のすべてのFAT情報を未書き込みを示す“N/A”に設定する。

【0173】

続いて、コントローラ制御部28は、ブロック管理テーブルにおいて、使用状態判別情報が“未使用”に設定されているブロックを取得する(図19のステップS370)。ここでは、ブロック識別子BのブロックBを取得するものとする。

【0174】

続いて、コントローラ制御部28は、ブロック管理テーブルにおいて、ブロックBの使用状態判別情報を“使用”に更新し、FAT情報識別子21を対応付ける(図19のステップS372、S374)。

10

【0175】

続いて、コントローラ制御部28は、取得したブロックBの先頭ページを書き込みページに設定し、データ転送メモリ30に蓄えられている書き込み対象のデータをブロックBの先頭ページに書き込み、ブロックBの先頭ページのFAT情報に“V”を設定する(図19のステップS376、S378、S380)。

【0176】

続いて、コントローラ制御部28は、図22に示す変換テーブルを参照した結果、処理対象の論理番地L1に現時点で対応付けられている物理番地A1が示すページのFAT情報を、無効を示す“IV”に更新する(図19のステップS382)。

20

【0177】

続いて、コントローラ制御部28は、FAT情報を“IV”に更新したページを含むブロックBの全ページのFAT情報を走査し、全ページのFAT情報が“D”又は“IV”でないことを確認し(図19のステップS384)、ページ書込処理を終了する。

【0178】

続いて、コントローラ制御部28は、書込命令で通知された論理番地L1と、データが書き込まれたフラッシュメモリ11上の領域を示す物理番地B0とを対応付けたエントリで、変換テーブルの内容を更新する(図16のステップS310)。

【0179】

続いて、コントローラ制御部28は、書込処理が終了すると、書込処理の終了を命令制御部22へ通知し、命令制御部22は、受け付けた書込命令に基づく書込処理が終了したことをホスト装置2へ通知する(図16のステップS312、S314)。

30

【0180】

図23は、論理番地L1に対する書込処理終了後のブロック管理テーブルの状態を示す図であり、図24は、論理番地L1に対する書込処理後のブロックに含まれる各ページに記憶されたデータの状態を示す模式図であり、図25は、論理番地L1に対する書込処理終了後の変換テーブルの状態を示す図である。

【0181】

図23に示すように、論理番地L1に対する書込処理終了後のブロック管理テーブルでは、ブロックBの使用状態判別情報が“使用”となっており、FAT情報識別子21が対応付けられている。

40

【0182】

このため図24に示すように、ブロックBに含まれる各ページと、FAT情報識別子21の各FAT情報とが対応付けられ、データが書き込まれたページ(物理番地B0が示すページ)のFAT情報は“V”となっている。また、論理番地L1に対する書込処理前に論理番地L1対応付けられていた物理番地A1のFAT情報は“IV”となっている。

【0183】

また、図25に示すように、論理番地L1に対する書込処理終了後の変換テーブルでは、論理番地L1と物理番地B0との対応関係が記載されている。

【0184】

50

このように第1の実施の形態では、書込処理においてフラッシュメモリの未使用のブロックに新たなデータを書き込む度に、当該ブロックを使用状態に更新し、当該ブロックに含まれる各ページにFAT情報を対応付けている。従って、上述したように、フラッシュメモリ上の記憶領域を有効活用することができる。

【0185】

なお、第1の実施の形態では、書込処理の流れの中でフラッシュメモリ11への書き込みを行っているが、この書込処理の中ではフラッシュメモリ11への書き込み予約だけを行い、ホスト装置2への書込処理の終了を通知してから実際にフラッシュメモリ11へデータを書き込むようにしてもよい。

【0186】

(第2の実施の形態)

次に、第2の実施の形態では、FAT情報が削除を示す“D”に更新する毎ではなく、ブロックの全ページのFAT情報が“D”又は“IV”である場合に、変換テーブルから、論理番地と物理番地との対応関係が記載されているエントリを削除する例について説明する。

【0187】

なお、以下では、第1の実施の形態との相違点の説明を主に行い、第1の実施の形態と同様の機能を有する構成要素については、第1の実施の形態と同様の名称・符号を付し、その説明を省略する。

【0188】

図26は、第2の実施の形態のメモリシステム101の構成の一例を示すブロック図である。メモリシステム101は、コントローラ110に含まれるコントローラ制御部128が、変換テーブル記憶部32に記憶されている変換テーブルを更新するタイミングが、第1の実施の形態のメモリシステム1と相違する。

【0189】

従って、以下では、第1の実施の形態と第2の実施の形態の主要な相違点であるコントローラ制御部128の変換テーブルの更新タイミングについて説明する。

【0190】

図27は、第2の実施の形態のメモリシステム101で行われる図5のステップS108に示す削除処理の手順の流れの一例を示すフローチャートである。なお、削除動作の手順の流れについては、第1の実施の形態と同様である。

【0191】

以下では、図8に示す状態において、ホスト装置2から論理番地L0～L7に対する削除命令を受け付けた場合のメモリシステム101の動作について、図5及び図27のフローチャートを参照しながら説明する。

【0192】

まず、命令制御部22は、ホスト装置2から送られてくる削除命令を受け付け、コントローラ制御部128へ通知する(図5のステップS100、S102)。

【0193】

続いて、コントローラ制御部128は、削除範囲が論理番地L0～L7であるため、削除範囲がフラッシュメモリの8ページ(複数の物理番地)にまたがっていることを確認し、削除命令を8ページ分の削除命令(論理番地L0～L7それぞれに対する削除命令)に分割する(図5のステップS104、S106)。

【0194】

このため、コントローラ制御部128は、8ページ分の削除処理を行う(図5のステップS108)。

【0195】

続いて、コントローラ制御部128は、まず、図2に示す変換テーブルを参照して、処理対象となる論理番地L0に対応付けられた物理番地B0の存在を確認する(図27のステップS400)。

10

20

30

40

50

## 【 0 1 9 6 】

続いて、コントローラ制御部 1 2 8 は、図 4 に示すブロック管理テーブルを参照して、物理番地 B 0 が示すページを含むブロック B のブロック識別子 B に対応付けられた F A T 情報識別子 2 1 を検索する。そして、コントローラ制御部 2 8 は、この F A T 情報識別子 2 1 に対応付けられた各ページの F A T 情報の中から、物理番地 B 0 が示すページの F A T 情報を更に検索し、この F A T 情報を “ D ” に更新する（図 2 7 のステップ S 4 0 2 ）。

## 【 0 1 9 7 】

続いて、コントローラ制御部 1 2 8 は、ブロック B の全ページの F A T 情報（ F A T 情報識別子 2 1 に対応付けられた全ての F A T 情報）を走査するが、全ページの F A T 情報が “ D ” 又は “ I V ” でないので、論理番地 L 0 の処理はここで終了となる（図 2 7 のステップ S 4 0 4 で N o ）。

10

## 【 0 1 9 8 】

但し、コントローラ制御部 1 2 8 は、論理番地 L 1 ~ L 7 については未処理であり、削除範囲を全て処理していないため、この削除処理（図 2 7 のステップ S 4 0 0 ~ S 4 0 4 ）を論理番地 L 1 ~ L 7 まで繰り返す。なお、論理番地 L 1 ~ L 7 に対する削除処理については説明を省略する。

## 【 0 1 9 9 】

続いて、コントローラ制御部 1 2 8 は、全ての削除処理が終了すると、削除処理の終了を命令制御部 2 2 へ通知し、命令制御部 2 2 は、受け付けた削除命令に基づく削除処理が終了したことをホスト装置 2 へ通知する（図 5 のステップ S 1 1 0、 S 1 1 2 ）。

20

## 【 0 2 0 0 】

ここで、論理番地 L 0 ~ L 7 に対する削除処理終了後のブロックに含まれる各ページに記憶されたデータの状態を示す模式図は、図 9 となり、論理番地 L 0 ~ L 7 に対する削除処理終了後の変換テーブルは、図 2 の状態のままである。

## 【 0 2 0 1 】

次に、図 9 に示す状態において、ホスト装置 2 から論理番地 L 8 に対する削除命令を更に受け付けた場合のメモリシステム 1 0 1 の削除動作について、図 5 及び図 2 7 のフローチャートを参照しながら説明する。

## 【 0 2 0 2 】

まず、命令制御部 2 2 は、ホスト装置 2 から送られてくる削除命令を受け付け、コントローラ制御部 1 2 8 へ通知する（図 5 のステップ S 1 0 0、 S 1 0 2 ）。

30

## 【 0 2 0 3 】

続いて、コントローラ制御部 1 2 8 は、削除範囲が論理番地 L 8 のみであるため、削除範囲がフラッシュメモリの複数ページ（複数の物理番地）にまたがっていないことを確認し、削除命令を分割しない（図 5 のステップ S 1 0 4 ）。

## 【 0 2 0 4 】

このため、コントローラ制御部 1 2 8 は、1 ページ分の削除処理を行う（図 5 のステップ S 1 0 8 ）。

## 【 0 2 0 5 】

続いて、コントローラ制御部 1 2 8 は、まず、図 2 に示す変換テーブルを参照して、処理対象となる論理番地 L 8 に対応付けられた物理番地 B 6 の存在を確認する（図 2 7 のステップ S 4 0 0 ）。

40

## 【 0 2 0 6 】

続いて、コントローラ制御部 1 2 8 は、図 4 に示すブロック管理テーブルを参照して、物理番地 B 6 が示すページを含むブロック B のブロック識別子 B に対応付けられた F A T 情報識別子 2 1 を検索する。そして、コントローラ制御部 1 2 8 は、この F A T 情報識別子 2 1 に対応付けられた各ページの F A T 情報の中から、物理番地 B 6 が示すページの F A T 情報を更に検索し、この F A T 情報を “ D ” に更新する（図 2 7 のステップ S 4 0 2 ）。

50

## 【 0 2 0 7 】

続いて、コントローラ制御部 1 2 8 は、ブロック B の全ページの F A T 情報（ F A T 情報識別子 2 1 に対応付けられた全ての F A T 情報）を走査して、全ページの F A T 情報が削除を示す “ D ” 又は無効を示す “ I V ” であることを確認する（図 2 7 のステップ S 4 0 4 で Y e s ）。

## 【 0 2 0 8 】

続いて、コントローラ制御部 1 2 8 は、全ページの F A T 情報が “ D ” 又は “ I V ” であるため、図 4 に示すブロック管理テーブルからブロック B のブロック識別子 B に対応付けられた F A T 情報識別子 2 1 を削除するとともに、ブロック識別子 B に対応付けられた使用状態判別情報を “ 未使用 ” に更新する（図 2 7 のステップ S 4 0 6 、 S 4 0 8 ）。

10

## 【 0 2 0 9 】

続いて、コントローラ制御部 1 2 8 は、ブロック B に含まれるページを示す物理番地と論理番地とが対応付けられたエントリを、図 2 に示す変換テーブルから全て削除する（図 2 7 のステップ S 4 1 0 ）。そして、コントローラ制御部 1 2 8 は、削除範囲を全て処理したため削除処理を終了する。

## 【 0 2 1 0 】

続いて、コントローラ制御部 1 2 8 は、削除処理が終了すると、削除処理の終了を命令制御部 2 2 へ通知し、命令制御部 2 2 は、受け付けた削除命令に基づく削除処理が終了したことをホスト装置 2 へ通知する（図 5 のステップ S 1 1 0 、 S 1 1 2 ）。

## 【 0 2 1 1 】

20

ここで、論理番地 L 8 に対する削除処理終了後のブロック管理テーブルは、図 1 1 の状態となり、論理番地 L 8 に対する削除処理終了後のブロックに含まれる各ページに記憶されたデータの状態を示す模式図は、図 1 2 となる。

## 【 0 2 1 2 】

図 2 8 は、論理番地 L 8 に対する削除処理終了後の変換テーブルの状態を示す図である。図 2 8 に示すように、論理番地 L 8 に対する削除処理終了後の変換テーブルでは、論理番地 L 0 ~ L 2 、 L 5 ~ L 8 それぞれと物理番地 B 0 、 B 1 、 B 2 、 B 3 、 B 5 、 B 4 、 B 6 との対応関係が記載されていたエントリが全て削除されている。

## 【 0 2 1 3 】

このように、使用されている全てのブロックに含まれる各ページに F A T 情報に対応付けているので、第 2 の実施形態のように、変換テーブルの更新を F A T 情報が削除を示す “ D ” に更新する毎に行わず、簡略化することができる。

30

## 【 0 2 1 4 】

つまり、変換テーブルの更新を簡略化しても、使用されている全てのブロックに含まれる各ページに F A T 情報に対応付けているので、ページ単位の削除命令にも柔軟に対応できる。

## 【 0 2 1 5 】

また、この時点での変換テーブルの内容も、第 1 の実施の形態と大差はなく、変換テーブルのデータ量も適切に削減できている。

## 【 0 2 1 6 】

40

以上より、第 2 の実施の形態のように、変換テーブルの更新を簡略化しても、ページ単位の削除命令にも柔軟に対応でき、フラッシュメモリ上の記憶領域を有効活用することができる。

## 【 0 2 1 7 】

（変形例）

なお、本発明は、上記実施の形態そのままに限定されるものではなく、実施段階ではその要旨を逸脱しない範囲で構成要素を変形して具体化することができる。また、上記実施の形態に開示されている複数の構成要素の適宜な組み合わせにより、種々の発明を形成することができる。例えば、実施の形態に示される全構成要素からいくつかの構成要素を削除してもよい。さらに、異なる実施の形態にわたる構成要素を適宜組み合わせても良い。

50

## 【 0 2 1 8 】

上記実施の形態では、論理番地に対応付けられた物理番地が変換テーブルに存在しない場合や、物理番地が示すページのF A T情報が“ V ”以外の場合には、読出命令の応答として、ヌルデータをホスト装置 2 へ返答していたが、ヌルデータ以外のデータを返却するようにしてもよい。

## 【 0 2 1 9 】

例えば、コントローラ制御部 2 8、 1 2 8 が、最も速く読み出すことが可能なフラッシュメモリ 1 1 の物理番地をワークメモリ 3 8 などに記憶しておき、当該物理番地が示すページに記憶されているデータを読み出してホスト装置 2 に返却するようにしてもよい。

## 【 0 2 2 0 】

また例えば、コントローラ制御部 2 8、 1 2 8 が、直前に読み出したデータをワークメモリ 3 8 などに記憶しておき、当該データをホスト装置 2 に返却するようにしてもよい。

## 【 0 2 2 1 】

また例えば、コントローラ制御部 2 8、 1 2 8 は、コントローラ 1 0、 1 1 0 内で生成された乱数値をホスト装置 2 に返却するようにしてもよい。なお、乱数の生成は、コントローラ制御部 2 8、 1 2 8 自身が行ってもよいし、乱数発生器などの専用のハードウェアをコントローラ 1 0、 1 1 0 が別途備えるようにしてもよい。

## 【 0 2 2 2 】

また、上記実施の形態では、物理番地が示すページのF A T情報が“ V ”の場合のみ、当該物理番地が示すページに記憶されているデータを読み出してホスト装置 2 に返却しているが、例えば、F A T情報が“ D ”の場合であっても、当該物理番地が示すページに記憶されているデータを読み出してホスト装置 2 に返却するようにしてもよい。

## 【 0 2 2 3 】

F A T情報が“ D ”に更新される前は“ V ”であり、このページにはデータが記憶されているため、この情報を読み出してホスト装置 2 に返却するようにしてもよい。

## 【符号の説明】

## 【 0 2 2 4 】

- 1、 1 0 1 メモリシステム
- 2 ホスト装置
- 3 外部バス
- 1 0、 1 1 0 コントローラ
- 1 1 フラッシュメモリ
- 1 2 専用バス
- 1 5 データバス
- 2 2 命令制御部
- 2 4 フラッシュメモリ制御部
- 2 6 データ転送制御部
- 2 8、 1 2 8 コントローラ制御部
- 3 0 データ転送メモリ
- 3 2 変換テーブル記憶部
- 3 4 F A T 情報記憶部
- 3 6 ブロック管理テーブル記憶部
- 3 8 ワークメモリ

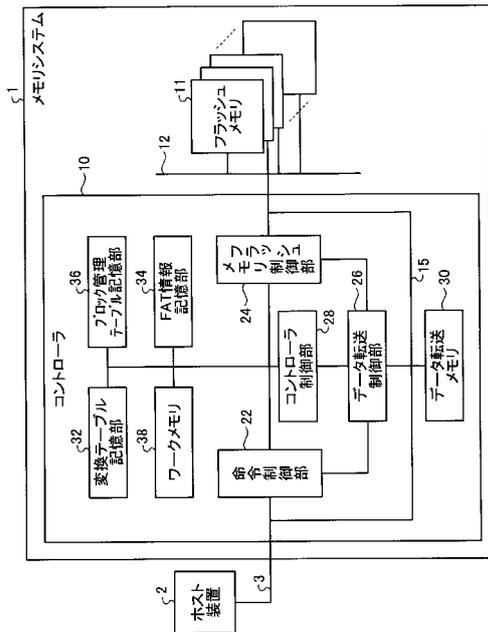
10

20

30

40

【図1】



【図2】

論理番地	物理番地
L0	B0
L1	B1
L2	B2
L3	A3
L4	A4
L5	B3
L6	B5
L7	B4
L8	B6
L9	A9

【図3】

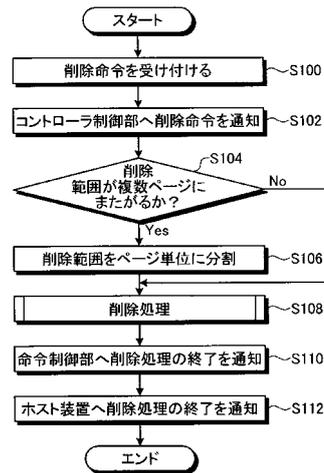
FAT情報識別子	...	10	...	21	...
FAT情報	...	IV	...	V	...
	...	IV	...	V	...
	...	IV	...	V	...
	...	V	...	V	...
	...	V	...	V	...
	...	IV	...	V	...
	...	IV	...	V	...
	...	IV	...	N/A	...
	...	IV	...	N/A	...
	...	V	...	N/A	...

N/A : 未書き込み  
 IV : 無効  
 V : 有効  
 D : 削除

【図4】

ブロック識別子	使用状態判別情報	FAT情報識別子
...	...	...
A	使用	10
...	...	...
B	使用	21
...	...	...

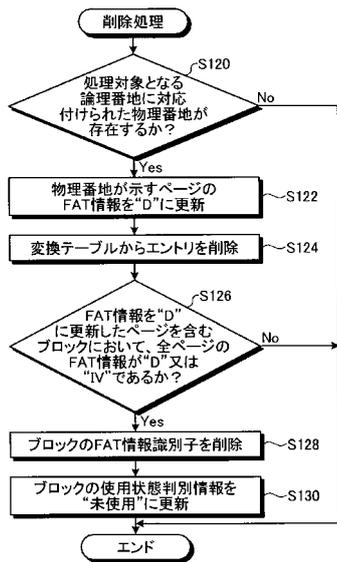
【図5】



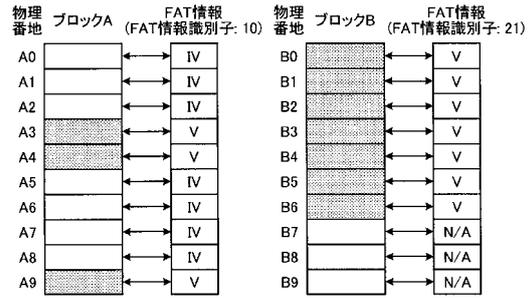
【図6】

命令	先頭論理番地	サイズ
削除	L0	256KB

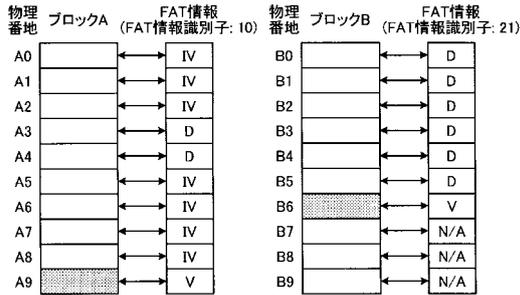
【 図 7 】



【 図 8 】



【 図 9 】



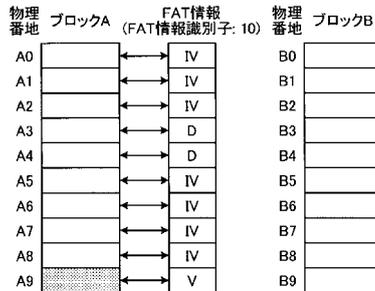
【 図 1 1 】

ブロック識別子	使用状態判別情報	FAT情報識別子
⋮	未使用	⋮
A	使用	10
⋮	未使用	⋮
B	未使用	⋮
⋮	未使用	⋮

【 図 1 0 】

論理番地	物理番地
L8	B6
L9	A9

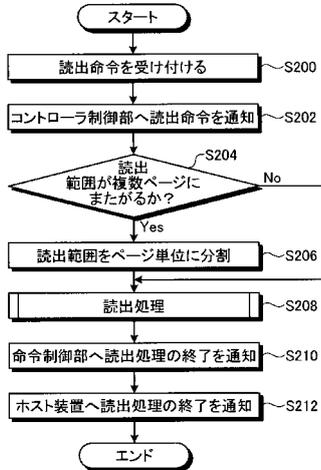
【 図 1 2 】



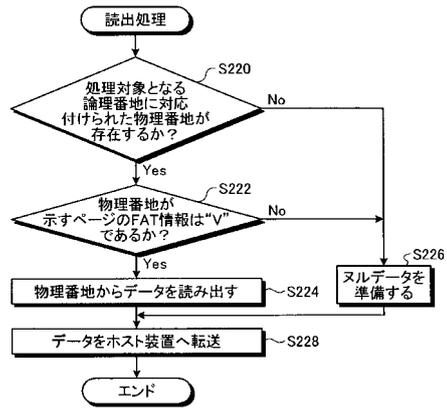
【図13】

論理番地	物理番地
L9	A9

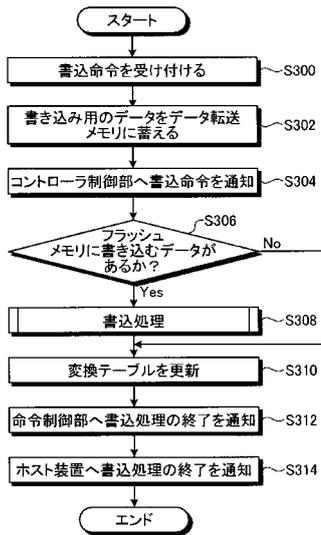
【図14】



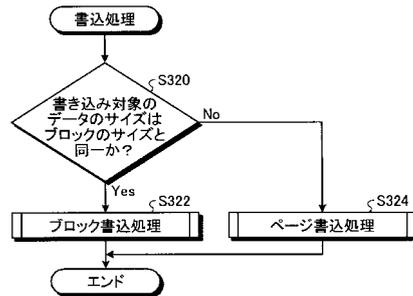
【図15】



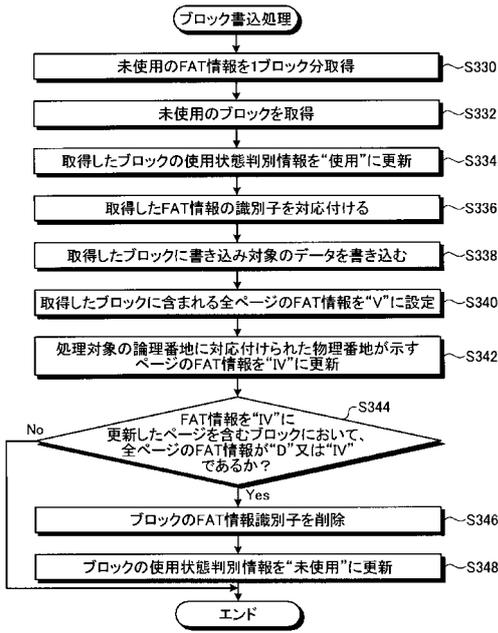
【図16】



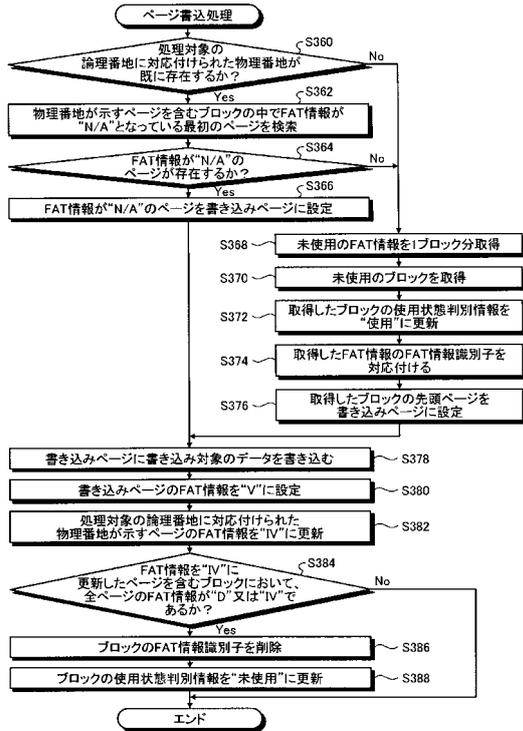
【図17】



【図18】



【図19】



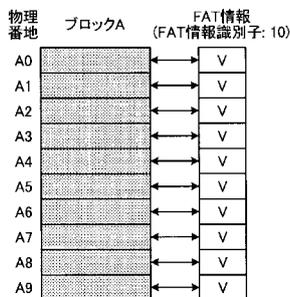
【図20】

ブロック識別子	使用状態判別情報	FAT情報識別子
⋮	⋮	⋮
A	使用	10
⋮	⋮	⋮

【図22】

論理番地	物理番地
L0	A0
L1	A1
L2	A2
L3	A3
L4	A4
L5	A5
L6	A6
L7	A7
L8	A8
L9	A9

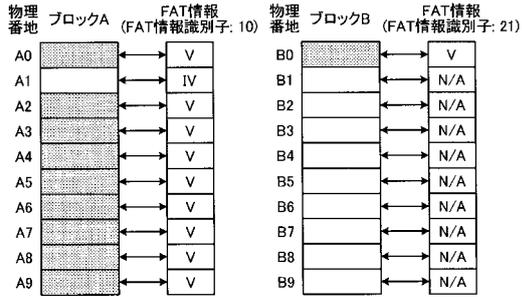
【図21】



【図23】

ブロック識別子	使用状態判別情報	FAT情報識別子
⋮	⋮	⋮
A	使用	10
⋮	⋮	⋮
B	使用	21
⋮	⋮	⋮

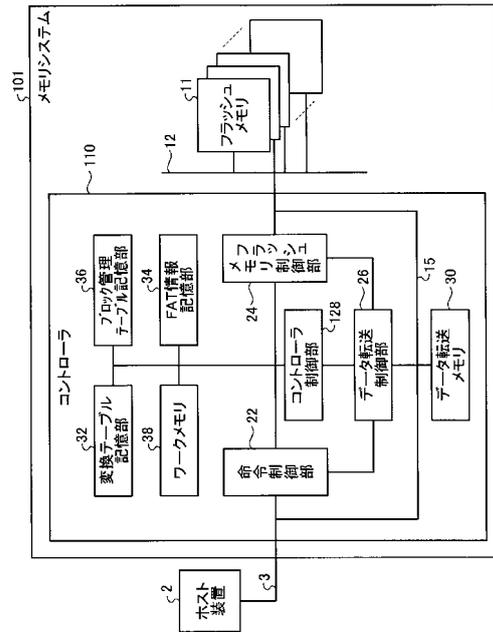
【図 24】



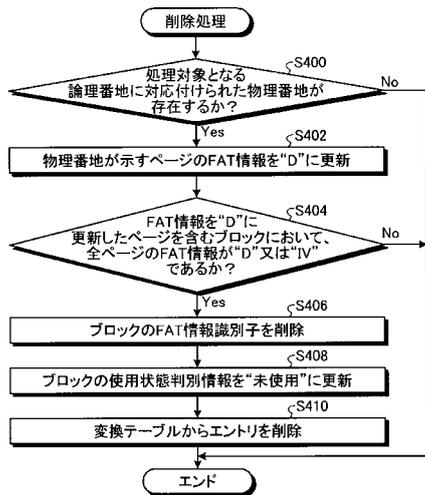
【図 25】

論理番地	物理番地
L0	A0
L1	B0
L2	A2
L3	A3
L4	A4
L5	A5
L6	A6
L7	A7
L8	A8
L9	A9

【図 26】



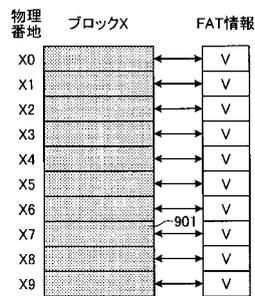
【図 27】



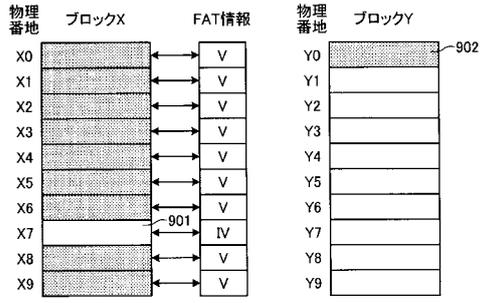
【図 28】

論理番地	物理番地
L3	A3
L4	A4
L9	A9

【図 29】



【図 30】



---

フロントページの続き

(72)発明者 浅野 滋博  
東京都港区芝浦一丁目1番1号 株式会社東芝内

審査官 菊池 智紀

(56)参考文献 特開平11-143764(JP,A)  
特開平07-219720(JP,A)  
特開2002-175211(JP,A)  
特開2006-040264(JP,A)

(58)調査した分野(Int.Cl., DB名)  
G06F 12/00  
JSTPlus(JDreamIII)