

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4199846号  
(P4199846)

(45) 発行日 平成20年12月24日(2008.12.24)

(24) 登録日 平成20年10月10日(2008.10.10)

(51) Int.Cl. F I  
**HO 1 L 21/66 (2006.01)** HO 1 L 21/66 E  
 HO 1 L 21/66 R

請求項の数 22 (全 14 頁)

<p>(21) 出願番号 特願平10-139570                  (22) 出願日 平成10年5月21日(1998.5.21)                  (65) 公開番号 特開平10-335398                  (43) 公開日 平成10年12月18日(1998.12.18)                      審査請求日 平成17年5月9日(2005.5.9)                  (31) 優先権主張番号 08/861465                  (32) 優先日 平成9年5月21日(1997.5.21)                  (33) 優先権主張国 米国(US)</p>	<p>(73) 特許権者 390039413                  シーメンス アクチエンゲゼルシャフト                  Siemens Aktiengesellschaft                  ドイツ連邦共和国 D-80333 ミュンヘン                  ヴィッテルスバッハープラッツ 2                  Wittelsbacherplatz 2, D-80333 Muenchen, Germany</p>
---	---

最終頁に続く

(54) 【発明の名称】 半導体ウェーハ上の多層試験パッドおよびその形成方法

(57) 【特許請求の範囲】

【請求項 1】

半導体ウェーハ上の、半導体ウェーハから形成された集積半導体デバイスと電氣的に結合するために配列される多層試験パッドにおいて、相互接続された第一パッドからなる下層マトリックス、この場合前記第一パッドは、前記集積半導体デバイスと電氣的に結合するために配列されており；前記の下層マトリックスの上方に配置された酸化物層；前記酸化物層の上方に配置された、相互接続された第二パッドからなる上層マトリックス、この場合前記第一パッドの1つは、前記第二パッドの1つの第二の表面積より小さな第一の表面積を有しており、前記第一パッドの1つは、下方に配置されておりかつ前記第二パッドの1つが完全に重なり合っており；ならびに前記酸化物層を貫通して前記の下層マトリックスと前記の上層マトリックスとを電氣的に結合している導電性バイア少なくとも1つ

10

からなることを特徴とする、半導体ウェーハ上の多層試験パッド。

【請求項 2】

相互接続された第二パッドからなる前記の上層マトリックスがアルミニウムからなる、請求項 1 記載の多層試験パッド。

【請求項 3】

相互接続された第一パッドからなる前記の下層マトリックスがタンゲステンからなる、請求項 2 記載の多層試験パッド。

20

## 【請求項 4】

相互接続された第二パッドからなる前記の上層マトリックスが複数の周辺の第二パッドおよび少なくとも1個の中心の第二パッドからなり、この場合前記の中心の第二パッドの表面積は、前記第一パッドの3×3ブロックにより占有される面積よりも少なくとも大きく、前記第一パッドの前記3×3ブロックは、前記の中心の第二パッドの下方に配置されている、請求項1記載の多層試験パッド。

## 【請求項 5】

それぞれ前記の周辺の第二パッドは、前記の中心の第二パッドよりも表面積が大きい、請求項4記載の多層試験パッド。

## 【請求項 6】

さらに、前記多層試験パッドは、前記多層試験パッドの四隅に配置されている角の第二パッド4個を含み、この場合それぞれ前記の角の第二パッド4個は、前記のそれぞれの前記の周辺の第二パッドよりも大きい、請求項5記載の多層試験パッド。

10

## 【請求項 7】

相互接続された第二パッドからなる前記の上層マトリックスが、複数の周辺の第二パッドおよび少なくとも1個の中心の第二パッドからなり、この場合前記の中心の第二パッドの表面積は、前記第一パッドの3×3ブロックにより占有される面積と実質的に等しく、前記第一パッドの前記3×3ブロックは、前記の中心の第二パッドの下方に配置されている、請求項1記載の多層試験パッド。

## 【請求項 8】

さらに、前記多層試験パッドは、中間金属被覆層を含み、この場合前記の中間金属被覆層は、前記の上層マトリックスおよび前記の下層マトリックスに結合されている、請求項1記載の多層試験パッド。

20

## 【請求項 9】

半導体ウェーハ上に集積化多層試験パッドを形成させる方法において、相互接続された第一パッドからなる下層マトリックスを形成させ、この場合前記第一パッドを前記の集積半導体デバイスに電気的に結合するために配列し；前記の下層マトリックスの上方に酸化物層を析出させ；かつ前記酸化物層の上方に相互接続された第二パッドからなる上層マトリックスを形成させ、この場合前記の上層マトリックスを前記酸化物層を貫通する導電性バイアス少なくとも1つにより前記の下層マトリックスに電気的に結合させ、前記第一パッドの1つは、前記第二パッドの1つの第二の表面積よりも小さい第一の表面積を有しており、前記第二パッドの1つは上方に配置されかつ前記第一パッドの1つと完全に重なっており、これにより前記第二パッドの1つは、前記第一パッドの1つを含めて前記第二パッドの1つの下の領域を酸化物エッチング剤によるエッチングからマスクすることを特徴とする、半導体ウェーハ上への集積化多層試験パッドの形成方法。

30

## 【請求項 10】

相互接続された第一パッドからなる前記の下層マトリックスの前記の形成は、タングステンからなる第一導電性層を析出させ；前記の第一導電性層をエッチングし、これにより前記の下層マトリックスを作製することからなる、請求項9記載の方法。

40

## 【請求項 11】

相互接続された第二パッドからなる前記の上層マトリックスの前記の形成は、前記酸化物層の上方にアルミニウムからなる第二導電性層を析出させ；かつ前記の第二導電性層をエッチングし、これにより前記の上層マトリックスを作製することからなる、請求項10記載の方法。

## 【請求項 12】

相互接続された第二パッドからなる前記の上層マトリックスは、複数の周辺の第二パッドおよび少なくとも1個の中心の第二パッドからなり、この場合前記の中心の第二パッドの表面積は、前記第一パッドの3×3ブロックにより占有される面積よりも少なくとも大き

50

く、前記第一パッドの前記  $3 \times 3$  ブロックは、前記の中心の第二パッドの下方に配置されている、請求項 9 記載の方法。

【請求項 13】

それぞれ前記の周辺の第二パッドは、前記の中心の第二パッドよりも表面積が大きい、請求項 12 記載の方法。

【請求項 14】

さらに、前記多層試験パッドの四隅に配置されている角の第二パッド 4 個を含み、この場合それぞれ前記の角の第二パッド 4 個は、前記の中心の第二パッドよりも大きい、請求項 13 記載の方法。

【請求項 15】

相互接続された第二パッドからなる前記の上層マトリックスは、複数の周辺の第二パッドおよび少なくとも 1 個の中心の第二パッドを含み、この場合前記の中心の第二パッドの表面積は、前記第一パッドの  $3 \times 3$  ブロックにより占有される面積と実質的に等しく、前記第一パッドの前記  $3 \times 3$  ブロックは、前記の中心の第二パッドの下方に配置されている、請求項 9 記載の方法。

【請求項 16】

さらに、中間金属被覆層を形成させ、この場合前記の中間金属被覆層を前記の下層マトリックスと前記の上層マトリックスとの間に配置し、前記の中間金属被覆層を前記の上層マトリックスおよび前記の下層マトリックスの双方を結合させる、請求項 9 記載の方法。

【請求項 17】

半導体ウェーハ上の多層試験パッドにおいて、相互接続された第一パッドからなる下層マトリックス、この場合前記第一パッドは、行および列で配列されており；

前記の下層マトリックスの上方に、および前記の行と列の間に配置された酸化物層；ならびに

前記酸化物層の上方に配置された、相互接続された第二パッドからなる上層マトリックスを有し、この場合それぞれ前記第二パッドは、前記第一パッドの 9 個の中心の第一パッドを囲んでいる 4 つの酸化物領域を含む前記第一パッド少なくとも 9 個の上に完全に重なっており、前記第一パッドの 9 個は、前記第一パッドの  $3 \times 3$  ブロックとして配列されている

ことを特徴とする、半導体ウェーハ上の多層試験パッド。

【請求項 18】

相互接続された第二パッドからなる前記の上層マトリックスがアルミニウムからなる、請求項 17 記載の多層試験パッド。

【請求項 19】

相互接続された第一パッドからなる前記の下層マトリックスがタンゲステンからなる、請求項 18 記載の多層試験パッド。

【請求項 20】

相互接続された第二パッドからなる前記の上層マトリックスが複数の周辺の第二パッドおよび少なくとも 1 個の中心の第二パッドを有し、この場合前記の周辺の第二パッドは、前記多層試験パッドの周辺を囲んでおり、それぞれ前記の周辺の第二パッドの表面積は、前記第一パッドの  $3 \times 3$  ブロックにより占有される面積よりも少なくとも大きい、請求項 17 記載の多層試験パッド。

【請求項 21】

さらに、前記多層試験パッドは、前記多層試験パッドの四隅に配置されている角の第二パッド 4 個を有し、この場合それぞれ前記の角の第二パッド 4 個は、前記のそれぞれの前記の周辺の第二パッドよりも大きい、請求項 20 記載の多層試験パッド。

【請求項 22】

さらに、前記多層試験パッドは、中間金属被覆層を有し、この場合前記の中間金属被覆層は、前記の上層マトリックスおよび前記の下層マトリックスの双方に結合されている、請

10

20

30

40

50

求項 17 記載の多層試験パッド。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、集積回路（IC）の製造に関する。殊に、本発明は、有利に構造的結合性(structural integrity)を改善し、かつIC製造中の微粒子汚染のレベルを実質的に最小限にする集積化試験パッドのための改善された設計に関する。

【0002】

【従来の技術】

半導体集積回路の作製において、デバイス、例えばトランジスタ、レジスタ、コンデンサ等の構成要素は、一般的には基板、例えばシリコンウェーハ上に形成される。基板は、一般的には複数の層を包含し、基板から半導体デバイス構成要素は、例えばエッチング、ドーピング等により形成される。所望の回路がウェーハ上に形成された後、次にウェーハは、複数のチップにダイシングされることができる。その後チップは、完成したIC製品中に実装される。

10

【0003】

製造工程の性能を監視するためおよび/または基板上に形成される半導体デバイスの品質を試験するために、常用の半導体製造工程（例えば析出およびエッチング）により形成されることができる集積化導電性試験パッドは、基板上に備え付けられることができる。この集積化試験パッドは、選択されたデバイスに電氣的経路を供給し、これにより試験パッドの電氣的パラメータを外部から、例えばテストプローブにより測定されることができる。設計されたパラメータに対する測定されたパラメータを比較することにより、半導体製造工程の性能は確認されることができる。

20

【0004】

考察し易くするために、図1は、極めて単純化された層スタック100の断面図であり、この場合には、例えば層104から形成されることができる集積化レジスタ102を包含する。層104の上方には、試験パッド106および108を互いに機械的に支持しかつ電氣的に絶縁する誘電性層110が配置されている。試験パッド106と集積化レジスタ102との間に電氣的経路を備えさせるために、導電性バイア112は、試験パッド106を集積化レジスタ102の一方の端部に結合させるために使用される。同様に、試験パッド108は、導電性バイア114により集積化レジスタ102の他方の端部に結合される。図1の例において、試験パッド106および108は、品質管理中に、例えば集積化レジスタ102の抵抗率を試験するために使用されることができる。測定された抵抗率は、集積化レジスタ102の製造に使用される方法が意図したように実施されるか否かを決定するために、設計された抵抗率の値に対して比較されることができる。

30

【0005】

上述したように、層スタック100は、判り易くするために極めて単純化されている。多くの場合において、試験パッドは、測定すべきデバイス、例えば前記の例におけるレジスタ102の真上には位置していない。利用できるウェーハ面積の使用を最大限にするために、試験パッドは、ウェーハの切り溝領域、すなわち隣接チップ間の領域に位置している。更に、多重の金属被覆層は、チップの内部領域から試験パッドが位置している切り溝領域への電気シグナルの伝送を簡易化するために使用されることができる。試験パッドの上面は、典型的には、試験パッドが上方から試験パッドに接触しているプローブを収容することができるような程度に寸法決めされている。25ミクロンのプローブチップが使用される場合には、試験パッド106の上面は、例えば、100ミクロン×100ミクロンに定めることができる。

40

【0006】

試験パッド106および108が中実の金属プレートまたは中実の金属プラグであった場合には、試験パッドの機械的強度は相対的に高い。しかしながら、中実の金属試験パッドの使用は、半導体加工の完了後に、ウェーハをチップに切断するために使用されるダイシ

50

ング操作を困難にする原因となりうる。当業者には公知であるように、ダイシング中のダイシングブレードと金属との間の任意の接触をできるだけ最小限にすることは有利である。金属とブレードとの過度の接触は、ダイシングブレードの寿命を縮めうるので、頻繁で高価な交換を必要とする。殊に、試験パッド106および108が硬質合金、例えばタングステンで形成されている場合に当てはまる。

#### 【0007】

ダイシングブレードと試験パッドとの間の金属接触量を最小限にするために、相互接続されたパッドからなる複数の実質的に同一寸法のマトリックスから構成される試験パッド設計が刊行物において提案されている。これらの相互接続されたパッドからなる実質的に同一寸法のマトリックスは、誘電性物質の層により互いに隔てられているにもかかわらず、互いに表面上に配置されている。考察し易くするために、図2は、マトリックス202の平面図を示し、簡素化された先行技術の試験パッドの一部を表わしており、この場合パッド204は、複数のパッドコネクタ206により相互接続されている。パッド204およびパッドコネクタ206は、典型的には金属の単層から形成され、例えば一律に析出された金属層、例えばアルミニウム層からエッチングされる。時にはタングステンも同様に使用される。先行例において、パッド204は、約2.4ミクロン×2.4ミクロンに定めることができる。先行例において、パッドコネクタ206は、約2.4ミクロン×0.9ミクロンに定めることができる。

10

#### 【0008】

その後析出された酸化物層は、マトリックス202の上方に誘電性絶縁層を提供することに加えて、パッド間の格子間隙を充填する。同様の寸法の中実の金属プレートと比較して、マトリックス202のマトリックス構造は、試験パッド内部に金属をより少なく有しており、これによりウェーハがチップに切り分けられる際、ダイシングブレードがマトリックス202を連続的にスライスする必要がある場合には、金属とブレードとの接触量は減少される。

20

#### 【0009】

多重のマトリックスを必要とする場合には、先行技術の手法は、多重の金属レベルにおいて実質的に同様のマトリックス202を備えさせることおよび誘電性中間層を貫通する導電性バイアを用いて一緒にマトリックスを相互接続することであった。図3は、先行技術の試験パッド302の断面図であり、この場合には誘電性層304により互いに隔てられているにもかかわらず、多重の同一のマトリックス202は本質的に互いに表面上のスタックである。複数の導電性バイア306は、誘電性層304aおよび304bを貫通してマトリックス202aとマトリックス202bおよび202cとを結合していることが示されている。当業者であれば、先行技術の試験パッド302として、中実である金属よりもその構成においてより少ない金属が使用されることを直ちに認めるであろう。前記のように、試験パッド内部の金属量を減少させることにより、ウェーハをダイシングする場合には、金属とブレードとの接触量が最小限になる。

30

#### 【0010】

図3の先行技術の試験パッド302が一定の回路、例えばダイナミックランダムアクセスメモリー(DRAM)の製造において使用される場合には、一定の領域に欠陥のあることが見出されている。例えば、DRAMの製造には、しばしばTVエッチング、次にクラックストップエッチング(CSE)が使用される。TVエッチングは、金属またはポリイミド層によってマスクされていない、酸化物の一律なRIE(反応性イオンエッチング)による除去から構成されている。クラックストップエッチング(CSE)は、露出された金属のエッチング(例えばタングステンのペルオキシドまたはH<sub>2</sub>O<sub>2</sub>によるエッチング)から構成されている。

40

#### 【0011】

図2に関連して、TVエッチングは、パッドに隣接した開いた酸化物域、例えばパッド204aを囲む開いた領域208a~dを腐食させる。ドライエッチングであるTVエッチングは、典型的には実質的に等方性エッチングの特徴を成している。従って、パッド20

50

4 aの幾つかの端縁、ならびにこれらの端縁に隣接するパッドコネクタ206は、TVエッチング後に露出されてよい。TVエッチングが十分に長期である場合には、このTVエッチングは、試験パッドの最下部レベルでのマトリックス中のパッドおよびパッドコネクタの端縁が露出されるのに十分な深さであることができる。典型的には、この底部マトリックス層は、タングステンから形成されている。その後、引き続くクラックストップエッチングにより、早期TVエッチングによって保護酸化物被覆が剥離されたパッドおよびパッドコネクタが腐食される。

【0012】

下層タングステンパッドの不注意なエッチングは、多くの問題をまねきうる。十分な量の  
下層タングステン層が腐食される場合には、試験パッド302は、不安定になる可能性が  
ありおよび/または機械的に殆ど支持されえない。例えば上部レベルのマトリックス中の  
幾つかのパッド204は、層剥離されかつ微粒汚染物になる可能性があり、このことはそ  
の後の加工工程中にウェーハを汚染する可能性がありかつ信頼性の問題をまねきうる。さら  
に、酸化物の除去により、試験パッド302の構造的結合性が損なわれるので、先行技  
術の幾つかの試験パッド302は、テストプローブがその上面に適用される際に崩壊する  
原因となる。加えて、構造的結合性の不足および/または層剥離は、それ自体またはダイ  
シングブレードと接触するようになる際に、先行技術の試験パッドの幾つかのパッド20  
4を壊変させる原因となる可能性があり、それによって基板上の汚染物の濃度を増大し、  
より厳しい品質管理の問題が生じる。

【0013】

前記に関連して、有利に試験パッドの結合性を向上させかつ試験パッドをTVエッチング  
および/またはクラックストップエッチングにかけた後でさえも基板への汚染を最小限に  
する、改善された試験パッド設計ならびにそのための方法が望まれる。

【0014】

【発明が解決しようとする課題】

従って、本発明には、前記に記載されたような課題が課された。

【0015】

【課題を解決するための手段】

本発明は、1つの実施態様において、半導体ウェーハ上の多層試験パッドに関する。多層  
試験パッドは、半導体ウェーハから形成される集積半導体デバイスと電氣的に結合される  
ために配列されている。多層試験パッドは、相互接続された第一パッドからなる下層マト  
リックスを包含する。第一パッドは、集積半導体デバイスと電氣的に結合するために配列  
されている。さらに、多層試験パッドは、下層マトリックスの上方に配置された酸化物層  
を包含する。さらに、酸化物層の上方に配置された相互接続された第二パッドからなる上  
層マトリックスを包含する。第一パッド1つは、第二パッド1つの第二の表面積より小さ  
い第一の表面積を有しかつ下方に配置され、この場合には第二パッド1つにより完全に重  
ねられている。また、多層試験パッドは、酸化物層を通して下層マトリックスと上層マト  
リックスとを電氣的に結合している導電性バイア少なくとも1つを包含する。

【0016】

別の実施態様において、本発明は、半導体ウェーハ上の集積化多層試験パッドを形成する  
方法に関する。この方法は、相互接続された第一パッドからなる下層マトリックスを形成  
することを包含する。第一パッドは、集積半導体デバイスに電氣的に結合するために配列  
されている。この方法は、下層マトリックスの上方に酸化物層を析出させることおよび酸  
化物層の上方に相互接続された第二パッドからなる上層マトリックスを形成することを包  
含する。上層マトリックスは、酸化物層を貫通する導電性バイア少なくとも1つにより下  
層マトリックスに電氣的に結合される。第一パッドの1つは、第二パッドの1つの第二  
の表面積よりも小さい第一の表面積を有する。第二パッドは、上方に配置されかつ第一パ  
ッド1つの上に完全に重なり、これにより第二パッドの1つは、第一パッドの1つを含めて  
第二パッドの1つの下の領域を酸化物エッチング剤によるエッチングからマスクする。

【0017】

さらに別の実施態様において、本発明は、列および行で配置される相互接続された第一パッドからなる下層マトリックスを含む、半導体ウェーハ上の多層試験パッドに関する。多層試験パッドは、下層マトリックスの上方および列と行の間に配置された酸化物層を含む。さらに、多層試験パッドは、酸化物層の上方に配置された相互接続された第二パッドからなる上層マトリックスを含む。それぞれ第二パッドは、第一パッド少なくとも9個の上に完全に重なっており、この場合には第一パッド9個の中心の第一パッドを囲んでいる酸化物領域4つを含む。第一パッド9個は、第一パッドの3×3ブロックとして配列されている。

【0018】

【発明の実施の形態】

本発明の前記の特徴および他の特徴は、本発明の詳細な記載において、および次の図に関連して、以下により詳細に記載される。

【0019】

本発明は、添付された図面の図中で、例により、かつ制限されずに説明され、この場合類似の参照数字は、同様の要素を参照する。

【0020】

ところで、本発明は、添付された図面中で説明されるように、次のその実施態様に関連して詳細に記載される。次の記載において、多数の特別な詳細は、本発明の完全な理解を提供するために示される。しかしながら、当業者にとっては、本発明はこれらの特別な詳細の一部または全部を含まずに実施することができることは明らかであろう。他の事例において、十分に公知の処理工程および/または構造は、本発明を不必要に不明確にしないために詳細には記載されていない。

【0021】

本発明の1つの見地によれば、有利にクラックストップエッチング(CSE)中に、下層タングステンマトリックス、例えば図3のマトリックス202aのエッチングを最小限にする多層試験パッド構造が提供される。1つの実施態様によれば、マトリックス様式は、ウェーハがダイスブレードによって切断される際の金属とブレードとの減少した接触に関連した利点を維持するために依然として使用される。しかしながら、ポリアミイト(polyamite)またはアルミニウムによりマスクされることができるTVエッチングは本質的にドライエッチングでありかつ実質的に等方性エッチングであることに注意しながら、本発明では、アルミニウムのマスク特性を利用するために上部マトリックス(例えば図3のマトリックス202c)にアルミニウムを使用する。

【0022】

しかしながら、先行技術とは異なり、上部マトリックス中のアルミニウムパッドは、自明でなく直感に反した方法で、多層試験パッドの下部マトリックス中のパッドと比較して実質的に拡大されている。拡大は、自明のことではない、というのもこの拡大は、第一の場所中のマトリックス構造の使用を命令する論理、すなわち試験パッド構造中の金属量を減少させて金属とブレードとの接触を最小限にすることに反するからである。

【0023】

1つの実施態様において、上部アルミニウムパッドの大きさは、ウェットCSEエッチング剤の任意の可能な水平方向への浸透を考慮に入れて、クラックストップエッチング(CSE)中に酸化物の一部が下層マトリックス(およびその端縁)からなる下層タングステンパッドを保護するような程度に寸法決めされている。下層タングステンパッドおよびパッドコネクタ(またはその端縁)はCSEエッチングで露出されないため、より多くのタングステンはその後多層試験パッド構造体を基板に固定するために残留する。有利に、層剥離は、実質的に最小限にされる。

【0024】

また、拡大された上部パッド/マスクは、TVエッチング中に作用し、拡大された上部パッド/マスクの真下に配置されている酸化物ポケットを保護する。従って、パッドの間にありかつ拡大された上部パッド/マスクの下層酸化物域は、TVエッチング後にくりぬか

10

20

30

40

50

れない。このことは、隣接パッド間の実質的に全ての酸化物域は、TVエッチング中に保護されずかつTVエッチング剤によりくりぬかれる先行技術の状況とは異なる。

【0025】

TVエッチング後に、より大きな酸化物バルクが残留するので、本発明においては、外部プローブによって試験パッド上に発揮される力をより効率的に支持する機械的により強い多層試験パッドを生じる。また、生じる多層試験パッドの改善された構造的結合性は、多くの場合において、先行技術の試験パッドに強すぎる力が課されるので耐えることができないことが見出されている自動化プローブの使用を可能にする。当業者により評価されることができるように、自動化試験装置を使用する可能性は、効率、品質および試験工程の速度を大幅に改善する。

10

【0026】

前記の考察を簡易化するために、図4には、本発明の1つの実施態様に従って、複数の上部マトリックスパッド/マスク402を包含する本発明の多層試験パッド400の一部を示されている。例示的な上部マトリックスパッド/マスクは、図4においてアイテム402aが参照される。前記のように、上部マトリックスは、有利に下層領域をTVエッチング剤からマスクするために、アルミニウムから形成されている。しかしながら、上部マトリックスは、また、必要とされるマスク特性を有する任意の他の適当な導電性マスク物質から形成されていてもよい。

【0027】

目で見ることができるよう、上部マトリックスパッド/マスク402bは取り除かれ、取り除かれた上部マトリックスパッド/マスク402bの下に横たわる相互接続されたタングステンパッドが露出される。図4中に見ることができるよう、底部タングステンマトリックスは、マトリックスパターンで配列された複数のタングステンパッドを含みかつ相互接続されている。従って、任意の下層タングステンパッドは、試験すべきデバイスの端子に接続されている場合には、同じシグナルは、タングステンパッドからなる下層マトリックス全体に亘って現れる。上部マトリックスおよび下層タングステンマトリックスの双方（おそらくこの場合にはこれらの間に他の金属被覆層を伴う）に結合されている複数の導電性バイアは、同じシグナルを上部マトリックスに伝送し、かつこのシグナルは、任意の上部マトリックスパッド/マスク402を讀出すことにより得られることができる。

20

【0028】

さらに、上部マトリックスパッド/マスク402bは、この上部マトリックスパッド/マスクによって重ねられた下層パッドと比較して実質的により大きいことに注意すべきである。上部マトリックスパッド/マスク402bの大きさは、本発明の1つの実施態様において、許容できる丈夫な試験パッドおよびプローブパッドにより誘発された汚染の許容できる低いレベルを保証するためにTV/CS Eエッチングの順序の後に残留すべきタングステンの最小量によって決定されてよい。CS Eエッチングがタングステンパッドに沿った水平方向への浸透の実質的に低いレベルを有することが見出される（この場合には早期のTVエッチングによってCS Eエッチング剤に露出される機能壁に沿って端縁から出発する）場合には、より小さな上部マトリックスパッド/マスクは、適切であることができる。水平方向への浸透が実質的に攻撃的であるか、または殊に強い試験パッドが望ましい場合には、上部マトリックスパッド/マスクの大きさは、TVエッチング後の上部マトリックスパッド/マスクの下に残留している、保護しかつ機械的に支持する酸化物の量を増大させるために拡大することができる。

30

40

【0029】

1つの実施態様において、上部マトリックスパッド/マスクが重なり合っている領域は、下層パッドの3×3ブロックによって結合された領域を表わす。上部マトリックスパッド/マスク402bに関連して、例えば、この領域は、8個の周辺の下層パッド406および1個の中心の下層パッド408を含む。上部マトリックス/パッド402bが完全に重なり合っている、4個の酸化物域410が存在することに注意すべきである。この酸化物域は、中心のパッド408に隣接して示されている。

50

## 【0030】

TVエッチング中に、これらの酸化物域410は、有利に上層の上部マトリックスパッド/マスク402bによりTVエッチング剤から保護またはマスクされる。前記のように、ドライTVエッチングは、一般的には実質的に等方性エッチングである(すなわちエッチングされた特徴を有する壁は、実質的に鉛直方向にある)。有利に、酸化物域410は、TVエッチング後にエッチングされずに残存し、上部マトリックスパッド/マスク402bが重なり合った多層プローブ400の一部のための構造的結合性を提供する。

## 【0031】

さらに、引き続きクラックストップエッチング(CSE)中に、酸化物域410の存在が、有利に中心のパッド408およびその4個の隣接パッドコネクタ412をCSEエッチング剤から保護する。周辺のパッド406は、CSEエッチング剤の水平方向への浸透のために一部のエッチングを受けうる。しかしながら、それぞれ上部マトリックスパッド/マスク402および/または下層パッドの大きさは、下層タングステンパッドおよび/またはパッドコネクタに沿った水平方向への浸透が構造的結合性にとって許容可能であるよりも、より多くのタングステンをエッチングで取り除かないような程度に寸法決めすることができる。所望の場合には、上部マトリックスパッド/マスク402bの大きさは、下層タングステンパッドの示された3×3ブロックよりも僅かに大きい領域に重なり合うことができ、一部の酸化物が、引き続きCSEエッチング中にタングステンの損失を最小限にするために下層タングステンパッドの端縁とCSEエッチング剤との間に存在することを保証することができる。1つの例において、上部マトリックスパッド/マスク402bの大きさは、下層タングステンパッドがそれぞれ1.2ミクロン×1.2ミクロンであるのに対して、9.6ミクロン×9.6ミクロンである。

## 【0032】

図4の例において、CSEエッチング剤が実質的に攻撃的である場合には、下層タングステンパッド406aは、上部マトリックスパッド/マスク402bと402cとの間の間隙から入り込むCSEエッチング剤によってエッチングで取り除かれうる(上層アルミニウム層により保護されていないその中の酸化物は、早期のTVエッチングにおいてエッチングで取り除かれている)。CSEエッチング剤が殊に攻撃的である場合には、パッド406aと中心のパッド408との間の、下層タングステンパッドコネクタ412aの一部または全部は、エッチングで取り除かれることができる。しかしながら、少なくとも十分な量のタングステンが、中心のパッド408中に残留し、TV/CSEエッチングの順序の後に上部マトリックスパッド/マスク402bおよび多層試験パッド400が基板に固定されることは、好ましい。もちろん、より多くのタングステンは、上部マトリックスパッド/マスク402bの大きさを増大させることによるか、またはCSE処方を調節することによって残留することができ、より多くの等方性エッチングが得られる(すなわち、CSEエッチング剤によるより少ない水平方向への浸透)。

## 【0033】

残留しているタングステンの量とは関係なく、図2および図3の先行技術の試験パッド中に残留している酸化物量と比較して、本発明の多層試験パッド中により多くの酸化物バルクが(拡大されたマスクする上部マトリックスパッド/マスクのために)存在することが確認される。例えばTVエッチング後の酸化物域410中での前記酸化物の存在は、本発明の多層試験パッドがより大きなプローブの力に耐えることを可能にし、この場合には多層試験パッドを自動化プローブの取扱いができるようにし、かつ試験パッドの破碎の可能性およびその汚染物質による汚染結果が減少されうるようにする。

## 【0034】

さらに、上部マトリックスパッド/マスクの大きさは、1個の多層試験パッド全体に亘って同じままである必要はない。例として、逆の微小負荷として公知の現象は、酸化物が狭い領域中、例えば上部マトリックスパッド/マスク402間で、開いたフィールド領域(例えば多層試験パッド400を囲む酸化物域)中の場合よりもより迅速にエッチングされる原因となりうる。従って、これらの場合において、上部マトリックスパッド/マスクは

10

20

30

40

50

、開いたフィールド領域を囲んでいる多層試験パッド400の周辺が多層試験パッド400の中心領域のそれよりも僅かに大きくなるような大きさにすることが望ましい。

【0035】

例えば、上部マトリックスパッド/マトリックス402cの高さ $h_1$ は、開いたフィールド領域からTVエッチングにより酸化物中への水平方向への浸透を増大させることを考慮に入れるために、上部マトリックスパッド/マトリックス402bの高さ $h_2$ よりも僅かに大きく作製されることができる。高さの増大は、部分的に、TVエッチングで生じる酸化物中への水平方向への浸透(図4で見える場合には下向き)に依存する。多層試験パッドの周辺のパッド/マスク402cを適当な大きさにすることにより、酸化物(TVエッチング後)およびタングステン(CSEエッチング後)の許容量が、TVエッチング加工において逆の微小負荷の存在にも関わらず、それぞれ上部マトリックスパッド/マスク402の下に残留することを確実にすることができる。1つの例において、多層試験パッド400の周辺におけるそれぞれ上部マトリックスパッド/マスクの大きさは、9.6ミクロン $\times$ 10.1ミクロンであり、この場合には長手方向側は、上部マトリックスパッド/マスクが配置される多層試験パッドの端縁に対して垂直方向にある。

10

【0036】

多層試験パッド400の四隅に配置されている上部マトリックスパッド/マスク4個のために、それぞれ上部マトリックスパッド/マスクの端縁2個は、開いたフィールド領域に露出され、かつそのためにTVエッチング中に、酸化物中への大きな程度の水平方向への浸透を受けうる(逆の微小負荷が存在すると仮定する)。従って、(TVエッチング中の)酸化物中へのより大きな量の水平方向への浸透を考慮に入れて、上部マトリックスパッド/マスクの端縁の双方の寸法を増大させることが望ましいであろう。1つの例において、多層試験パッド400の角でのそれぞれ上部マトリックスパッド/マスクの大きさは、10.1ミクロン $\times$ 10.1ミクロンである。

20

【0037】

もちろん、TVエッチング処方物が自然な微小負荷を生じる(すなわち、酸化物を通して鉛直方向へのエッチング速度は、狭い領域の鉛直方向へのエッチング速度に比較して開いたフィールド領域中でより迅速である)場合には、多層試験パッド400の中心の上部マトリックスパッド/マスク402は、TVエッチング剤の酸化物中へのより多い量の水平方向への浸透を考慮に入れて、幅および高さと一緒に僅かに大きく作製されることができる(というのも、よりゆっくりな鉛直方向へのエッチングは、一般的にはより大きな水平方向への浸透を意味するからである)。角の上部マトリックスパッド/マスク4個は、他の周辺の上部マトリックスパッド/マスクがその幅または高さを減少されることができる(この場合多層試験パッド400の周辺に沿って位置している場所に依存する)のに対して、より小さな幅および高さを有することができる。

30

【0038】

図5は、図4の多層試験パッド400の断面図であり、この場合には中間導電性層420を包含する。中間導電性層420(例えばパッド420aおよび420b)の相互接続されたパッドの寸法は、一部分的にバイア配置に関連して設計規則および考慮を基礎として決定される。本発明の目的には、中間金属層420の相互接続されたパッドの寸法は、金属とブレードとの接触を更に減少させるために最小限にされることが有利である。ただ1つの中間導電性層420が示されているけれども、多重の中間導電性層は、所望されるように使用されることができる。

40

【0039】

図5において、上部マトリックスパッド/マスク402dは、図4の角の上部マトリックスパッド/マスク402dに相当する。この角のパッド/マスクのより大きな幅は、下層タングステンパッドの3 $\times$ 3ブロックにより占有される領域に比較して、距離 $d_1$ によってタングステン層422の端縁からはるかに拡大するという事実により明らかに示されている。この距離 $d_1$ は、多層試験パッド400を囲む開いたフィールド領域からTVエッチング剤による酸化物中へのより大きな量の水平方向への浸透を考慮して、前記で考察さ

50

れた増加を表わす。また、完全にするために、マトリックスと一緒に電氣的に相互接続している導電性バイア424は、図5に示されている。

【0040】

図6は、本発明の1つの見地によれば、本発明の多層試験パッドの形成および/または試験パッドの構造的結合性の改善および/または試験パッドに誘発される汚染の減少を伴う工程を説明する。工程602において、より小さなパッドからなる下層マトリックスは、第一導電性層から形成される。1つの実施態様において、この下層マトリックスは、多層試験パッドの最も底部のマトリックスを表わす。この下層マトリックスは、例えばタングステンから製造されてよい。工程604において、1つまたはそれ以上の絶縁層が析出されることができ、1つ以上の絶縁層が伴われる場合には、1つまたはそれ以上の中間導電性層（例えば図5の中間金属層420）が備え付けられてマトリックス間の電氣的な相互接続を簡易化することができる。

10

【0041】

工程606において、より大きなパッドからなる上層マトリックスは、所望のマスキング特性を有する別の導電性層から形成される。1つの実施態様において、この上層マトリックスは、アルミニウムで形成されてTVエッチング剤から下部の酸化物をマスクする。有利に、この上層マトリックスは、多層試験パッド構造の最上部マトリックスを表わす。上層パッドと下層パッドとの間の相対的な寸法は、言及したように、引き続きエッチング剤（例えばCSEエッチング剤）の、露出されたタングステンパッドの端縁に沿って水平方向へ浸透する、攻撃性に依存する。また、相対的な寸法は、考察されたように、上部マトリックスパッド/マスクの下に残留する酸化物がどの程度所望であるか、および微小負荷が包含されるかどうかにも依存する。一般に、より大きな上部マトリックスパッド/マスクは、より強い多層試験パッドを製造しかつ残留するタングステンの量を増大させて、生じる多層試験パッドを下部の基板により良好に固定する。しかしながら、上部マトリックスパッド/マスクは、ウェーハ切断中に、前記のように不利にダイスブレードを縮める過度の金属とブレードとの接触をもたらすほど大きくないべきである。

20

【0042】

工程608において、上層マトリックスは、例えば導電性バイアにより、下層マトリックスと電氣的に結合される。この工程608は、絶縁する酸化物層の上に、およびその中に形成されたホール中に析出された上層導電性層として本質的に行うことができることに注意すべきである。生じる多層試験パッドは、次にその下層マトリックスに結合されたデバイスの電氣的パラメータを試験するのに使用されて工程効率に属する情報を確認することができる（図1に関連して前記で考察されたように）。

30

【0043】

本発明は、幾つかの好ましい実施態様に関連して記載されているのに対して、変更、交換および等価物は、本発明の範囲内で行われる。底部マトリックスは、その後のCSEエッチングにより影響を受けたマトリックスとして記載されているけれども、本発明の構造は、その後のCSEエッチングによるエッチングから任意の下層マトリックス（いずれにせよ多層試験パッドの最も底部のマトリックス）を保護するのに使用されることができ、酸化物に影響を及ぼす第一のエッチングは、本明細書中ではTVエッチングとして記載されているけれども、これは実際には任意の酸化物エッチング工程を表わす。さらに、タングステンおよびCSEエッチングは、本発明の説明の理解および整合性を容易にするために本明細書中で使用されているけれども、本発明の構造体は、前記のエッチングにおいて拡大された上部マトリックスパッド/マスクを使用して酸化物保護を増大させることにより、その後のエッチングのエッチング剤から任意の下層マトリックスを保護するために適用される。それゆえ、係属している特許請求の範囲は、本発明の真の精神および範囲内で行われる変更、交換および等価物のような全てのものを含むものとして解釈すべきことを意図している。

40

【図面の簡単な説明】

【図1】層スタック上に配置されている先行技術の試験パッドを包含する、極めて簡素化

50

された層スタックの断面図。

【図2】先行技術の試験パッドの上面図。

【図3】先行技術の試験パッドの断面図。

【図4】本発明の1つの実施態様に従って、本発明の多層試験パッドの一部を説明し、複数の上部マトリックス/マスクを包含する図。

【図5】図4の多層試験パッドの断面図。

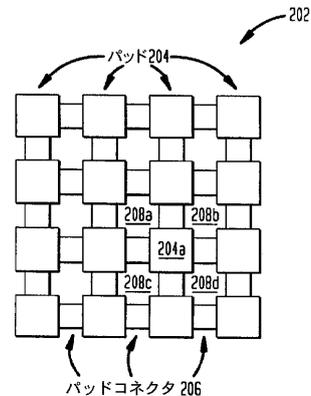
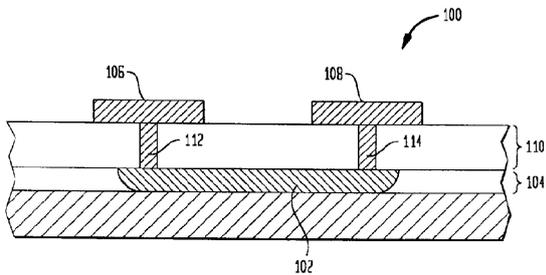
【図6】本発明の1つの見地に従って、本発明の試験パッドを形成することを伴う工程を説明する流れ図。

【符号の説明】

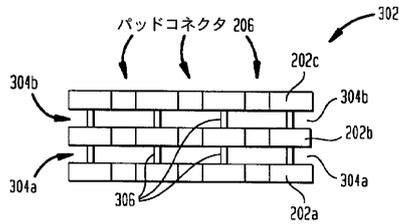
- 100 層スタック、 102 集積化レジスタ、 104 層、 106 試験パッド 10
- 、 108 試験パッド、 110 誘電性層、 112 導電性バイア、 114 導
- 電性バイア、 202 マトリックス、 202 a ~ c マトリックス、 204 パッ
- ド、 204 a パッド、 206 パッドコネクタ、 208 a ~ d 開いた領域、
- 302 先行技術の試験パッド、 304 誘電性層、 304 a ~ b 誘電性層、 30
- 6 導電性バイア、 400 本発明の多層試験パッド、 402 上部マトリックスパ
- ッド/マスク、 402 a ~ d 上部マトリックスパッド/マスク、 406 周辺の下
- 層パッド、 406 a ~ b 周辺の下層パッド、 408 中心の下層パッド、 410
- 酸化物域、 412 隣接パッドコネクタ、 412 a 隣接パッドコネクタ、 42
- 0 中間導電性層、 420 a ~ b パッド、 422 タングステン層、 424 導電
- 性バイア、 602 工程、 604 工程、 606 工程、 608 工程、 h1 20
- 高さ、 h2 高さ、 d1 距離

【図1】

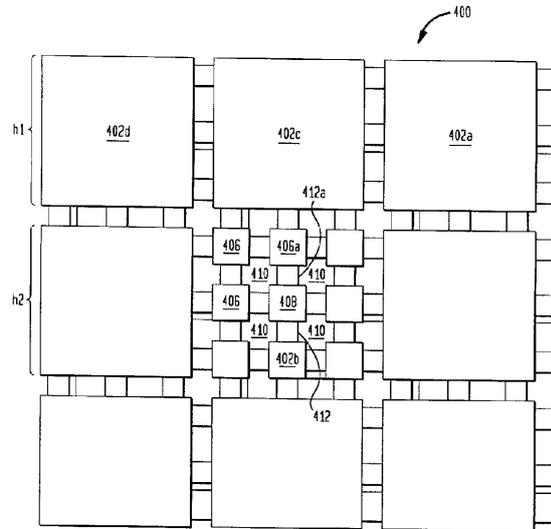
【図2】



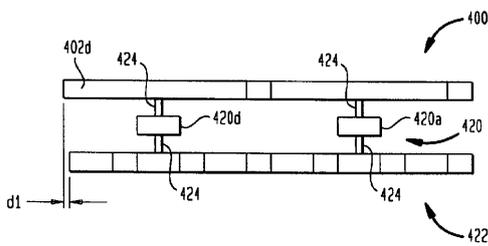
【 図 3 】



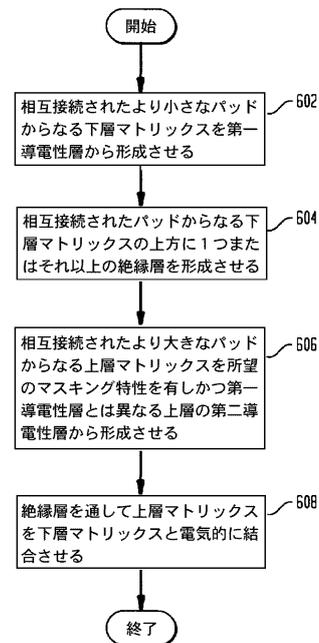
【 図 4 】



【 図 5 】



【 図 6 】



## フロントページの続き

(73)特許権者 594145404

インターナショナル ビジネス マシーンズ コーポレーション  
アメリカ合衆国ニューヨーク州 10504 ニューヨーク アーモンク オールド オーチャー  
ド ロード (番地なし)

(74)代理人 100061815

弁理士 矢野 敏雄

(74)代理人 100094798

弁理士 山崎 利臣

(74)代理人 100099483

弁理士 久野 琢也

(72)発明者 フランク アールスヴェーデ

アメリカ合衆国 ヴァージニア メカニックスヴィル ホプキンス ブランチ ウェイ 9067

(72)発明者 ウィリアム デイヴィース

アメリカ合衆国 ニューヨーク プレザント ヴァレー プレナー リッジ ロード 5

(72)発明者 ロナルト ホイアー

ドイツ連邦共和国 ドレスデン ヴェステントシュトラッセ 20

(72)発明者 ロン メンデルソン

アメリカ合衆国 ヴァーモント リッチモンド ストーンフェンス ドライヴ 5 アールディ -  
1

(72)発明者 フランク ブライン

アメリカ合衆国 ヴァージニア グレン アレン グレン アベイ ドライヴ 6022

審査官 今井 淳一

(56)参考文献 特開平4 - 129239 (JP, A)

特開平3 - 19248 (JP, A)

特開平5 - 343466 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/66