



(12) 发明专利

(10) 授权公告号 CN 112885851 B

(45) 授权公告日 2024. 04. 05

(21) 申请号 202110130697.4

H01L 21/84 (2006.01)

(22) 申请日 2021.01.29

(56) 对比文件

(65) 同一申请的已公布的文献号

申请公布号 CN 112885851 A

CN 110752235 A, 2020.02.04

KR 20080056955 A, 2008.06.24

US 2008073653 A1, 2008.03.27

(43) 申请公布日 2021.06.01

US 2018261632 A1, 2018.09.13

(73) 专利权人 合肥维信诺科技有限公司

US 2019088788 A1, 2019.03.21

地址 230037 安徽省合肥市新站区魏武路

US 2019103420 A1, 2019.04.04

与新蚌埠路交口西南角

US 2020388685 A1, 2020.12.10

(72) 发明人 郑仁杰 张杨 杜夏 杨泽琨

WO 2014109830 A1, 2014.07.17

张明福 李勃

审查员 智月

(74) 专利代理机构 北京东方亿思知识产权代理

有限责任公司 11258

专利代理师 娜拉

(51) Int. Cl.

H01L 27/12 (2006.01)

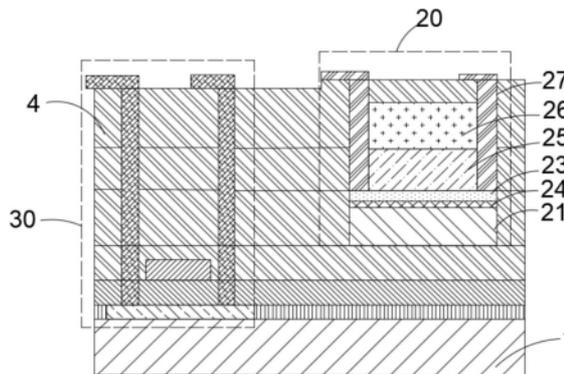
权利要求书2页 说明书6页 附图3页

(54) 发明名称

阵列基板及阵列基板的制备方法

(57) 摘要

本发明公开了一种阵列基板及阵列基板的制备方法,阵列基板包括:基底;第一晶体管,第一晶体管设于基底一侧,第一晶体管包括沿阵列基板的竖直方向层叠设置的金属氧化物层、多晶复合材料层以及第一多晶硅层,多晶复合材料层的导电性大于金属氧化物层的导电性,且小于第一多晶硅层的导电性;第二晶体管,第二晶体管设于基底的设有第一晶体管的同一侧,第二晶体管包括第二多晶硅层。多晶复合材料层的导电性强于金属氧化物层的导电性,在第一晶体管中,多晶复合材料层的导电性介于第一多晶硅层与金属氧化物层的导电性之间,提高了第一晶体管的电性均匀性,减少所需的晶体管数量,在应用于显示面板时可提高像素密度,降低晶体管功耗以及漏电风险。



1. 一种阵列基板,其特征在于,包括:
基底;
第一晶体管,所述第一晶体管设于所述基底一侧,所述第一晶体管包括沿所述阵列基板的垂直方向层叠设置的金属氧化物层、多晶复合材料层以及第一多晶硅层,所述多晶复合材料层的导电性大于所述金属氧化物层的导电性,且小于所述第一多晶硅层的导电性;
第二晶体管,所述第二晶体管设于所述基底的设有所述第一晶体管的同一侧,所述第二晶体管包括第二多晶硅层。
2. 根据权利要求1所述的阵列基板,其特征在于,所述多晶复合材料层包括金属氧化物和多晶硅。
3. 一种阵列基板的制备方法,用于制备权利要求1至2任一项所述的阵列基板,其特征在于,包括:
提供基底;
在所述基底上形成第一有源部和第二有源部,所述第一有源部包括层叠设置的金属氧化物层和第一非晶硅层,所述金属氧化物层靠近所述基底设置,所述第二有源部包括第二非晶硅层;
对所述第一有源部的所述第一非晶硅层进行晶化处理形成第一多晶硅层,并且所述第一多晶硅层与所述金属氧化物层的接触界面受热形成多晶复合材料层。
4. 根据权利要求3所述的阵列基板的制备方法,其特征在于,在所述对所述第一有源部的所述第一非晶硅层进行晶化处理的步骤中:
对所述第一非晶硅层进行激光照射以使所述第一非晶硅层晶化形成第一多晶硅层。
5. 根据权利要求4所述的阵列基板的制备方法,其特征在于,在所述对所述第一非晶硅层进行激光照射以使所述第一非晶硅层晶化形成第一多晶硅层的步骤中:
所述激光的能量穿透深度大于所述第一非晶硅层和所述金属氧化物层相接触的一侧表面到所述第一非晶硅层背离所述金属氧化物层一侧表面之间的最小距离。
6. 根据权利要求5所述的阵列基板的制备方法,其特征在于,所述第一非晶硅层和所述金属氧化物层相接触的一侧表面到所述第一非晶硅层背离所述金属氧化物层一侧表面之间的最小距离为4.5nm~5.5nm;
所述激光的能量穿透深度为5.6nm~7.0nm。
7. 根据权利要求6所述的阵列基板的制备方法,其特征在于,所述激光为波长为157nm~353nm。
8. 根据权利要求7所述的阵列基板的制备方法,其特征在于,所述激光为波长为308nm的氯化氙准分子激光。
9. 根据权利要求3所述的阵列基板的制备方法,其特征在于,所述在所述基底上形成第一有源部和第二有源部的步骤中:
所述金属氧化物层和所述基底相接触的一侧表面到所述金属氧化物层背离所述基底一侧表面之间的最小距离为40nm~50nm。
10. 根据权利要求3所述的阵列基板的制备方法,其特征在于,在对所述第一有源部的所述第一非晶硅层进行晶化处理形成第一多晶硅层的步骤后,还包括:
在所述第一多晶硅层背离所述金属氧化物层一侧形成层间绝缘层;

在所述层间绝缘层背离所述第一多晶硅层一侧形成栅极层。

11. 根据权利要求10所述的阵列基板的制备方法, 其特征在于, 所述在所述层间绝缘层背离所述第一多晶硅层一侧形成栅极层的步骤后, 还包括:

在所述第一多晶硅层背离所述金属氧化物层一侧形成源漏极层。

阵列基板及阵列基板的制备方法

技术领域

[0001] 本发明属于电子产品技术领域,尤其涉及一种阵列基板及阵列基板的制备方法。

背景技术

[0002] 对于现有的LTPO (Low Temperature Polycrystalline Oxide,低温多晶氧化物)显示面板,由于其包含LTPS (Low Temperature Poly-Silicon,低温多晶硅)晶体管以及IGZO(indium gallium zinc oxide,氧化铟镓锌)晶体管,构成低温多晶硅的有源层分别为多晶硅和IGZO,受到工艺材料限制,IGZO存在电性不均匀的风险,容易产生漏电等问题。

[0003] 因此,亟需一种新的阵列基板及阵列基板的制备方法。

发明内容

[0004] 本发明实施例提供了一种阵列基板及阵列基板的制备方法,在第一晶体管中,多晶复合材料层的导电性介于第一多晶硅层与金属氧化物层的导电性之间,提高了第一晶体管的电性均匀性,减少所需的晶体管数量,在应用于显示面板时可提高像素密度,并且降低晶体管功耗以及漏电风险。

[0005] 本发明实施例一方面提供了一种阵列基板,包括:基底;第一晶体管,所述第一晶体管设于所述基底一侧,所述第一晶体管包括沿所述阵列基板的竖直方向层叠设置的金属氧化物层、多晶复合材料层以及第一多晶硅层,所述多晶复合材料层的导电性大于所述金属氧化物层的导电性,且小于所述第一多晶硅层的导电性;第二晶体管,所述第二晶体管设于所述基底的设有所述第一晶体管的同一侧,所述第二晶体管包括第二多晶硅层。

[0006] 根据本发明的一个方面,所述多晶复合材料层包括金属氧化物和多晶硅。

[0007] 本发明实施例另一方面还提供了一种阵列基板的制备方法,包括:提供基底;在所述基底上形成第一有源部和第二有源部,所述第一有源部包括层叠设置的金属氧化物层和第一非晶硅层,所述金属氧化物层靠近所述基底设置,所述第二有源部包括第二非晶硅层;对所述第一有源部的所述第一非晶硅层进行晶化处理形成第一多晶硅层,并且所述第一多晶硅层与所述金属氧化物层的接触界面受热形成多晶复合材料层。

[0008] 根据本发明的另一个方面,在所述对所述第一有源部的所述第一非晶硅层进行晶化处理的步骤中:对所述第一非晶硅层进行激光照射以使所述第一非晶硅层晶化形成第一多晶硅层。

[0009] 根据本发明的另一个方面,在所述对所述第一非晶硅层进行激光照射以使所述第一非晶硅层晶化形成第一多晶硅层的步骤中:所述激光的能量穿透深度大于所述第一非晶硅层和所述金属氧化物层相接触的一侧表面到所述第一非晶硅层背离所述金属氧化物层一侧表面之间的最小距离。

[0010] 根据本发明的另一个方面,所述第一非晶硅层和所述金属氧化物层相接触的一侧表面到所述第一非晶硅层背离所述金属氧化物层一侧表面之间的最小距离为4.5nm~5.5nm;所述激光的能量穿透深度为5.6nm~7.0nm。

[0011] 根据本发明的另一个方面,所述激光为波长为157nm~353nm;优选的,所述激光为波长为308nm的氯化氙准分子激光。

[0012] 根据本发明的另一个方面,所述在所述基底上形成第一有源部和第二有源部的步骤中:所述金属氧化物层和所述基底相接触的一侧表面到所述金属氧化物层背离所述基底一侧表面之间的最小距离为40nm~50nm。

[0013] 根据本发明的另一个方面,在对所述第一有源部的所述第一非晶硅层进行晶化处理形成第一多晶硅层的步骤后,还包括:在所述第一多晶硅层背离所述金属氧化物层一侧形成层间绝缘层;在所述层间绝缘层背离所述第一多晶硅层一侧形成栅极层。

[0014] 根据本发明的另一个方面,所述在所述层间绝缘层背离所述第一多晶硅层一侧形成栅极层的步骤后,还包括:在所述第一多晶硅层背离所述金属氧化物层一侧形成源漏极层。

[0015] 与现有技术相比,本发明实施例提供的阵列基板包括基底、第一晶体管以及第二晶体管,第一晶体管包括沿阵列基板的竖直方向层叠设置的金属氧化物层、多晶复合材料层以及第一多晶硅层,多晶复合材料层的原子排列结构相对于金属氧化物层的原子排列结构更加整齐。因而,多晶复合材料层的导电性强于金属氧化物层的导电性,在第一晶体管中,多晶复合材料层的导电性介于第一多晶硅层与金属氧化物层的导电性之间,提高了第一晶体管的电性均匀性,减少所需的晶体管数量,在应用于显示面板时可提高像素密度,并且降低晶体管功耗以及漏电风险。

附图说明

[0016] 为了更清楚地说明本发明实施例的技术方案,下面将对本发明实施例中所需要使用的附图作简单地介绍,显而易见地,下面所描述的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0017] 图1是本发明实施例提供的一种阵列基板的膜层结构图。

[0018] 图2是本发明实施例提供的一种阵列基板的制备方法的流程图;

[0019] 图3是本发明实施例提供的阵列基板的制备方法的制备过程中的一种阵列基板的膜层结构图;

[0020] 图4是本发明实施例提供的阵列基板的制备方法的制备过程中的另一种阵列基板的膜层结构图;

[0021] 图5是本发明实施例提供的阵列基板的制备方法的制备过程中的又一种阵列基板的膜层结构图;

[0022] 图6是本发明实施例提供的阵列基板的制备方法的制备过程中的又一种阵列基板的膜层结构图;

[0023] 图7是本发明实施例提供的阵列基板的制备方法的制备过程中的又一种阵列基板的膜层结构图;

[0024] 附图中:

[0025] 1-基底;20-第一晶体管;2-第一有源部;21-金属氧化物层;22-第一非晶硅层;23-第一多晶硅层;24-多晶复合材料层;25-层间绝缘层;26-栅极层;27-源漏极层;30-第二晶

体管;3-第二有源部;31-第二非晶硅层;4-无机绝缘层。

具体实施方式

[0026] 下面将详细描述本发明的各个方面的特征和示例性实施例。在下面的详细描述中,提出了许多具体细节,以便提供对本发明的全面理解。但是,对于本领域技术人员来说很明显的是,本发明可以在不需要这些具体细节中的一些细节的情况下实施。下面对实施例的描述仅仅是为了通过示出本发明的示例来提供对本发明的更好的理解。

[0027] 需要说明的是,在本文中,诸如第一和第二等之类的关系术语仅仅用来将一个实体或者操作与另一个实体或操作区分开来,而不一定要求或者暗示这些实体或操作之间存在任何这种实际的关系或者顺序。而且,术语“包括”、“包含”或者其任何其他变体意在涵盖非排他性的包含,从而使得包括一系列要素的过程、方法、物品或者设备不仅包括那些要素,而且还包括没有明确列出的其他要素,或者是还包括为这种过程、方法、物品或者设备所固有的要素。在没有更多限制的情况下,由语句“包括……”限定的要素,并不排除在包括要素的过程、方法、物品或者设备中还存在另外的相同要素。

[0028] 为了更好地理解本发明,下面结合图1至图7根据本发明实施例的阵列基板及阵列基板的制备方法进行详细描述。

[0029] 请参阅图1,本发明实施例提供了一种阵列基板,包括:基底1;第一晶体管20,第一晶体管20设于基底1一侧,第一晶体管20包括沿阵列基板的垂直方向层叠设置的金属氧化物层21、多晶复合材料层24以及第一多晶硅层23,多晶复合材料层24的导电性大于金属氧化物层21的导电性,且小于第一多晶硅层23的导电性;第二晶体管30,第二晶体管30设于基底1的设有第一晶体管20的同一侧,第二晶体管30包括第二多晶硅层。可选的,在第一晶体管20和第二晶体管30之间设置有无机绝缘层44。

[0030] 本发明实施例提供的阵列基板包括基底1、第一晶体管20以及第二晶体管30,第一晶体管20包括沿阵列基板的垂直方向层叠设置的金属氧化物层21、多晶复合材料层24以及第一多晶硅层23,多晶复合材料层24的原子排列结构相对于金属氧化物层21的原子排列结构更加整齐。因而,多晶复合材料层24的导电性强于金属氧化物层21的导电性,在第一晶体管20中,多晶复合材料层24的导电性介于第一多晶硅层23与金属氧化物层21的导电性之间,提高了第一晶体管20的电性均匀性,减少所需的晶体管数量,在应用于显示面板时可提高像素密度,并且降低晶体管功耗以及漏电风险。

[0031] 在一些可选的实施例中,多晶复合材料层24包括金属氧化物和多晶硅,具体的,多晶复合材料层24可以是在形成第一多晶硅层23时,第一多晶硅层23与金属氧化物层21的接触界面受热、重新进行原子排列,形成多晶复合材料层24。

[0032] 请参阅图2至图5,本发明实施例还提供了一种阵列基板的制备方法,用于制备上述任一实施例中的阵列基板,阵列基板的制备方法包括:

[0033] S110:提供基底1,如图3所示;

[0034] S120:在基底1上形成第一有源部2和第二有源部3,第一有源部2包括层叠设置的金属氧化物层21和第一非晶硅层22,金属氧化物层21靠近基底1设置,第二有源部3包括第二非晶硅层31,如图4所示;

[0035] S130:对第一有源部2的第一非晶硅层22进行晶化处理形成第一多晶硅层23,并且

第一多晶硅层23与金属氧化物层21的接触界面受热形成多晶复合材料层24,如图5所示。

[0036] 本发明实施例提供的阵列基板的制备方法,首先提供基底1,基体可以采用柔性或刚性基底1,之后在基底1上形成第一有源部2和第二有源部3,第一有源部2包括层叠设置的金属氧化物层21和第一非晶硅层22,金属氧化物层21和基底1相接触设置,而第一非晶硅层22设于金属氧化物层21背离基底1的一侧,再对第一非晶硅层22进行晶化处理以使第一非晶硅层22吸收能量转换为第一多晶硅层23,且在第一非晶硅层22晶化的过程中,所形成的第一多晶硅层23与金属氧化物层21的接触界面能够受热、重新进行原子排列,形成多晶复合材料层24,多晶复合材料层24的原子排列结构相对于金属氧化物层21的原子排列结构更加整齐。因而,多晶复合材料层24的导电性强于金属氧化物层21的导电性,在第一有源部2中,多晶复合材料层24的导电性介于第一多晶硅层23与金属氧化物层21的之间,提高了第一有源部2的电性均匀性,减少所需的晶体管数量,在应用于显示面板时可提高像素密度,并且降低晶体管功耗以及漏电风险。

[0037] 需要说明的是,金属氧化物层21具体可以采用IGZO(indium gallium zinc oxide,铟镓锌氧化物)等材料。具体的,IGZO是一种含有铟、镓和锌的非晶氧化物,载流子迁移率是非晶硅的20~30倍,可以大大提高晶体管对像素电极的充放电速率,提高像素的响应速度,实现更快的刷新率,同时更快的响应也大大提高了像素的行扫描速率。而第一非晶硅层22和第二非晶硅层31具体是指由a-Si(amorphous silicon,非晶硅)形成的膜层,第一多晶硅层23具体是指由p-Si(polycrystalline silicon,多晶硅)形成的膜层。

[0038] 可选的,第二非晶硅层31通过激光照射等工艺晶化形成第二多晶硅层,第二非晶硅层31和第一非晶硅层22可以通过同一道工艺形成,也可以单独成型,且第一有源部2和第二有源部3可以同层设置,方便成型,也可以异层设置。并无特殊限定。

[0039] 可以理解的是,本发明实施例所形成的阵列基板为由LTPO(Low Temperature Polycrystalline Oxide,低温多晶氧化物)工艺形成的阵列基板,包括有源层分别为第一有源部2和第二有源部3的两种晶体管,即LTPS(Low Temperature Poly-Silicon,低温多晶硅)晶体管以及IGZO晶体管。

[0040] 基底1可为刚性基底1或者柔性基底1,以为阵列基板上的其余膜层提供支撑;当基底1为刚性基底1时,基底1的材料可为玻璃,当基底1为柔性基底1时,基底1的材料可为聚酰亚胺;在其他一些实施例中,基底1还可为透明基底1,以使得阵列基板可应用于底发射的显示面板中。

[0041] 可选的,在对第一有源部2的第一非晶硅层22进行晶化处理的步骤中:对第一非晶硅层22进行激光照射以使第一非晶硅层22晶化形成第一多晶硅层23。通过激光照射为第一非晶硅层22提供能量以使第一非晶硅层22产生晶化效应形成第一多晶硅层23。

[0042] 在一些可选的实施例中,在对第一非晶硅层22进行激光照射以使第一非晶硅层22晶化形成第一多晶硅层23的步骤中:激光的能量穿透深度大于第一非晶硅层22和金属氧化物层21相接触的一侧表面到第一非晶硅层22背离金属氧化物层21一侧表面之间的最小距离。

[0043] 可以理解的是,激光的能量穿透深度具体是指激光的能量能够穿深透过物质的厚度,也就是激光的能量所能到达的深度,激光的能量穿透深度大于第一非晶硅层22和金属氧化物层21相接触的一侧表面到第一非晶硅层22背离金属氧化物层21一侧表面之间的最

小距离,即激光的能量不仅能够作用于整个第一非晶硅层22,以使第一非晶硅层22受热晶化转化为第一多晶硅层23,还能够穿过第一非晶硅层22作用于部分金属氧化物层21,以使部分金属氧化物层21受热重新进行原子排列,并和相邻的部分第一多晶硅层23相结合形成原子排列的更加整齐、导电性更好的多晶复合材料层24,提高多晶复合材料层24的载流子迁移率。可以理解的是,激光的能量穿透深度可以通过调整激光的光强进行相应调整。

[0044] 在一些可选的实施例中,第一非晶硅层22和金属氧化物层21相接触的一侧表面到第一非晶硅层22背离金属氧化物层21一侧表面之间的最小距离为4.5nm~5.5nm;激光的能量穿透深度为5.6nm~7.0nm。

[0045] 为了避免阵列基板的厚度过大,第一非晶硅层22和金属氧化物层21相接触的一侧表面到第一非晶硅层22背离金属氧化物层21一侧表面之间的最小距离为4.5nm~5.5nm,即第一非晶硅层22的厚度为4.5nm~5.5nm,为了使激光的能量能够穿过第一非晶硅层22,使得金属氧化物层21也能受热重新进行原子排列,激光的能量穿透深度可以采用5.6nm~7.0nm,只要大于第一非晶硅层22的厚度即可。

[0046] 为了保证第一非晶硅层22对于激光能量的吸收率,在一些可选的实施例中,激光为波长为157nm~353nm;具体的,激光为波长为308nm的氯化氙准分子激光。

[0047] 需要说明的是,为了将第一非晶硅层22晶化转化为第一多晶硅层23,需要采用ELA (Excimer Laser Annealing,准分子激光退火)工艺,准分子激光是指受到电子束激发的惰性气体和卤素气体结合的混合气体形成的分子向其基态跃迁时发射所产生的激光。准分子激光方向性强、波长纯度高、输出功率大的脉冲激光,光子能量波长范围为157nm~353nm,寿命为几十毫微秒,属于紫外光。最常见的波长有157nm、193nm、248nm、308nm、351~353nm,经实际测试,采用波长为308nm的氯化氙准分子激光对第一非晶硅层22照射时,第一非晶硅层22对于激光能量的吸收率最高,对于第一多晶硅层23转化率也相对较高。

[0048] 在一些可选的实施例中,在基底1上形成第一有源部2和第二有源部3的步骤中:金属氧化物层21和基底1相接触的一侧表面到金属氧化物层21背离基底1一侧表面之间的最小距离为40nm~50nm。具体的,金属氧化物层21的厚度为40nm~50nm,在上述实施例中,第一非晶硅层22的厚度为4.5nm~5.5nm,而激光的能量穿透深度可以采用5.6nm~7.0nm。因而,激光在穿透第一非晶硅层22后,只会作用于部分靠近第一非晶硅层22的金属氧化物层21,受热的部分金属氧化物层21和相接触的部分第一多晶硅层23结合形成多晶复合材料层24。因而,最终形成层叠设置的第一多晶硅层23、多晶复合材料层24以及金属氧化物层21。

[0049] 请参阅图6,在一些可选的实施例中,在对第一有源部2的第一非晶硅层22进行晶化处理形成第一多晶硅层23的步骤后,还包括:在第一多晶硅层23背离金属氧化物层21一侧形成层间绝缘层25;在层间绝缘层25背离第一多晶硅层23一侧形成栅极层26。

[0050] 可以理解的是,层间绝缘层25具体可以采用氮化硅、氧化硅或者氮氧化硅等无机绝缘材料,而在层间绝缘层25背离第一多晶硅层23一侧形成栅极层26,栅极层26具体可以采用钼金属等材料,钼金属的性质稳定,耐腐蚀性好,不易和水汽发生反应,也就不会被水汽腐蚀断裂。层间绝缘层25和栅极层26具体可以采用沉积或者蒸镀的工艺形式成型。可选的,层间绝缘层25的厚度为120nm~150nm,栅极层26的厚度为200nm~300nm。

[0051] 请参阅图7,在一些可选的实施例中,在层间绝缘层25背离第一多晶硅层23一侧形成栅极层26的步骤后,还包括:在第一多晶硅层23背离金属氧化物层21一侧形成源漏极层

27。

[0052] 需要说明的是,源漏极层27具体可以采用溅镀工艺成型,溅镀工艺利用等离子体中的离子,对被溅镀物质电极进行轰击,使气相等离子体内具有被溅镀物质的粒子,这些粒子沉积到金属氧化物层21表面形成源漏极层27,具体的,源漏极层27可以采用钛铝钛复合金属层,耐腐蚀性好,且具有良好的导电性能。

[0053] 本发明实施例提供的阵列基板可以应用于手机,也可以应用于任何具有显示功能的电子产品,包括但不限于以下类别:电视机、笔记本电脑、桌上型显示器、平板电脑、数码相机、智能手环、智能眼镜、车载显示器、医疗设备、工控设备、触摸交互终端等,本发明实施例对此不作特殊限定。

[0054] 以上,仅为本发明的具体实施方式,所属领域的技术人员可以清楚地了解到,为了描述的方便和简洁,上述描述的系统、模块和单元的具体工作过程,可以参考前述方法实施例中的对应过程,在此不再赘述。应理解,本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到各种等效的修改或替换,这些修改或替换都应涵盖在本发明的保护范围之内。

[0055] 还需要说明的是,本发明中提及的示例性实施例,基于一系列的步骤或者装置描述一些方法或系统。但是,本发明不局限于上述步骤的顺序,也就是说,可以按照实施例中提及的顺序执行步骤,也可以不同于实施例中的顺序,或者若干步骤同时执行。

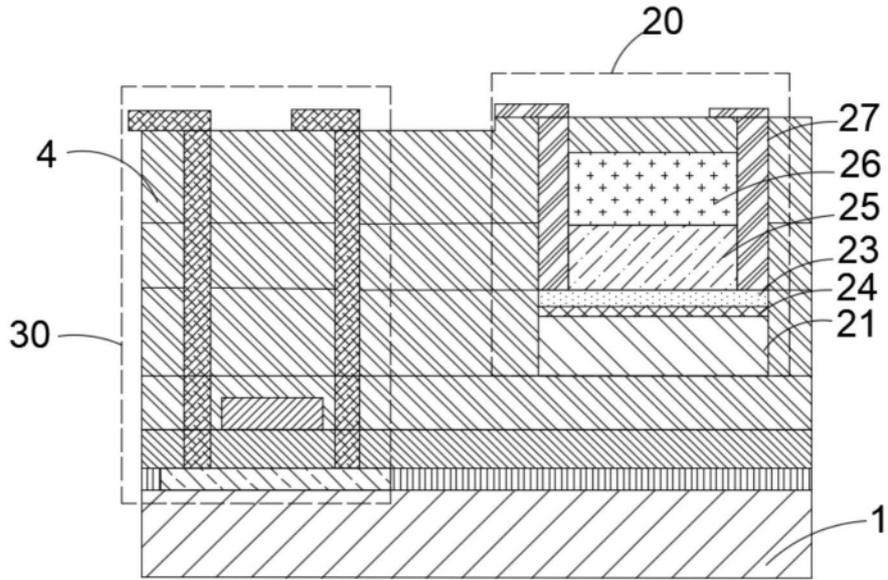


图1

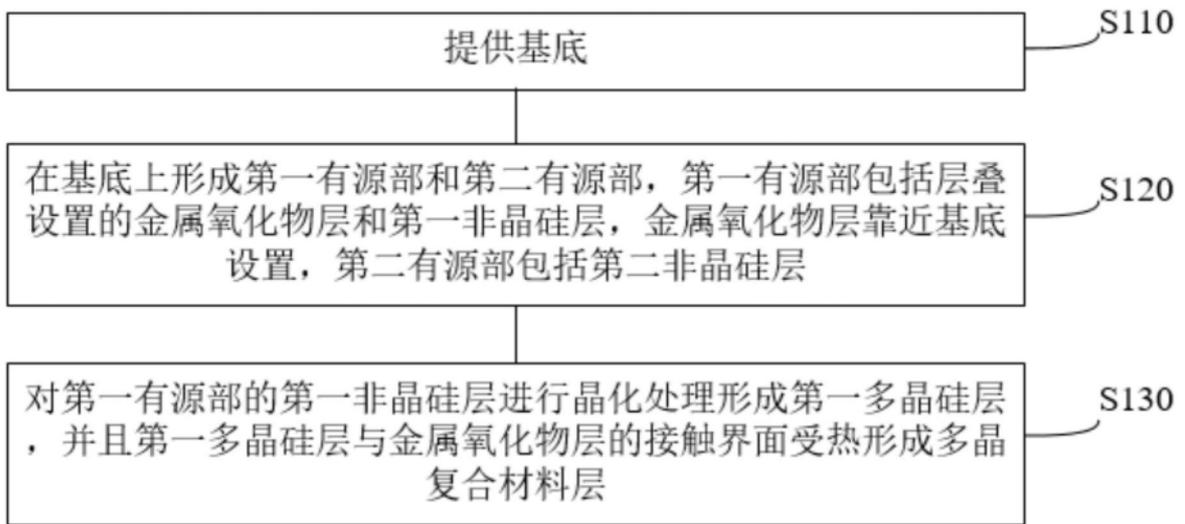


图2

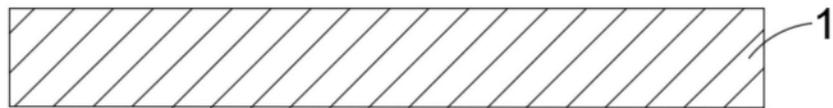


图3

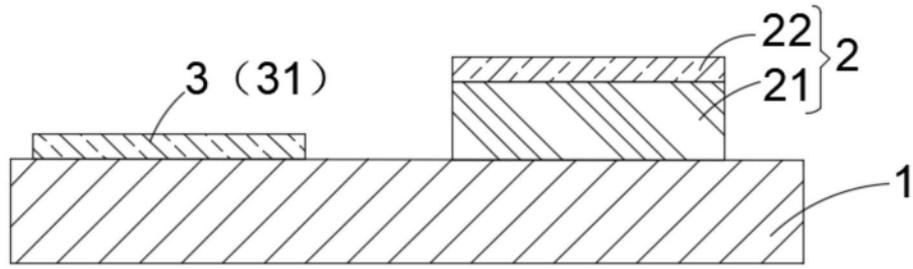


图4

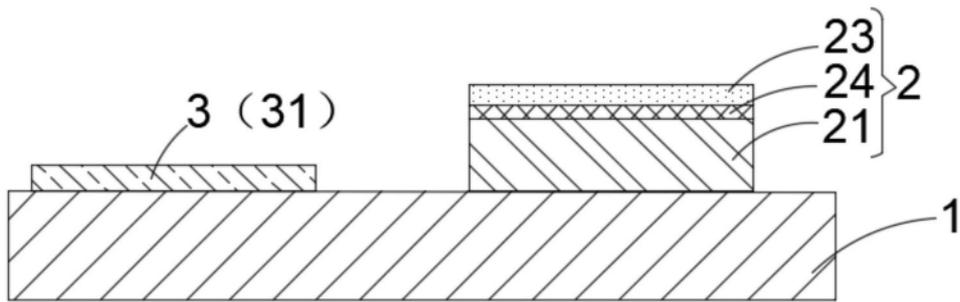


图5

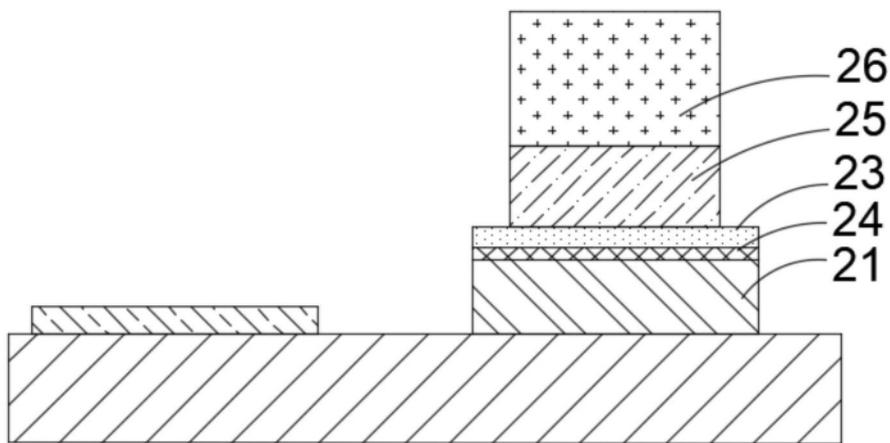


图6

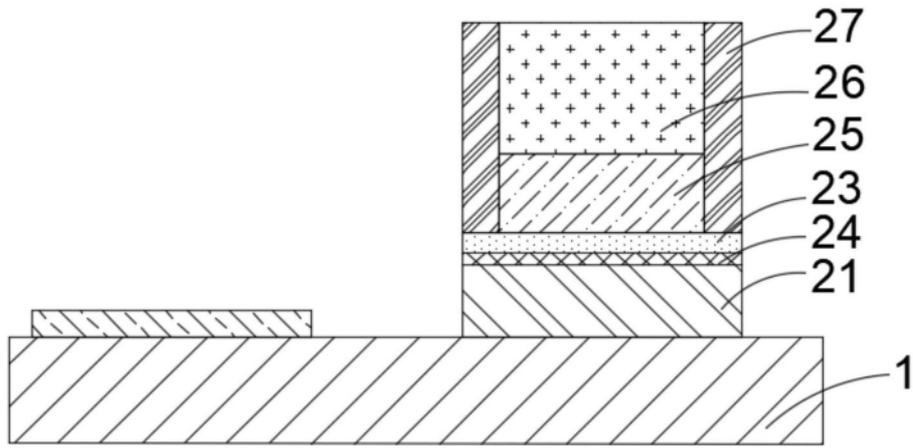


图7