

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-58966

(P2008-58966A)

(43) 公開日 平成20年3月13日(2008.3.13)

(51) Int.Cl.	F I	テーマコード (参考)
<b>G09F 9/00 (2006.01)</b>	G09F 9/00 348Z	2H092
<b>G09F 9/30 (2006.01)</b>	G09F 9/30 338	5C094
<b>G02F 1/1362 (2006.01)</b>	G02F 1/1362	5G435
<b>G02F 1/1345 (2006.01)</b>	G02F 1/1345	
<b>G02F 1/1343 (2006.01)</b>	G02F 1/1343	

審査請求 未請求 請求項の数 23 O L (全 23 頁) 最終頁に続く

(21) 出願番号 特願2007-219436 (P2007-219436)  
 (22) 出願日 平成19年8月27日 (2007.8.27)  
 (31) 優先権主張番号 10-2006-0081683  
 (32) 優先日 平成18年8月28日 (2006.8.28)  
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 390019839  
 三星電子株式会社  
 Samsung Electronics  
 Co., Ltd.  
 大韓民国京畿道水原市靈通区梅灘洞416  
 (74) 代理人 110000051  
 特許業務法人共生国際特許事務所  
 (72) 発明者 朴 鮮  
 大韓民国 京畿道 水原市 靈通区 梅灘  
 3洞 住公グリーンビルアパート 東水原  
 グリーンビル5団地 504棟 1003  
 号

最終頁に続く

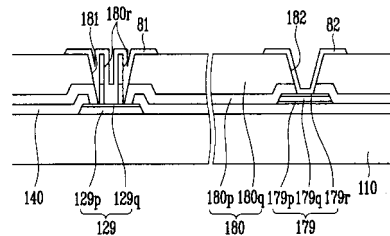
(54) 【発明の名称】 薄膜トランジスタ表示板及びその製造方法

(57) 【要約】

【課題】可撓性印刷回路基板と薄膜トランジスタ基板の連結部の金属の露出面積を最少化して腐蝕に対する余裕 (margin) を向上させ製品の安定な信頼性を確保することのできる薄膜トランジスタ表示板及びその製造方法を提供する。

【解決手段】基板と、前記基板上に形成され、ゲート線端部を含むゲート線と、前記ゲート線上に形成されるゲート絶縁膜と、前記ゲート絶縁膜上に形成される半導体層と、前記半導体層上に形成されるデータ線及びドレイン電極と、前記データ線及び前記ドレイン電極上に形成され、前記ゲート線端部を露出させる複数の第1接触孔を有する保護膜と、前記ドレイン電極と接続される画素電極と、前記複数の第1接触孔を通じて前記ゲート線端部と接続される接触補助部材とを有し、前記ゲート線端部の各々は少なくとも2つ以上の前記第1接触孔を通じて前記接触補助部材各々と接続される。

【選択図】 図3



## 【特許請求の範囲】

## 【請求項 1】

基板と、  
 前記基板上に形成され、ゲート線端部を含むゲート線と、  
 前記ゲート線上に形成されるゲート絶縁膜と、  
 前記ゲート絶縁膜上に形成される半導体層と、  
 前記半導体層上に形成されるデータ線及びドレイン電極と、  
 前記データ線及び前記ドレイン電極上に形成され、前記ゲート線端部を露出させる複数の第 1 接触孔を有する保護膜と、  
 前記ドレイン電極と接続される画素電極と、  
 前記複数の第 1 接触孔を通じて前記ゲート線端部と接続される接触補助部材とを有し、  
 前記ゲート線端部の各々は少なくとも 2 つ以上の前記第 1 接触孔を通じて前記接触補助部材各々と接続されることを特徴とする薄膜トランジスタ表示板。

10

## 【請求項 2】

前記保護膜は、無機膜及び有機膜を含む多重膜から成ることを特徴とする請求項 1 に記載の薄膜トランジスタ表示板。

## 【請求項 3】

前記保護膜は、無機膜から成る単一膜であることを特徴とする請求項 1 に記載の薄膜トランジスタ表示板。

## 【請求項 4】

前記第 1 接触孔は直径が 3 ~ 6  $\mu\text{m}$  であり、隣接する前記第 1 接触孔間は 6 ~ 8  $\mu\text{m}$  離隔されることを特徴とする請求項 1 に記載の薄膜トランジスタ表示板。

20

## 【請求項 5】

前記ゲート絶縁膜は第 2 接触孔を有し、前記ゲート線端部の一部を露出させる 2 つ以上の前記第 1 接触孔は一つの第 2 接触孔内に位置することを特徴とする請求項 1 に記載の薄膜トランジスタ表示板。

## 【請求項 6】

基板上にゲート線端部を含むゲート線を形成する段階と、  
 前記ゲート線上にゲート絶縁膜を形成する段階と、  
 前記ゲート線端部上に前記ゲート絶縁膜の一部をエッチングして前記ゲート線端部を露出させる第 2 接触孔を形成する段階と、  
 前記ゲート絶縁膜上に半導体層を形成する段階と、  
 前記半導体層上にデータ線及びドレイン電極を形成する段階と、  
 前記データ線及びドレイン電極上に保護膜を形成する段階と、  
 前記ゲート線端部上に前記保護膜の一部をエッチングして前記ゲート線端部を露出させる複数の第 1 接触孔を形成する段階と、  
 前記ドレイン電極と接続される画素電極と、前記複数の第 1 接触孔を通じて前記ゲート線端部と接続される接触補助部材とを形成する段階とを有することを特徴とする薄膜トランジスタ表示板の製造方法。

30

## 【請求項 7】

前記ゲート線端部の各々は少なくとも 2 つ以上の前記第 1 接触孔を通じて前記接触補助部材と接続されることを特徴とする請求項 6 に記載の薄膜トランジスタ表示板の製造方法。

40

## 【請求項 8】

前記保護膜は、無機膜及び有機膜を含む多重膜で形成することを特徴とする請求項 6 に記載の薄膜トランジスタ表示板の製造方法。

## 【請求項 9】

前記保護膜は、無機膜から成る単一膜で形成することを特徴とする請求項 6 に記載の薄膜トランジスタ表示板の製造方法。

## 【請求項 10】

50

前記第 1 接触孔は直径が 3 ~ 6  $\mu\text{m}$  であり、隣接する前記第 1 接触孔間は 6 ~ 8  $\mu\text{m}$  離隔して形成されることを特徴とする請求項 6 に記載の薄膜トランジスタ表示板の製造方法。

【請求項 1 1】

前記ゲート線端部の一部を露出させる 2 つ以上の前記第 1 接触孔は一つの第 2 接触孔内に位置するよう形成されることを特徴とする請求項 6 に記載の薄膜トランジスタ表示板の製造方法。

【請求項 1 2】

基板と、  
 前記基板上に形成され、ゲート線端部を含むゲート線と、  
 前記ゲート線上に形成され、前記ゲート線端部を露出させる第 2 接触孔を有するゲート絶縁膜と、  
 前記ゲート絶縁膜上に形成される半導体層と、  
 前記半導体層上に形成されるデータ線及びドレイン電極と、  
 前記ゲート絶縁膜上に形成され、前記第 2 接触孔を通じて前記ゲート線端部と接続される腐蝕防止層と、  
 前記データ線、ドレイン電極及び腐蝕防止層上に形成され、前記腐蝕防止層を露出させる複数の第 1 接触孔を有する保護膜と、  
 前記ドレイン電極と接続される画素電極と、  
 前記複数の第 1 接触孔を通じて前記腐蝕防止層と接続される接触補助部材とを有することを特徴とする薄膜トランジスタ表示板。

10

20

【請求項 1 3】

前記腐蝕防止層は少なくとも 2 つ以上の前記第 1 接触孔を通じて前記接触補助部材と連結されることを特徴とする請求項 1 2 に記載の薄膜トランジスタ表示板。

【請求項 1 4】

前記保護膜は、無機膜及び有機膜を含む多重膜から成ることを特徴とする請求項 1 2 に記載の薄膜トランジスタ表示板。

【請求項 1 5】

前記保護膜は、無機膜から成る単一膜であることを特徴とする請求項 1 2 に記載の薄膜トランジスタ表示板。

30

【請求項 1 6】

前記第 1 接触孔は直径が 3 ~ 6  $\mu\text{m}$  であり、隣接する前記第 1 接触孔間は 6 ~ 8  $\mu\text{m}$  離隔されることを特徴とする請求項 1 2 に記載の薄膜トランジスタ表示板。

【請求項 1 7】

前記腐蝕防止層は、モリブデン系の金属、銅系の金属、チタン系の金属、及びクロム系の金属の内から選択される少なくとも何れか一つの系の金属から成ることを特徴とする請求項 1 2 に記載の薄膜トランジスタ表示板。

【請求項 1 8】

基板上にゲート線端部を含むゲート線を形成する段階と、  
 前記ゲート線上にゲート絶縁膜を形成する段階と、  
 前記ゲート線端部上に前記ゲート絶縁膜の一部をエッチングして前記ゲート線端部を露出させる第 2 接触孔を形成する段階と、  
 前記ゲート絶縁膜上に半導体層を形成する段階と、  
 前記半導体層上にデータ線及びドレイン電極及び前記第 2 接触孔を通じて前記ゲート線端部と接続される腐蝕防止層を形成する段階、  
 前記データ線及びドレイン電極上に保護膜を形成する段階と、  
 前記データ線、ドレイン電極及び腐蝕防止層上に前記保護膜の一部をエッチングして前記ゲート線端部を露出させる複数の第 1 接触孔を形成する段階と、  
 前記ドレイン電極と連結される画素電極と、前記複数の第 1 接触孔を通じて前記腐蝕防止層と接続される接触補助部材とを形成する段階とを有することを特徴とする薄膜トラン

40

50

ジスタ表示板の製造方法。

【請求項 19】

前記腐蝕防止層は少なくとも2つ以上の前記第1接触孔を通じて前記接触補助部材と接続されることを特徴とする請求項18に記載の薄膜トランジスタ表示板の製造方法。

【請求項 20】

前記保護膜は、無機膜及び有機膜を含む多重膜で形成することを特徴とする請求項18に記載の薄膜トランジスタ表示板の製造方法。

【請求項 21】

前記保護膜は、無機膜から成る単一膜で形成することを特徴とする請求項18に記載の薄膜トランジスタ表示板の製造方法。

【請求項 22】

前記第1接触孔は直径が3～6 μmであり、隣接する前記第1接触孔間は6～8 μm離隔されることを特徴とする請求項18に記載の薄膜トランジスタ表示板の製造方法。

【請求項 23】

前記腐蝕防止層は、モリブデン系の金属、銅系の金属、チタン系の金属、及びクロム系の金属の内から選択される少なくとも何れか一つの系の金属で形成することを特徴とする請求項18に記載の薄膜トランジスタ表示板の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、薄膜トランジスタ表示板及びその製造方法に関し、特に、可撓性印刷回路基板と薄膜トランジスタ基板の連結部の金属の露出面積を最少化して腐蝕に対する余裕(margin)を向上させ製品の安定な信頼性を確保することのできる薄膜トランジスタ表示板及びその製造方法に関する。

【背景技術】

【0002】

液晶表示装置は、現在最も広く使用されている平板表示装置のうちの一つであって、電場を生成する電界生成電極とその間の液晶層を含む。このような液晶表示装置では、二つの電界生成電極に電圧を印加して液晶層を挟んで電界を形成することによって液晶分子の配向を決定して入射光の偏光を調節して画像を表示する。この時、薄膜トランジスタは電極に印加される信号を制御することに使用される。

【0003】

薄膜トランジスタは、ゲート線を通じて伝えられる走査信号によってデータ線を通じて伝えられる画像信号を画素電極に伝達又は遮断するスイッチング素子としての役割を果たす。

薄膜トランジスタに適正な電圧印加と電氣的接続を行うためには、可撓性印刷回路基板及びICと薄膜トランジスタ基板の回路部パッド側との接続が重要である。このような接続時の接続部分の金属には腐蝕が発生するという問題がある。

【発明の開示】

【発明が解決しようとする課題】

【0004】

そこで、本発明は上記従来 of 薄膜トランジスタ表示板及びその製造方法における問題点に鑑みてなされたものであって、本発明の目的は、可撓性印刷回路基板と薄膜トランジスタ基板の連結部の金属の露出面積を最少化して腐蝕に対する余裕(margin)を向上させ製品の安定な信頼性を確保することのできる薄膜トランジスタ表示板及びその製造方法を提供することにある。

【課題を解決するための手段】

【0005】

上記目的を達成するために本発明では、可撓性印刷回路基板と薄膜トランジスタ基板の

10

20

30

40

50

連結部の保護膜を多孔構造の保護膜で形成される薄膜トランジスタ表示板を提案する。

また、可撓性印刷回路基板と薄膜トランジスタ基板の連結部に腐蝕防止層を形成し、多孔構造の保護膜を形成した薄膜トランジスタ表示板を提案する。

【0006】

より詳しくは、上記目的を達成するためになされた本発明による薄膜トランジスタ表示板は、基板と、前記基板上に形成され、ゲート線端部を含むゲート線と、前記ゲート線上に形成されるゲート絶縁膜と、前記ゲート絶縁膜上に形成される半導体層と、前記半導体層上に形成されるデータ線及びドレイン電極と、前記データ線及び前記ドレイン電極上に形成され、前記ゲート線端部を露出させる複数の第1接触孔を有する保護膜と、前記ドレイン電極と接続される画素電極と、前記複数の第1接触孔を通じて前記ゲート線端部と接続される接触補助部材とを有し、前記ゲート線端部の各々は少なくとも2つ以上の前記第1接触孔を通じて前記接触補助部材各々と接続されることを特徴とする。

10

【0007】

前記保護膜は、無機膜及び有機膜を含む多重膜から成ることが好ましい。

前記保護膜は無機膜から成る単一膜であってもよい。

前記第1接触孔は直径が3～6μmであり、隣接する前記第1接触孔間は6～8μm離隔されることが好ましい。

前記ゲート絶縁膜は第2接触孔を有し、前記ゲート線端部の一部を露出させる2つ以上の前記第1接触孔は一つの第2接触孔内に位置することが好ましい。

【0008】

20

上記目的を達成するためになされた本発明による薄膜トランジスタ表示板の製造方法は、基板上にゲート線端部を含むゲート線を形成する段階と、前記ゲート線上にゲート絶縁膜を形成する段階と、前記ゲート線端部に前記ゲート絶縁膜の一部をエッチングして前記ゲート線端部を露出させる第2接触孔を形成する段階と、前記ゲート絶縁膜上に半導体層を形成する段階と、前記半導体層上にデータ線及びドレイン電極を形成する段階と、前記データ線及びドレイン電極上に保護膜を形成する段階と、前記ゲート線端部に前記保護膜の一部をエッチングして前記ゲート線端部を露出させる複数の第1接触孔を形成する段階と、前記ドレイン電極と接続される画素電極と、前記複数の第1接触孔を通じて前記ゲート線端部と接続される接触補助部材とを形成する段階とを有することを特徴とする。

【0009】

30

前記ゲート線端部の各々は少なくとも2つ以上の前記第1接触孔を通じて前記接触補助部材と接続されることが好ましい。

前記保護膜は、無機膜及び有機膜を含む多重膜で形成することが好ましい。

前記保護膜は無機膜から成る単一膜で形成してもよい。

前記第1接触孔は直径が3～6μmであり、隣接する前記第1接触孔間は6～8μm離隔して形成されることが好ましい。

前記ゲート線端部の一部を露出させる2つ以上の前記第1接触孔は一つの第2接触孔内に位置するよう形成されることが好ましい。

【0010】

40

また、上記目的を達成するためになされた本発明による薄膜トランジスタ表示板は、基板と、前記基板上に形成され、ゲート線端部を含むゲート線と、前記ゲート線上に形成され、前記ゲート線端部を露出させる第2接触孔を有するゲート絶縁膜と、前記ゲート絶縁膜上に形成される半導体層と、前記半導体層上に形成されるデータ線及びドレイン電極と、前記ゲート絶縁膜上に形成され、前記第2接触孔を通じて前記ゲート線端部と接続される腐蝕防止層と、前記データ線、ドレイン電極及び腐蝕防止層上に形成され、前記腐蝕防止層を露出させる複数の第1接触孔を有する保護膜と、前記ドレイン電極と接続される画素電極と、前記複数の第1接触孔を通じて前記腐蝕防止層と接続される接触補助部材とを有することを特徴とする。

【0011】

前記腐蝕防止層は少なくとも2つ以上の前記第1接触孔を通じて前記接触補助部材と連

50

結されることが好ましい。

前記保護膜は、無機膜及び有機膜を含む多重膜から成ることが好ましい。

前記保護膜は無機膜から成る単一膜であってもよい。

前記第1接触孔は直径が3～6 μmであり、隣接する前記第1接触孔間は6～8 μm離隔されることが好ましい。

前記腐蝕防止層は、モリブデン系の金属、銅系の金属、チタン系の金属、及びクロム系の金属の内から選択される少なくとも何れか一つの系の金属から成ることが好ましい。

#### 【0012】

また、上記目的を達成するためになされた本発明による薄膜トランジスタ表示板の製造方法は、基板上にゲート線端部を含むゲート線を形成する段階と、前記ゲート線上にゲート絶縁膜を形成する段階と、前記ゲート線端部に前記ゲート絶縁膜の一部をエッチングして前記ゲート線端部を露出させる第2接触孔を形成する段階と、前記ゲート絶縁膜上に半導体層を形成する段階と、前記半導体層上にデータ線及びドレイン電極及び前記第2接触孔を通じて前記ゲート線端部と接続される腐蝕防止層を形成する段階、前記データ線及びドレイン電極上に保護膜を形成する段階と、前記データ線、ドレイン電極及び腐蝕防止層上に前記保護膜の一部をエッチングして前記ゲート線端部を露出させる複数の第1接触孔を形成する段階と、前記ドレイン電極と連結される画素電極と、前記複数の第1接触孔を通じて前記腐蝕防止層と接続される接触補助部材とを形成する段階とを有することを特徴とする。

10

#### 【0013】

前記腐蝕防止層は少なくとも2つ以上の前記第1接触孔を通じて前記接触補助部材と接続されることが好ましい。

20

前記保護膜は、無機膜及び有機膜を含む多重膜で形成することが好ましい。

前記保護膜は無機膜から成る単一膜で形成してもよい。

前記第1接触孔は直径が3～6 μmであり、隣接する前記第1接触孔間は6～8 μm離隔されることが好ましい。

前記腐蝕防止層は、モリブデン系の金属、銅系の金属、チタン系の金属、及びクロム系の金属の内から選択される少なくとも何れか一つの系の金属で形成することが好ましい。

#### 【発明の効果】

#### 【0014】

本発明に係る薄膜トランジスタ表示板及びその製造方法によれば、可撓性印刷回路基板と薄膜トランジスタ表示板との接続時接続部に多孔構造の保護膜を形成して多孔構造で接続することによって、接続部の金属露出を最少化して腐蝕に対する余裕(margin)を向上させることができるという効果がある。

30

また、可撓性印刷回路基板と薄膜トランジスタ表示板との接続部の上部への加圧時ITO膜クラックを防止することができて、多孔構造の保護膜によりクラックによる電流経路を遮断できるという効果がある。

#### 【発明を実施するための最良の形態】

#### 【0015】

次に、本発明に係る薄膜トランジスタ表示板及びその製造方法を実施するための最良の形態の具体例を図面を参照しながら説明する。

40

#### 【0016】

図面において複数層及び領域を明確に表現するために厚さを拡大して示した。明細書全体を通じて類似の部分については同一の図面符号で示すものとする。層、膜、領域、板などの部分が他の部分の“上”にあるとする時、これは他の部分の“直上”にある場合だけでなく、その中間にまた他の部分がある場合も含む。反対にある部分が他の部分の“直上”にあるとする時には中間に他の部分がないことを意味する。

#### 【0017】

以下、図1～図3を参照して本発明の一実施形態による薄膜トランジスタ表示板について詳細に説明する。

50

図1は本発明の一実施形態による薄膜トランジスタ表示板の配置図であり、図2及び図3は各々図1の薄膜トランジスタ表示板をII-II'線及びIII-III'線に沿って切断した断面図である。

【0018】

透明なガラス又はプラスチックなどで作られた絶縁基板110上に複数のゲート線121及び複数の維持電極線131が形成されている。

ゲート線121は、ゲート信号を伝達して主に横方向にのびている。各ゲート線121は下に突出した複数のゲート電極124と他の層又は外部駆動回路との接続のために面積が広い端部129を含む。ゲート信号を生成するゲート駆動回路(図示せず)は絶縁基板110上に付着される可撓性印刷回路フィルム(図示せず)上に装着されたり、絶縁基板110上に直接装着されたり、絶縁基板110上に集積することもできる。ゲート駆動回路が絶縁基板110上に集積されている場合ゲート線121が延長されてこれと直接接続されてもよい。

10

【0019】

維持電極線131は所定の電圧が印加され、ゲート線121と殆ど並んでのびた幹線とこれから分かれた複数対の維持電極(133a、133b)を含む。維持電極線131の各々は隣接した二つのゲート線121の間に位置し、幹線は二つのゲート線121のうちの下側に近い。維持電極(133a、133b)の各々は、幹線と連結された固定端とその反対側の自由端を有している。一方、維持電極(133b)の固定端は面積が広く、その自由端は直線部分と屈曲部分の二股に分かれる。しかしながら、維持電極線131の形状及び配置は多様に変形できる。

20

【0020】

ゲート線121及び維持電極線131は、アルミニウム(Al)やアルミニウム合金などのアルミニウム系金属を含む下部膜(124p、131p、133ap、133bp)とモリブデン(Mo)やモリブデン合金などのモリブデン系金属、銅(Cu)や銅合金などの銅系金属又はチタン(Ti)や窒化チタン(TiN)のようなチタン系の金属を含む上部膜(124q、131q、133aq、133bq)で作られる。

アルミニウム合金としてはアルミニウムにネオジム(Nd)が所定量添加されているアルミニウム-ネオジム(Al-Nd)を使用してもよい。下部膜(124p、131p、133ap、133bp)の厚さは約1000~5000であつてもよく、上部膜(124q、131q、133aq、133bq)の厚さは約50~2000であつてもよい。

30

【0021】

図2及び図3でゲート電極124及び維持電極線131に対して下部膜は英文字pを、上部膜は英文字qを図面符号の末に付けて示すものとする。

ゲート線121及び維持電極線131の側面は、絶縁基板110面に対して傾いており、その傾斜角は約30°~約80°であることが好ましい。

ゲート線121及び維持電極線131上には窒化珪素(SiN<sub>x</sub>)又は酸化珪素(SiO<sub>x</sub>)などで作られたゲート絶縁膜140が形成されている。

ゲート絶縁膜140上には、非晶質シリコン(a-Si)を含む複数の線状半導体151が形成されている。

40

【0022】

線状半導体151は主に縦方向にのびており、ゲート電極124に向かって延長され出た複数の突出部154を含む。線状半導体151はゲート線121及び維持電極線131近傍で幅が広くなり、これらを幅広く覆っている。

線状半導体151上には、複数の線状及び島型オーミックコンタクト部材163、165が形成されている。線状及び島型オーミックコンタクト部材163、165は燐(P)などのn型不純物が高濃度でドーピングされているn<sup>+</sup>水素化非晶質シリコンなどの物質で作られたりシリサイドで作られてもよい。

線状半導体151と線状及び島型オーミックコンタクト部材163、165の側面また

50

絶縁基板 110 面に対して傾いており、傾斜角は  $30^{\circ} \sim 80^{\circ}$  程度である。

線状及び島型オーミックコンタクト部材 163、165 及びゲート絶縁膜 140 上には複数のデータ線 171 と複数のドレイン電極 175 が形成されている。

#### 【0023】

データ線 171 はデータ信号を伝達し、主に縦方向にのびてゲート線 121 と交差する。各データ線 171 はまた維持電極線 131 と交差し、隣接した維持電極 (133a、133b) 集合の間に形成される。各データ線 171 はゲート電極 124 に向かってのびた複数のソース電極 173 と他の層又は外部駆動回路との接続のために面積が広い端部 179 を含む。データ信号を生成するデータ駆動回路 (図示せず) は、絶縁基板 110 上に付着される可撓性印刷回路フィルム (図示せず) 上に装着されたり、絶縁基板 110 上に直接装着されたり、絶縁基板 110 に直接集積することができる。データ駆動回路が絶縁基板 110 上に集積される場合、データ線 171 が延長されてこれと直接接続してもよい。

ドレイン電極 175 は、データ線 171 と分離されており、ゲート電極 124 を中心にソース電極 173 と対向する。各ドレイン電極 175 は面積が広い一側端部と棒状である他側端部を有している。広い端部は維持電極線 131 と重畳し、棒状端部は U 字型に曲がったソース電極 173 で一部囲まれている。

#### 【0024】

一つのゲート電極 124、一つのソース電極 173 及び一つのドレイン電極 175 は線状半導体 151 の突出部 154 と一緒に一つの薄膜トランジスタ (TFET) を構成し、薄膜トランジスタのチャンネルはソース電極 173 とドレイン電極 175 の間の突出部 154 に形成される。

#### 【0025】

データ線 171 及びドレイン電極 175 は下部膜 (171p、175p)、中間膜 (171q、175q) 及び上部膜 (171r、175r) を含む三重膜構造を有する。下部膜 (171p、175p) は純粋モリブデン又は窒化モリブデン (MoN)、モリブデン - ニオブウム (MoNb)、モリブデン - バナジウム (MoV)、モリブデン - チタン (MoTi)、モリブデン - タングステン (MoW) などのモリブデン合金などのモリブデン系の金属、又はチタン (Ti) や窒化チタン (TiN) などのチタン系の金属で作られて、中間膜 (171q、175q) は比抵抗が低いアルミニウム又はアルミニウム - ネオジム (AlNd) などのアルミニウム合金で作られて、上部膜 (171r、175r) は ITO や IZO との接触特性に優れた純粋モリブデン又は窒化モリブデン (MoN)、モリブデン - ニオブウム (MoNb)、モリブデン - バナジウム (MoV)、モリブデン - チタン (MoTi)、モリブデン - タングステン (MoW) などのモリブデン合金などのモリブデン系の金属又はチタン (Ti) や窒化チタン (TiN) などのチタン系の金属で作られる。

#### 【0026】

図 2 及び図 3 でソース電極 173 及び端部 179 を含むデータ線 171 及びドレイン電極 175 に対して下部膜は英文字 p を、中間膜は英文字 q を、上部膜は英文字 r を図面符号の末に付けて示すものとする。

データ線 171 及びドレイン電極 175 またその側面が基板 110 面に対し  $30^{\circ} \sim 80^{\circ}$  程度の傾斜角に傾いていることが好ましい。

#### 【0027】

線状及び島型オーミックコンタクト部材 163、165 はその下の線状半導体 151 とその上のデータ線 171 及びドレイン電極 175 の間にだけ存在し、これらの間の接触抵抗を低くする。大部分の所では線状半導体 151 の幅がデータ線 171 の幅より狭くなるが、上述したようにゲート線 121 と出会う部分で幅が広くなり、表面の形状 (profile) をスムーズにすることによってデータ線 171 が断線することを防止する。線状半導体 151 には、ソース電極 173 とドレイン電極 175 の間を始めとしてデータ線 171 及びドレイン電極 175 で遮らないで露出した部分がある。

#### 【0028】

10

20

30

40

50



データ線 171、ドレイン電極 175 及び露出した半導体の突出部 154 部分上には保護膜 180 が形成されている。保護膜 180 は、有機膜の優れた絶縁特性を生かしながらも露出された線状半導体 151 部分に害にならないように下部無機膜 (180p) と上部有機膜 (180q) の二重膜構造を有する。しかしながら、保護膜 180 は無機膜から成る単一膜構造であってもよい。

#### 【0029】

ここで、保護膜 180 は接触補助部材 81 とゲート線 121 の端部 129 との接続部分にゲート線 121 端部 129 の露出を最少化するために多孔構造 (180r) で形成する。

保護膜 180 には、データ線 171 の端部 179 とドレイン電極 175 を各々露出する複数の接触孔 182、185 が形成されており、保護膜 180 とゲート絶縁膜 140 にはゲート線 121 の端部 129 を露出する複数の接触孔 181 が形成されており、維持電極 (133b) 固定端近傍の維持電極線 131 の一部を露出する複数の接触孔 184 が形成されている。

#### 【0030】

保護膜 180 上には複数の画素電極 191、複数の接続橋 84 及び複数の接触補助部材 81、82 が形成されている。これらはITO又はIZOなどの透明な導電物質やアルミニウム、銀又はその合金などの反射性金属でも形成可能である。

#### 【0031】

画素電極 191 は、接触孔 185 を通じてドレイン電極 175 と物理的・電氣的に接続されており、ドレイン電極 175 からデータ電圧が印加される。データ電圧が印加された画素電極 191 は共通電圧が印加される他の表示板 (図示せず) の共通電極 (図示せず) と一緒に電場を生成することによって二つの電極の間の液晶層 (図示せず) の液晶分子の配向方向を決定する。画素電極 191 と共通電極はキャパシタ (以下、“液晶キャパシタ” とする) を構成して薄膜トランジスタが遮断した後にも印加された電圧を維持する。

#### 【0032】

画素電極 191 は、維持電極 (133a、133b) を始めとした維持電極線 131 と重畳する。画素電極 191 及びこれと電氣的に接続されたドレイン電極 175 が維持電極線 131 と重畳して形成されるキャパシタをストレージキャパシタとして、ストレージキャパシタは液晶キャパシタの電圧維持能力を強化する。

#### 【0033】

接触補助部材 81、82 は各々接触孔 181、182 を通じてゲート線 121 の端部 129 及びデータ線 171 の端部 179 と接続される。ここで、ゲート線 121 の端部 129 との接続部分の保護膜 180 は多孔構造 (180r) で形成されるために、接触補助部材 81 とゲート線 121 の端部 129 と接続時、多孔構造で接続されてゲート線 121 の端部 129 の露出を最少化して腐蝕に対する余裕 (margin) を向上させる。

#### 【0034】

接触補助部材 81、82 はデータ線 171 及びゲート線 121 の端部 179、129 と外部装置との接着性を補完してこれらを保護する。

接続橋 84 はゲート線 121 を横切って、ゲート線 121 を間に置いて反対側に位置する接触孔 184 を通じて維持電極線 131 の露出した部分と維持電極 (133b) の自由端の露出した端部とを接続している。維持電極 (133a、133b) を始めとした維持電極線 131 は接続橋 84 と一緒にゲート線 121 やデータ線 171 又は薄膜トランジスタの欠陥を修理する場合に使用してもよい。

#### 【0035】

次に、図 1 ~ 図 3 に示した薄膜トランジスタ表示板を製造する方法について図 4 ~ 図 5 を参照して詳細に説明する。

図 4、図 7、図 10 及び図 13 は本発明の一実施形態による薄膜トランジスタ表示板の製造方法を説明するために順次に示した配置図であり、図 5 及び図 6 は、図 4 の薄膜トランジスタ表示板を V-V' 線及び VI-VI' 線に沿って切断した断面図であり、図 8 及

10

20

30

40

50

び図9は、図7の薄膜トランジスタ表示板をV I I I - V I I I ' 線及びI X - I X ' 線に沿って切断した断面図である。また、図11及び図12は、図10の薄膜トランジスタ表示板をX I - X I ' 線及びX I I - X I I ' 線に沿って切断した断面図であり、図14及び図15は、図13の薄膜トランジスタ表示板をX I V - X I V ' 線及びX V - X V ' 線に沿って切断した断面図である。

【0036】

まず、透明ガラス又はプラスチックなどから成る絶縁基板110上にアルミニウム - ネオジム ( A l N d ) で作られた下部膜及びモリブデン ( M o ) 系又は銅 ( C u ) 系の金属で作られた上部膜を順次に積層する。

次に、図4～図6に示すように、下部膜及び上部膜を湿式エッチングしてゲート電極124 ( 124 p、124 q ) 及び端部129 ( 129 p、129 q ) を含む複数のゲート線121と維持電極 { 133 a ( 133 a p、133 a q )、133 b ( 133 b p、133 b q ) } を含む複数の維持電極線131 ( 131 p、131 q ) を形成する。

【0037】

次に、ゲート線121及び維持電極線131上に窒化珪素 ( S i N <sub>x</sub> ) などで作られたゲート絶縁膜140、不純物がドーピングされない真性非晶質シリコン ( a - S i ) 層及び不純物がドーピングされた非晶質シリコン ( n<sup>+</sup> a - S i ) 層をプラズマ化学気相蒸着 ( P E C V D ) で形成する。

【0038】

続いて、図7～図9に示すように、不純物がドーピングされた非晶質シリコン及び真性非晶質シリコンをフォトリソグラフィ工程でエッチングして、ゲート絶縁膜140、複数の突出部154を含む線状 ( 真性 ) 半導体 ( 層 ) 151及び複数の不純物半導体パターンを含む不純物がドーピングされた非晶質シリコン層160を形成する。

【0039】

その次に、図10～図12に示すように、不純物がドーピングされた非晶質シリコン層160上にモリブデン系の金属で作られた下部モリブデン層、アルミニウム系の金属で作られたアルミニウム層、及びモリブデン系の金属で作られた上部モリブデン層を含むデータ金属層をスパッタリング方法で順次に積層した後、下部モリブデン層、アルミニウム層及び上部モリブデン層を湿式エッチングして、ソース電極173及び端部179を含むデータ線171及びドレイン電極175を形成する。

【0040】

次に、ソース電極173及びドレイン電極175で覆われず露出している不純物半導体層 ( 非晶質シリコン層 ) 160を除去して複数の線状オーミックコンタクト層163と複数の島型オーミックコンタクト層165を完成する一方、その下の ( 真性 ) 線状半導体151の突出部154部分を露出させる。この時、露出した ( 真性 ) 線状半導体151の突出部154部分の表面を安定化させるために酸素 ( O<sub>2</sub> ) プラズマを実施する。

【0041】

次に、図13～図15に示すように保護膜180を形成する。保護膜180は、有機膜の優れた絶縁特性を生かしながらも露出した線状半導体151部分に害にならないように下部無機膜 ( 180 p ) と上部有機膜 ( 180 q ) の二重膜構造を有する。しかしながら、保護膜180は無機膜で作られた単一膜構造であってもよい。

【0042】

次に、保護膜180上に感光膜をコーティングした後、光マスクを通じて感光膜に光を照射した後、現像して複数の接触孔181、182、184、185を形成する。接触補助部材81とゲート線121の端部129との接続時、ゲート線121の端部129の露出を最少化することができるようにゲート線121の端部129の接触孔181の保護膜180を多孔構造 ( 180 r ) で形成する。

【0043】

次に、図1～図3に示すように、保護膜180上にITOなどの透明導電層をスパッタリングで積層した後、パターニングして、画素電極191、接触補助部材81、82及び

10

20

30

40

50

接続橋 84 を形成する。

【0044】

以下、図 16 ~ 図 30 を参照して本発明の他の実施形態による薄膜トランジスタ表示板について説明する。

図 16 は本発明の他の実施形態による薄膜トランジスタ表示板の配置図であり、図 17 及び図 18 は、図 16 の薄膜トランジスタ表示板を X V I I - X V I I ' 線に沿って切断した断面図、及び X V I I I - X V I I I ' 線に沿って切断した断面図である。

【0045】

本実施形態による薄膜トランジスタ表示板の構造は、図 1 ~ 図 3 に示したものと殆ど同一である。

絶縁基板 110 上にゲート電極 124 及び端部 129 を有する複数のゲート線 121 及び維持電極 (133a、133b) を有する複数の維持電極線 131 が形成されており、その上にゲート絶縁膜 140、突出部 154 を含む複数の線状半導体 151、突出部を有する複数の線状オーミックコンタクト部材 163 及び複数の島型オーミックコンタクト部材 165 が順次に形成されている。

【0046】

オーミックコンタクト部材 (163、165) 上にはソース電極 173 及び端部 179 を含む複数のデータ線 171、複数のドレイン電極 175 が形成されており、その上に保護膜 180 が形成されている。保護膜 180 は、有機膜の優れた絶縁特性を生かしながらも露出した線状半導体 151 部分の害にならないように下部無機膜 (180p) と上部有機膜 (180q) の二重膜構造を有する。また、保護膜 180 は無機膜から成る単一膜構造であってもよい。

【0047】

しかしながら、本実施形態による薄膜トランジスタ表示板は、図 1 ~ 図 3 に示した薄膜トランジスタ表示板と相違して、可撓性印刷回路基板と薄膜トランジスタ表示板との接続時、電位差を減らすために下部ゲート絶縁膜 140 の一部をエッチングしてゲート線 121 の端部 129 を一部を露出させ、露出したゲート線 121 の端部 129 を覆うように腐蝕防止層 178 を形成する。腐蝕防止層 178 はモリブデンやモリブデン合金などのモリブデン系の金属、銅や銅合金などの銅系の金属、チタンやチタン合金などのチタン系の金属又はクロムやクロム合金などのクロム系の金属で形成してもよい。

【0048】

そして、保護膜 180 は接触補助部材 81 と腐蝕防止層 178 の接続時、腐蝕防止層 178 の露出を最少化するために多孔構造 (180r) の接触孔を有する。保護膜 180 及びゲート絶縁膜 140 には複数の接触孔 181、182、184、185 が形成されており、その上には複数の画素電極 191、複数の接触補助部材 81、82 及び複数の接続橋 84 が形成されている。

【0049】

保護膜 180 に形成される接触孔が多孔構造 (180r) を有するために、接触補助部材 81 と腐蝕防止層 178 と接続時、多孔構造で接続されて腐蝕防止層 178 の露出を最少化して腐蝕に対する余裕 (margin) を向上させる。

【0050】

次に、本発明の他の実施形態による薄膜トランジスタ表示板の製造方法を図 19 ~ 図 30 を参照して説明する。

図 19、図 22、図 25 及び図 28 は本発明の他の実施形態による薄膜トランジスタ表示板の製造方法を説明するために順次に示した配置図であり、図 20 及び図 21 は、図 19 の薄膜トランジスタ表示板を X X - X X ' 線に沿って切断した断面図、及び X X I - X X I ' 線に沿って切断した断面図であり、図 23 及び図 24 は、図 22 の薄膜トランジスタ表示板を X X I I I - X X I I I ' 線に沿って切断した断面図、及び X X I V - X X I V ' 線に沿って切断した断面図である

また、図 26 及び図 27 は、図 25 の薄膜トランジスタ表示板を X X V I - X X V I ' 線

10

20

30

40

50

線に沿って切断した断面図、及び X X V I I - X X V I I ' 線に沿って切断した断面図であり、図 29 及び図 30 は、図 28 の薄膜トランジスタ表示板を X X V I I I - X X V I I I ' 線に沿って切断した断面図、及び X X X - X X X ' 線に沿って切断した断面図である。

【0051】

まず、図 19 ~ 図 21 に示すように、透明ガラス又はプラスチックなどで作られた絶縁基板 110 上にアルミニウム - ネオジウム ( A l N d ) で作られた下部膜及びモリブデン ( M o ) 系又は銅 ( C u ) 系金属の金属で作られた上部膜を順次に積層する。

次に、下部膜及び上部膜を湿式エッチングしてゲート電極 124 ( 124 p、124 q ) 及び端部 129 ( 129 p、129 q ) を含む複数のゲート線 121 と維持電極 { 133 a ( 133 a p、133 a q )、133 b ( 133 b p、133 b q ) } を含む複数の維持電極線 131 ( 131 p、131 q ) を形成する。

10

【0052】

次に、図 22 ~ 図 24 に示すように、不純物がドーピングされた非晶質シリコン及び真性非晶質シリコンをフォトリソグラフィ工程でエッチングして、ゲート絶縁膜 140、複数の突出部 154 を含む線状 ( 真性 ) 半導体 ( 層 ) 151 及び複数の不純物半導体パターンを含む不純物がドーピングされた非晶質シリコン層 160 を形成する。

【0053】

その次に、図 25 ~ 図 27 に示すように、ゲート線 121 端部 129 上のゲート絶縁膜 140 をエッチングして、ゲート線 121 の端部 129 を露出させた後、不純物がドーピングされた非晶質シリコン層 160 上に露出したゲート線 121 の端部 129 上にモリブデン系の金属をスパッタリング方法で積層してデータ金属層を形成する、次に、データ金属層をフォトリソグラフィ工程でエッチングして、ソース電極 173 及び端部 179 を含むデータ線 171、ドレイン電極 175 及び腐蝕防止層 178 を形成する。

20

【0054】

次に、ソース電極 173 及びドレイン電極 175 で覆われず露出した不純物半導体層 ( 非晶質シリコン層 ) 160 を除去して複数の線状オーミックコンタクト層 163 と複数の島型オーミックコンタクト層 165 を完成する一方、その下の ( 真性 ) 線状半導体 151 の突出部 154 部分を露出させる。

【0055】

続いて、図 28 ~ 図 30 に示すように、データ線 171 及びドレイン電極 175 によって遮られない線状半導体 151 の突出部 154 を覆うように保護膜 180 を形成する。保護膜 180 は、有機膜の優れた絶縁特性を生かしながらも露出した線状半導体 151 部分に害にならないように下部無機膜 ( 180 p ) と上部有機膜 ( 180 q ) の二重膜構造を有する。しかしながら、保護膜 180 は無機膜から成る単一膜構造であってもよい。

30

【0056】

次に、保護膜 180 をフォトリソグラフィ工程でエッチングして複数の接触孔 181、182、184、185 を形成する。接触補助部材 81 と腐蝕防止層 178 との接続時、腐蝕防止層 178 の露出を最少化することができるように腐蝕防止層 178 の接触孔 181 を多孔構造 ( 180 r ) で形成する。

40

ここで下部無機膜 ( 180 p ) は、単一孔構造で形成して上部有機膜 ( 180 q ) だけ多孔構造で形成してもよい。この場合には、上部有機膜 ( 180 q ) を塗布する以前に下部無機膜 ( 180 p ) をフォトリソグラフィ工程でエッチングして単一孔構造の接触孔を形成し、その上に上部有機膜 ( 180 q ) を塗布して再びフォトリソグラフィ工程でエッチングして多孔構造の接触孔を形成する。

【0057】

最後に、図 16 ~ 図 18 に示すように、保護膜 180 上に I T O 又は I Z O などの透明な導電物質をスパッタリングで蒸着した後、パターンニングして、画素電極 191、接触補助部材 81、82 及び接続橋 84 を形成する。

【0058】

50

図 3 1 は、本発明の一実施形態による薄膜トランジスタ表示板と他の実施形態による薄膜トランジスタ表示板の多孔構造連結部を拡大して示した図面である。

図 3 1 に示すように、ゲート線 1 2 1 の端部 1 2 9 と接触補助部材 8 1 との接続又は腐蝕防止層 1 7 8 と接触補助部材 8 1 との接続部分でゲート線 1 2 1 の端部 1 2 9 又は腐蝕防止層 1 7 8 の露出を最少化するために接触孔を多孔構造 ( 1 8 0 r ) として形成した。多孔構造 ( 1 8 0 r ) で各孔の直径は 3 ~ 6  $\mu$ m であり、各孔間の距離は 6 ~ 8  $\mu$ m である。

【 0 0 5 9 】

尚、本発明は、上述の実施形態に限られるものではない。本発明の技術的範囲から逸脱しない範囲内で多様に変更実施することが可能である。

【図面の簡単な説明】

【 0 0 6 0 】

【図 1】本発明の一実施形態による薄膜トランジスタ表示板の配置図である。

【図 2】図 1 の薄膜トランジスタ表示板を I I - I I ' 線に沿って切断した断面図である。

。

【図 3】図 1 の薄膜トランジスタ表示板を I I I - I I I ' 線に沿って切断した断面図である。

【図 4】本発明の一実施形態による薄膜トランジスタ表示板の製造方法を説明するために順次に示した配置図である。

【図 5】図 4 の薄膜トランジスタ表示板を V - V ' 線に沿って切断した断面図である。

【図 6】図 4 の薄膜トランジスタ表示板を V I - V I ' 線に沿って切断した断面図である。

。

【図 7】本発明の一実施形態による薄膜トランジスタ表示板の製造方法を説明するために順次に示した配置図である。

【図 8】図 7 の薄膜トランジスタ表示板を V I I I - V I I I ' 線に沿って切断した断面図である。

【図 9】図 7 の薄膜トランジスタ表示板を I X - I X ' 線に沿って切断した断面図である。

。

【図 1 0】本発明の一実施形態による薄膜トランジスタ表示板の製造方法を説明するために順次に示した配置図である。

【図 1 1】図 1 0 の薄膜トランジスタ表示板を X I - X I ' 線に沿って切断した断面図である。

【図 1 2】図 1 0 の薄膜トランジスタ表示板を X I I - X I I ' 線に沿って切断した断面図である。

【図 1 3】本発明の一実施形態による薄膜トランジスタ表示板の製造方法を説明するために順次に示した配置図である。

【図 1 4】図 1 3 の薄膜トランジスタ表示板を X I V - X I V ' 線に沿って切断した断面図である。

【図 1 5】図 1 3 の薄膜トランジスタ表示板を X V - X V ' 線に沿って切断した断面図である。

【図 1 6】本発明の他の実施形態による薄膜トランジスタ表示板の配置図である。

【図 1 7】図 1 6 の薄膜トランジスタ表示板を X V I I - X V I I ' 線に沿って切断した断面図である。

【図 1 8】図 1 6 の薄膜トランジスタ表示板を X V I I I - X V I I I ' 線に沿って切断した断面図である。

【図 1 9】本発明の他の実施形態による薄膜トランジスタ表示板の製造方法を説明するために順次に示した配置図である。

【図 2 0】図 1 9 の薄膜トランジスタ表示板を X X - X X ' 線に沿って切断した断面図である。

【図 2 1】図 1 9 の薄膜トランジスタ表示板を X X I - X X I ' 線に沿って切断した断面

10

20

30

40

50

図である。

【図 2 2】本発明の他の実施形態による薄膜トランジスタ表示板の製造方法を説明するために順次に示した配置図である。

【図 2 3】図 2 2 の薄膜トランジスタ表示板を X X I I I - X X I I I ' 線に沿って切断した断面図である。

【図 2 4】図 2 2 の薄膜トランジスタ表示板を X X I V - X X I V ' 線に沿って切断した断面図である。

【図 2 5】本発明の他の実施形態による薄膜トランジスタ表示板の製造方法を説明するために順次に示した配置図である。

【図 2 6】図 2 5 の薄膜トランジスタ表示板を X X V I - X X V I ' 線に沿って切断した断面図である。

10

【図 2 7】図 2 5 の薄膜トランジスタ表示板を X X V I I - X X V I I ' 線に沿って切断した断面図である。

【図 2 8】本発明の他の実施形態による薄膜トランジスタ表示板の製造方法を説明するために順次に示した配置図である。

【図 2 9】図 2 8 の薄膜トランジスタ表示板を X X I X - X X I X ' 線に沿って切断した断面図である。

【図 3 0】図 2 8 の薄膜トランジスタ表示板を X X X - X X X ' 線に沿って切断した断面図である。

【図 3 1】本発明の一実施形態による薄膜トランジスタ表示板と他の実施形態による薄膜トランジスタ表示板の多孔構造接続部を拡大して示した図面である。

20

【符号の説明】

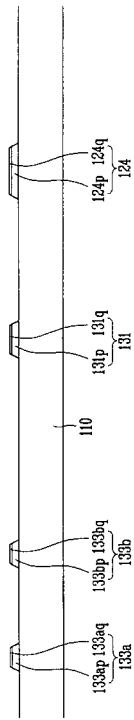
【0061】

8 1、8 2	接触補助部材	
1 1 0	絶縁基板	
1 2 1	ゲート線	
1 2 4	ゲート電極	
1 2 9	(ゲート線の)端部	
1 2 9 p、1 2 9 q	端部(下部膜及び上部膜)	
1 4 0	ゲート絶縁膜	30
1 7 1	データ線	
1 7 8	腐蝕防止層	
1 7 9	(データ線の)端部	
1 7 9 p、1 7 9 q、1 7 9 r	端部(下部膜、中間膜、及び上部膜)	
1 8 0	保護膜	
1 8 0 p、1 8 0 q	保護膜(下部膜及び上部膜)	
1 8 0 r	多孔構造	
1 8 1、1 8 2	接触孔	
1 9 1	画素電極	40

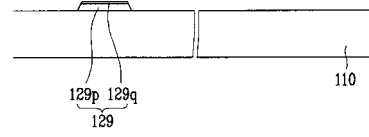
40



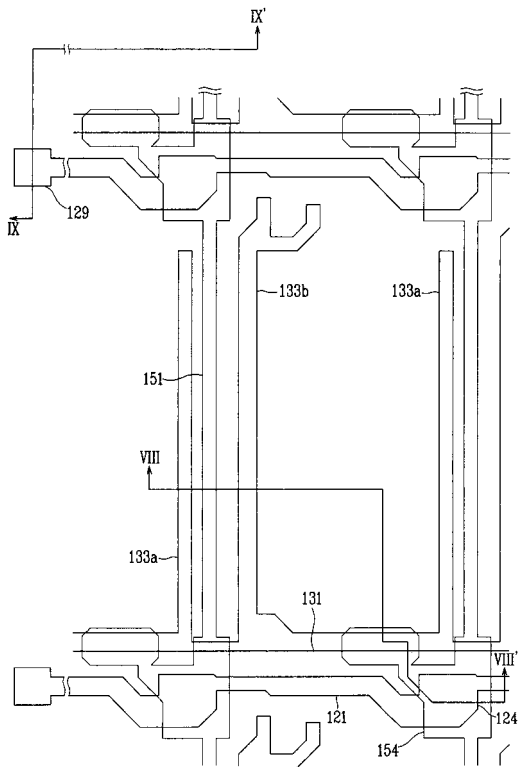
【 図 5 】



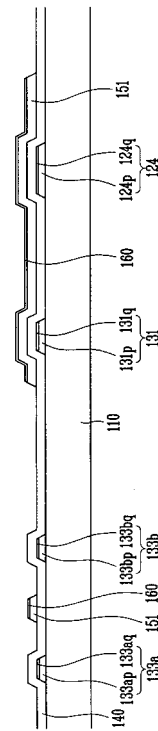
【 図 6 】



【 図 7 】

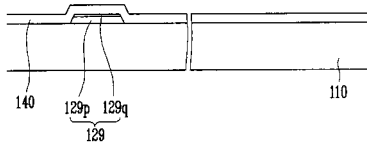


【 図 8 】

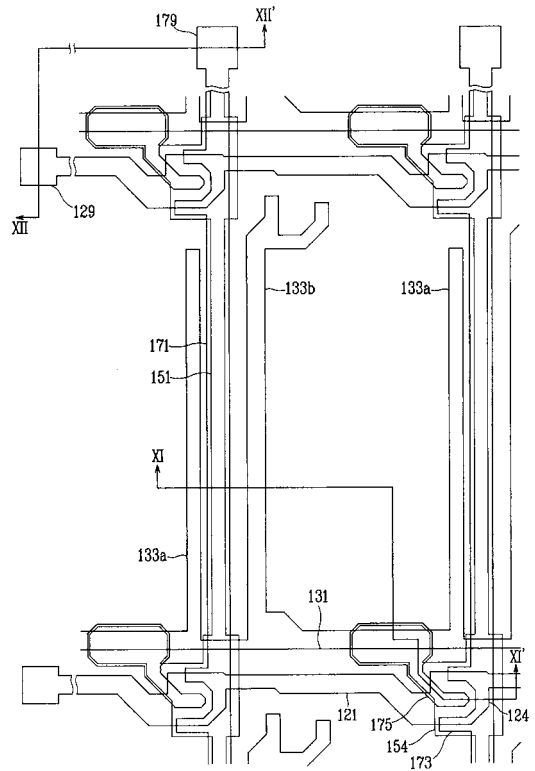




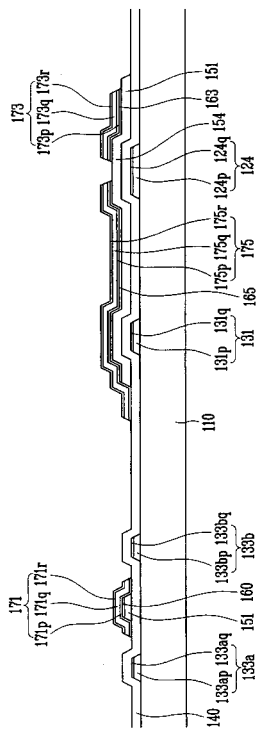
【 図 9 】



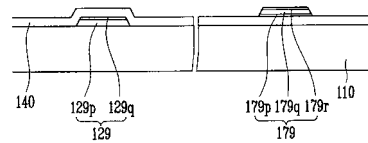
【 図 10 】



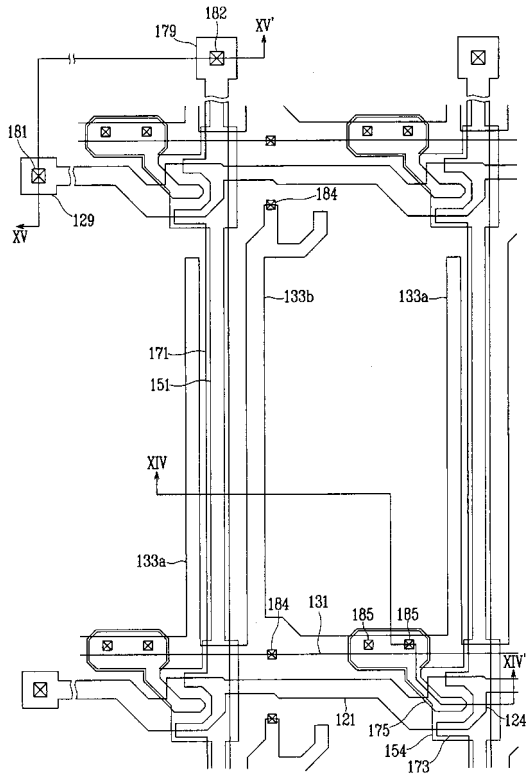
【 図 11 】



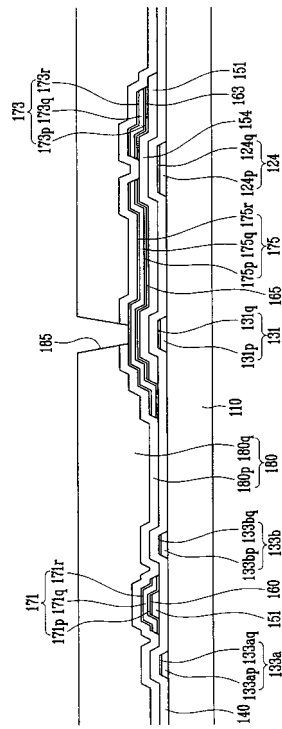
【 図 12 】



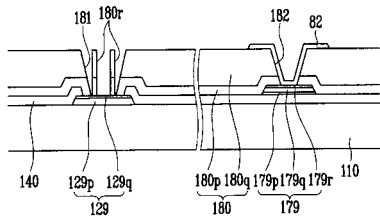
【図 13】



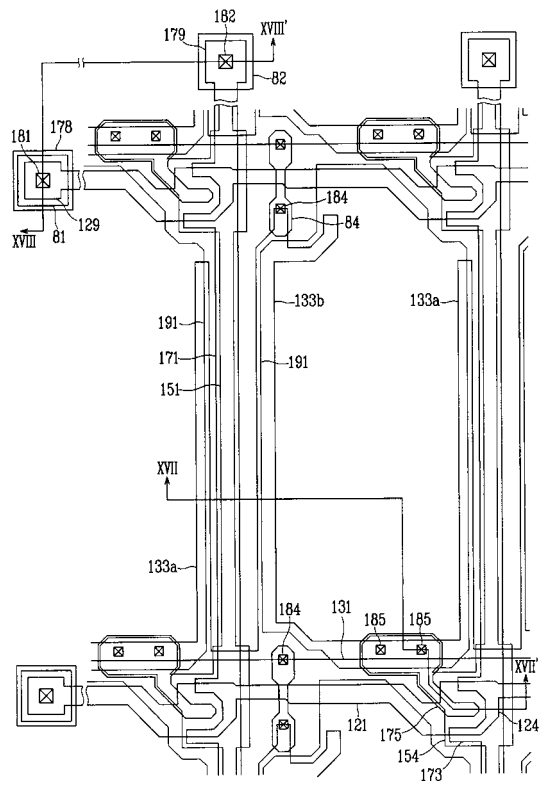
【図 14】



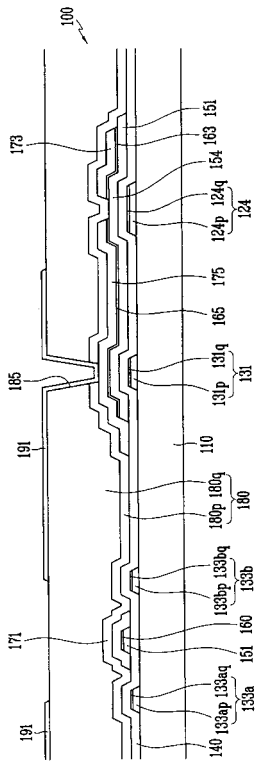
【図 15】



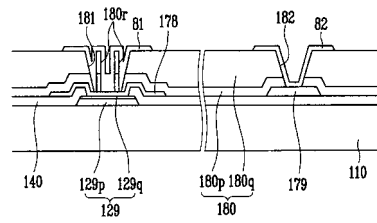
【図 16】



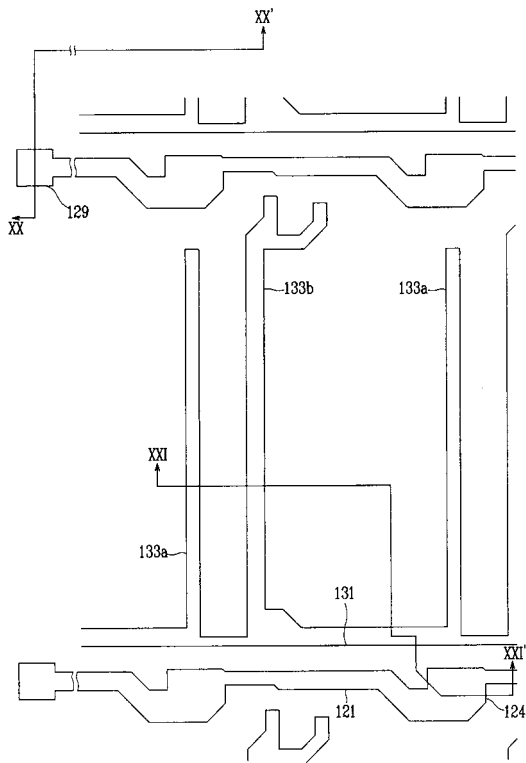
【 図 17 】



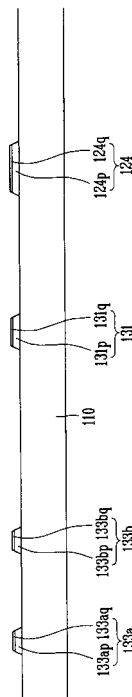
【 図 18 】



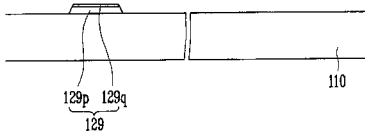
【 図 19 】



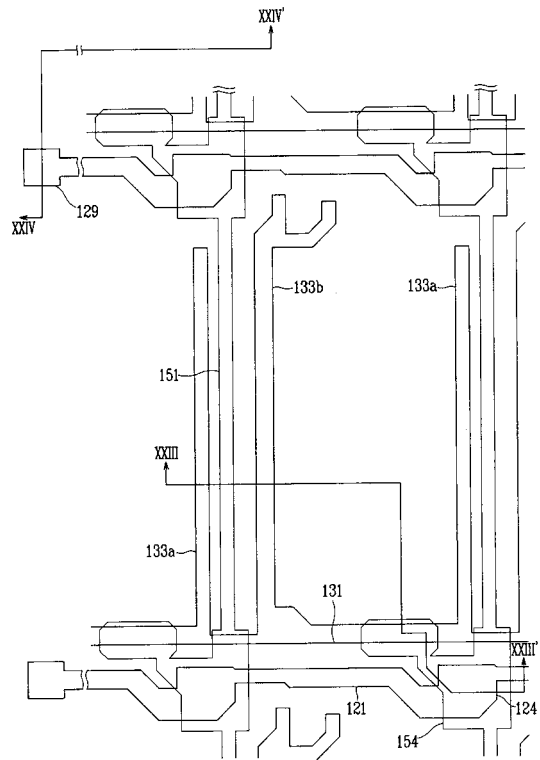
【 図 20 】



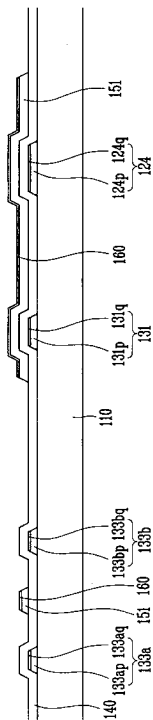
【 図 2 1 】



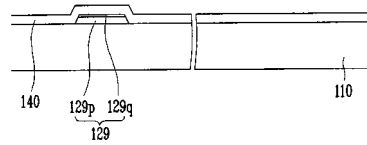
【 図 2 2 】



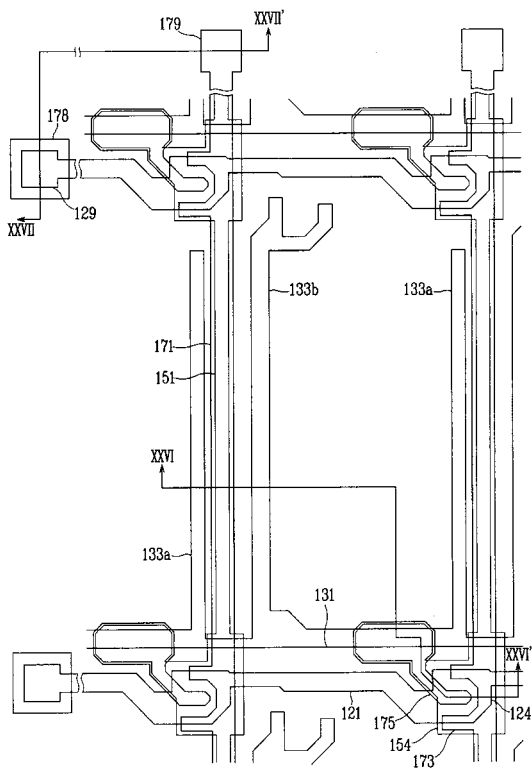
【 図 2 3 】



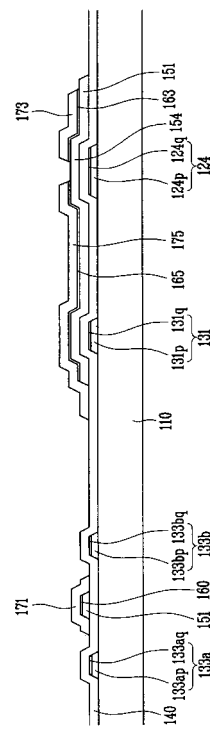
【 図 2 4 】



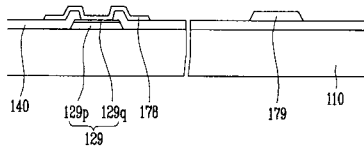
【 図 2 5 】



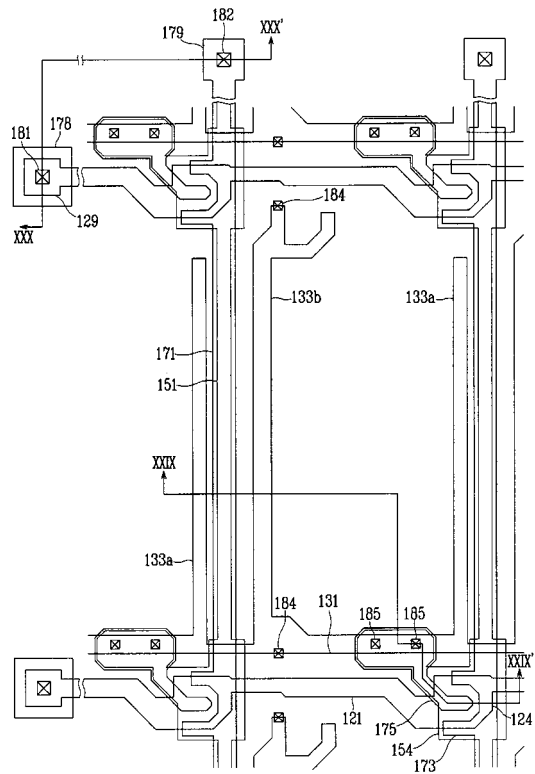
【 図 2 6 】



【 図 2 7 】



【 図 2 8 】





---

フロントページの続き

(51)Int.Cl. F I テーマコード(参考)  
G 0 9 F 9/30 3 3 0 Z

(72)発明者 柳 春 基

大韓民国 京畿道 華城市 餅店洞 クボンマウルウナムファストビルアパート 1 0 5 棟 1 2  
0 5 号

Fターム(参考) 2H092 GA28 GA40 GA45 GA50 JA24 JA34 JA37 JA41 JA45 JA46  
NA16 NA17 NA30  
5C094 AA31 BA03 BA43 CA19 DA13 DA15 DB01 DB05 GB10 JA08  
JA20  
5G435 AA14 BB12 CC09 EE41 EE47 HH12