

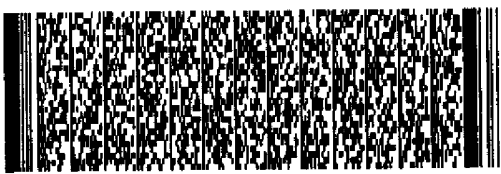
申請日期: 89 10 26	案號: 89102817	公告本
類別: HFSK 3/46		

(以上各欄由本局填註)

發明專利說明書

469758

一、 發明名稱	中文	雙面印刷電路板及三層以上之多層印刷電路板的製造方法
	英文	
二、 發明人	姓名 (中文)	1. 平澤裕 2. 山本拓也 3. 岩切健一郎 4. 中野修
	姓名 (英文)	1. 2. 3. 4.
	國籍	1. 日本 2. 日本 3. 日本 4. 日本
	住、居所	1. 日本國埼玉縣上尾市鎌倉橋656-2 2. 日本國埼玉縣上尾市鎌倉橋656-2 3. 日本國埼玉縣上尾市鎌倉橋656-2 4. 日本國埼玉縣上尾市鎌倉橋656-2
三、 申請人	姓名 (名稱) (中文)	1. 三井金屬鑛業股份有限公司
	姓名 (名稱) (英文)	1. 三井金屬鑛業株式会社
	國籍	1. 日本
	住、居所 (事務所)	1. 日本國東京都品川區大崎1丁目11番1號
	代表人 姓名 (中文)	1. 宮村真平
	代表人 姓名 (英文)	1.



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

日本 JP

1999/05/06 11-125400

有

有關微生物已寄存於

寄存日期

寄存號碼

無



五、發明說明 (1)

【發明所屬技術領域】

本發明係有關於一種印刷電路板之製造方法。更詳而言之，係有關於一種用以形成更微細間距 (fine pitch) 之電路圖案的印刷電路板之製造技術。

【發明背景】

近年來，伴隨著電子機器之小型化，所使用之印刷電路板亦愈趨多層化，且印刷電路板之電路寬、電路間隔也逐年微細化。伴隨上述現象而來的，是在印刷電路板形成時所使用的銅箔厚度被強烈要求須更薄。

在該印刷電路板中係使用鍍銅層壓板，該鍍銅層壓板係將由玻璃織物、牛皮紙、玻璃纖維不織布等含浸在苯酚樹脂、環氧樹脂等熱硬化性樹脂中所形成之半硬化狀態的薄版 (sheet)，亦即所謂的預含浸 (pre-impregnation) 板以複數片施行層壓，再於其之至少一面上貼合銅箔而構成。

然後，雙面印刷電路板之形成，係使用在預含浸板表裡兩面皆貼合銅箔之鍍銅層壓板，再藉由對其兩面之銅箔進行蝕刻以形成既定之電路，並藉著形成貫穿孔

(through hole) 用之貫通孔、施行去殘渣 (desmear) 處理以及鍍銅處理使得在兩面所設立之電路能互相導通。

此外，3層以上之多層印刷電路板之形成，係先將已預先形成內層電路之單面或雙面的鍍銅層壓板作為內層模芯 (core) 材，再將該內層模芯材藉由預含浸板更進一步貼合銅箔之多層層壓板所形成，或是將複數之內層模芯材



五、發明說明 (2)

藉由預含浸板施行層壓，再對其最外層藉由預含浸板而更進一步貼合銅箔之多層層壓板所形成。在該多層印刷電路板中，為了使內外層電路彼此間或是內層電路彼此間取得電連接，故將介層孔用之穴部形成於適當的內層模芯材或最外層側之預沉浸板上，再進行去殘渣處理以及鍍銅處理。此外，關於貫穿孔之形成方式亦與上述之雙面印刷電路板相同。

在該印刷電路板上所形成之貫穿孔或介層孔，通常係如一般方式般為先使用機械式鑽頭或雷射等在既定之位置上形成貫穿孔用之貫通孔或介層孔用之穴部，再藉由施行無電解電鍍以及電解電鍍處理來形成鍍銅層。

此時，為了確保在貫穿孔或介層孔所施予之鍍銅層其連接可靠度，因此必須具有15~20微米程度之厚度。然而，由於在進行電鍍處理時該鍍銅層亦會形成在位於外層之銅箔上，故於其後所形成電路之電路厚度就變成銅箔厚度再加上鍍銅層厚度。因此，作為電路形成對象之銅厚度一變大，則在利用蝕刻法形成電路時，對於細線化之電路、亦即微細圖案之形成就會明顯地有困難。此外，因為蝕刻之銅的總量亦變多，故蝕刻之處理負擔也有變大的傾向。

更進一步，在貫穿孔用之貫通孔或介層孔用之穴部進行無電解鍍銅之際，通常會施行被稱為觸媒處理之作為無電解電鍍析出核之鈀(Pd)的沉積處理。該觸媒處理係以在能令無電解鍍銅處理可順暢地進行之前提下而在絕緣性



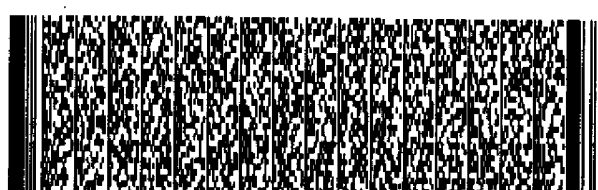
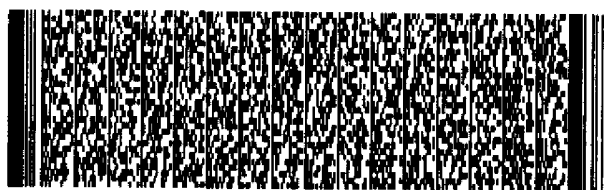
五、發明說明(3)

材料之預沉浸板的表面上、亦即在作為貫通孔或穴部之內圍面所露出之表面上沉積作為無電解銅電鍍析出核之鈮等金屬觸媒。若進行該觸媒處理的話，則位於外層之銅箔表面上亦會附著有鈮，故其後再進行無電解電鍍處理時，鈮就會殘存在銅箔與鍍銅層之界面間。然而，由於上述金屬觸媒具有易溶於鹼、難溶於酸之特性，故利用蝕刻法形成電路時，若在使用例如利用氫等之鹼性蝕刻液的情形下，則會如第5圖所示般，於附著有鈮等之金屬觸媒的部份，亦即鍍銅層與銅箔間之界面部份被選擇性溶解，而造成鍍銅層剝離及電路斷路之現象。此外，在使用含有氯化銅與鹽酸之酸性蝕刻液時，鍍銅層之部份很容易被蝕刻，而界面處則因存在有鈮等之金屬觸媒，故在銅箔側之蝕刻很難進行。因此，就會如第6圖所示般，在鍍銅層與銅箔間之蝕刻速度上產生速度差，使得某電路形成段差，且電路彼此間也有產生短路之傾向。

本發明即是為了解決以上之問題點，而提供一種雙面印刷電路板及三層以上之多層印刷電路板的製造方法，該方法可形成微細間距之電路，蝕刻效率亦優異，且不會因蝕刻而造成電路之斷路或短路。

【發明概要】

為了解決上述問題，經過本發明者等反覆銳意研究的結果，發現了在需施以貫穿孔或介層孔等之層間通導鍍銅的雙面印刷電路板及三層以上之多層印刷電路板的製造方法中，可藉由將可剝型之附有載體箔之銅箔作為外層來使

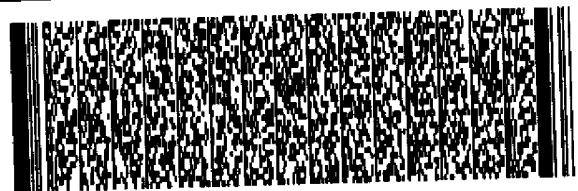
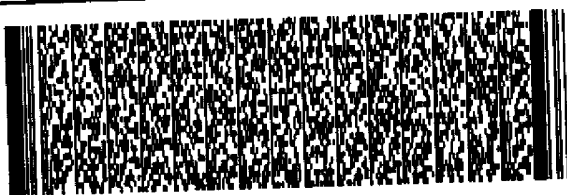


五、發明說明(4)

用，即能形成習知之製造方法所得不到的微細電路，終至完成本技術。

具體而言，本發明係一種雙面印刷電路板及三層以上之多層印刷電路板的製造方法，其需施以貫穿孔或介層孔等之層間通導鍍銅，包括以下步驟：在位於上述印刷電路板外層之銅箔上使用可剝型之附有載體箔之銅箔；不剝除載體箔，施行貫穿孔用貫通孔或介層孔用穴部之必要的加工處理；施行貫穿孔用貫通孔或介層孔用穴部之去殘渣處理；施行用以確保貫穿孔用貫通孔或介層孔用穴部之電連接的層間通導鍍銅；之後，剝除載體箔，在位於外層之銅箔上施行外層電路圖案之對位(registration)、蝕刻處理。

若依照本發明的話，則在施行了用來確保貫穿孔用貫通孔或介層孔用穴部之電連接之層間通導鍍銅後，再藉由將載體箔撕下以使得其在貫穿孔用貫通孔或僅在介層孔用穴部之側壁上殘存有層間通導鍍銅層，除此以外之剩餘部份的鍍銅層皆可去除，電路形成就變成僅以附有載體箔之銅箔的銅箔來進行。亦即，由於電路形成之蝕刻部的銅厚僅相當於附有載體箔之銅箔的銅箔厚度，故可容易地形成間距非常微細之電路。再加上施行貫穿孔用貫通孔或介層孔用穴部之加工處理後，由於從去殘渣處理到層間通導用鍍銅處理之間皆在附有載體箔之銅箔的載體箔存在的狀態下進行製造工程，因此能防止去殘渣處理時對銅箔造成損傷以及防止觸媒處理時鈦等金屬觸媒附著於銅箔上，故不



五、發明說明 (5)

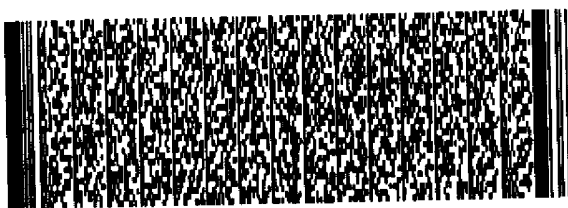
會產生短路或斷路等之現象並可形成微細的電路。此外，因為係使用附有載體箔之銅箔，故不會如被稱為極薄銅箔之12微米以下的銅箔般會產生皺摺等而可施行層壓。更進一步，在藉由鑽頭加工穿設貫穿孔用貫通孔或介層孔用穴部時，由於在鑽頭加工時所使用之所謂覆板可省略而以載體箔來取代之，故無須施行去除加工時所產生之毛邊的作業，因而可提昇鑽頭加工精度。

在此處，於本發明中所指的貫穿孔，係包括了進行內外層電路之相互連接並作為裝載零件用之固定穴者以及僅作為不插入零件之通導穴用所設立者。此外，於本發明中所指的介層孔，係包括了隱藏 (blind) 介層孔或包埋 (buried) 介層孔等之插入型 (interstitial) 介層孔以及貫通介層孔。

【發明之揭示】

以下，針對本發明之雙面印刷電路板及三層以上之多層印刷電路板的製造方法參照圖式進行具體的說明。首先，就在本發明中初次使用的可剝型之附有載體箔之銅箔來進行說明。

第3圖係表示在本發明中所使用之附有載體銅箔之概略剖面圖。在第3圖中，101為附有載體之銅箔，102為銅箔，103為載體箔。以載體箔103而言，可舉例如：銅箔、銅合金箔、鋁箔、在鋁箔表面上鍍銅之複合金屬箔、在鋁箔表面上鍍鉛之複合金屬箔以及不銹鋼箔等之金屬箔；由聚亞胺、聚酯、聚氨酯、鐵氟龍 (teflon) 等之合成樹脂



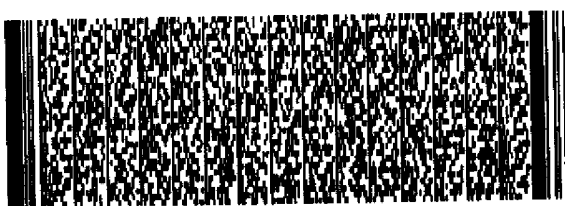
五、發明說明 (6)

所構成之薄板 (sheet)，或由無機材料所構成之薄板等。在上述物質中，尤其特別以將銅箔用作載體箔較為合適。此乃因為在剝離後可輕易的將載體箔拿來作為銅原料而再利用。如上所述般的載體箔103之厚度係以為5~200微米較佳。若不滿5微米時，附有載體箔之銅箔其本身的處理性會變差；若超過200微米的話，則製造成本會隨之增加。故若就製造成本或附有載體箔之銅箔的處理性等來考量的話，則載體箔之厚度係以為10~70微米較佳。

此外，銅箔102的厚度並未特別限定，在本發明之印刷電路板之製造方法中，由於附有載體箔之銅箔101其銅箔102的厚度在蝕刻時即會成為電路之厚度，故可對應目的電路之寬度以及厚度來適當選定銅箔102的厚度。另外，銅箔102的厚度也可以比載體箔103的厚度更厚。

而且，在本發明中所使用的可剝型之附有載體箔之銅箔101，係在載體箔103的表面上設置可剝離的銅箔102，只要施予某程度之撕下強度即可將載體箔103由銅箔102上除去。因此，在本發明中所使用的附有載體箔之銅箔101亦可如第4圖所示般，為在載體箔103與銅箔102之間設有接合界面層104者：

以接合界面層104而言，只要可讓銅箔102維持在以一不易剝離程度之接著強度而能夠接著於載體箔上的狀態，其餘並未特別加以限制。例如，在載體箔103為銅箔時，可設立由以下物質所構成之金屬系的接合界面層：鉻、鉛、銀以及鎳等之金屬和上述等金屬之氧化物；硫化鈉、



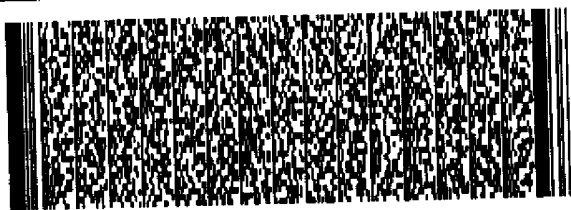
五、發明說明 (7)

硫化鉀、硫化銨、聚硫化銨以及硫化銅等之硫化物；以及鉻酸鹽等等。而在載體箔103為鋁箔時，則可設立由鋅等所構成之金屬系的接合界面層。

此外，若由載體箔較容易撕下之觀點來看，則銅箔與載體箔之間係以利用藉由有機劑來形成有機接合界面之接合界面層來接合較佳。在具有上述金屬系之接合界面的附有載體箔之銅箔中，被認為藉由層壓時之高溫熱壓成形的熱可使載體箔或銅箔與接合界面層間產生相互擴散，因此使得載體箔變得不易由銅箔剝下，撕下強度亦有不安定之傾向。另一方面，在存在有以有機劑形成有機接合界面之接合界面層的情況下，因為高溫熱壓成形的熱而造成載體箔與銅箔間產生相互擴散之可能性會減低，有機接合界面亦不會因加熱而增加接合強度，故形成具有可防止載體箔與銅箔間產生相互擴散之阻隔層之功能，使得載體箔之剝離可很容易且安定的進行。

在該情形下所使用的有機劑，係以由擇自含氮化合物、含硫化合物以及羧酸中至少1種之化合物所形成者較佳。此乃因為若利用上述物質來形成接合界面層的話，載體箔之撕下強度會極為安定。

以該含氮化合物而言，係以具有取代基（官能基）之含氮化合物較佳，具體而言，可舉例如：苯並三唑、甲苯並三唑、羧基苯並三唑、氯取代苯並三唑等之正三唑類；N', N'-雙（苯並三唑基甲基）脲（BTD-U）等之三唑衍生物；3-胺基-1,2,4-三唑（ATA）、2-胺基-1,3,4-三



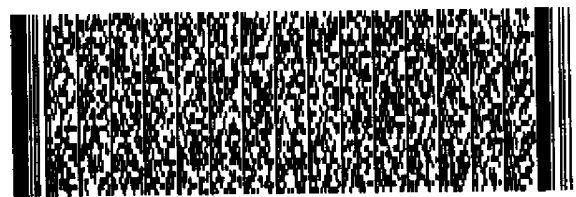
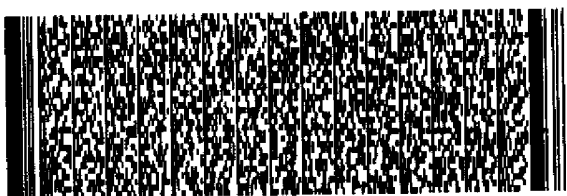
五、發明說明(8)

唑、4-胺基-1,2,4-三唑等之胺基三唑類；以及該胺基三唑類之鈉鹽與各種銨鹽，例如單乙醇胺鹽、環己基胺鹽、二異丙基胺鹽、嗎啉鹽等，更進一步，還可舉出咪唑、2-甲基咪唑、2-乙基-4-甲基咪唑、2-苯基咪唑、1-苄基-2-甲基咪唑等之咪唑類及其衍生物等。上述者之中，特別以使用羧基苯並三唑(CBTA)、N',N'-雙(苯並三唑基甲基)脲(BTD-U)以及3-胺基-1,2,4-三唑(ATA)較佳。

此外，以含硫化合物而言，可舉例如：噻唑、氫硫基苯並噻唑、二異噻啉二硫化物、氫硫基苯並噻唑之環己基胺鹽、氫硫基苯並噻唑之二環己基胺鹽、三聚硫氰酸(TCA)以及2-苯並咪唑硫醇(BIT)等，而在上述者之中，則特別以使用氫硫基苯並噻唑以及三聚硫氰酸較佳。

然後，以羧酸類而言，可舉例如：高分子量羧酸。在其中，係以單羧酸較佳，例如由動物或植物脂肪或者是油脂所衍生出之脂肪酸。該羧酸類可飽和亦可不飽和，特別是在脂肪酸(高分子量單羧酸)中係以使用油酸、亞油酸以及亞麻酸等之不飽和脂肪酸較佳。

使用上述有機劑之接合界面層的厚度通常為10~1000埃(Å)，並以在20~500埃的範圍內較佳。若不滿10埃的話，則接合界面層的厚度會變得很難均一，而使其厚度產生偏差，因而無法做到安定的撕下強度。若超過1000埃的話，則設立在接合界面層上之銅箔會很難形成，同時撕下強度也會有降低的傾向。

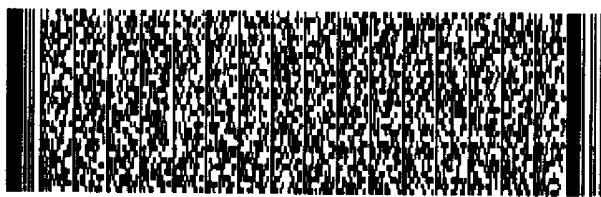


五、發明說明(9)

在本發明中所使用的附有載體箔之銅箔101，可在載體箔103表面上設立在必要時所對應之接合界面層104後，再於上述載體箔103上利用濺鍍、蒸鍍等之乾式法或電沉積等之濕式法來形成銅箔102後而得到。接合界面層之形成，若為金屬系物質的話則可利用電鍍法以在載體箔表面上進行電沉積來形成；若為使用有機劑時，可先將上述有機劑溶解於溶劑中，再藉由把載體箔浸泡於該溶液中或是以該溶液對載體箔表面施行噴洗法、噴霧法、滴下法以及電沉積法等來形成。而，在利用電沉積法對載體箔形成銅箔時，就電鍍浴來說，可使用焦磷酸銅電鍍浴、氰化銅電鍍浴、酸性硫酸銅電鍍浴等，其中若就實際作業上而言係以酸性硫酸銅電鍍浴較為合適。

更進一步，係以在該附有載體箔之銅箔103的銅箔102的表面上施以粗化處理較佳。該粗化處理係指與在一般的電解銅箔上所形成者相同的表面處理而言，其係為了能對接著銅箔之基材（預含浸材）達到增粘效果，並使銅箔不容易由預含浸板剝離。

該粗化處理係在銅箔表面形成粒子狀之銅電沉積物，故謂之「結核形成處理（nodule-forming treatment）」。該粗化處理係藉由使用銅電解液來進行電沉積處理，通常，係經由被稱為焦電鍍（burning plating）以及包覆電鍍之2個電鍍處理工程來處理。以焦電鍍之一例而言，係將施予粗化處理之銅箔面側朝向電極配置，再利用以下條件藉由含銅離子之電解液來進行電解。



五、發明說明 (10)

銅濃度： 5~30 克/升
 硫酸濃度： 50~150 克/升
 液溫： 20~30 °C
 電流密度： 20~40 安培/dm²
 時間： 5~15 秒

藉由該電解條件，即可在銅箔表面形成被稱為焦電鍍之粒子狀的銅電沉積物。

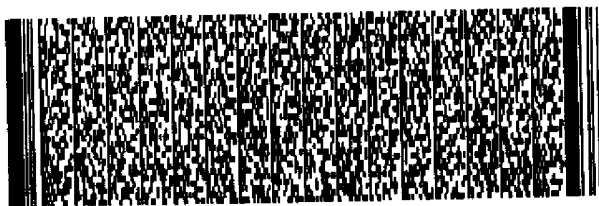
以包覆電鍍舉一例而言，可在已施予上述焦電鍍工程之銅箔表面上進一步利用以下之條件來進行電解。

銅濃度： 40~80 克/升
 硫酸濃度： 50~150 克/升
 液溫： 45~55 °C
 電流密度： 20~40 安培/dm²
 時間： 5~15 秒

藉由該電解條件，即可在上述粒子狀銅電沉積物之上形成被銅被覆之狀態（稱為包覆電鍍）物。

然後，必要時亦可更進一步對應在已施予如上述般之結核形成處理的表面上進行所謂鬚狀電鍍之電鍍處理。以鬚狀電鍍舉一例而言，可對已施行上述結核形成處理的附有載體箔銅箔之銅箔表面利用以下條件進行電解。

銅濃度： 5~30 克/升
 硫酸濃度： 30~60 克/升
 液溫： 20~30 °C
 電流密度： 10~40 安培/dm²



五、發明說明 (11)

時間： 5~15 秒

利用該電解條件，即可在上述結核形成處理之上形成鬚狀的銅電沉積物（鬚狀電鍍）。藉由施行該鬚狀處理，可使得與預含浸板的密合性更進一步向上提昇。

其次，在本發明的印刷電路板之製造方法中，就進行貫穿孔形成之印刷電路板的情形加以說明。第1圖係表示利用本發明的雙面印刷電路板之製造方法來進行貫穿孔形成之工程的概略圖。在第1圖中，1係表示上述附有載體箔之銅箔，2係表示銅箔，3係表示載體箔。此外，4為預含浸板，5為貫通孔，6為鍍銅層，7為光阻圖案，8為所形成之外層電路。

首先，在本發明中係如第1(a)圖所示般，於既定厚度之預沉浸板4的兩面上將附有載體箔之銅箔1其銅箔2側相向配置於預沉浸板4的表面上，再藉由高溫熱壓成形而作成雙面層壓板。以在本發明中所使用的預沉浸板4而言，除了要能滿足印刷電路板所要求之絕緣特性外，並未特別限制，例如可使用玻璃環氧基材、玻璃聚亞胺基材、玻璃聚酯基材、芳族聚醯胺（aramid）環氧基材、紙-苯酚基材、紙-環氧基材等之複合基材等等。上述預沉浸板4與附有載體箔之銅箔1間的高溫熱壓成形，通常係在150~200℃的溫度下來進行。

其次，如第1(b)圖所示般，對所得到之雙面層壓板形成貫通上下表面之貫通孔5。該形成之貫通孔5係準備用來形成「貫穿孔（through hole）」者。該貫通孔5可利用



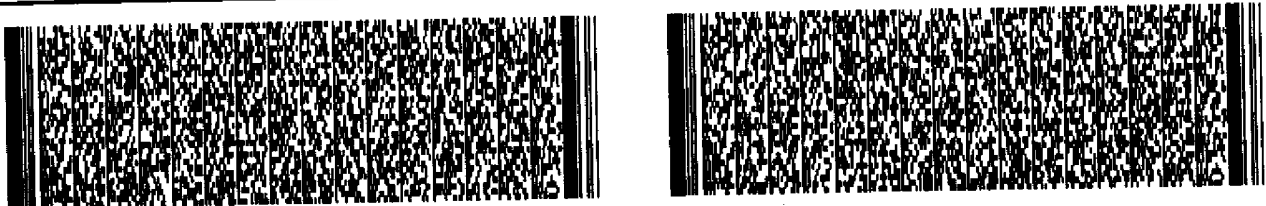
五、發明說明 (12)

例如機械式鑽頭或雷射等之開孔方法來形成。此外，所形成之貫通孔的大小，可考量使用基板之種類、鍍銅層厚度等後再基於印刷電路設計來適當決定。

再者，如第1(c)圖所示般，在層壓板之貫通孔5的內圍面以及層壓板的上下表面上形成層間通導用之鍍銅層6。鍍銅層6之材料構成並未特別限制，但若由連接可靠度等之觀點來看，係以由單一銅或銅合金來構成較佳。上述鍍銅層6通常係先進行去除位於貫通孔5內圍面之殘渣

(smear) 的去殘渣處理後，再利用無電解鍍銅處理、電解鍍銅處理來形成。

該去殘渣處理，可利用例如浸泡於過錳酸鉀或鈉溶液、濃硫酸、鉻酸溶液等之中進行化學藥品處理以膨潤去除貫通孔5內圍面之殘渣，或利用使磨砂粒於貫通孔內圍面劇烈衝撞以去除殘渣之液體研磨法來進行，亦可藉由使用電漿來去除殘渣之電漿法等來進行。之後，雖然接著是進行無電解鍍銅處理，但是之前通常會先施行形成無電解鍍銅析出核之鈀(Pd)之沉積處理的所謂觸媒處理。該觸媒處理係藉由將形成有貫通孔之層壓板浸泡在含有鈀之金屬觸媒的水溶液中來進行。然後，無電解鍍銅可利用習知之方法來進行，例如使用梅爾鍍(Melplate) (梅爾科技(Meltech)公司製)等之無電解鍍銅浴來進行。之後，接著進行電解鍍銅處理，例如使用焦磷酸銅電鍍浴、硫酸銅電鍍浴等習知之電鍍浴，且通常係以1~10安培/dm²之範圍的電流密度來進行。如上述般所形成之鍍銅層6的厚



五、發明說明 (13)

度，可基於所得到的印刷電路板之厚度或電路設計等來適當選定，並未特別加以限制。

其次，如第1圖 (d) 所示般，將附有載體箔之銅箔1的載體箔3由銅箔2剝離，以同時去除載體箔3與載體箔上之鍍銅層6。藉此，使預含浸板4上下之銅箔2露出。此外，在剝離載體箔3之時，僅去除載體箔3上之鍍銅層6，貫通孔5內圍部之鍍銅層6則不剝除而使殘留於貫通孔內圍部。藉此，可確保位於印刷電路板4兩面之銅箔2彼此間之電連接。

如本發明般，若於形成貫通孔5之後再剝離載體箔3，則在貫通孔5形成時所產生的殘渣（樹脂粉末）就不會污染用來進行電路形成之銅箔2。此外，由於在本發明中並不需要使用於鑽頭加工時所使用之覆板等，而可直接由載體箔3利用鑽頭加工來形成貫通孔5，故於鑽頭加工時所產生的毛邊只會形成於載體箔3之上，加上具有毛邊之載體箔3隨後即剝離，因此，在本發明中就不需要施行銅箔2之毛邊除去作業。

然後，在所露出之銅箔2表面上，藉由進行如第1圖 (e) 所示般之電路印刷以及蝕刻，即可製造出如第1圖 (f) 所示之印刷電路板。電路印刷可利用習知之方法來進行，例如先將光阻塗佈在銅箔2表面上之後，再將已形成既定電路之幕罩 (mask) 裝載於光阻上，並藉由曝光而於光阻面上形成曝光部與非曝光部。曝光後，進行顯影以形成光阻圖案7 (第1圖 (e))。接著，使用含有氯化第



五、發明說明 (14)

二銅與鹽酸之酸性蝕刻液或氨水等之鹼性蝕刻液來進行蝕刻，以去除銅箔2處之未形成光阻圖案7部份的銅箔2並形成外層電路8。接著，去除已塗佈之光阻，即形成印刷電路板（第1圖（f））。

在上述之本發明的說明中，雖然係以雙面印刷電路板為例，但是亦可同樣適用於製造3層以上之多層印刷電路板時其形成貫穿孔之情況。

如上述般，若利用本發明之印刷電路板之製造方法進行貫穿孔形成，則形成電路之銅箔2的厚度就相當於外層電路8之厚度，也就是相當於蝕刻厚度。因此，附有載體箔之銅箔1的銅箔2厚度若愈薄的話，就可容易地形成微細間距的電路。此外，在施行蝕刻形成電路之際，因為在進行電路形成之銅箔2表面上並未附著鈦等之金屬觸媒，故不會產生在習知方法之蝕刻中因為電路斷線或具有段差之電路而短路等之情形。

更進一步，就本發明的印刷電路板之製造方法中形成介層孔之情形加以說明。

第2圖係表示在本發明的多層印刷電路板之製造工程中形成介層孔之工程的概略圖。在第2圖中，21係表示在本發明中所使用的已形成內層電路之模芯材，22係表示在本發明中所使用的附有載體之銅箔。此外，23為預含浸板，24為樹脂層，25為內層電路，26為銅箔，27為載體箔。又，28為穴部，29為鍍銅層，30為光阻圖案，31為所形成之外層電路。

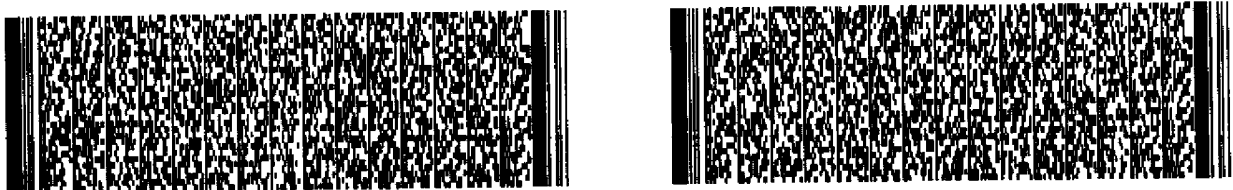


五、發明說明 (15)

首先，如本發明中之第2圖 (a) 所示般，將已形成內層電路之模芯材21與附有載體之銅箔22藉由樹脂層24進行高溫熱壓，以成形為層壓板。若模芯材21係由內層電路25與預含浸板23所構成者則不特別加以限制，例如可藉由利用上述本發明之印刷電路板之製造方法而將施行貫穿孔形成之雙面印刷電路板作為模芯材21來使用，亦可將已預形成3層以上之多層印刷電路板作為模芯材。以附有載體箔之銅箔22而言，係與在上述的雙面印刷電路板之製造方法中所使用的附有載體之銅箔1同樣般，為使用具有載體箔和形成於該載體箔表面上之可剝離之銅箔者（參照第3圖）。另外，該附有載體箔之銅箔22亦可使用設有接合界面層者（參照第4圖）。

在本發明之說明中雖然係以將模芯材21與附有載體之銅箔22藉由樹脂層24而成形為層壓板之情況作為例子來進行說明，但是在使用預沉浸板來取代樹脂層24而施行層壓的情況下亦同樣可適用本發明之製造方法。為了如第2圖所示般將模芯材21與附有載體之銅箔22藉由樹脂層24而層壓，可利用如下述般之方法來進行之。

在具有載體箔27和形成於載體箔27表面上之可剝離之銅箔26的附有載體之銅箔22中，藉由於銅箔26的表面上塗佈熱硬化性樹脂漆而形成既定厚度之樹脂層24之後，再以 $140\sim 150^{\circ}\text{C}$ 加熱5~20分鐘以形成所謂的B階段 (stage) 狀態之半硬化狀態。此即附有樹脂之銅箔 (Resin coated Copper, 簡稱RCC)，亦即與在電解銅箔上形成熱硬化性



五、發明說明 (16)

樹脂層者構造相同，以下，稱具有如上述般之樹脂層24的附有載體之銅箔為RCC型之附有載體箔之銅箔。

以該熱硬化性漆之基底 (base) 樹脂而言，可使用環氧樹脂 (油化shell (株) 製之Epycoat1001) 等。而就用來形成樹脂層24之熱硬化性樹脂漆而言，可使用在環氧樹脂中適當混合了作為硬化劑之二氰基二醯胺、作為硬化促進劑之2E4MZ (四國化成 (株) 製) 以及作為溶劑之甲基乙基酮所得到之環氧樹脂組合物。以該樹脂層24而言，亦可如上述般使用將玻璃織物、芳族聚醯胺紙等之纖維基材含浸在熱硬化性樹脂中而使半硬化之預含浸板或熱硬化性樹脂薄膜。

關於該RCC型之附有載體箔之銅箔的樹脂層24之厚度係以在20~200微米的範圍內較佳。若該樹脂層24之厚度比20微米薄的話，就得不到層間絕緣性以及足夠的密合強度，此外，若比200微米厚的話，會因難以形成小口徑的介層孔而較不佳。

形成該RCC型之附有載體箔之銅箔後，將樹脂層24側作為接著面而配置在已形成內層電路之模芯材21之兩面上，之後再以150~200℃施行高溫熱壓成形來層壓之。另外，在本發明中雖然係如第2(a)圖所示般為在兩面上皆層壓RCC型之附有載體箔之銅箔，但是亦可僅在任一單面上進行沉積。

其次，如第2(b)圖所示般，由層壓在模芯材21上之附有載體箔之銅箔22的表面處以可使在內層電路25之中作為



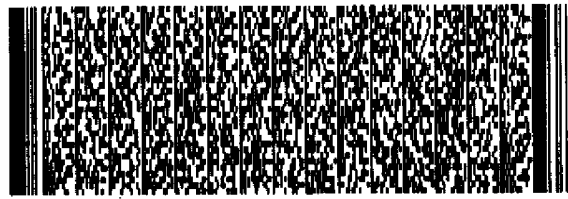
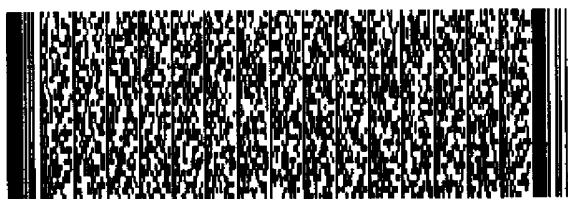
五、發明說明 (17)

介層孔之底部槽脊25'的形成部份露出之方式來設立穴部28。該穴部28係用來形成為「介層孔」者。該穴部28可利用例如機械式鑽頭或雷射等之習知開孔方法來形成，並可考量使用基板之種類、鍍銅層厚度等後再基於印刷電路設計來適當決定。

再者，如第2(c)圖所示般，在層壓板之穴部28的內圍面以及層壓板的上下表面上形成層間通導用之鍍銅層29。鍍銅層29之材料構成並未特別限制，但若由連接可靠度等之觀點來看，係以由單一銅或銅合金來構成較佳。上述鍍銅層29係先施行去除位於穴部28內圍面之殘渣的去殘渣處理以及利用鈮之觸媒處理後，再藉由進行無電解鍍銅處理、電解鍍銅處理而形成。關於去殘渣處理、觸媒處理、無電解鍍銅處理以及電解鍍銅處理等，因其詳細內容與前述者相同，故在此省略。

其次，如第2圖(d)所示般，將上述附有載體箔之銅箔22的載體箔27由銅箔26剝離，以去除上述載體箔27並僅去除載體箔27表面之鍍銅層29。藉由去除該載體箔27，使位於樹脂層24表面之銅箔26露出。此外，在如上述步驟般剝離載體箔27之時，僅去除載體箔27上之鍍銅層29，穴部28內圍以及底部槽脊表面之鍍銅層29則不剝除而使殘留於貫通孔內圍部。藉此，可確保內層電路(25, 25')與位於外層側之銅箔26間之電連接。

如本發明般，若於形成穴部28之後再剝離載體箔27，則在穴部形成時所產生的殘渣(樹脂粉末)就不會污染銅



五、發明說明 (18)

箔26。此外，由於在形成本發明之介層孔時並不需要使用於鑽頭加工時所使用之覆板等，而可直接由載體箔27利用鑽頭加工來形成穴部28，故於鑽頭加工時所產生的毛邊只會形成於載體箔27之上，加上具有毛邊之載體箔27隨後即剝離，因此，在本發明中就可省略習知所必須進行的銅箔26之毛邊除去作業。

在外層側所露出之銅箔26表面上，藉由進行如第2圖(e)所示般之電路印刷以及蝕刻，即可製造出如第2圖(f)所示之多層印刷電路板。電路印刷係藉由例如先將光阻塗佈在銅箔26表面上之後，再將已形成既定電路之幕罩裝載於光阻上，並藉由曝光而於光阻面上形成曝光部與非曝光部。曝光後，進行顯影以形成光阻圖案30(第2圖(e))。接著，使用含有氯化第二銅與鹽酸之酸性蝕刻液或氨水等之鹼性蝕刻液來進行蝕刻，以去除銅箔26處之未形成光阻圖案30部份的銅箔26並形成外層電路31。接著，去除已塗佈之光阻，即形成多層印刷電路板(第2圖(f))。

如上述般，若利用本發明之印刷電路板之製造方法進行介層孔形成，則形成電路之銅箔26的厚度就相當於外層電路31之厚度，也就是相當於蝕刻厚度。因此，附有載體箔之銅箔22的銅箔26厚度若愈薄的話，就可容易地形成微細間距的電路。此外，在施行蝕刻形成電路之際，因為在進行電路形成之銅箔26表面上並未附著鈰等之金屬觸媒，故不會產生在習知方法之蝕刻中因為電路斷線或具有段差



五、發明說明 (19)

之電路而短路等之情形。

【圖式簡單說明】

第1圖係表示本發明的雙面印刷電路板之製造方法之一例的概略剖面圖。

第2圖係表示本發明的多層印刷電路板之製造方法之一例的概略剖面圖。

第3圖係表示在本發明中所使用之附有載體銅箔之一例的概略剖面圖。

第4圖係表示在本發明中所使用之附有載體銅箔之一例的概略剖面圖。

第5圖係在習知法中藉由鹼式蝕刻形成印刷電路板之電路時其電路剖面模式圖。

第6圖係在習知法中藉由氯化銅蝕刻形成印刷電路板之電路時其電路剖面模式圖。

【符號說明】

- 1、22、101 附有載體之銅箔
- 2、26、102、202 銅箔
- 3、27、103 載體箔
- 4、23、104 預含浸板
- 5 貫通孔 (貫穿孔)
- 6、29、206 鍍銅層
- 7、30 光阻圖案
- 8、31 外層電路
- 21 模芯材



五、發明說明 (20)

- 24 樹脂層
- 25 內層電路
- 25' 底部槽脊
- 28 孔部 (介層孔)

【發明之最佳實施例】

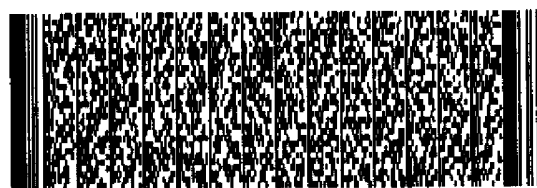
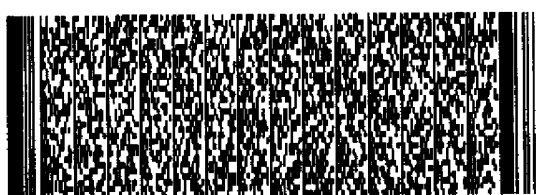
以下，針對本發明之實施例就實施例1以及實施例2來進行說明。

實施例1

將在厚度35微米 (μm) 之銅載體箔上形成有厚度18微米之銅箔的附有載體箔之銅箔 (接合界面層係為使用硫氰尿酸以及BTA所形成之有機接合界面) 以18微米之銅箔作為接合面而把該附有載體箔之銅箔層疊配置於厚度0.3微米之玻璃環氧系的預含浸板兩面上，再藉由施行高溫熱壓 (press) 而作成雙面層壓板。

在所製成的雙面層壓板上利用0.8毫米 (mm) 口徑之鑽頭穿設貫穿孔用之貫通孔並施予去殘渣處理、鉍觸媒處理後，再施行無電解鍍銅處理以及電解鍍銅處理，以在貫通孔內圍面上以及附有載體之銅箔的載體箔表面上形成厚度20毫米之鍍銅層。鍍銅層形成後，切開雙面層壓板之端部，並將載體箔與在其表面上所形成之鍍銅層剝離。此時，雖然貫通孔內圍面之鍍銅層係在接合界面層附近被切斷，但是仍可確認在預含浸板兩面上依然殘存有用來確保銅箔彼此間之電連接的鍍銅層。

在經由上述步驟所得到的貫穿孔鍍銅處理後之鍍銅層



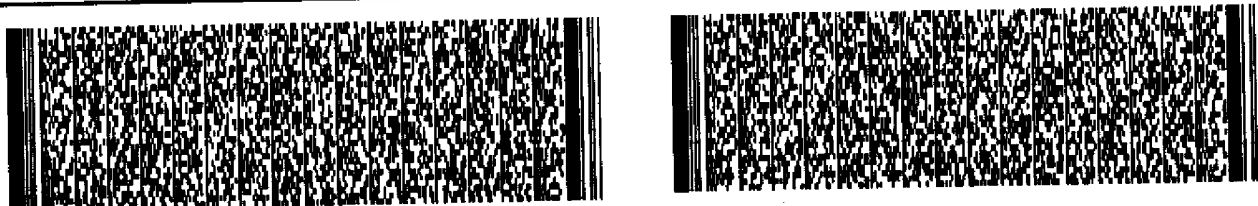
五、發明說明 (21)

壓板上被覆蝕刻光阻之感光性乾膜，並裝載形成有L（線寬）/S（線間隔）=70微米/70微米之電路圖案（pattern）的圖案形成用薄膜，接著進行感光性乾膜之曝光·顯影處理，再藉由使用氯化銅蝕刻液施行蝕刻來形成電路，以製成雙面印刷電路板。觀察所得到之雙面印刷電路板，確認的確形成了具有成為高度蝕刻因素（etch factor）之剖面形狀的良好電路。

實施例2

在預先形成有內層電路（包含介層孔用之底部槽脊（bottom land））之模芯（core）材的兩面上層疊2片厚度0.18微米的玻璃環氧系之預含浸板，再進一步於其上而將在厚度35微米之銅載體箔上形成有厚度5微米之銅箔的附有載體之銅箔（接合界面層係為使用羧基苯並三唑所形成者）以5微米之銅箔作為接合面來層疊配置於已層疊在模芯材上之預含浸板兩面上，再藉由施行高溫熱壓（press）而作成多層層壓板。

以能令由所製成之多層層壓板的附有載體之銅箔表面處使設立於模芯材上之底部槽脊的部份露出為前提，使用碳酸氣體雷射穿設0.2毫米口徑之穴部（介層孔）並施予去殘渣處理、鈦觸媒處理後，再施行無電解鍍銅處理以及電解鍍銅處理，以在穴部內圍面上以及附有載體之銅箔的載體箔表面上形成厚度15微米之鍍銅層。鍍銅層形成後，切開層壓板之端部，並將載體箔與在其表面上所形成之鍍銅層剝離。此時，雖然穴部內圍面之鍍銅層係在接合界面



五、發明說明 (22)

層附近被切斷，但是仍可確認依然殘存有用來確保預含浸板表面外層側之銅箔與在模芯材上所設立之底部槽脊之間的電連接之鍍銅層。

在經由上述步驟所得到的介層孔電鍍後之鍍銅層壓板上塗佈液體光阻，並裝載形成有 $L/S=30$ 微米/30微米之電路圖案的圖案形成用薄膜，接著進行曝光·顯影，再藉由使用氯化銅蝕刻液施行蝕刻來形成外層電路。觀察所得到之多層印刷電路板之外層電路，確認的確形成了具有成為高度蝕刻因素之剖面形狀的良好電路。

【產業上之可利用性】

若依據本發明，係藉由在用來確保貫穿孔用貫通孔或介層孔用穴部之電連接的層間電通導鍍銅後將載體箔剝下，以使得僅在貫穿孔用貫通孔或介層孔用穴部之側壁部上殘存有層間電通導鍍銅層，而可除去剩餘部份的鍍銅層。因此，電路形成變成僅在附有載體箔之銅箔的銅箔處進行。亦即，由於電路形成之蝕刻部的銅厚僅相當於附有載體箔之銅箔的銅箔厚度，故可形成間距非常微細之電路。再加上施行貫穿孔用貫通孔或介層孔用穴部之加工處理後，由於從去殘渣處理到層間通導用鍍銅處理之間皆在附有載體箔之銅箔的載體箔存在的狀態下進行製造工程，因此能防止去殘渣處理時對銅箔造成損傷以及防止觸媒處理時鈦等金屬觸媒附著於銅箔上，故不會產生短路或斷路等之現象並可形成微細的電路。此外，因為係使用附有載體箔之銅箔，故不會如被稱為極薄銅箔之12微米以下的銅



五、發明說明 (23)

箔般會產生皺摺等而可施行層壓。更進一步，在藉由鑽頭加工穿設貫穿孔用貫通孔或介層孔用穴部時，由於在鑽頭加工時所使用之所謂覆板可省略而以載體箔來取代之，故無須施行去除加工時所產生之毛邊的作業，因而可提昇鑽頭加工精度。



四、中文發明摘要 (發明之名稱：雙面印刷電路板及三層以上之多層印刷電路板的製造方法)

提供一種可容易地形成微細間距電路之方法，該方法可解決在使用鍍銅層壓板形成具有微細間距之電路時因為貫穿孔電鍍或介層孔電鍍所造成之所謂蝕刻銅層變厚的問題。在需施以貫穿孔或介層孔等之層間通導鍍銅的雙面印刷電路板及三層以上之多層印刷電路板的製造方法中，位於上述印刷電路板之外層上的銅箔係使用可剝型

(peelable-type) 之附有載體箔之銅箔，並於不剝除載體箔下進行貫穿孔用貫通孔或介層孔用穴部之必要的加工處理，再進行去殘渣處理、層間通導鍍銅處理，之後，剝除載體箔，在位於外層之銅箔上施行外層電路圖案之對位、蝕刻處理。

英文發明摘要 (發明之名稱：)

六、申請專利範圍

90年10月24日
修正
補充

1. 一種雙面印刷電路板及三層以上之多層印刷電路板的製造方法，需施以貫穿孔或介層孔等之層間通導鍍銅，包括以下步驟：

在位於上述印刷電路板外層之銅箔上使用可剝型之附有載體箔之銅箔；

不剝除載體箔，施行貫穿孔用貫通孔或介層孔用穴部之必要的加工處理；

施行貫穿孔用貫通孔或介層孔用穴部之去殘渣處理；

施行用以確保貫穿孔用貫通孔或介層孔用穴部之電連接的層間通導鍍銅；

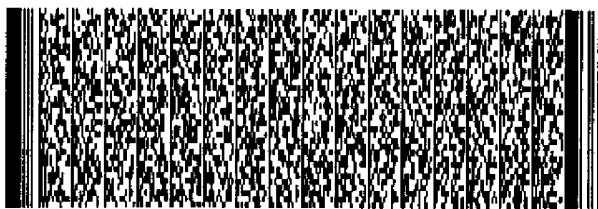
之後，剝除載體箔，在位於外層之銅箔上施行外層電路圖案之對位、蝕刻處理。

2. 如申請專利範圍第1項所述之雙面印刷電路板及三層以上之多層印刷電路板的製造方法，其中可剝型附有載體箔之銅箔係位於載體箔與銅箔間之設有接合界面層者。

3. 如申請專利範圍第1項或第2項所述之雙面印刷電路板及三層以上之多層印刷電路板的製造方法，其中載體箔係使用銅箔。

4. 如申請專利範圍第2項所述之雙面印刷電路板及三層以上之多層印刷電路板的製造方法，其中接合界面層係使用有機劑所形成之有機接合界面層。

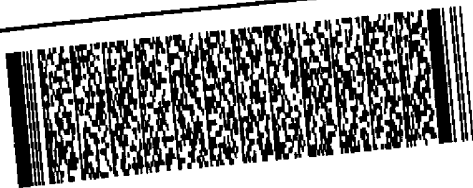
5. 如申請專利範圍第3項所述之雙面印刷電路板及三層以上之多層印刷電路板的製造方法，其中接合界面層係使用有機劑所形成之有機接合界面層。



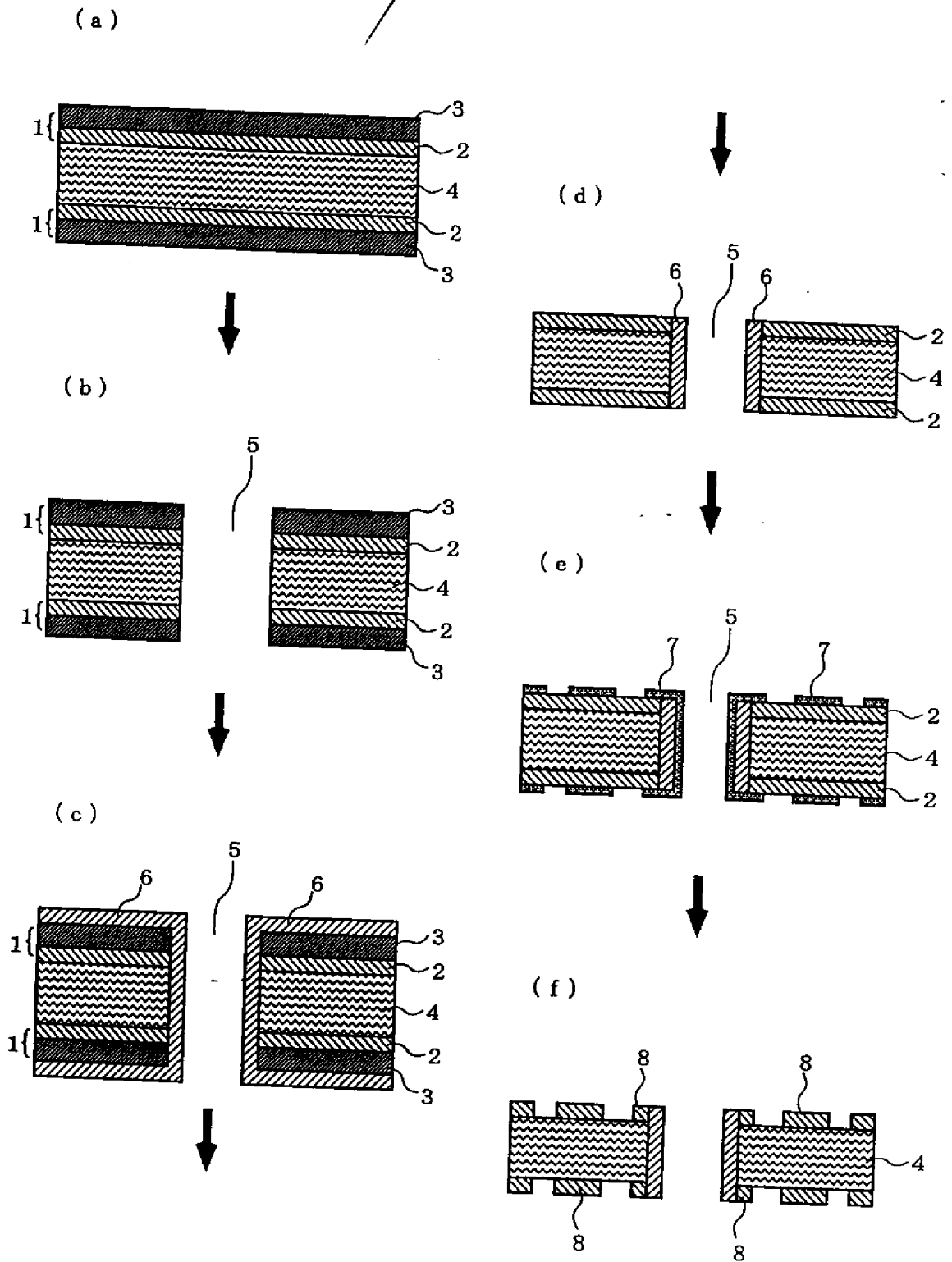
六、申請專利範圍

6. 如申請專利範圍第5項所述之雙面印刷電路板及三層以上之多層印刷電路板的製造方法，其中有機劑係為由擇自含氮化合物、含硫化合物以及羧酸中至少1種之化合物所形成者。

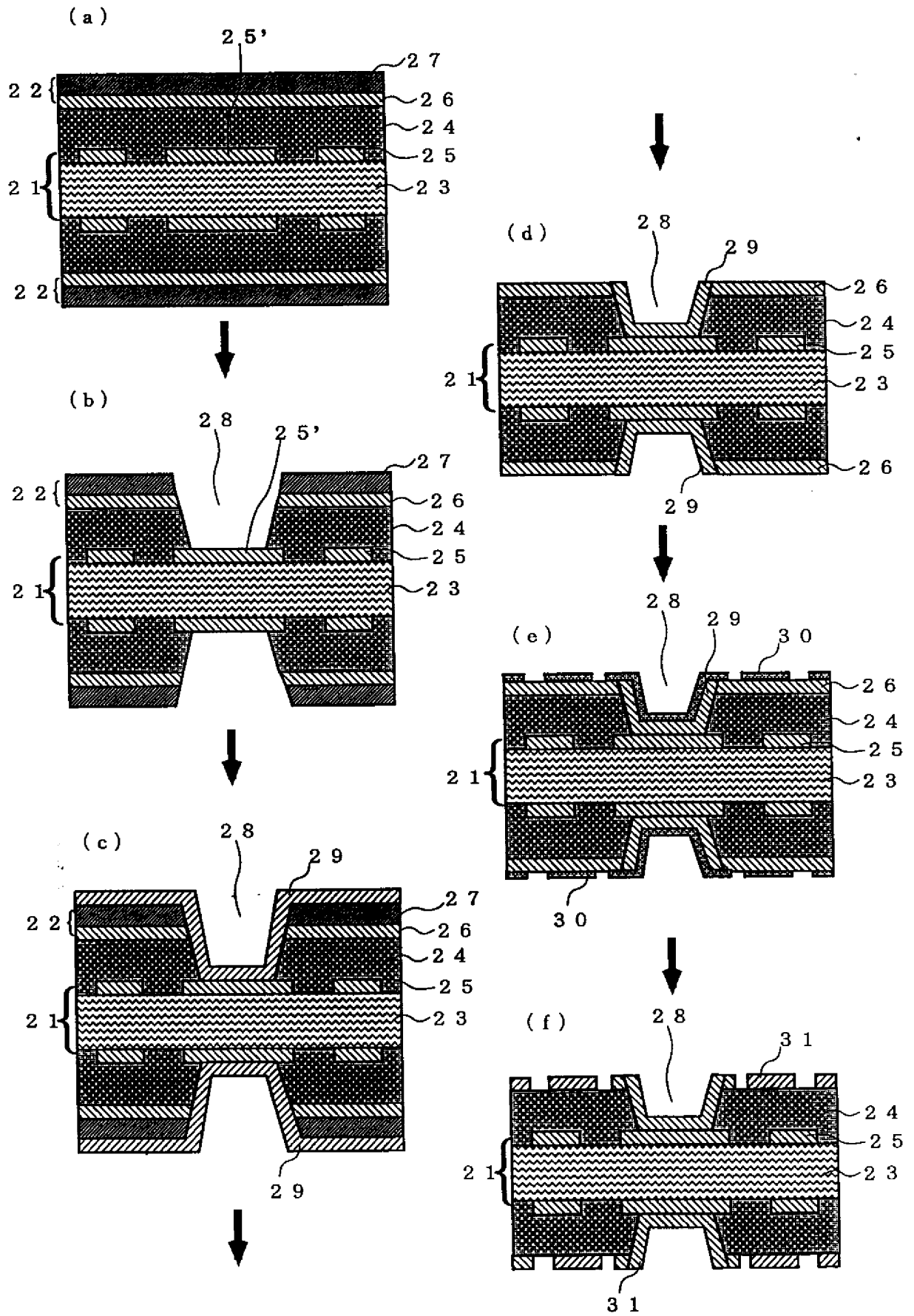
90年10月24日 修正
補充



89107817

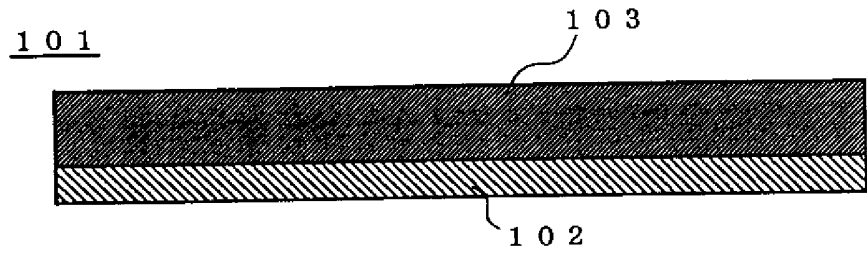


第 1 圖

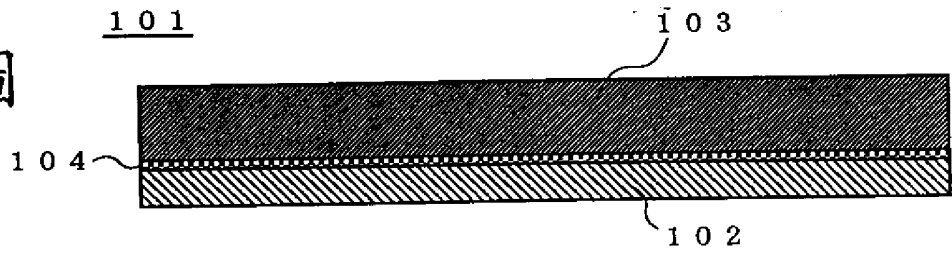


第 2 圖

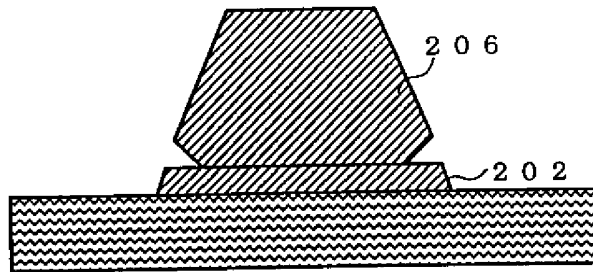
第 3 圖



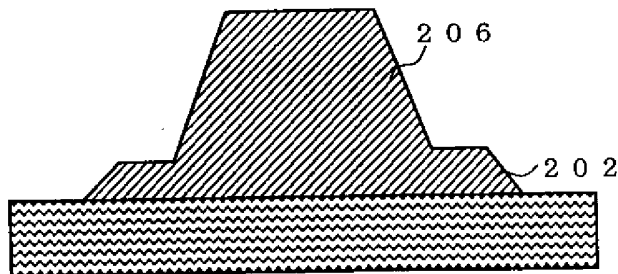
第 4 圖



第 5 圖



第 6 圖



六、申請專利範圍

90年10月24日
修正
補充

1. 一種雙面印刷電路板及三層以上之多層印刷電路板的製造方法，需施以貫穿孔或介層孔等之層間通導鍍銅，包括以下步驟：

在位於上述印刷電路板外層之銅箔上使用可剝型之附有載體箔之銅箔；

不剝除載體箔，施行貫穿孔用貫通孔或介層孔用穴部之必要的加工處理；

施行貫穿孔用貫通孔或介層孔用穴部之去殘渣處理；

施行用以確保貫穿孔用貫通孔或介層孔用穴部之電連接的層間通導鍍銅；

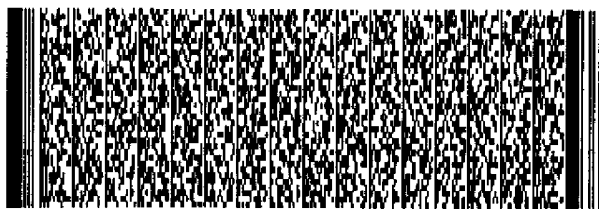
之後，剝除載體箔，在位於外層之銅箔上施行外層電路圖案之對位、蝕刻處理。

2. 如申請專利範圍第1項所述之雙面印刷電路板及三層以上之多層印刷電路板的製造方法，其中可剝型附有載體箔之銅箔係位於載體箔與銅箔間之設有接合界面層者。

3. 如申請專利範圍第1項或第2項所述之雙面印刷電路板及三層以上之多層印刷電路板的製造方法，其中載體箔係使用銅箔。

4. 如申請專利範圍第2項所述之雙面印刷電路板及三層以上之多層印刷電路板的製造方法，其中接合界面層係使用有機劑所形成之有機接合界面層。

5. 如申請專利範圍第3項所述之雙面印刷電路板及三層以上之多層印刷電路板的製造方法，其中接合界面層係使用有機劑所形成之有機接合界面層。



六、申請專利範圍

6. 如申請專利範圍第5項所述之雙面印刷電路板及三層以上之多層印刷電路板的製造方法，其中有機劑係為由擇自含氮化合物、含硫化合物以及羧酸中至少1種之化合物所形成者。

90年10月24日 修正補充

