



(19)
Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) **DE 10 2007 060 510 A1** 2008.09.04

(12)

Offenlegungsschrift

(21) Aktenzeichen: **10 2007 060 510.4**

(22) Anmeldetag: **13.12.2007**

(43) Offenlegungstag: **04.09.2008**

(51) Int Cl.⁸: **H05K 3/42** (2006.01)

(30) Unionspriorität:

2007-050023 28.02.2007 JP

(74) Vertreter:

W. Seeger und Kollegen, 81369 München

(71) Anmelder:

FUJITSU LIMITED, Kawasaki, Kanagawa, JP

(72) Erfinder:

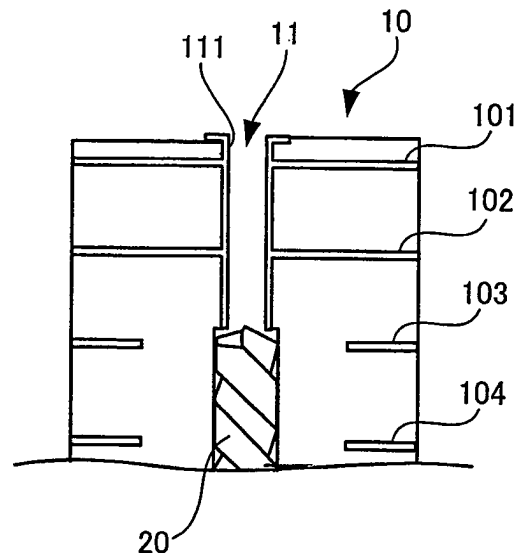
Sugane, Mitsuhiko, Kawasaki, Kanagawa, JP

Prüfungsantrag gemäß § 44 PatG ist gestellt.

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

(54) Bezeichnung: **Leiterplatten-Herstellungsverfahren, Leiterplatte und elektronische Anordnung**

(57) Zusammenfassung: Ein Leiterplatten-Herstellungsverfahren enthält: einen Lochbildungsschritt des Bildens eines Durchgangslochs in einem Substrat, das ein Element einer Leiterplatte nach der Herstellung werden wird; und einen Vorrichtungseinsetzschrift des Einsetzens einer Vorrichtung in das in dem Lochbildungsschritt gebildete Durchgangsloch, so dass die Vorrichtung an einem Abschnitt einer Innenwand des Durchgangslochs haftet, wobei die Innenwand einen Abschnitt aufweist, der mit der Außenseite des Durchgangslochs in Verbindung steht. Das Verfahren enthält ferner einen Leiterfilmbildungsschritt des Bildens eines Leiterfilms nur an dem Abschnitt der Innenwand des Durchgangslochs, der mit der Außenseite des Durchgangslochs in Verbindung steht, nachdem die Vorrichtung in das Durchgangsloch in dem Vorrichtungseinsetzschrift eingesetzt wird.



Beschreibung

HINTERGRUND DER ERFINDUNG

Gebiet der Erfindung

[0001] Die vorliegende Erfindung bezieht sich auf ein Leiterplatten-Herstellungsverfahren, welches insbesondere eine Charakteristik in der Durchgangslöcherbildung aufweist, eine Leiterplatte, die durch das Herstellungsverfahren hergestellt ist, und eine elektronische Anordnung, die mit einer solchen Leiterplatte ausgestattet ist. Beschreibung der verwandten Technik

[0002] Die Erzeugung einer elektronischen Schaltung durch das Montieren elektronischer Komponenten auf einer Leiterplatte wird verbreitet vorgenommen. Die elektronische Schaltung nimmt einen erforderlichen Betrieb mittels einer Verdrahtung zwischen Schaltungen innerhalb der elektronischen Komponenten und Signalleitungen auf der Leiterplatte vor.

[0003] Auf einer Leiterplatte sind Durchgangslöcher zum Zweck der Montage von elektronischen Komponenten oder Verbindungsdrähten gebildet, die auf verschiedenen Schichten der Leiterplatte gebildet sind, und ein Leiterfilm ist an einer Innenwand des Durchgangslochs durch einen Prozess wie Plattieren gebildet, um die Drähte in mehrfachen Schichten zu verbinden. Auch sind elektronische Komponenten mit Drähten der Leiterplatte durch Löten verbunden, nachdem Anschlüsse der elektronischen Komponenten in die Durchgangslöcher eingesetzt werden.

[0004] Hier, im Fall des Verbindens von Drähten in mehrfachen Schichten und des Führens eines Signals mit hoher Geschwindigkeit mit einem Leiterfilm der Innenwand der Durchgangslöcher, ist zum Zweck des Reduzierens des Transferverlusts, der durch den Leiterfilm der Durchgangslöcher verursacht wird, der Leiterfilm der Innenwand der Durchgangslöcher nicht über die gesamte Spannweite der Leiterplatte der Durchgangslöcher von der Oberseite zur Unterseite gebildet, sondern ist an unnötigen Orten entfernt und wird an Abschnitten belassen, die für die Verbindung von Drähten zur Verwendung beim Hochgeschwindigkeitstransfer durch eine Vielzahl von Schichten notwendig sind.

[0005] [Fig. 1](#) zeigt das Aussehen des Eliminierens eines Leiterfilms, der in den Durchgangslöchern der Leiterplatte gebildet ist. [Fig. 2](#) zeigt das Aussehen, nachdem ein Abschnitt des Leiterfilms eliminiert wurde, der in den Durchgangslöchern der Leiterplatte gebildet ist. In [Fig. 1](#) und [Fig. 2](#) ist nur ein Durchgangslöcher **11** einer Leiterplatte **10** als Beispiel gezeigt.

[0006] Hier ist ein Leiterfilm **111** an der Innenwand des Durchgangslochs **11** gebildet, und ein Draht **101**

und ein Draht **102** in zwei Ebenen, unter Drähten **101**, **102**, **103**, **104** von 4 Ebenen, sind mit dem Leiterfilm **111** in Verbindung gesetzt. Zu dieser Zeit wird zuerst der Leiterfilm einmal über den gesamten Bereich, das heißt, den gesamten Bereich von der Oberseite der Leiterplatte **10** zur Unterseite davon, der Innenwand des Durchgangslochs **11** gebildet, und danach wird der an der Innenwand des Durchgangslochs **11** gebildete Leiterfilm **111** mit einem Bohrer **20** entfernt, wie in [Fig. 1](#) gezeigt, wodurch der Leiterfilm **111** an der Innenwand des Durchgangslochs **11** zurückgelassen wird, wie in [Fig. 2](#) gezeigt, nur in einem Abschnitt, der die Drähte **101** und **102** in den beiden Schichten verbindet. In diesem Fall wird ein Niveauunterschied **112** zwischen dem Abschnitt der Innenwand des Durchgangslochs **11**, der mit dem Bohrer behandelt wird, und dem von dem Bohrer nicht behandelten Abschnitt gebildet, auch wenn der Leiterfilm **111** nicht berücksichtigt wird. Dadurch ist es möglich, mit den Drähten **101** und **102** den Transferverlust des transferierten Hochgeschwindigkeitssignals in den Durchgangslöchern **11** zu reduzieren.

[0007] Bei diesem Verfahren wird jedoch die Leiterschicht eliminiert, nachdem sie in der Innenwand der Durchgangslöcher gebildet wurde. Dies erhöht die Anzahl von Prozessen, wodurch die Kosten erhöht werden, und es besteht auch die Gefahr, dass aus einer unzureichenden Eliminierung des Leiterfilms resultierende Rückstände sehr wahrscheinlich einen Kurzschluss zwischen Drähten verursachen.

[0008] In der Japanischen Patentanmeldung, Veröffentlichungsnr. 2003-204157, wird eine Technik vorgeschlagen, die, zum Zweck des LöSENS des obigen Problems, eine Plattierungsverhinderungsschicht in der Leiterplatte vergräbt, an der ein Leiterfilm durch Plattieren oder dgl. nicht haften kann, und der Leiterfilm wird an einem Abschnitt der Innenwand des Durchgangslochs abgeschnitten, an dem die Plattierungsverhinderungsschicht auftritt.

[0009] In der Japanischen Patentanmeldung, Veröffentlichungsnr. 1990-143588, wird auch eine Technik vorgeschlagen, die eine Zwischeneinzelschicht einer Isolierplatte in einer aufwändigen Leiterplatte bildet, wobei die Isolierplatte aus einem Material gebildet ist, das durch Plattieren nicht behandelt werden kann, wodurch verhindert wird, dass der Leiterfilm an einem Abschnitt der Innenwand des Durchgangslochs gebildet wird, wo diese Isolierplatte erscheint.

[0010] Da in der Technik, die in der oben angegebenen Japanischen Patentanmeldung, Veröffentlichungsnr. 2003-204157, vorgeschlagen wird, der Leiterfilm der Innenwand des Durchgangslochs jedoch nur durch die Endfläche der dünnen Plattierungsverhinderungsschicht getrennt wird, tritt eine elektronische Kopplung in Fällen von Hochgeschwindigkeitssignalen auf, und so ist es sehr wahrschein-

lich, dass ein Transferverlust nicht ausreichend reduziert werden kann.

[0011] Und weil in der Technik, die in der oben angegebenen Japanischen Patentanmeldung, Veröffentlichungsnr. 1990-143588, der Leiterfilm zwischen den Durchgangslöchern nur durch die Isolierplatte getrennt wird, und es so sehr wahrscheinlich ist, dass eine Kopplung auch in einem Fall eines Hochgeschwindigkeitssignals auftritt, ist es möglich, den Transferverlust zu reduzieren. Da mit dieser Technik jedoch in einem beliebigen Durchgangsloch der Leiterfilm an der Innenwand durch die Isolierplatte getrennt wird, ist es unmöglich, nur den Leiterfilm des Durchgangslochs zu trennen, der die Drähte verbindet, die einen Hochgeschwindigkeits-Signaltransfer handhaben. Daher kann diese Technik in einem Fall nicht verwendet werden, wo eine Leiterplatte durchsetzt ist mit Durchgangslöchern, in denen der Leiterfilm der Innenwand getrennt werden sollte, und Durchgangslöchern, in denen der Leiterfilm der Innenwand nicht getrennt werden sollte.

ZUSAMMENFASSUNG DER ERFINDUNG

[0012] Die vorliegende Erfindung wurde im Hinblick auf das obige Problem gemacht, um vorzusehen: ein Leiterplatten-Herstellungsverfahren, das eine Leiterplatte herstellt, bei welcher ein Leiterfilm nur in einem Abschnitt der Innenwand eines notwendigen Durchgangslochs gebildet wird, ohne dass eine spätere Behandlung erforderlich ist, eine Leiterplatte, die durch das Herstellungsverfahren hergestellt wird, und eine elektronische Anordnung, die mit der Leiterplatte ausgestattet ist.

[0013] Ein Leiterplatten-Herstellungsverfahren gemäß der vorliegenden Erfindung enthält:
einen Lochbildungsschritt des Bildens eines Durchgangslochs in einem Substrat, das ein Element einer Leiterplatte nach der Herstellung werden wird;
einen Vorrichtungseinsetzschrift des Einsetzens einer Vorrichtung in das in dem Lochbildungsschritt gebildete Durchgangsloch, so dass die Vorrichtung an einem Abschnitt der Innenwand des Durchgangslochs haftet, wobei die Innenwand einen Abschnitt aufweist, der mit der Außenseite des Durchgangslochs in Verbindung steht; und
einen Leiterfilmbildungsschritt des Bildens eines Leiterfilms nur an dem Abschnitt der Innenwand des Durchgangslochs, der mit der Außenseite des Durchgangslochs in Verbindung steht, nachdem die Vorrichtung in das Durchgangsloch in dem Vorrichtungseinsetzschrift eingesetzt wird.

[0014] Das Leiterplatten-Herstellungsverfahren der vorliegenden Erfindung bildet, nach dem Bilden eines Durchgangslochs, einen Leiterfilm nach dem Einsetzen einer Vorrichtung in das Loch, um an einem Abschnitt der Innenwand des Lochs zu haften, und so ist

es möglich, einen Leiterfilm nur an einem Abschnitt der Innenwand des Durchgangslochs zu bilden, woran die Vorrichtung nicht haftet. Daher ist es möglich, eine nachfolgende Behandlung wie Bohren, wie jenes, das oben angegeben wird, wegzulassen, sowie die Verwendung spezieller Materialien wegzulassen, die in den Japanischen Patentanmeldungen, Veröffentlichungsnr. 2003-204157 und Nr. 1990-143588 beschrieben sind. Demgemäß ist es möglich, einen Leiterfilm nur an einem Abschnitt der Innenwand eines notwendigen Durchgangslochs zu bilden.

[0015] Hier, in dem Leiterplatten-Herstellungsverfahren gemäß der vorliegenden Erfindung, ist der Leiterfilmbildungsschritt ein Schritt des Bildens, durch Plattieren, einer Außenfläche des Substrats und des Leiterfilms an dem Abschnitt der Innenwand des Durchgangslochs, der mit der Außenseite des Durchgangslochs in Verbindung steht.

[0016] Auch ist eine Leiterplatte gemäß der Erfindung eine Leiterplatte, worin ein Durchgangsloch gebildet ist, bei welcher: zumindest an einem Abschnitt der Leiterplatte, der eine Innenwand des Durchgangslochs bildet, ein Material, das die Haftung eines Leiterfilms behindert, nicht verwendet wird, und der Leiterfilm ist nur an einem Abschnitt der Innenwand des Durchgangslochs gebildet, und der Abschnitt der Innenwand des Durchgangslochs, in dem der Leiterfilm gebildet ist, ist bündig mit einem Abschnitt der Innenwand des Durchgangslochs, in dem kein Leiterfilm gebildet ist, wenn der Leiterfilm nicht berücksichtigt wird.

[0017] Die Leiterplatte der vorliegenden Erfindung erfordert keine Verwendung von Materialien, die das Haften eines Leiterfilms an der Innenwand des Durchgangslochs behindern, wie in den Japanischen Patentanmeldungen, Veröffentlichungsnr. 2003-204157 und Nr. 1990-143588, vorgeschlagen. Auch wird bei dieser Leiterplatte der vorliegenden Erfindung kein Niveauunterschied an der Innenwand des Durchgangslochs gebildet, der aufgrund eines Bohrens unweigerlich gebildet wird, wenn das Bohren vorgenommen wird.

[0018] Hier, in der Leiterplatte gemäß der vorliegenden Erfindung, verbindet der an der Innenwand des Durchgangslochs gebildete Leiterfilm elektrisch Signaltransfermuster einer Vielzahl von Schichten.

[0019] Ferner enthält eine elektronische Anordnung gemäß der vorliegenden Erfindung: die oben beschriebene Leiterplatte; und auf der Leiterplatte montierte elektronische Komponenten.

[0020] Mit der oben beschriebenen vorliegenden Erfindung ist es unnötig, nachfolgende Behandlungen zu verwenden, und darüber hinaus ist es möglich, eine Bildung des Leiterfilms nur an Abschnitten

der Innenwand der Durchgangslöcher für Durchgangslöcher vorzusehen, die dies erfordern.

KURZE BESCHREIBUNG DER ZEICHNUNGEN

[0021] [Fig. 1](#) zeigt einen Zustand, in dem eine Eliminierung eines Abschnitts eines Leiterfilms, der in einem Durchgangsloch einer Leiterplatte gebildet ist, vorgenommen wird.

[0022] [Fig. 2](#) zeigt einen Zustand, in dem der Abschnitt des Leiterfilms, der in dem Durchgangsloch der Leiterplatte gebildet ist, eliminiert wurde.

[0023] [Fig. 3](#) zeigt einen Zustand, in dem eine Vorrichtung in ein in einem Substrat gebildetes Durchgangsloch eingesetzt wird.

[0024] [Fig. 4](#) zeigt eine Leiterplatte nach der Herstellung in einem Schritt des Plattierens, das in einem Zustand vorgenommen wird, in dem die Vorrichtung in dem Durchgangsloch eingesetzt ist.

[0025] [Fig. 5](#) zeigt einen Zustand, in dem eine Vorrichtung mit einer anderen Form als die in [Fig. 3](#) gezeigte Vorrichtung in ein in einem Substrat gebildetes Loch eingesetzt wird.

[0026] [Fig. 6](#) zeigt ein weiteres Beispiel eines Zustands, in dem eine Vorrichtung in ein in einem Substrat gebildetes Loch eingesetzt wird.

[0027] [Fig. 7](#) zeigt eine Leiterplatte, die durch einen Schritt des Plattierens gebildet wird, der in dem in [Fig. 6](#) gezeigten Zustand vorgenommen wird.

[0028] [Fig. 8](#) zeigt ein erstes Beispiel des Leiterplatten-Herstellungsverfahrens.

[0029] [Fig. 9](#) zeigt ein zweites Beispiel des Leiterplatten-Herstellungsverfahrens.

[0030] [Fig. 10](#) zeigt ein drittes Beispiel des Leiterplatten-Herstellungsverfahrens.

[0031] [Fig. 11](#) zeigt ein viertes Beispiel des Leiterplatten-Herstellungsverfahrens.

DETAILLIERTE BESCHREIBUNG DER ERFINDUNG

[0032] Hier im Nachstehenden erfolgt eine Beschreibung von Ausführungsformen der vorliegenden Erfindung. Zuerst werden Merkmale der vorliegenden Erfindung beschrieben, und der gesamte Herstellungsprozess der Leiterplatte wird danach beschrieben.

[0033] [Fig. 3](#) zeigt einen Zustand, in dem eine Vorrichtung in ein in einem Substrat gebildetes Loch ein-

gesetzt wird.

[0034] Ein in [Fig. 3](#) gezeigtes Substrat **30A** ist ein Substrat, das eine Leiterplatte nach der Herstellung werden wird, und innerhalb des Substrats **30A** sind bereits mehrfache Drähte **301** bis **305** gebildet. Innerhalb dieses Substrats **30A** ist ein Loch **40A** gebildet, das als Durchgangsloch nach der Herstellung dienen wird, und in dieses Loch **40A** wird eine Vorrichtung **50** eingeführt. Diese Vorrichtung **50** hat einen Abschnitt **501** mit einem großen Durchmesser, der an der Innenwand des Lochs **40A** haftet, und einen Abschnitt **502** mit einem kleinen Durchmesser, der von der Innenwand frei ist. Die Vorrichtung **50**, wie in [Fig. 3](#) gezeigt, wird so eingesetzt, dass der Abschnitt **502** mit einem kleinen Durchmesser an einem Abschnitt der Innenwand des Lochs **40A** lokalisiert ist, an welchem Abschnitt die Endflächen der beiden Signalleitungen **301** und **302** erscheinen, und der Abschnitt **501** mit einem großen Durchmesser haftet an anderen Abschnitten der Innenwand.

[0035] Hier wird, in der Situation, in der die Vorrichtung **50** in das Loch **40A** eingesetzt wird, ein Leiterfilm aus Kupfer oder dgl. durch Plattieren nur auf einer Region der Innenwand des Lochs **40A** gebildet, wo der Abschnitt **502** mit einem kleinen Durchmesser der Vorrichtung **50** vorliegt.

[0036] [Fig. 4](#) zeigt eine Leiterplatte nach der Herstellung in einem Schritt des Plattierens, der in einem Zustand vorgenommen wird, in dem die Vorrichtung in das Loch eingesetzt ist.

[0037] Eine Leiterplatte **30B** ist eine Leiterplatte, die durch Plattieren hergestellt wird, das in einem Zustand vorgenommen wird, in dem die Vorrichtung **50** in das Loch **40A** eingesetzt ist, wie in [Fig. 3](#) gezeigt, und ein Leiterfilm **401** wird nicht auf der gesamten Region der Innenwand eines Durchgangslochs **40B** von der Oberseite zur Unterseite gebildet, sondern nur auf einer Region, welche die beiden Signalleitungen **301** und **302** verbindet. Und hier ist auch ein Zustand der Drähte **306** und **307** gezeigt, die an der Oberseite und der Unterseite der Leiterplatte **30B** durch Plattieren gebildet werden.

[0038] Da in der vorliegenden Ausführungsform das oben angegebene Herstellungsverfahren verwendet wird, wird, wenn der Leiterfilm **401** der Innenwand des Durchgangslochs zur Gänze vernachlässigt wird, eine Innenwand ohne Niveauunterschied abgesehen von einem erhöhten Durchmesser mit einem vernachlässigbaren Betrag gebildet, der aufgrund des Pressens der Vorrichtung gegen die Innenwand beim Einsetzen auftreten kann.

[0039] [Fig. 5](#) zeigt einen Zustand, in dem eine Vorrichtung mit einer anderen Form als die in [Fig. 3](#) gezeigte Vorrichtung in ein in einem Substrat gebildetes

Loch eingesetzt wird.

[0040] Ein Substrat **30A** in [Fig. 5](#) ist gleich wie das in [Fig. 3](#) gezeigte.

[0041] In [Fig. 5](#) wird eine hohle Vorrichtung **51**, in der ein Durchgangsloch **511** gebildet ist, so angeordnet, dass sie an einer Region der Innenwand eines Lochs **40A** haftet, in dem die jeweiligen Enden der beiden Signalleitungen **301** und **302** erscheinen.

[0042] Da hier die hohle Vorrichtung **51** verwendet wird, ist es möglich, dass Plattierungsflüssigkeit durch das Loch **40A** während des Plattierens fließt, und so wird der Durchfluss verbessert, wodurch es möglich wird, weiter zuverlässig eine Schicht eines Leiterfilms an der Innenwand des Lochs **40A** zu bilden.

[0043] [Fig. 6](#) zeigt ein weiteres Beispiel eines Zustands, in dem eine Vorrichtung in ein in einem Substrat gebildetes Loch eingesetzt wird. [Fig. 7](#) zeigt eine Leiterplatte, die durch einen Schritt des Plattierens gebildet wird, der in dem in [Fig. 6](#) gezeigten Zustand vorgenommen wird.

[0044] In einem in [Fig. 6](#) gezeigten Substrat **30C** wird ein Loch **40C** gebildet, und die Endflächen der beiden Signalleitungen **301'** und **302'**, die mit einem an der Innenwand des Lochs **40C** gebildeten Leiterfilm zu verbinden sind, erscheinen in dem zentralen Abschnitt des Lochs **40C**. Deshalb werden zwei Vorrichtungen **53** und **54** mit Durchgangslöchern **531** und **541** jeweils von beiden Enden des Lochs **40C** eingesetzt und haften an beiden Seiten des Lochs **40C**, ausgenommen der zentrale Abschnitt, an dem die Endflächen der beiden Signalleitungen **301'** und **302'** erscheinen. Wenn das Plattieren in einem solchen Zustand wie in [Fig. 7](#) gezeigt vorgenommen wird, wird eine Leiterplatte **30D** gebildet, in der ein Leiterfilm **402** nur an der zentralen Region der Innenfläche eines Durchgangslochs **40D** gebildet ist.

[0045] Hier im Nachstehenden wird der Herstellungsprozess der Leiterplatte zusammengefasst. Hier wird eine Vorrichtung mit der Form der Vorrichtung **50** von [Fig. 3](#) verwendet.

[0046] [Fig. 8](#) zeigt ein erstes Beispiel des Leiterplatten-Herstellungsverfahrens.

[0047] In der hier beschriebenen [Fig. 8](#) und den nachstehend beschriebenen [Fig. 9](#) bis [Fig. 11](#) ist eine Verdrahtung in inneren Schichten der Leiterplatte nicht gezeigt und wird daher nicht beschrieben.

[0048] Hier wird zuerst, wie in Teil (A) von [Fig. 8](#) gezeigt, ein Substrat **60** hergestellt, das durch das Bilden einer Kupferschicht **602** an der Oberseite und der Unterseite eines Harzes **601** erhalten wird, und

dann wird eine Lochbildungsbehandlung durchgeführt, um ein Loch **61** in demselben Substrat **60** zu bilden.

[0049] Als Nächstes wird, wie in Teil (B) von [Fig. 8](#) gezeigt, die Vorrichtung **50** in das Loch **61** eingesetzt, und eine Kupferschicht **603** wird durch Plattieren gebildet.

[0050] Als Nächstes wird, wie in Teil (C) von [Fig. 8](#) gezeigt, die Vorrichtung **50** entfernt, und ein Plattenresistfilm **604** gebildet, und ferner werden, wie in Teil (D) von [Fig. 8](#) gezeigt, eine Kupferschicht **605** und eine Löttschicht **606** auf der Kupferschicht **605** durch Plattieren auf einer Region gebildet, wo der Plattenresistfilm **604** nicht gebildet ist.

[0051] Als Nächstes werden, wie in Teil (E) von [Fig. 8](#) gezeigt, der Plattierungsresistfilm **604** und die Kupferschicht unterhalb des Plattierungsresistfilms **604** durch Ätzen entfernt, und, wie in Teil (F) von [Fig. 8](#) gezeigt, wird ein Resistfilm **607** durch Drucken gebildet. Außerdem wird, wie in Teil (G) von [Fig. 8](#) gezeigt, eine Behandlung **608** gegen ein Anlaufen vorgenommen.

[0052] Auf diese Weise wird, da das Plattieren in einem Zustand vorgenommen wird, in dem die Vorrichtung **50** in dem in Teil (B) von [Fig. 8](#) gezeigten Plattierungsschritt eingesetzt wird, eine Leiterplatte mit einem Durchgangsloch hergestellt, in dem ein Kupferfilm nur an einem Teil der Innenwand gebildet wird.

[0053] [Fig. 9](#) zeigt ein zweites Beispiel des Leiterplatten-Herstellungsverfahrens.

[0054] Die Schritte in den Teilen (A) bis (E) in [Fig. 9](#) sind identisch mit jenen in den Teilen (A) bis (E) in [Fig. 8](#), und so wird eine redundante Beschreibung davon weggelassen.

[0055] In Teil (F) von [Fig. 9](#) wird eine Abschwemmbehandlung an der Oberfläche der Löttschicht **606** vorgenommen.

[0056] Die Schritte in den Teilen (F) bis (H) von [Fig. 9](#) sind identisch mit jenen in den Teilen (F) bis (G) von [Fig. 8](#).

[0057] Da in einem Fall des in [Fig. 9](#) gezeigten Herstellungsverfahrens, verglichen mit dem in [Fig. 8](#) gezeigten Herstellungsverfahren, die Abschwemmbehandlung an der Löttschicht **606** hinzugefügt wird, wie in Teil (F) von [Fig. 9](#) gezeigt, kann ein feinerer Draht als 130 Mikrometer in der Breite des Drahts gebildet werden, was eine Grenze in dem Herstellungsverfahren von [Fig. 8](#) ist.

[0058] [Fig. 10](#) zeigt ein drittes Beispiel des Leiterplatten-Herstellungsverfahrens.

[0059] Die Schritte in den Teilen (A) bis (G) in [Fig. 10](#) sind identisch mit jenen in den Teilen (A) bis (G) in [Fig. 9](#), und so wird eine redundante Beschreibung davon weggelassen.

[0060] In Teil (H) von [Fig. 10](#) wird eine Lötsschicht **609** durch einen Lötsspray anstelle der Behandlung gegen ein Anlaufen in den Teilen (G) und (H) von [Fig. 9](#) gebildet.

[0061] [Fig. 11](#) zeigt ein viertes Beispiel des Leiterplatten-Herstellungsverfahrens.

[0062] In den Teilen (A) und (B) von [Fig. 11](#) wird, auf die gleiche Weise wie in den Teilen (A) und (B) von [Fig. 8](#), ein Substrat **60** hergestellt, das durch das Bilden einer Kupferschicht **602** an der Oberseite und der Unterseite des Harzes **601** erhalten wird, und das Loch **61** wird gebildet, indem eine Lochbildungsbehandlung an dem Substrat **60** angewendet wird, und eine Kupferschicht **603** wird in einem Zustand gebildet, in dem die Vorrichtung **50** in das Loch **61** durch Plattieren eingesetzt ist.

[0063] Als Nächstes wird, wie in Teil (C) von [Fig. 11](#) gezeigt, ein Ätzresistfilm **611** durch Trockenfilmlithographie und Entwickeln gebildet, und, wie in Teil (D) von [Fig. 11](#) gezeigt, wird die Kupferschicht in Regionen, die nicht von dem Ätzresistfilm **611** bedeckt sind, durch Ätzen entfernt, und dann wird auch der Ätzresistfilm **611** entfernt. Danach wird, auf die gleiche Weise wie in den Teilen (F) und (G) von [Fig. 8](#), der Resistfilm **607** gebildet (Teil (E) von [Fig. 11](#)), und eine Behandlung **608** gegen ein Anlaufen wird vorgenommen.

[0064] Wie in diesen [Fig. 8](#) bis [Fig. 11](#) gezeigt, kann die vorliegende Erfindung bei vielen verschiedensten Arten von Leiterplatten-Herstellungsverfahren angewendet werden.

ZITATE ENTHALTEN IN DER BESCHREIBUNG

Diese Liste der vom Anmelder aufgeführten Dokumente wurde automatisiert erzeugt und ist ausschließlich zur besseren Information des Lesers aufgenommen. Die Liste ist nicht Bestandteil der deutschen Patent- bzw. Gebrauchsmusteranmeldung. Das DPMA übernimmt keinerlei Haftung für etwaige Fehler oder Auslassungen.

Zitierte Patentliteratur

- JP 2003-204157 [[0008](#), [0010](#), [0014](#), [0017](#)]
- JP 1990-143588 [[0009](#), [0011](#), [0014](#), [0017](#)]

Patentansprüche

1. Leiterplatten-Herstellungsverfahren, welches umfasst:

einen Lochbildungsschritt des Bildens eines Durchgangslochs in einem Substrat, das ein Element einer Leiterplatte nach der Herstellung werden wird;
einen Vorrichtungseinsetzschrift des Einsetzens einer Vorrichtung in das in dem Lochbildungsschritt gebildete Durchgangsloch, so dass die Vorrichtung an einem Abschnitt einer Innenwand des Durchgangslochs haftet, wobei die Innenwand einen Abschnitt aufweist, der mit der Außenseite des Durchgangslochs in Verbindung steht; und
einen Leiterfilmbildungsschritt des Bildens eines Leiterfilms nur an dem Abschnitt der Innenwand des Durchgangslochs, der mit der Außenseite des Durchgangslochs in Verbindung steht, nachdem die Vorrichtung in das Durchgangsloch in dem Vorrichtungseinsetzschrift eingesetzt wird.

2. Leiterplatten-Herstellungsverfahren nach Anspruch 1, bei welchem der Leiterfilmbildungsschritt ein Schritt ist des Bildens, durch Plattieren, einer Außenfläche des Substrats und des Leiterfilms an dem Abschnitt der Innenwand des Durchgangslochs, der mit der Außenseite des Durchgangslochs in Verbindung steht.

3. Leiterplatte, worin ein Durchgangsloch gebildet ist, bei welcher: zumindest an einem Abschnitt der Leiterplatte, der eine Innenwand des Durchgangslochs bildet, ein Material, das die Haftung eines Leiterfilms behindert, nicht verwendet wird, und der Leiterfilm nur an einem Abschnitt der Innenwand des Durchgangslochs gebildet ist, und der Abschnitt der Innenwand des Durchgangslochs, in dem der Leiterfilm gebildet ist, bündig ist mit einem Abschnitt der Innenwand des Durchgangslochs, in dem kein Leiterfilm gebildet ist, wenn der Leiterfilm nicht berücksichtigt wird.

4. Leiterplatte nach Anspruch 3, bei welcher der an der Innenwand des Durchgangslochs gebildete Leiterfilm elektrisch mit Signaltransfermustern einer Vielzahl von Schichten in Verbindung steht.

5. Elektronische Anordnung, welche umfasst: die Leiterplatte nach Anspruch 3; und auf der Leiterplatte montierte elektronische Komponenten.

Es folgen 8 Blatt Zeichnungen

Anhängende Zeichnungen

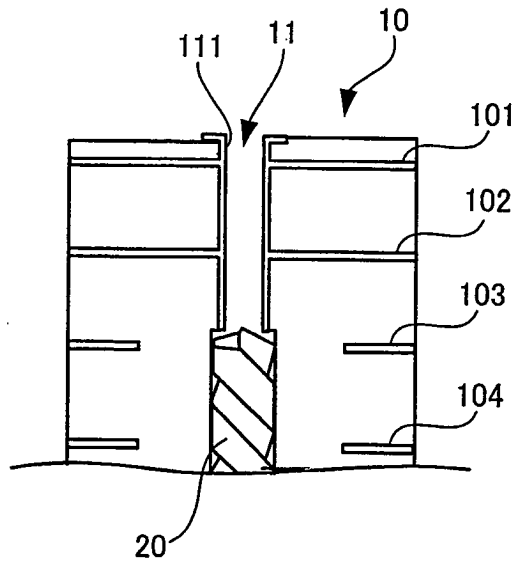


Fig. 1

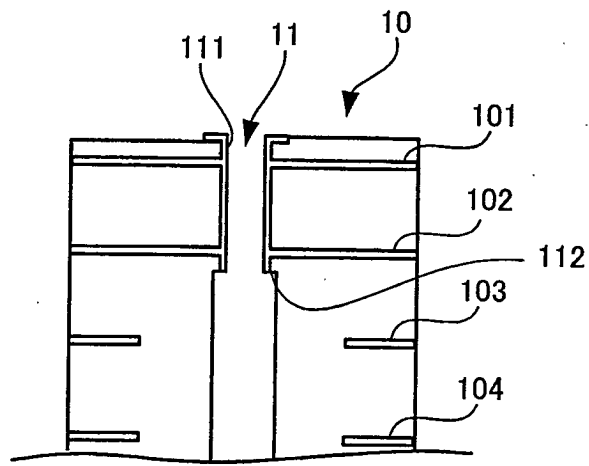


Fig. 2

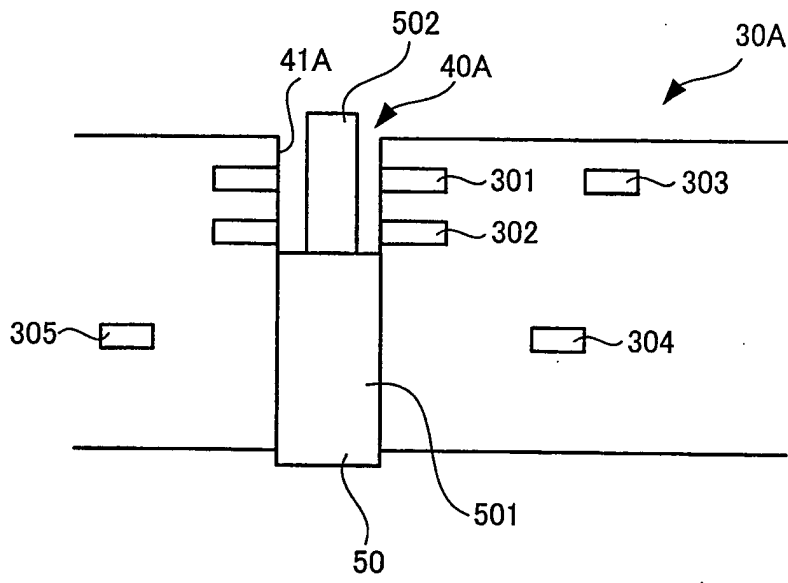


Fig. 3

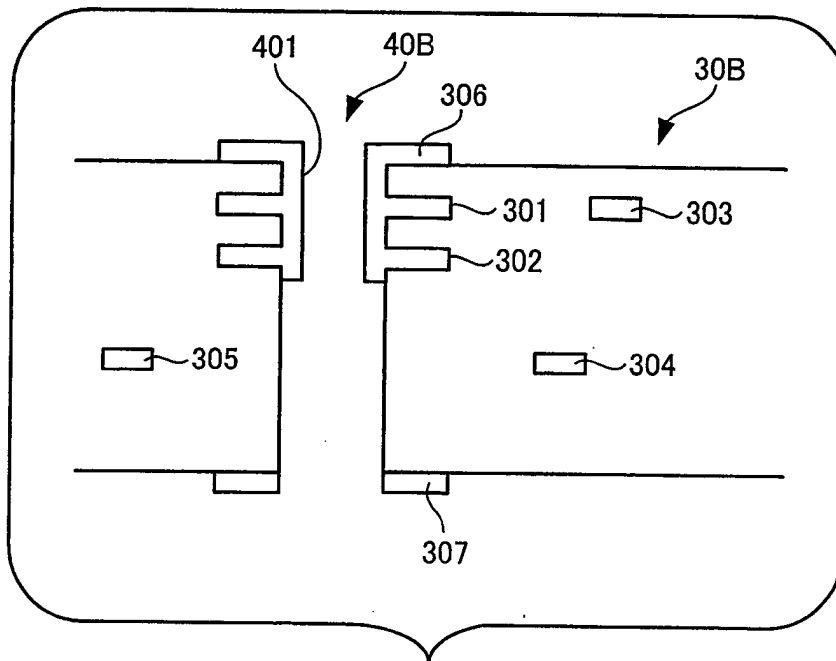


Fig. 4

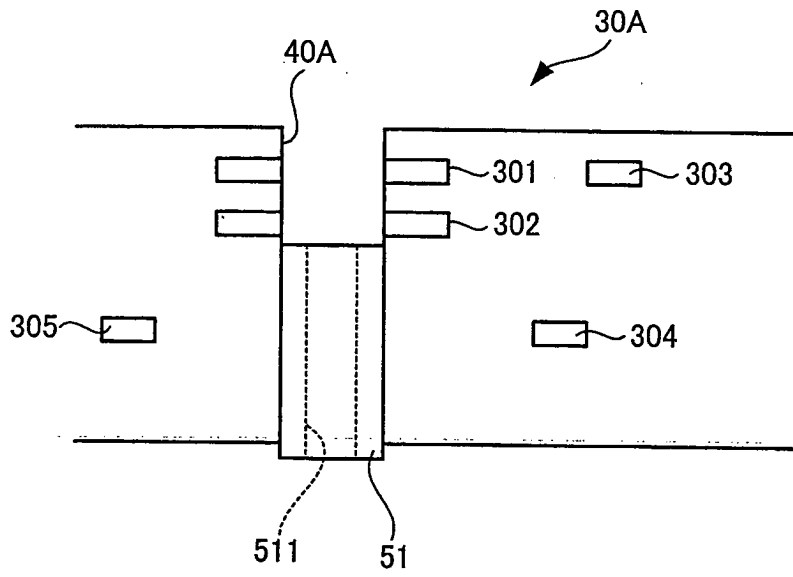


Fig. 5

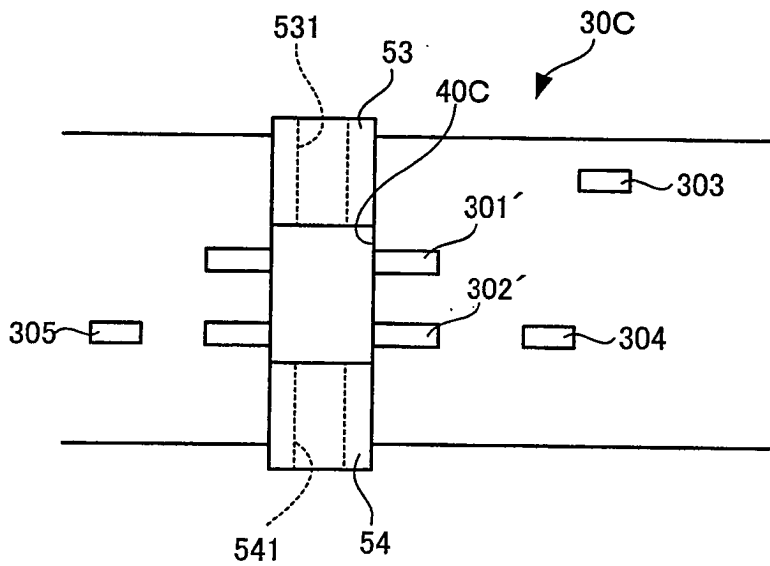


Fig. 6

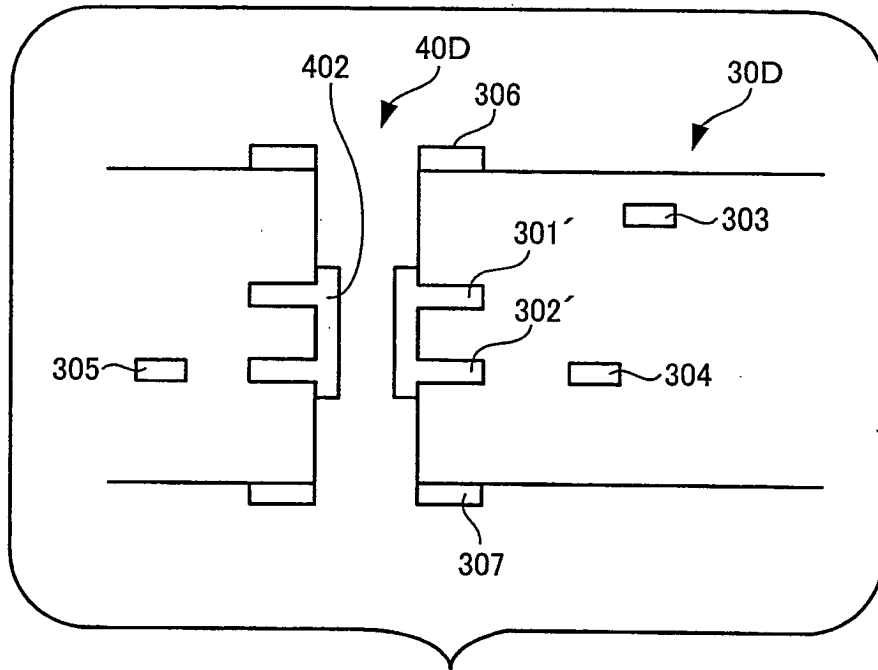


Fig. 7

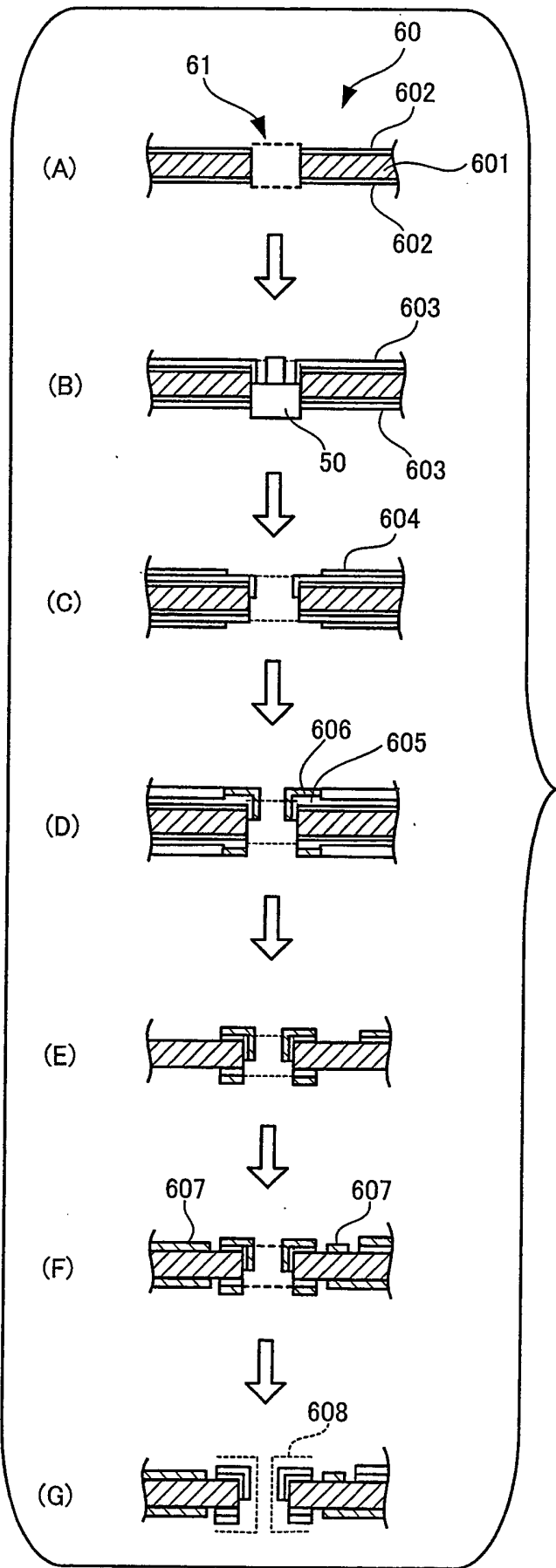


Fig. 8

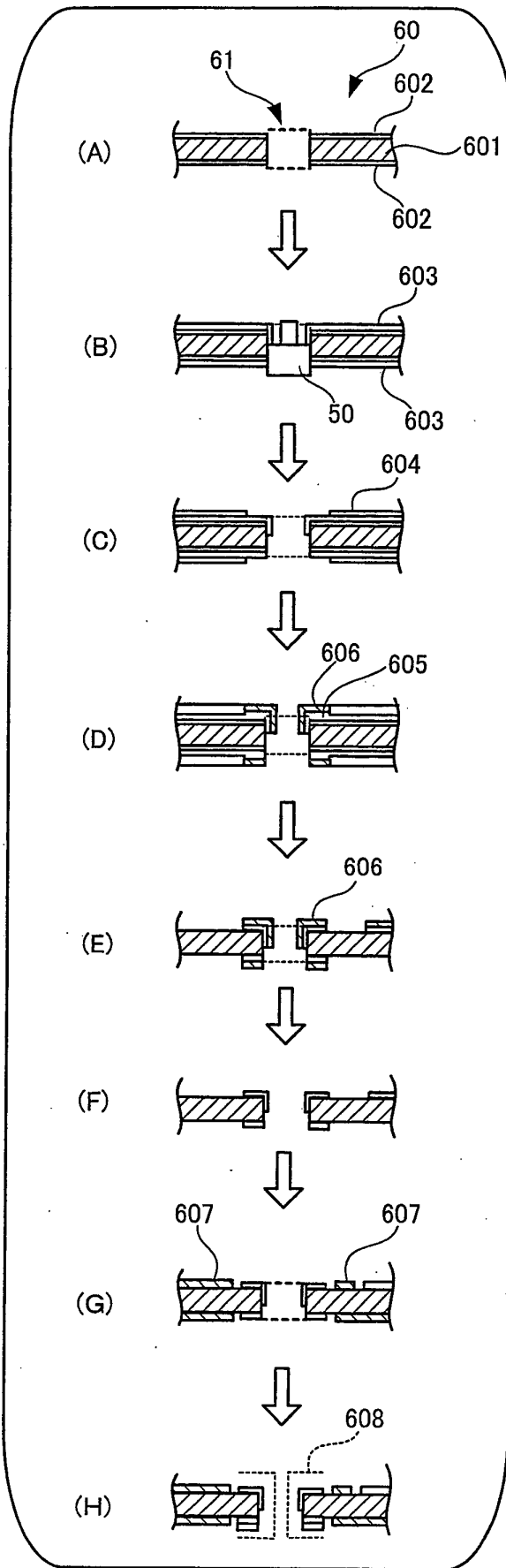


Fig. 9

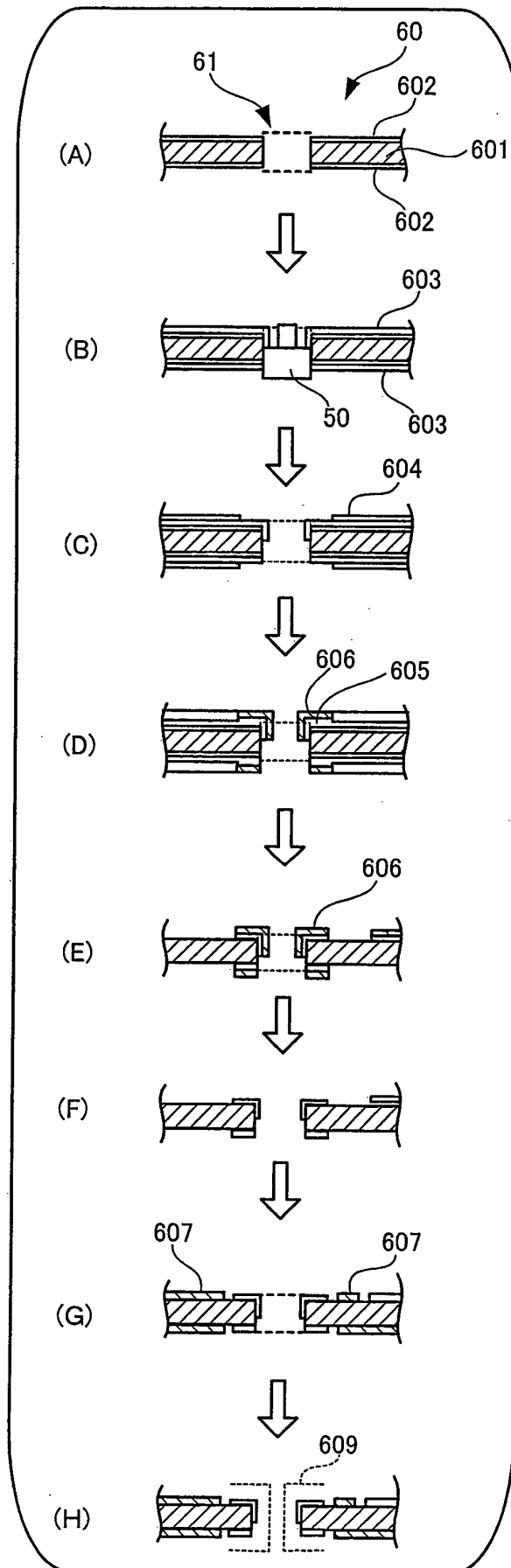


Fig. 10

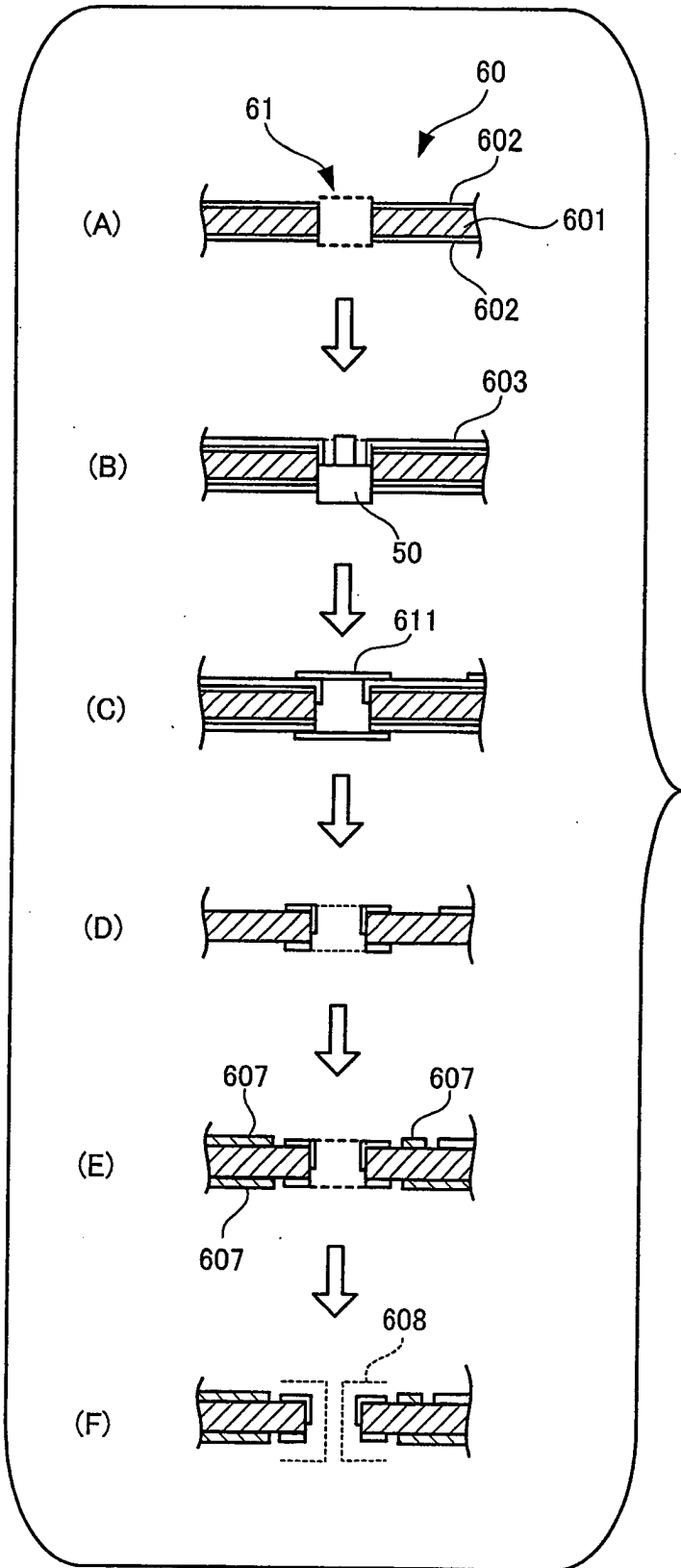


Fig. 11