

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4497304号  
(P4497304)

(45) 発行日 平成22年7月7日(2010.7.7)

(24) 登録日 平成22年4月23日(2010.4.23)

(51) Int. Cl. F I  
**HO 1 L 23/12 (2006.01)** HO 1 L 23/12 F  
 HO 1 L 23/12 L

請求項の数 10 (全 24 頁)

(21) 出願番号	特願2004-337366 (P2004-337366)	(73) 特許権者	500174247 エルピーダメモリ株式会社 東京都中央区八重洲2-2-1
(22) 出願日	平成16年11月22日(2004.11.22)	(74) 代理人	100123788 弁理士 官崎 昭夫
(65) 公開番号	特開2006-147921 (P2006-147921A)	(74) 代理人	100106138 弁理士 石橋 政幸
(43) 公開日	平成18年6月8日(2006.6.8)	(74) 代理人	100127454 弁理士 緒方 雅昭
審査請求日	平成19年9月19日(2007.9.19)	(72) 発明者	竹嶋 英宏 秋田県河辺郡雄和町相川字後野85番地 株式会社アキタ電子システムズ内
		(72) 発明者	嵯峨 徹 秋田県河辺郡雄和町相川字後野85番地 株式会社アキタ電子システムズ内 最終頁に続く

(54) 【発明の名称】 半導体装置及びその製造方法

(57) 【特許請求の範囲】

【請求項1】

第1の面及び該第1の面の反対側になる第2の面を有する半導体チップと、  
 それぞれが第1の面及び該第1の面の反対側になる第2の面を有する複数の配線ブロックであって、互いに独立分離している複数の配線ブロックとを有し、

前記半導体チップ及び前記複数の配線ブロックは、それぞれの前記第2の面が同一平面上に位置すると共に、前記半導体チップが前記複数の配線ブロックで挟み込まれるように配置され、かつ前記半導体チップ及び前記配線ブロックはそれぞれの前記第2の面が露出する状態で絶縁性の樹脂からなる封止体で覆われ、

前記複数の配線ブロックの各々は前記第1の面及び前記第2の面にそれぞれ電極を有し、かつ該第1の面及び第2の面の電極は前記配線ブロックを貫通して設けられる導体によって電氣的に接続され、

前記複数の配線ブロックの各々の前記第1の面の電極と前記半導体チップの前記第1の面に設けられた電極とは前記封止体内に位置される導電性のワイヤでそれぞれ接続され、

前記半導体チップ及び前記複数の配線ブロックのそれぞれの前記第2の面と、前記封止体の下面は同一平面上に位置していることを特徴とする半導体装置。

【請求項2】

第1の面及び該第1の面の反対側になる第2の面を有する複数の半導体チップと、  
 それぞれが第1の面及び該第1の面の反対側になる第2の面を有する複数の配線ブロックであって、互いに独立分離している複数の配線ブロックとを有し、

10

20

前記複数の半導体チップ及び前記複数の配線ブロックは、それぞれの前記第2の面が同一平面上に位置すると共に、前記半導体チップが前記複数の配線ブロックで挟み込まれるように配置され、かつ前記半導体チップ及び前記配線ブロックはそれぞれの前記第2の面が露出する状態で絶縁性の樹脂からなる封止体で覆われ、

前記複数の配線ブロックの各々は前記第1の面及び前記第2の面にそれぞれ電極を有し、かつ該第1の面及び第2の面の電極は前記配線ブロックを貫通して設けられる導体によって電氣的に接続され、

前記複数の配線ブロックの各々の前記第1の面の電極と前記半導体チップの前記第1の面に設けられた電極とは前記封止体内に位置される導電性のワイヤでそれぞれ接続され、

前記複数の半導体チップ及び前記複数の配線ブロックのそれぞれの前記第2の面と、前記封止体の下面は同一平面上に位置していることを特徴とする半導体装置。 10

【請求項3】

前記半導体チップ及び前記配線ブロック並びに前記封止体によって六面体が形成され、前記六面体の側面に前記配線ブロックの1面または2面が露出していることを特徴とする請求項1または請求項2に記載の半導体装置。

【請求項4】

前記配線ブロックの一部には窪みが設けられ、この窪んだ部分に前記封止体を形成する樹脂が食い込んでいることを特徴とする請求項1または請求項2に記載の半導体装置。

【請求項5】

前記配線ブロックの一部には前記配線ブロックの前記第1の面から前記第2の面に貫通する貫通孔が設けられ、該貫通孔に前記封止体を形成する樹脂が入り込んでいることを特徴とする請求項1または請求項2に記載の半導体装置。 20

【請求項6】

前記配線ブロックの前記第2の面の電極には突起電極が設けられていることを特徴とする請求項1または請求項2に記載の半導体装置。

【請求項7】

前記配線ブロックの本体は、絶縁体で構成されることを特徴とする請求項1乃至6のいずれか一項に記載の半導体装置。

【請求項8】

第1の面及び該第1の面の反対側になる第2の面にそれぞれ複数の電極を有し、かつ該第1の面及び第2の面の電極は導体によって電氣的に接続されてなる配線ブロックを複数準備する工程と、 30

テープの所定領域からなる複数の製品形成部の上面にそれぞれ、前記複数の配線ブロックを前記第2の面が下面となる状態で所定パターンに貼り付けるとともに、前記所定パターンで貼り付けられた複数の配線ブロックに挟み込まれる位置に、電極が上面となる状態で半導体チップを貼り付ける工程と、

前記半導体チップの電極と前記複数の配線ブロックの前記第1の面の電極とを導電性のワイヤで電氣的に接続する工程と、

前記複数の配線ブロック、前記半導体チップ及び前記ワイヤを覆うように前記テープ上に絶縁性の樹脂層を形成する工程と、 40

前記樹脂層の表面から前記テープの表面まで到達し、かつ隣接する前記製品形成部を分割する分離溝を形成する工程と、

前記テープを除去する工程と、によって複数の半導体装置を製造することを特徴とする半導体装置の製造方法。

【請求項9】

前記テープの前記各製品形成部に前記複数の配線ブロックを貼り付ける工程において、前記配線ブロックの前記電極の配列パターンが異なる複数種類の配線ブロックを準備し、一部の製品形成部には他の製品形成部と異なる構造に前記半導体チップ及び前記複数の配線ブロックを貼り付けることを特徴とする請求項8に記載の半導体装置の製造方法。

【請求項10】

前記テープの製品形成部に複数の前記半導体チップ及び複数の前記配線ブロックを貼り付けることを特徴とする請求項 8 に記載の半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は半導体装置及びその製造方法に関する。

【背景技術】

【0002】

半導体装置の小型化を図る製品構造として、パッケージが半導体チップの大きさと一致または近似する半導体装置、いわゆるチップサイズパッケージ（以下、CSPと称）が知られている（例えば、特許文献 1、2）。

10

【0003】

特許文献 1 には、シリコンウエハと多層配線基板をバンプ接合法により接合し、多層配線基板の貫通孔からノズルによりエポキシ樹脂をウエハと多層配線基板のすき間に注入し、加熱して硬化させ、その後、ウエハと多層配線基板をダイシングにより個々のチップに切断してCSP型の半導体装置を製造する方法が記載されている。

【0004】

特許文献 2 には、半導体ウエーハの良品半導体チップ上のみならず、チップと同等あるいはより小さいインターポーザを重ね、インターポーザのインナーバンプと良品半導体チップの電極を接合し、半導体ウエーハを切り離してCSP型の半導体装置を製造する方法が記載されている。

20

【0005】

一方、半導体装置の薄型及び小型化を図る製品構造として、絶縁性樹脂からなるフィルム状の配線基板の上に半導体チップを整列配置固定し、その後半導体チップの電極と配線基板の電極を導電性のワイヤで接続し、ついで半導体チップ及びワイヤ等を絶縁性の樹脂で覆い、樹脂層を配線基板共々縦横に切断して複数の半導体装置を製造する技術が知られている（例えば、特許文献 3）。特許文献 3 の半導体装置はフィルム状の配線基板の下面にバンプ電極を有するBGA（ボール・グリッド・アレイ）構造になっている。

【0006】

【特許文献 1】特開 2000 - 150549 号公報

30

【特許文献 2】特開 2002 - 110856 号公報

【特許文献 3】特開 2003 - 338587 号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

本出願人においても、CSP構造及びBGA構造の半導体装置のさらなる薄型化及び小型を進めている。従来構造のように、半導体チップまたは半導体ウエーハと配線基板またはインターポーザを重ねる構造では配線基板やインターポーザが厚いことから薄型化が達成し難い。

【0008】

40

本発明の目的は、薄型の半導体装置及びその製造方法を提供することにある。

【0009】

本発明の前記ならびにそのほかの目的と新規な特徴は、本明細書の記述および添付図面からあきらかになるであろう。

【課題を解決するための手段】

【0010】

本願において開示される発明のうち代表的なものの概要を簡単に説明すれば、下記のとおりである。

【0011】

本発明の半導体装置は、第 1 の面及び該第 1 の面の反対側になる第 2 の面を有する半導

50

体チップと、それぞれが第 1 の面及び該第 1 の面の反対側になる第 2 の面を有する複数の配線ブロックであって、互いに独立分離している複数の配線ブロックとを有し、前記半導体チップ及び前記複数の配線ブロックは、それぞれの前記第 2 の面が同一平面上に位置すると共に、前記半導体チップが前記複数の配線ブロックで挟み込まれるように配置され、かつ前記半導体チップ及び前記配線ブロックはそれぞれの前記第 2 の面が露出する状態で絶縁性の樹脂からなる封止体で覆われ、前記複数の配線ブロックの各々は前記第 1 の面及び前記第 2 の面にそれぞれ電極を有し、かつ該第 1 の面及び第 2 の面の電極は前記配線ブロックを貫通して設けられる導体によって電氣的に接続され、前記複数の配線ブロックの各々の前記第 1 の面の電極と前記半導体チップの前記第 1 の面に設けられた電極とは前記封止体内に位置される導電性のワイヤでそれぞれ接続され、前記半導体チップ及び前記複数の配線ブロックのそれぞれの前記第 2 の面と、前記封止体の下面は同一平面上に位置していることを特徴とする。

10

#### 【 0 0 1 2 】

本発明の半導体装置の製造方法は、第 1 の面及び該第 1 の面の反対側になる第 2 の面にそれぞれ複数の電極を有し、かつ該第 1 の面及び第 2 の面の電極は導体によって電氣的に接続されてなる配線ブロックを複数準備する工程と、テープの所定領域からなる複数の製品形成部の上面にそれぞれ、前記複数の配線ブロックを前記第 2 の面が下面となる状態で所定パターンに貼り付けるとともに、前記所定パターンで貼り付けられた複数の配線ブロックに挟み込まれる位置に、電極が上面となる状態で半導体チップを貼り付ける工程と、前記半導体チップの電極と前記複数の配線ブロックの前記第 1 の面の電極を導電性のワイヤで電氣的に接続する工程と、前記複数の配線ブロック、前記半導体チップ及び前記ワイヤを覆うように前記テープ上に絶縁性の樹脂層を形成する工程と、前記樹脂層の表面から前記テープの表面まで到達し、かつ隣接する前記製品形成部を分割する分離溝を形成する工程と、前記テープを除去する工程と、によって複数の半導体装置を製造することを特徴とする。

20

#### 【発明の効果】

#### 【 0 0 1 3 】

本発明によれば、薄型の半導体装置及びその製造方法を提供することができる。

#### 【発明を実施するための最良の形態】

#### 【 0 0 1 6 】

以下、図面を参照して本発明の実施の形態を詳細に説明する。なお、発明の実施の形態を説明するための全図において、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

30

#### 【実施例 1】

#### 【 0 0 1 7 】

図 1 乃至図 8 は本発明の実施例 1 の半導体装置に係わる図である。図 1 乃至図 3 は半導体装置の構造に係わる図、図 4 乃至 7 は半導体装置の製造方法に係わる図、図 8 は半導体装置の実装状態を示す断面図である。図 9 乃至図 11 は本実施例 1 の変形例の半導体装置を示す図である。

#### 【 0 0 1 8 】

本実施例 1 の半導体装置 1 は図 1 乃至図 3 に示すような構造になっている。図 1 は半導体装置の斜視図、図 2 ( a ) , ( b ) は半導体装置の平面図及び底面図、図 3 は図 2 ( a ) の A - A 線に沿う断面図である。

40

#### 【 0 0 1 9 】

本実施例 1 の半導体装置 1 は、図 1 乃至図 3 に示すように、六面体 ( 直方体 ) となり、上面は半導体チップ 2 の第 2 の面 2 b で形成されている。半導体チップ 2 の電極 3 を有する第 1 の面 2 a は、図 3 に示すように下方を向き、絶縁性の樹脂で形成される樹脂体 4 に覆われている。各電極 3 はそれぞれ独立した電極板 5 に接続されている。即ち、1 個の電極 3 は 1 個の電極板 5 に接続される構成になっている。電極 3 は、例えば、半田ボールで形成されたバンプ電極となり、電極板 5 に半田ボールが接触した状態で一時加熱 ( リフロ

50

ー) されることによって半田で電極板 5 に接続される。電極 3 が形成される半導体チップ 2 の表面には図示しないが下地電極が形成されている。

【 0 0 2 0 】

電極板 5 は、金属板、例えば、銅板あるいは 4 2 アロイ等の鉄 - ニッケル合金板で形成されている。また、電極板 5 の表面には、図示はしないが半田等との濡れ性が良好な金属層 (メッキ膜) が形成されている。電極板 5 は、例えば、厚さ 5 0 ~ 1 0 0  $\mu\text{m}$  と薄くなっている。

【 0 0 2 1 】

電極板 5 は、図 3 に示すように、その第 1 の面 5 a が上を向き、半導体チップ 2 の第 1 の面 2 a に平行に対峙し、かつ前記電極 3 に接続されている。電極板 5 の第 2 の面 5 b は下方を向き、六面体の下面を形成し、かつ外部電極端子を形成している。本実施例 1 の半導体装置 1 では、図 2 ( b ) に示すように、電極板 5 は 2 列 3 行、合計で 6 個配置されている。また、各電極板 5 の第 2 の面 5 b は同一平面上に位置している。電極板 5 と電極板 5 との間の隙間は樹脂体 (封止体) 4 を構成する樹脂で埋まっている。

【 0 0 2 2 】

2 列 3 行に配列される電極板 5 の行方向に沿う六面体の側面は、樹脂体 4 の側面で形成され、列方向に沿う六面体の側面は 3 個の電極板 5 の側面と樹脂体 4 の側面で形成されている。従って、半導体装置 1 のパッケージは、半導体チップ 2、電極板 5 及び樹脂体 4 で形成され、前述のように六面体となっている。これは、後述するが、半導体装置 1 の製造において、半導体ウエハに重ねて電極板 5 を固定し、電極板 5 と半導体ウエハとの間に絶縁性の樹脂を埋め込んで樹脂層を形成し、その後半導体ウエハを樹脂とともに、縦横に切断することによって製造するためである。

【 0 0 2 3 】

半導体装置 1 の下面、即ち、六面体からなるパッケージの下面は、6 枚の電極板 5 の第 2 の面 5 b と、樹脂体 4 の下面とで形成されている。この樹脂体 4 の下面と電極板 5 の第 2 の面 5 b も同一面となっている。

【 0 0 2 4 】

半導体装置 1 の高さ (厚さ) は、半導体チップ 2 の厚さ、電極 3 の厚さ及び電極板 5 の厚さの和となり、半導体装置 1 の薄型化が達成できる。例えば、半導体チップ 2 の厚さは 5 0 ~ 2 0 0  $\mu\text{m}$  程度の厚さとなり、電極板 5 に接続された電極 3 部分の厚さは 2 5  $\mu\text{m}$  程度 (半田ボール直径が 3 0  $\mu\text{m}$  の場合) となり、電極板 5 の厚さは 5 0 ~ 1 0 0  $\mu\text{m}$  となる。従って、半導体装置 1 は 0.125 mm から 0.325 mm の厚さとなり、薄型になる。

【 0 0 2 5 】

電極板 5 の大きさは、電極 3 の大きさよりも 0.05 mm とわずかに大きくなり、電極 3 との接続を確実なものとしている。

【 0 0 2 6 】

また、半導体装置 1 の平面方向の大きさは、半導体チップ 2 の大きさとなり、C S P 構造となり、小型になっている。半導体装置 1 は図 3 に示すように、樹脂体 4 の下面に電極板 5 の下面を露出する L G A (Land Grid Array) 構造になっている。

【 0 0 2 7 】

図 8 は半導体装置 1 を実装基板 1 0 に実装した状態を示す。実装基板 1 0 の上面にはランド 1 1 が複数設けられている。ランド 1 1 は、半導体装置 1 の電極板 5 に対応して配列されている。半導体装置 1 の実装においては、実装基板 1 0 のランド 1 1 上に半田等の接合材 1 2 を印刷等の方法によって予め設けておく。その後、ランド 1 1 上に電極板 5 が載るように位置決めして半導体装置 1 を実装基板 1 0 上に載置する。つぎに、一時的加熱 (リフロー) によって前記接合材 1 2 を溶かし、接合材 1 2 によってランド 1 1 と電極板 5 の接続を行う。これにより、半導体装置 1 は実装基板 1 0 に実装されることになる。

【 0 0 2 8 】

実装基板 1 0 において、半導体装置 1 は薄くかつ小型であることから、実装面積が小さくなる。この結果、実装基板の小型化を図ることができ、この実装基板が組み込まれる電

10

20

30

40

50

子装置の小型化が達成できる。また、半導体装置 1 を多数実装する電子装置の場合、半導体装置 1 の実装面積の縮小から使用しない空き領域の面積が広がる。そこで、前記空き領域に半導体装置 1 や他の電子部品を搭載することも可能になる。この結果、電子装置のさらなる多機能化や性能向上化が達成可能になる。

#### 【 0 0 2 9 】

つぎに、半導体装置 1 の製造方法について、図 4 乃至図 7 を参照して説明する。半導体装置 1 の製造では、回路素子を縦横に整列配置形成した半導体ウエハと、この半導体ウエハと略同じ程度の大きさの四角形の金属板を準備する。金属板としては、半導体装置の外部電極端子として使用できる金属であればいずれでもよい。本実施例 1 では、例えば、銅あるいは鉄 - ニッケル合金の板を使用する。また、金属板 2 2 はその表面に所定の図示しないメッキ膜が形成されている。このメッキ膜は半田等との接合性を良好にするための層であり、例えば、金メッキ膜となっている。金属板 2 2 としては、50 ~ 100 μm 程度の厚さのものを使用する。

10

#### 【 0 0 3 0 】

つぎに、図 4 ( a ) に示すように、矩形条状の枠 2 0 に張られた緊張状態のテープ 2 1 の上面に金属板 2 2 を図示しない接着剤で貼り付ける。

#### 【 0 0 3 1 】

つぎに、図 4 ( b ) に示すように、ダイシングブレード 2 3 で金属板 2 2 を縦横に切断して溝 1 9 を形成し、溝 1 9 に囲まれた四角形状の電極板 5 を形成する。この切断では、ダイシングブレード 2 3 は金属板 2 2 を完全に分断するが、テープ 2 1 は分断せず、ダイシングブレード 2 3 の先端はテープ 2 1 の表面または途中深さまでになるように制御する。図 5 は金属板 2 2 を分断して形成された電極板 5 を示す平面図である。ダイシングブレード 2 3 の幅を変えることによって、隣接する電極板 5 の間隔を変更することができる。また、ダイシングブレード 2 3 による切断線の間隔を変えることによって電極板 5 の縦横の長さを変更することができる。なお、図 5 に示すように、枠 2 0 には枠 2 0 の搬送時あるいは枠 2 0 の位置決め時に使用されるガイド孔 2 0 a が設けられている。

20

#### 【 0 0 3 2 】

この金属板 2 2 の分断によって、テープ 2 1 上には複数枚の電極板 5 によって製品形成部 2 4 が形成される。製品形成部 2 4 は 2 行 3 列の電極板 5 で形成される。図 5 の左上の 3 箇所黒塗りのパターンで製品形成部 2 4 を示してある。製品形成部 2 4 は、縦横に整列配置されている。

30

#### 【 0 0 3 3 】

つぎに、図 4 ( c ) 乃至図 6 に示すように、電極板 5 群上に半導体ウエハ 2 5 を重ねる。半導体ウエハ 2 5 の第 1 の面 2 a には所望の回路素子が縦横に整列配置されている。回路素子には製品形成部 2 4 が対応し、製品形成部 2 4 の各電極板 5 は、図 4 ( c ) に示すように、回路素子の各電極 3 に対応している。図示しないが、回路素子の各電極 3 の下には下地電極が設けられている。

#### 【 0 0 3 4 】

図 6 に示す半導体ウエハ 2 5 において、最も小さい四角形が電極 3 が設けられる下地電極 2 f である。2 列 3 行、合計 6 個の下地電極 2 f が、図 5 に示す製品形成部 2 4 の各電極板 5 に対面することになる。なお、下地電極を単に電極と呼称する場合もある。

40

#### 【 0 0 3 5 】

また、図 7 は、下面に真空吸引孔 2 7 を複数有するコレット 2 8 で大口径の半導体ウエハ 2 5 を真空吸着保持して、上面に真空吸引孔 3 1 を複数有する支持テーブル 3 0 上のテープ 2 1 上に半導体ウエハ 2 5 を供給する模式的断面図である。支持テーブル 3 0 の上面には複数の真空吸引孔 3 1 が設けられていて、これら複数の真空吸引孔 3 1 による真空吸着によってテープ 2 1 上の各電極板 5 を支持テーブル 3 0 に吸引保持するようになっている。

#### 【 0 0 3 6 】

また、製品形成部 2 4 群に半導体ウエハ 2 5 を位置決め配置して重ねた状態では、図 4

50

(c) に示すように、各電極 3 は電極板 5 から外れることなく確実に電極板 5 に重なることになる。この状態で一時的に加熱（リフロー）を行い、各電極 3 を電極板 5 に接続する。これにより、半導体ウエハ 2 5 は電極板 5 に接着される。

【0037】

つぎに、図 4 (d) に示すように、半導体ウエハ 2 5 とテープ 2 1 との隙間、厳密には半導体ウエハ 2 5 とテープ 2 1 との隙間、及び電極板 5 と半導体ウエハ 2 5 との間に、図示しないディスペンサ等によって絶縁性の樹脂を充填して隙間を埋める。樹脂は、例えば、エポキシ樹脂を使用する。隙間は薄いことから、必要ならばテープ 2 1 等を真空下におき、確実に樹脂で隙間を塞ぐようにしてもよい。

樹脂充填後、所定の温度でキュアして樹脂を硬化させて樹脂層 3 3 を形成する。

10

【0038】

つぎに、図 4 (e) に示すように、半導体ウエハ 2 5 の上面からテープ 2 1 の表面まで到達するように縦横に分離溝 3 4 を形成する。分離溝 3 4 はエッチングあるいはダイシングブレードによる切断で形成する。ダイシングブレードによる切断の場合、ダイシングブレードで半導体ウエハ 2 5 及び樹脂層 3 3 を完全に分断するが、テープ 2 1 は分断せず、ダイシングブレードの先端はテープの表面または途中深さまでになるように制御する。

【0039】

エッチングの場合は、半導体ウエハ 2 5 の表面にレジストによって所定パターンのエッチング用マスクを形成し、このマスクを用いて半導体ウエハ 2 5 及び樹脂層 3 3 を順次所定のエッチング液を使用してエッチングする。

20

【0040】

分離溝 3 4 の形成によって、半導体ウエハ 2 5 は半導体チップ 2 となり、樹脂層 3 3 は樹脂体（封止体）4 となり個片化され、テープ 2 1 に貼り付いた状態の半導体装置 1 が複数製造される。そこで、テープ 2 1 を除去することによって、図 4 (f) に示すように、複数の半導体装置 1 が製造される。

【0041】

本実施例 1 では、ダイシングブレード 2 3 の幅を選定し、列方向に沿う分離溝 3 4 の壁面に電極板 5 の端面が露出するようにし、行方向に沿う分離溝 3 4 には電極板 5 が露出しないようにした。これにより、図 1 に示すように、樹脂体 4 の 1 側面には電極板 5 の側面が露出し、樹脂体 4 の 1 側面には電極板 5 が露出せず樹脂体 4 を構成する樹脂のみが露出するようになる。

30

【0042】

図 9 (a) , (b) は本実施例 1 の変形例 1、2 である半導体装置を示す断面図である。図 9 (a) は変形例 1 による半導体装置 1 である。実施例 1 の半導体装置 1 の製造において、分離溝 3 4 の幅を狭くし、隣接する製品形成部 2 4 の間の電極板 5 と電極板 5 との間の樹脂のみを切断することにより、図 9 (a) に示すような側面に電極板 5 が露出しない半導体装置 1 を製造することができる。

【0043】

半導体装置 1 の実装において、樹脂体 4 の側面に電極板 5 が露出しない場合には、隣に実装される電子部品（含む半導体装置）との間のショート不良の発生を考慮する必要がないことから、樹脂体 4 の側面に電極板 5 が露出する構造に比較してより近接して実装することが可能になる。これは、電子部品の実装面積の縮小または実装基板の小型化に繋がる。

40

【0044】

図 9 (b) の半導体装置 1 は、電極板 5 の第 2 の面 5 b に半田ボール等からなる突起電極（バンプ電極）3 5 を形成した例（変形例 2）である。即ち、実施例 1 の半導体装置 1 の製造における分離溝の形成前に電極板 5 の第 2 の面 5 b に突起電極（バンプ電極）3 5 を形成する。即ち、図 4 (d) に示すように、電極板 5 と電極 3 の接続を行った後、テープ 2 1 を剥がす。つぎに、露出した電極板 5 の第 2 の面 5 b に半田ボール等からなる突起電極（バンプ電極）3 5 を形成し、その後、図示はしないが、半導体ウエハ 2 5 の露出面

50

に支持テープを貼り、ついで、図4(e)と同様に、製品形成部間に分離溝を形成し、さらに支持テープを除去することによって、図9(b)に示すような半導体装置1を製造する。この変形例2によれば、半導体装置の実装基板への搭載が容易になる効果がある。

【0045】

図10及び図11は本実施例1の変形例3である半導体装置に係わる図である。図10は半導体装置の平面図、図11は図10のA-A線に沿う断面図であるとともに、実装状態を示す図である。実施例1の半導体装置1は、その電極板5は全て同一パターンの四角形となっている。本変形例3の半導体装置1は、図10及び図11に示すように、半導体チップ2に設けられる電極3は、半導体チップ2の中央線に沿って並び、いわゆるセンターパッド配列になっている。このため、電極板5は半導体チップ2の中央からその周縁にまで延在する長い形状になっている。そして、周縁に延在する部分が外部電極端子として使用される。外部電極端子の部分はその幅が広い方がよい。また、半導体チップ2において、センターパッド配列の電極3はそのピッチが外部電極端子よりも狭い。このため、細長い電極板5は、図10で示すように屈曲パターン5f、あるいは太幅部5gと細幅部5hとからなるパターンとなっている。なお、電極板5のパターンはこれに限定されるものではない。即ち、下地電極2fに接続される電極板5は、前記六面体(パッケージ)の下面の中央から側面方向に直線的に延在する細長構造、屈曲して延在する細長構造、あるいはこれらの組み合わせ構造となる。この変形例3によれば、再配線することができる効果がある。

10

【0046】

本実施例1によれば以下の効果を有する。

(1)半導体チップ2の電極3に厚さ50 $\mu\text{m}$ ~100 $\mu\text{m}$ の電極板5が接続され、この電極板5、電極3及び半導体チップ2の厚さの和が半導体装置1の高さとなることから、半導体装置1の薄型化が達成できる。

20

【0047】

(2)半導体装置1の平面的な大きさは、半導体チップ2の大きさそのものであることから、CSP構造となり、半導体装置1の小型化が達成できる。

【0048】

(3)半導体装置1は、テープ21上面の金属板22を分断して半導体ウエハ25の電極3に対応する電極板5を形成し、前記電極板5上に半導体ウエハ25を位置決め固定し、前記半導体ウエハ25と電極板5間を絶縁性の樹脂(樹脂層33)で埋め、前記半導体ウエハ25及び前記樹脂層33を個片化し、テープ21を除去することによって製造されるため、製造工程の簡素化から半導体装置1の製造コストの低減が達成できる。また、金属板を使用することにより例えばガラエポに比べて放熱性に優位である。

30

【実施例2】

【0049】

図12及び図13は本発明の実施例2である半導体装置に係わる図である。図12は半導体装置の断面図、図13は半導体装置の製造における封止体形成状態を示す断面図である。

【0050】

本実施例2では、実施例1の半導体装置1の製造において、半導体ウエハ25とテープ21との隙間に樹脂を充填させる方法として、トランスファモールディング法を採用する。図13に示すように、トランスファモールディング装置のモールド下型40とモールド上型41との間に、半導体ウエハ25を取り付けたテープ21を配置する。半導体ウエハ25が取り付けられたテープ21は、モールド下型40とモールド上型41とによって形成されたキャビティ42内に位置する。また、キャビティ42においては、キャビティ42の天井面と半導体ウエハ25の上面との間に隙間が存在する構造とする。

40

【0051】

このような構造において、キャビティ42の一端に設けられたゲート43から溶けた樹脂44を圧入する。キャビティ42内に圧入された樹脂44はキャビティ42内を進み、

50

キャビティ 4 2 内の空気を追い出す。空気はゲート 4 3 の反対側に設けられたエアベント 4 5 から外部に押し出される。キャビティ 4 2 全体は樹脂 4 4 によって埋められ、樹脂層 3 3 が形成される。

【 0 0 5 2 】

テープ 2 1 と半導体ウエハ 2 5 との間への樹脂の充填を行った後、樹脂層 3 3 及び半導体ウエハ 2 5 を切断するように、実施例 1 と同様に分離溝 3 4 を形成し、ついでテープ 2 1 を除去し、図 1 2 に示す半導体装置 1 を製造する。

【 0 0 5 3 】

本実施例 2 によれば、半導体チップ 2 の第 2 の面 2 b の上面にも樹脂層 3 3 が存在することから、半導体チップ 2 が保護されることになり、半導体装置 1 の信頼性が高くなる。また、半導体チップ 2 の上面の樹脂層 3 3 の表面にはレーザ光照射によるマーキングが可能になる。即ち、半導体チップ 2 を形成するシリコンの表面へのレーザ光照射によるマーキングは難しいが、樹脂層 3 3 を設けることによりマーキングも可能になる。

【実施例 3】

【 0 0 5 4 】

図 1 4 及び図 1 5 は本発明の実施例 3 である半導体装置に係わる図である。図 1 4 は半導体装置の製造方法を示す工程断面図、図 1 5 は半導体装置の製造における電極板除去状態を示す断面図である。

【 0 0 5 5 】

本実施例 3 の半導体装置 1 の製造方法においては、図 4 ( a ) ~ ( f ) に示す実施例 1 の半導体装置 1 の製造にあつて、不要な電極板 5 を除去して半導体装置 1 を製造する例である。不要な電極板 5 を除去する工程が追加される以外は実施例 1 の工程と同様である。本実施例 3 の半導体装置の製造における図 1 4 ( a ) , ( b ) で示す工程は、実施例 1 の半導体装置 1 の製造工程である図 4 ( a ) , ( b ) で示す工程である。そして、本実施例 3 の場合は、図 4 ( c ) の工程に進む前に、図 1 4 ( c ) 及び図 1 5 に示すように不要の電極板 5 を除去する。図 1 4 ( c ) に示すように、テープ 2 1 の下方から突き上げピン 4 7 を突き上げて使用しない電極板 5 を持ち上げ、この状態でテープ 2 1 の上方から降下してきたコレット 4 8 で突き上げられた電極板 5 を真空吸着保持し、所定の場所に移動除去するものである。この突き上げの際、テープ 2 1 が破れないように、突き上げピン 4 7 は複数本となっている。

【 0 0 5 6 】

本実施例 3 では、その後の工程は実施例 1 の場合と同様であり、図 1 4 ( d ) に示すように、電極板 5 に半導体ウエハ 2 5 を接続する ( 図 4 [ c ] に対応 ) 。その後、図 1 4 ( e ) に示すように、樹脂層 3 3 の充填 ( 図 4 [ d ] に対応 ) 、そして図示しないダイシングブレードによる切断、テープ 2 1 の除去による半導体装置 1 の製造 ( 図 1 4 [ f ] ) となる。

【 0 0 5 7 】

この方法によれば、電極板 5 と電極板 5 の間の電極板 5 を取り外して半導体装置 1 を製造することから、図 1 4 ( f ) に示すように、半導体装置 1 の対向する電極板 5 の間隔を広くすることができる。これにより対向する電極板間のショートの高減、とくに L G A の場合の実装性にはランド間ショートへのマージン効果がある。

【実施例 4】

【 0 0 5 8 】

図 1 6 ( a ) ~ ( f ) 及び図 1 7 は本発明の実施例 4 である半導体装置に係わる図である。図 1 6 ( a ) ~ ( f ) は半導体装置の製造方法を示す工程断面図、図 1 7 は半導体装置の製造において、電極板及び枠体を形成した金属板を示す平面図である。

【 0 0 5 9 】

本実施例 4 はテープ 2 1 の周囲を支持する枠 2 0 を金属板 2 2 から形成する例である。即ち、実施例 1 ではテープ 2 1 は矩形の枠 2 0 に支持する構造としたが、本実施例ではテープ 2 1 に枠 2 0 を取り付け作業を省略して半導体装置の生産性を向上させ、かつ製造

10

20

30

40

50

コストの低減を図る例である。

【0060】

本実施例4の半導体装置1の製造方法においては、図16(a)に示すように、同一寸法のテープ21及び金属板22を準備した後、テープ21に金属板22を図示しない接着剤を用いて貼り合わせる。

【0061】

つぎに、実施例1と同様に、図16(b)に示すように、ダイシングブレード23によって金属板22を分離する溝19を形成する。この際、溝19は、図17に示すように、金属板22の縁まで設けられないパターンとする。この結果、図17に示すように、金属板22によって枠20が形成される。そこで、これ以降の工程では、この枠20がテープ21を支持する補強枠として使用される。図16(c)~(f)は、実施例1の半導体装置1の製造方法である図4(c)~(f)と同じ作業工程である。従って、以降の半導体装置1の製造方法の説明は省略する。本実施例4において、エッチングによって金属板22に溝19を形成してもよい。

10

【0062】

本実施例4によれば、テープ21に枠を接着する作業が不要となるとともに、枠材が不要となり、半導体装置1の製造コストの低減が可能になる。

【実施例5】

【0063】

図18乃至図35は本発明の実施例5及び変形例である半導体装置に係わる図である。図18は半導体装置の外観を示す斜視図、図19は半導体装置の封止体の一部を切り欠いた平面図、図20は図19のA-A線に沿う断面図、図21は半導体装置の底面図である。

20

【0064】

本実施例5の半導体装置1は、図19に示すように、細長の半導体チップ2の両側にそれぞれ細長の配線ブロック50を配置した構造になっている。

【0065】

配線ブロック50は、図22~図24に示すように、絶縁体からなる細長のブロック本体51と、このブロック本体51の第1の面51a及び第1の面51aの反対面となる第2の面51bにそれぞれ設けられた電極52、53と、ブロック本体51を貫通し電極52と電極53を電氣的に接続する導体54とからなっている。図22及び図24では、ブロック本体51の第1の面51aは上面であり、第2の面51bは下面である。ブロック本体51は、例えば、ガラスエポキシ樹脂板で形成されている。

30

【0066】

本実施例5では、電極52、53は一列に5個並んで配置されている。また、半導体チップ2の図示しない電極と配線ブロック50の電極52は導電性のワイヤ55で接続されている。半導体チップ2、配線ブロック50及びワイヤ55は絶縁性の樹脂(例えば、エポキシ樹脂)からなる樹脂体(封止体)4によって覆われている。

【0067】

本実施例5の半導体装置1のパッケージは六面体(直方体)からなり、図18~図21に示すように、上面は樹脂体4で形成され、下面は半導体チップ2及び配線ブロック50並びに樹脂体4で形成され、側面は配線ブロック50と樹脂体4によって形成されている。配線ブロック50からみれば、配線ブロック50の下面はパッケージの下面に露出し、パッケージの側面に露出する構造になっている。

40

【0068】

本実施例5の半導体装置1は、図25(a)~(f)の各工程を経て製造される。半導体装置1の製造においては、実施例1と同様に枠20に緊張状態で貼り付けられたテープ21の上面に配線ブロック50を図示しない接着剤で固定する。

【0069】

配線ブロック50は図26(a)~(d)の手順によって製造される。図26(a)に

50

示すように、周縁を枠 57 によって支持される緊張状態のテープ 58 上に配線ブロック母材 60 を貼り付ける。配線ブロック母材 60 は、図 27 に示すように、平板状となり、その周囲に移送や位置決めに使用するガイド孔 61 が設けられている。点線枠内には配線ブロック構造 59 が縦横に整列配列されている。図 27 において、一列 5 個の長方形を含む部分が配線ブロック構造 59 である。最終的に配線ブロック構造 59 単位に分割が行われ、配線ブロック構造 59 は配線ブロック 50 とされる。

【0070】

配線ブロック構造 59 は、図 26 (a) に示すように、第 1 の面 51 a 及び第 1 の面 51 a の反対側になる第 2 の面 51 b に、それぞれ複数の電極 52、53 を有している。また、第 1 の面 51 a 及び第 2 の面 51 b の電極 52、53 は導体 54 によって電氣的に接

10

【0071】

つぎに、図 26 (b) に示すように、配線ブロック母材 60 の表面からテープ 58 の表面まで到達する所望パターンの分離溝 62 を各配線ブロック構造 59 間に形成する。

【0072】

つぎに、テープ 58 を除去することによって、図 26 (d) に示すように複数の配線ブロック 50 を製造することができる。実施例 5 の場合には、テープ 58 を除去する代わりにテープ 58 からそれぞれ配線ブロック 50 を取り出す。即ち、図 26 (c) に示すように、テープ 58 の下方から突き上げピン 63 を突き上げてテープ 58 上の配線ブロック 50 を持ち上げるとともに、テープ 58 の上方から降下してきたコレット 64 で突き上げられた配線ブロック 50 を真空吸着保持する。コレット 64 の上昇によって配線ブロック 50 はテープ 58 から剥がされる。そこで、このコレット 64 を移動させ、図 25 (a) に示すテープ 21 上に配線ブロック 50 を移送し、かつ供給する。

20

【0073】

図 28 (a)、(b) は配線ブロック 50 の他の例 (変形例 1、2) である。図 28 (a) は図 27 に示す隣り合う 2 個の配線ブロック構造 59 を一単位として切り出した配線ブロック 50 である。また、図 28 (b) は L 字型の配線ブロック 50 であり、電極 52 は L 字配列となっている。このような屈曲した配線ブロック 50 は、配線ブロック母材 60 をルーター切断等により所望の溝を形成することによって製造することができる。

【0074】

本実施例 5 では、半導体チップ 2 の両側にそれぞれ配線ブロック 50 を配置する構造の半導体装置 1 を製造することから、テープ 21 上に貼り付ける配線ブロック 50 は、半導体チップ 2 の搭載領域から外れる位置に固定される。

30

【0075】

つぎに、図 25 (b) に示すように、テープ 21 上に半導体チップ 2 を図示しない接着剤によって固定する。1 個の半導体チップ 2 と、この半導体チップ 2 の両側の配線ブロック 50 とを含む部分が製品形成部 24 となる。この製品形成部 24 はテープ 21 上に縦横に整列配置形成されることになる。図 29 には、半導体チップ 2 と配線ブロック 50 の配置状態を示してある。

【0076】

つぎに、図 25 (c) 及び図 29 に示すように、各製品形成部 24 において、半導体チップ 2 の図示しない電極と、配線ブロック 50 の電極 52 を導電性のワイヤ 55 で接続する。

40

【0077】

つぎに、図 25 (d) 及び図 30 に示すように、枠 20 内のテープ 21 の上面に半導体チップ 2、配線ブロック 50 及びワイヤ 55 を覆うように絶縁性樹脂からなる樹脂層 67 を形成する。

【0078】

つぎに、図 25 (e) に示すように、図示しないダイシングブレードによって樹脂層 67 の表面からテープ 21 の表面に至る深さ切断して分離溝 34 を形成する。この分離溝 3

50

4の形成により、テープ21に貼り付けられた状態の半導体装置1を多数形成することができる。なお、分離溝34の形成により、樹脂層67は分割されて樹脂体4となる。

【0079】

つぎに、テープ21を除去することによって、図25(f)に示すように、複数の半導体装置1を製造することができる。

【0080】

図32(a),(b)は実施例5の他の例(変形例3,4)である。図32(a)の変形例3は、四角形の半導体チップ2の各辺の外側に配線ブロック50を配置した構造である。この例では、多ピン化できる効果がある。また、図32(b)の変形例4は、半導体チップ2の両側配線ブロック50を配置した構造であるが、配線ブロック50をパッケージの周面に露出させない構造である。この例では、配線ブロック50と樹脂体4との間の隙間を介しての水分の浸入を防止でき、半導体装置1の耐湿性が向上する。また配線ブロックの脱落を防止できる。なお、図32(b)は半導体装置1の底面図である。

10

【0081】

図33(a)~(c)は実施例5の他の例(変形例5~7)である。これら変形例5~7の半導体装置1は、実施例5の半導体装置1において、配線ブロック50の一部に窪み等を設け、この窪んだ部分等に樹脂体(封止体)4を形成する樹脂が食い込むようにして、配線ブロック50が樹脂体4から抜け難くする構造になっている。

【0082】

図33(a)の半導体装置1は、配線ブロック50のブロック本体51に貫通孔70を設けたものである。貫通孔70に樹脂体4を形成する樹脂が入り込み、配線ブロック50の脱落を防止している。

20

【0083】

図33(b)の半導体装置1は、配線ブロック50のブロック本体51に窪み71を設けたものである。この窪み71に樹脂体4を形成する樹脂が入り込み、配線ブロック50の脱落を防止している。

【0084】

図33(c)の半導体装置1は、配線ブロック50の樹脂体4内に埋没する部分に突起72を設け、この突起72が樹脂体4を形成する樹脂に食い込むようにしたものである。樹脂は突起72の周囲の窪みに食い込む構造になる。この結果、配線ブロック50の脱落が防止できる。

30

【0085】

変形例5~7の半導体装置1は配線ブロック50の脱落が防止できることから信頼性が高くなるとともに耐湿性が向上する。

【0086】

図34は本実施例5の変形例8である半導体装置1を示す断面図である。この半導体装置1は、実施例5の半導体装置1の電極53に半田ボール等からなるバンプ電極75を形成したものである。この変形例8の半導体装置は実装基板への搭載が容易になる効果を有する。

【0087】

図35(a),(b)は本実施例5の変形例9,10である半導体装置1を示す一部樹脂体4を切り欠いた平面図である。変形例9,10は複数の半導体チップを封止体内に有する構成の例である。

40

【0088】

図35(a)の変形例9の半導体装置1は、一对の配線ブロック50の間に2個の半導体チップ2を配置したものである。

【0089】

図35(b)の変形例10の半導体装置1は、配線ブロック50を3列配置し、配線ブロック50と配線ブロック50との間にそれぞれ半導体チップ2を配置した構造である。また、両側の配線ブロック50は実施例5の配線ブロック50であるが、中央の配線ブロ

50

ック50は、図28(a)に示す変形例1による電極が二列になる配線ブロック50を使用している。このような構造にすることによって、半導体装置1の多機能、高性能化等が達成できる。

【0090】

図36(a)~(f)は図35(b)の変形例10の半導体装置1と、図20の実施例5の半導体装置1を同時に製造する方法を示す工程断面図である。図36(a)~(f)は実施例5の製造方法を示す図25(a)~(f)に対応するものである。実施例5の半導体装置1、即ち、半導体チップ2の両側にそれぞれ1個の配線ブロック50を配置する半導体装置1の製造は、図36(a)~(f)において、右側2つの製品形成部24での製造によって製造される。この半導体装置の製造説明は既に図25(a)~(f)で説明してあることから省略する。

10

【0091】

図35(b)で示す変形例10の半導体装置1(2チップ3ブロック製品と呼称)の製造は、図36(a)~(f)における左側の1つの製品形成部24での製造によって製造される。2チップ3ブロック製品では、その製造において、図28(a)で示す二列に電極52を配列した幅広の配線ブロック50と、図22で示す一列に電極52を5個配列した配線ブロック50と、2個の半導体チップ2を使用する。

【0092】

2チップ3ブロック製品の製造においては、図36(a)に示すように、二列に電極52を配列した幅広の配線ブロック50を中央とし、この幅広の配線ブロック50の両側にチップ搭載領域としての空間を位置させ、その外側にそれぞれ1個の配線ブロック50を配置する。

20

【0093】

つぎに、図36(b)で示すように、幅広の配線ブロック50と配線ブロック50との間のそれぞれのチップ搭載領域に、それぞれ半導体チップ2を搭載する。2チップ3ブロック製品を製造するための製品形成部24は、幅広の配線ブロック50、その両側の2個の半導体チップ2並びに半導体チップ2の外側の二つの配線ブロック50を含む領域となる。

【0094】

幅広の配線ブロック50を製造する場合、図26における配線ブロック50の製造時、分離溝62を1本飛ばして形成することによって、二列電極52を有する配線ブロック50を製造することができる。

30

【0095】

図36における半導体装置の製造においては、1列電極52の配線ブロック50と、二列電極52の配線ブロック50を選択使用して、図36(b)の構造を実現する。

【0096】

つぎに、図36(c)に示すように、各半導体チップ2の図示しない電極と、これに対応する配線ブロック50の電極52を導電性のワイヤ55で接続する。

【0097】

つぎに、図36(d)に示すように、枠20内のテープ21の上面に半導体チップ2、配線ブロック50及びワイヤ55を覆うように絶縁性樹脂からなる樹脂層67を形成する。樹脂としては、例えば、エポキシ樹脂を使用する。

40

【0098】

つぎに、図36(e)に示すように、図示しないダイシングブレードによって樹脂層67の表面からテープ21の表面に至る深さ切断して分離溝34を形成する。この分離溝34は幅広の配線ブロック50部分には設けない。即ち、分離溝34の形成において、幅広の配線ブロック50部分では1本飛ばして分離溝34を設ける。なお、分離溝34の形成により、樹脂層67は分割されて樹脂体4となる。この分離溝34の形成により、テープ21に貼り付けられた実施例5の半導体装置1及び実施例5の変形例5の半導体装置1を多数形成することができる。

50

## 【0099】

つぎに、テープ21を除去することによって、図36(f)に示すように、半導体チップ2の両側に配線ブロック50を配置した半導体装置1、幅広の配線ブロック50の両側にそれぞれ半導体チップ2を有しさらに半導体チップ2の外側に配線ブロック50を配置した半導体装置1を製造することができる。

## 【0100】

本変形例の製造方法によれば、ダイシングブレードの切断箇所の選択と、半導体チップ2や配線ブロック50の選択取り付けによって、同じプロセスで異なる構造の半導体装置を製造することができる。

## 【0101】

本実施例5では、半導体チップ2と配線ブロック50が併置される構造となり、配線ブロック50と半導体チップ2が重ねられる構造とならないことから、半導体装置1の薄型化が達成できる。また、個片化された配線ブロック50を複数使用することにより、樹脂封止後の反りの発生を抑止できる。また、半導体チップ2の第2の面がパッケージの下面に露出する構造となることから、実装後は半導体チップ2で発生した熱を速やかに実装基板に伝達でき、放熱効果の高い半導体装置1となる。また、本実施例5によれば、半導体チップ及び配線ブロックの配置と、切断箇所の選択等により、異なる構造のものを同時に製造できる。故に少量多品種の半導体装置の製造に有効である。また、異なる構造の半導体装置を同時に製造する場合には、個片化前にマーク形成することで識別を容易にできる。

## 【実施例6】

## 【0102】

図37乃至図41は本発明の実施例6である半導体装置に係わる図である。図37は半導体装置の平面図、図38は図37のA-A線に沿う断面図、図39は半導体装置の底面図、図40は半導体装置の製造方法を示す工程断面図である。図41は図40(b)に対応する半導体ウエハ等の一部を示す平面図である。

## 【0103】

本実施例6の半導体装置1は、図37～図39に示すように、四角形の半導体チップ2と、この半導体チップ2の第1の面2aに取り付けられた配線ブロック50と、配線ブロック50の側面及び半導体チップ2の第1の面2aを覆う樹脂体4と、配線ブロック50に取り付けられたバンプ電極80とからなっている。半導体チップ2は四角形体からなり、その4辺に沿って電極3を一行に配置した構造になっていることから、配線ブロック50は各列の電極3に重なるように配列されている。配線ブロック50は、既に説明した構造であり、各電極3に配線ブロック50の電極52が図示しない導電性の接着剤によって接続されている。

## 【0104】

本実施例6の半導体装置1は、半導体チップ2の外形寸法がそのままパッケージの外形寸法になり、小型化が図られている。

## 【0105】

つぎに、図40(a)～(f)を参照しながら本実施例6の半導体装置1の製造方法について説明する。最初に半導体ウエハ25及び配線ブロック50を準備する。そして、図40(a)に示すように、第1の面2aが上面となるように半導体ウエハ25を配置する。半導体ウエハ25は縦横に回路素子が形成され、第1の面2aには各回路素子の電極3露出している。

## 【0106】

つぎに、図40(b)及び図41に示すように、前記半導体ウエハ25の第1の面2aに配線ブロック50を固定する。図41は半導体ウエハ25の第1の面2aを示す一部の図である。縦横に示す細線で囲まれる四角形部分が一つの回路素子83部分である。配線ブロック50は四角形の回路素子83の各辺の内側に沿って延在するように固定されている。

10

20

30

40

50

## 【0107】

つぎに、図40(c)に示すように、前記半導体ウエハ25の第1の面2a側に絶縁性の樹脂によって樹脂層67を形成する。樹脂層67は配線ブロック50の電極53が露出する状態で形成される。

## 【0108】

つぎに、図40(d)に示すように、露出する配線ブロック50の電極53上に半田ボールからなるバンプ電極80を形成する。

## 【0109】

つぎに、図40(e)に示すように、半導体ウエハ25の第1の面2aの反対面となる第2の面2bにテープ84を貼り付けてテープ84で半導体ウエハ25を支持する。その後、樹脂層67の表面から半導体ウエハ25を越えてテープ84の表面まで到達するようにダイシングブレード23によって縦横に分離溝34を形成する。この分離溝34の形成により、半導体ウエハ25は半導体チップ2となり、樹脂層67は樹脂体(封止体)4になる。これにより、テープ84に貼り付けられた半導体装置1が複数形成される。つぎに、テープ84を引き剥がすことによって、図40(f)に示すように複数の半導体装置1を製造することができる。

## 【0110】

以上本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は上記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

## 【図面の簡単な説明】

## 【0111】

【図1】本発明の実施例1である半導体装置の外観を示す斜視図である。

【図2】実施例1の半導体装置の平面図及び底面図である。

【図3】図2(a)のA-A線に沿う断面図である。

【図4】実施例1の半導体装置の製造方法を示す工程断面図である。

【図5】図4(b)に対応する電極板等の配列状態を示す平面図である。

【図6】図4(c)に対応する半導体ウエハ等を示す平面図である。

【図7】前記電極板に前記半導体ウエハを固定する状態を示す模式的断面図である。

【図8】本実施例1の半導体装置の実装状態を示す断面図である。

【図9】本実施例1の変形例1、2である半導体装置を示す断面図である。

【図10】本実施例1の変形例3である半導体装置を示す平面図である。

【図11】図10のA-A線に沿う実装構造を示す断面図である。

【図12】本発明の実施例2である半導体装置の断面図である。

【図13】本実施例2の半導体装置の製造における封止体形成状態を示す断面図である。

【図14】本発明の実施例3である半導体装置の製造方法を示す工程断面図である。

【図15】本実施例3の半導体装置の製造における電極板除去状態を示す断面図である。

【図16】本発明の実施例4である半導体装置の製造方法を示す工程断面図である。

【図17】本実施例4の半導体装置の製造において、電極板及び枠体を形成した金属板を示す平面図である。

【図18】本発明の実施例5である半導体装置の外観を示す斜視図である。

【図19】本実施例5の半導体装置の封止体の一部を切り欠いた平面図である。

【図20】図19のA-A線に沿う断面図である。

【図21】本実施例5の半導体装置の底面図である。

【図22】本実施例5の半導体装置を構成する配線ブロックの斜視図である。

【図23】前記配線ブロックの平面図である。

【図24】図23のA-A線に沿う断面図である。

【図25】本実施例5の半導体装置の製造方法を示す工程断面図である。

【図26】前記配線ブロックの製造方法を示す工程断面図である。

【図27】前記配線ブロックを形成するための配線ブロック母材の平面図である。

10

20

30

40

50

【図 28】本実施例 5 の変形例 1、2 である半導体装置における配線ブロックを示す斜視図である。

【図 29】本実施例 5 の半導体装置の製造において、半導体チップの電極と配線ブロックの電極をワイヤで接続した状態を示す平面図である。

【図 30】本実施例 5 の半導体装置の製造において、半導体チップ、配線ブロック及びワイヤ等を樹脂層で覆った状態を示す平面図である。

【図 31】本実施例 5 の半導体装置の製造において、樹脂層に分断用の分離溝を形成した状態を示す平面図である。

【図 32】本実施例 5 の変形例 3、4 である半導体装置を示す平面図である。

【図 33】本実施例 5 の変形例 5 ~ 7 である半導体装置を示す断面図である。

10

【図 34】本実施例 5 の変形例 8 である半導体装置を示す断面図である。

【図 35】本実施例 5 の変形例 9、10 である半導体装置を示す平面図である。

【図 36】本実施例 5 の変形例 9 である半導体装置の製造方法を示す工程断面図である。

【図 37】本実施例 6 の半導体装置の平面図である。

【図 38】図 37 の A - A 線に沿う断面図である。

【図 39】本実施例 6 の半導体装置の底面図である。

【図 40】本実施例 6 の半導体装置の製造方法を示す工程断面図である。

【図 41】図 40 ( b ) に対応する半導体ウエハ等の一部を示す平面図である。

【符号の説明】

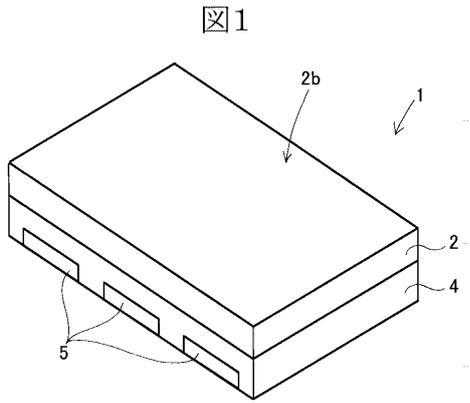
【 0 1 1 2 】

20

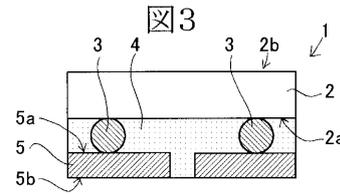
1 ... 半導体装置、2 ... 半導体チップ、2 a ... 第 1 の面、2 b ... 第 2 の面、2 f ... 下地電極、3 ... 電極、4 ... 樹脂体、5 ... 電極板、5 a ... 第 1 の面、5 b ... 第 2 の面、5 f ... 屈曲パターン、5 g ... 太幅部、5 h ... 細幅部、10 ... 実装基板、11 ... ランド、12 ... 接合材、19 ... 溝、20 ... 枠、21 ... テープ、22 ... 金属板、23 ... ダイシングブレード、24 ... 製品形成部、25 ... 半導体ウエハ、27 ... 真空吸引孔、28 ... コレット、30 ... 支持テーブル、31 ... 真空吸引孔、33 ... 樹脂層、34 ... 分離溝、35 ... 突起電極 ( パンプ電極 )、40 ... モールド下型、41 ... モールド上型、42 ... キャビティ、43 ... ゲート、44 ... 樹脂、45 ... エアーベント、47 ... 突き上げピン、48 ... コレット、50 ... 配線ブロック、51 ... ブロック本体、51 a ... 第 1 の面、51 b ... 第 2 の面、52、53 ... 電極、54 ... 導体、55 ... ワイヤ、57 ... 枠、58 ... テープ、59 ... 配線ブロック構造、60 ... 配線ブロック母材、61 ... ガイド孔、62 ... 分離溝、63 ... 突き上げピン、64 ... コレット、67 ... 樹脂層、70 ... 貫通孔、71 ... 窪み、72 ... 突起、75 ... パンプ電極、80 ... パンプ電極、83 ... 回路素子、84 ... テープ。

30

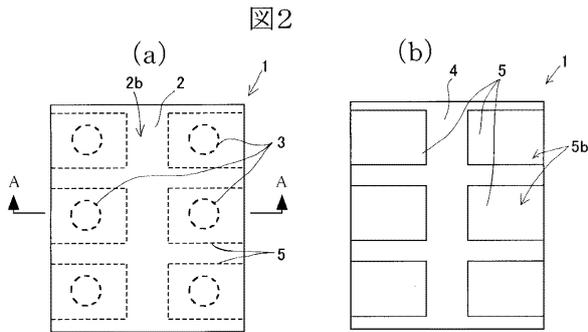
【 図 1 】



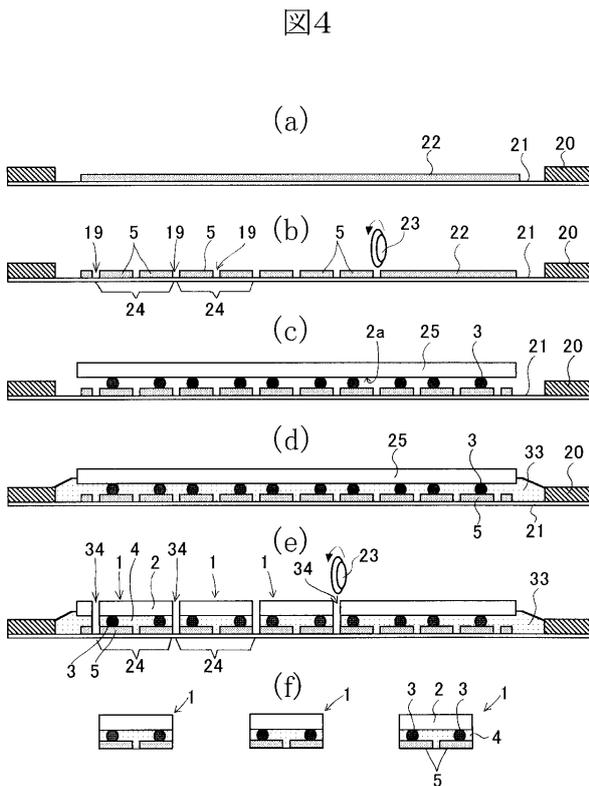
【 図 3 】



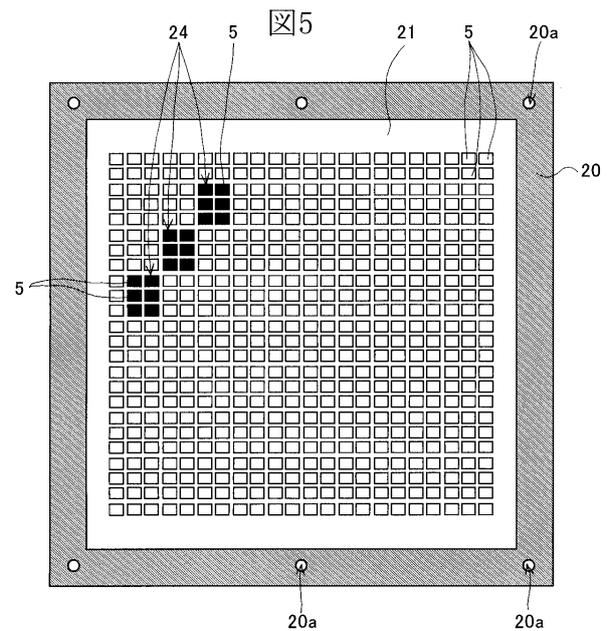
【 図 2 】



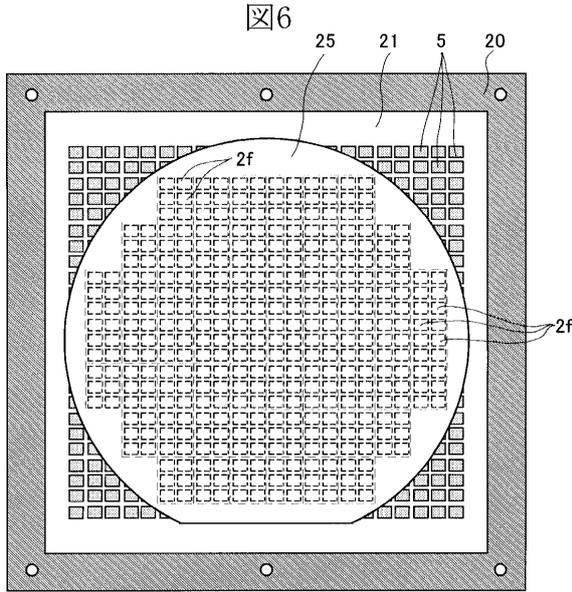
【 図 4 】



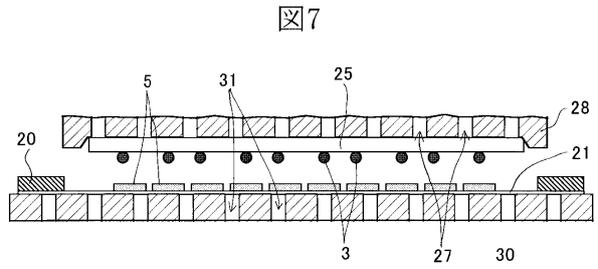
【 図 5 】



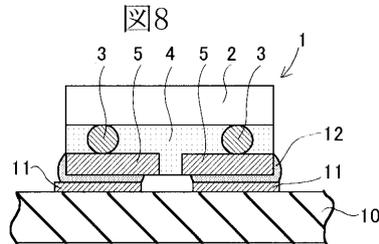
【図6】



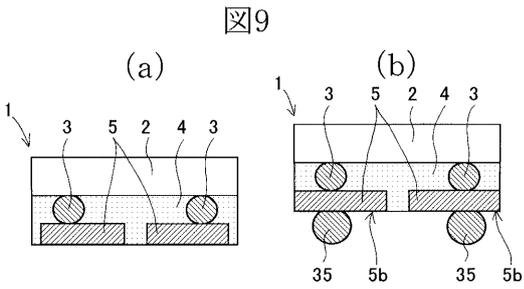
【図7】



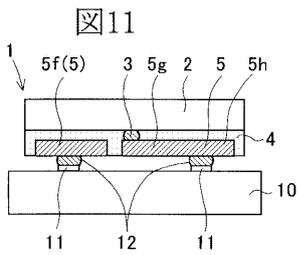
【図8】



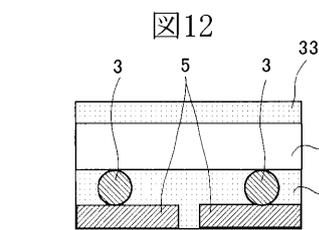
【図9】



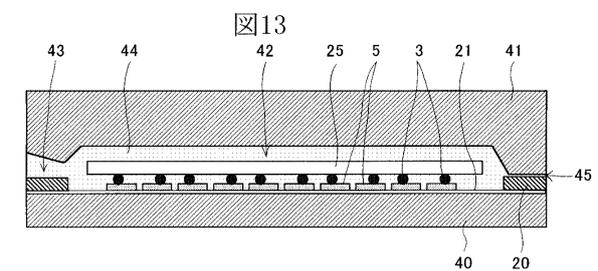
【図11】



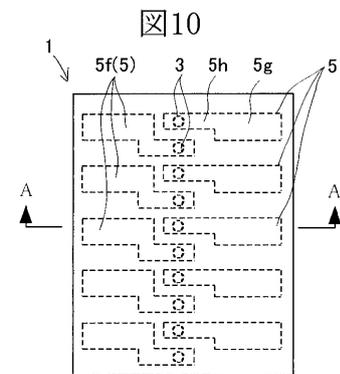
【図12】



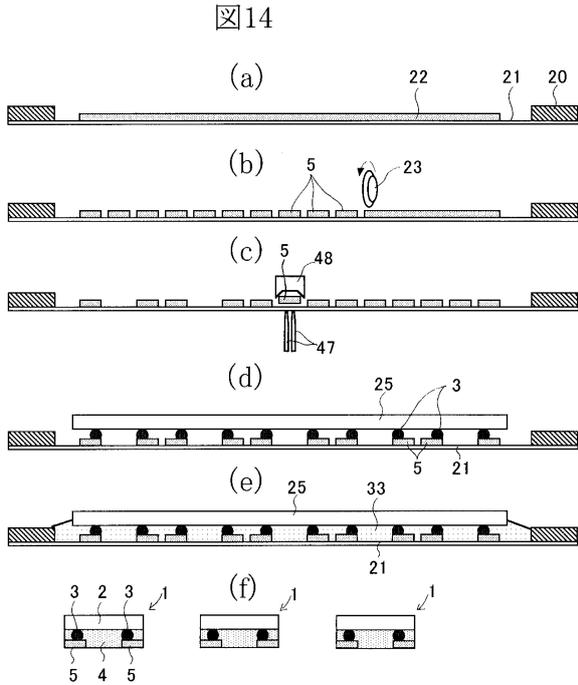
【図13】



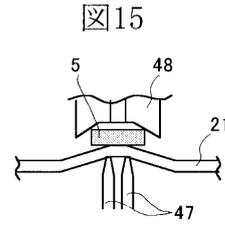
【図10】



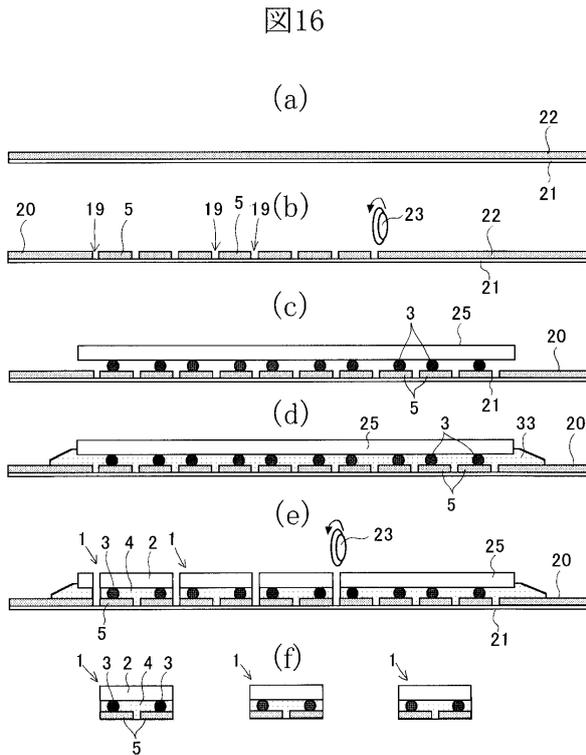
【図14】



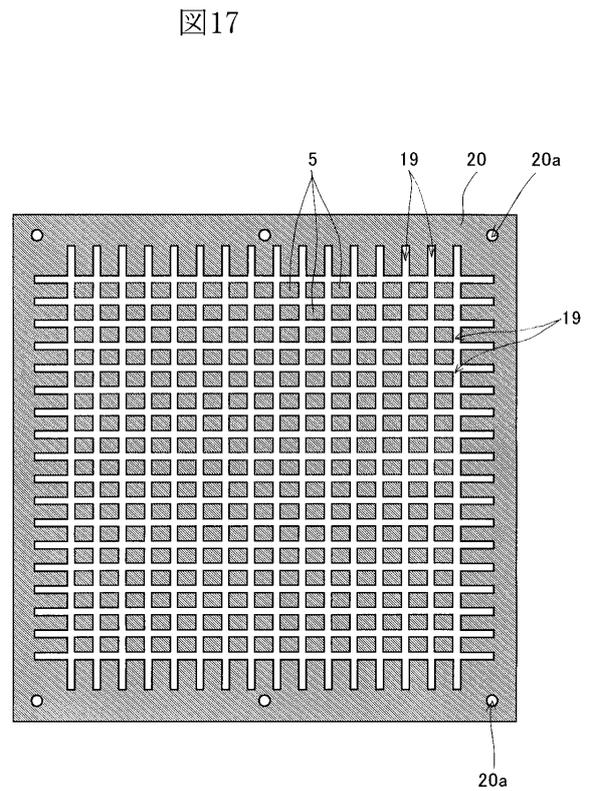
【図15】



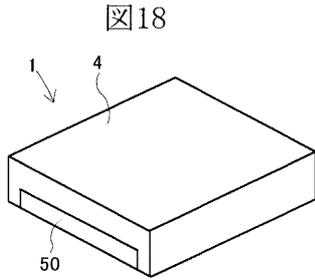
【図16】



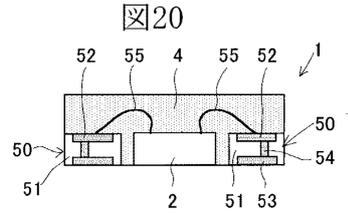
【図17】



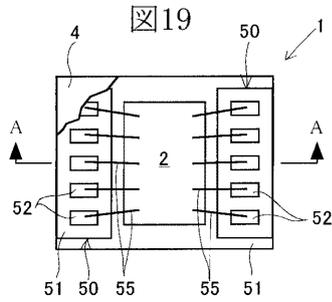
【図18】



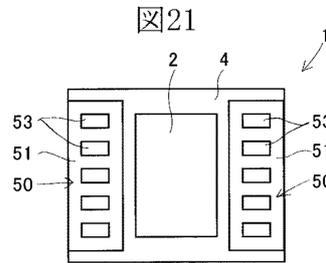
【図20】



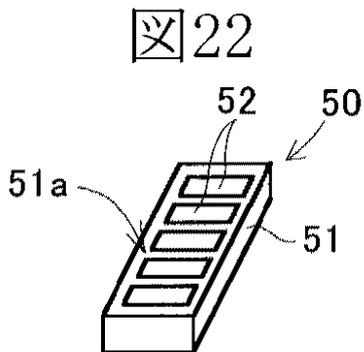
【図19】



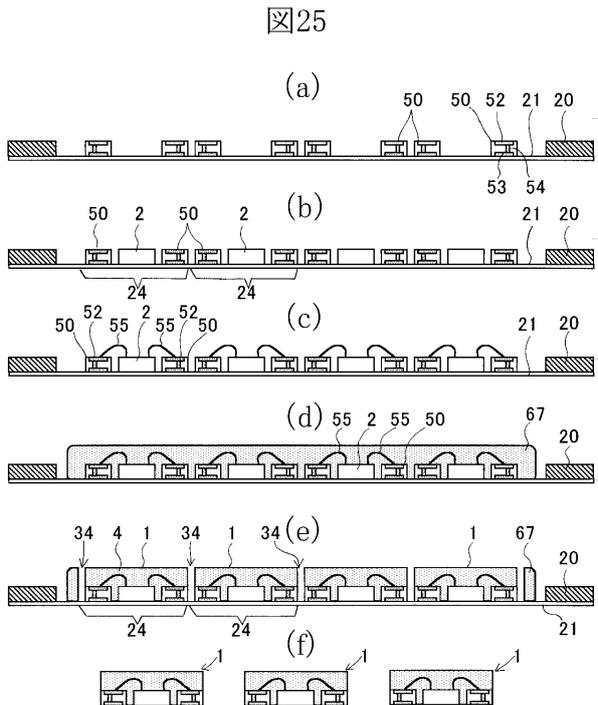
【図21】



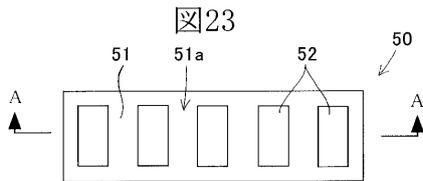
【図22】



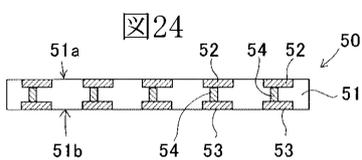
【図25】



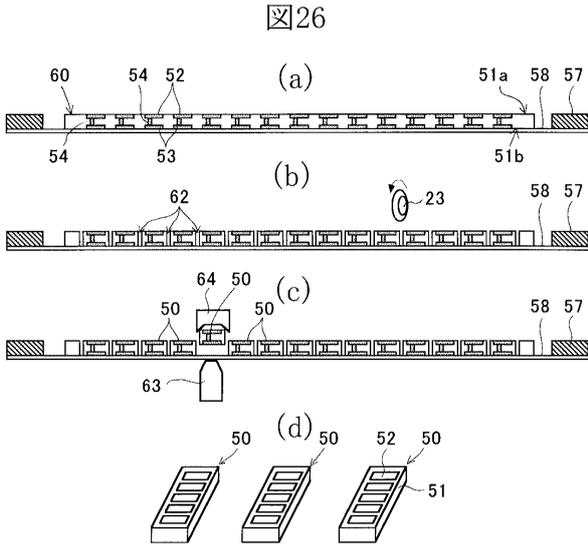
【図23】



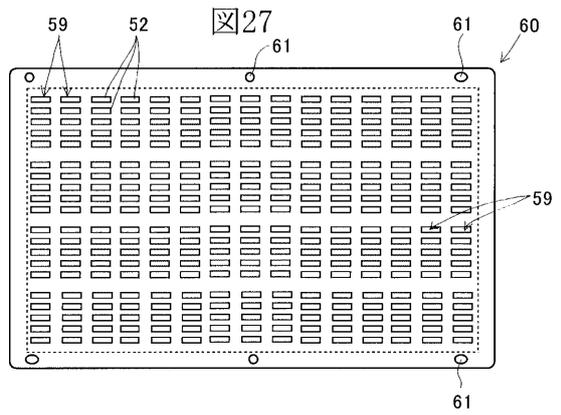
【図24】



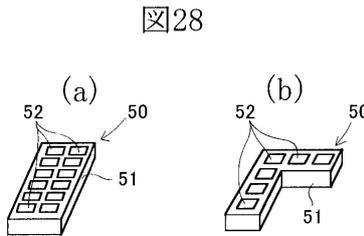
【図26】



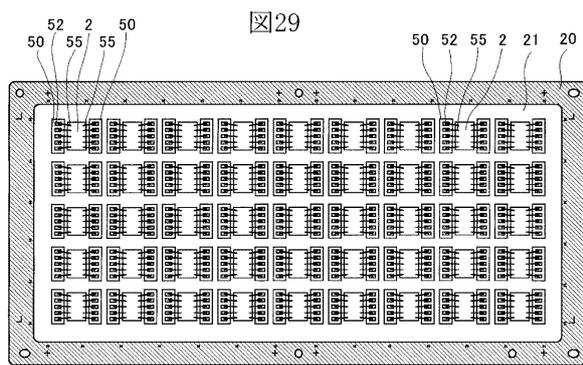
【図27】



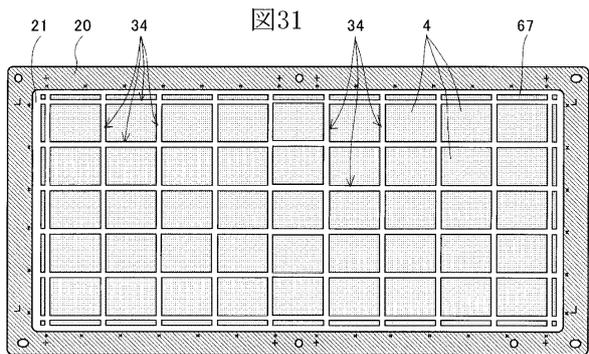
【図28】



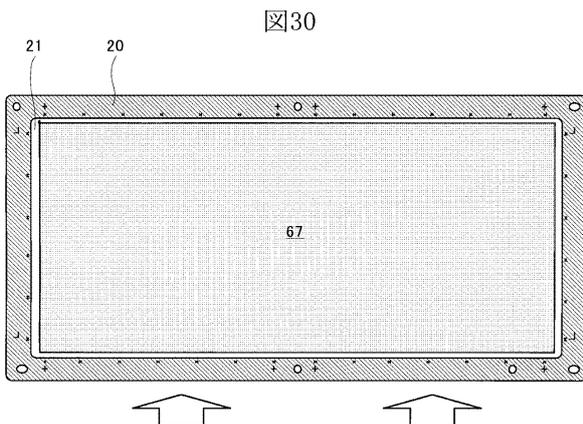
【図29】



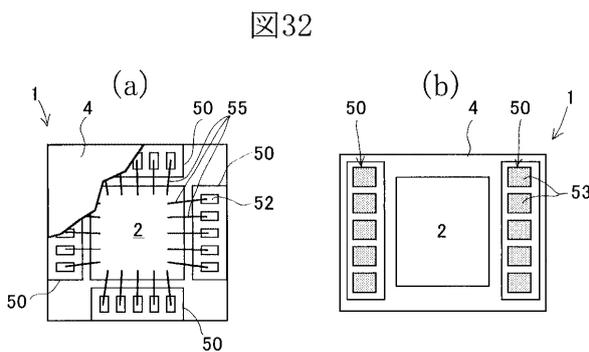
【図31】



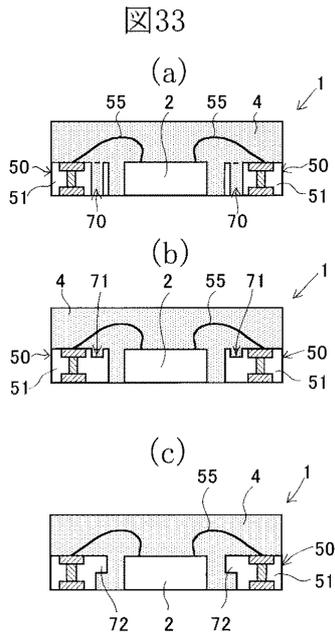
【図30】



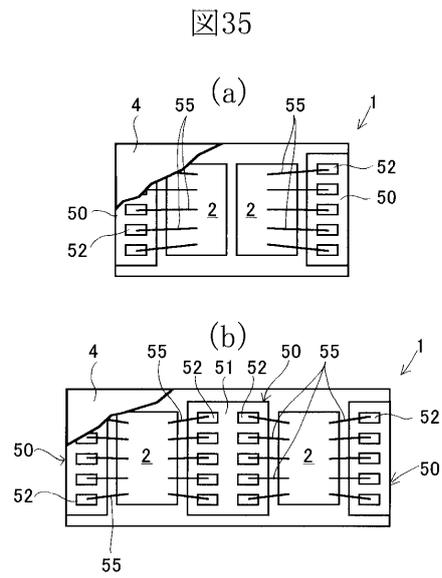
【図32】



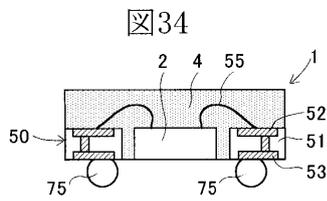
【図33】



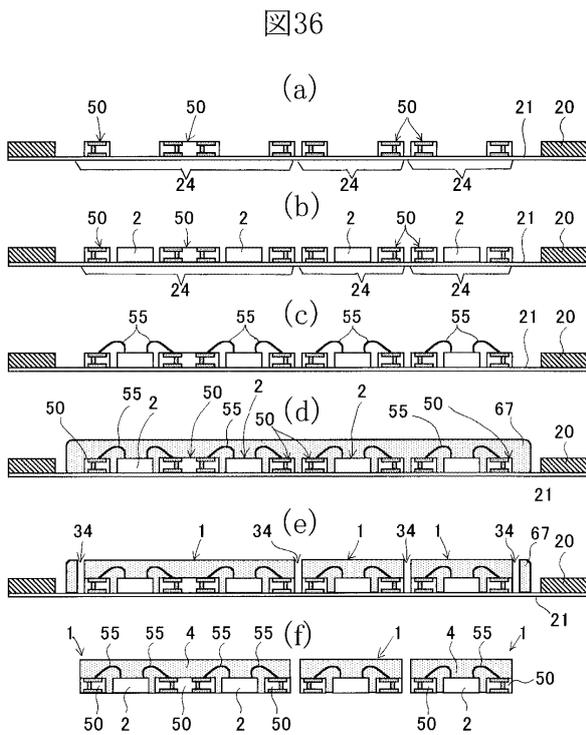
【図35】



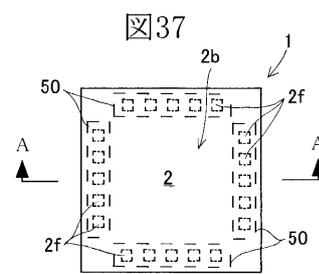
【図34】



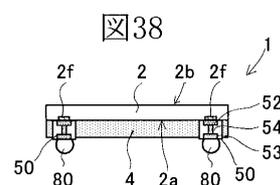
【図36】



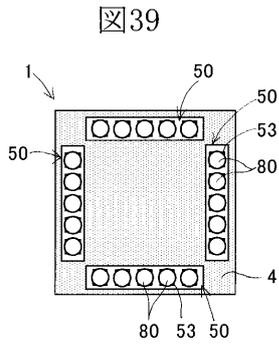
【図37】



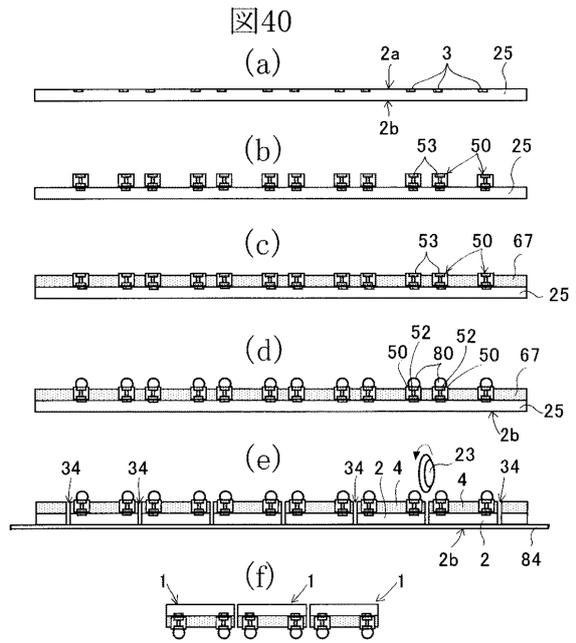
【図38】



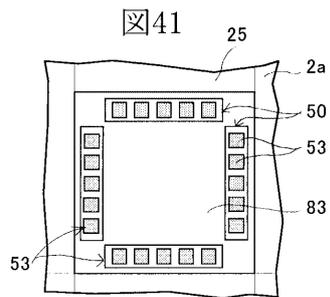
【 図 3 9 】



【 図 4 0 】



【 図 4 1 】



---

フロントページの続き

(72)発明者 渡辺 文友

秋田県河辺郡雄和町相川字後野 8 5 番地 株式会社アキタ電子システムズ内

審査官 宮崎 園子

(56)参考文献 特開 2 0 0 3 - 1 3 3 4 8 0 ( J P , A )

特開平 0 9 - 1 7 2 0 3 3 ( J P , A )

特開 2 0 0 0 - 3 2 3 5 2 8 ( J P , A )

特開 2 0 0 4 - 0 8 7 8 9 4 ( J P , A )

特開 2 0 0 1 - 3 4 5 3 3 6 ( J P , A )

特開 2 0 0 2 - 1 9 0 5 5 2 ( J P , A )

(58)調査した分野(Int.Cl. , D B 名)

H 0 1 L 2 3 / 1 2