



(12) 发明专利

(10) 授权公告号 CN 109857682 B

(45) 授权公告日 2021.10.01

(21) 申请号 201711243667.4

(22) 申请日 2017.11.30

(65) 同一申请的已公布的文献号
申请公布号 CN 109857682 A

(43) 申请公布日 2019.06.07

(73) 专利权人 华为技术有限公司
地址 518129 广东省深圳市龙岗区坂田华为总部办公楼

(72) 发明人 刘国丁 涂水平

(74) 专利代理机构 北京三高永信知识产权代理有限公司 11138

代理人 肖庆武

(51) Int.Cl.
G06F 12/14 (2006.01)

(56) 对比文件

CN 102597973 A, 2012.07.18

CN 105847011 A, 2016.08.10

US 7631182 B1, 2009.12.08

CN 106575341 A, 2017.04.19

US 8572140 B1, 2013.10.29

审查员 宁雪莹

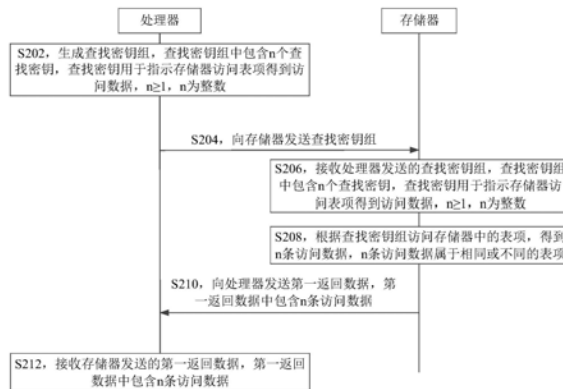
权利要求书4页 说明书12页 附图4页

(54) 发明名称

数据访问方法、存储器及处理器

(57) 摘要

本申请公开了一种数据访问方法、存储器及处理器,属于存储器领域。所述方法包括:存储器接收处理器发送的查找密钥组,查找密钥组中包含n个查找密钥,查找密钥用于指示存储器访问表项得到访问数据,n≥1,n为整数;存储器根据查找密钥组访问存储器中的表项,得到n条访问数据,n条访问数据属于相同或不同的表项;存储器向处理器发送第一返回数据,第一返回数据中包含n条访问数据。本申请解决了处理器对外部表项进行多次访问时,需要与存储器进行多次交互,导致整个访问过程耗费时间长、效率低的问题。



1. 一种数据访问方法,其特征在于,所述方法包括:

存储器接收处理器发送的查找密钥组,所述查找密钥组中包含 n 个查找密钥,所述查找密钥用于指示所述存储器访问表项得到访问数据, $n \geq 1$, n 为整数;

所述存储器根据所述查找密钥组访问所述存储器中的表项,得到 n 条访问数据,所述 n 条访问数据属于相同或不同的表项;

所述存储器向所述处理器发送第一返回数据,所述第一返回数据中包含所述 n 条访问数据;

所述第一返回数据为预定数据长度,所述存储器向所述处理器发送第一返回数据,包括:

所述存储器获取所述 n 条访问数据的数据总长度;

若所述 n 条访问数据的数据总长度大于所述预定数据长度,所述存储器则在重组时丢弃所述 n 条访问数据中的无效数据,重组后的所述 n 条访问数据的数据总长度小于等于所述预定数据长度;

所述存储器将重组后的所述 n 条访问数据作为所述第一返回数据发送至所述处理器。

2. 根据权利要求1所述的方法,其特征在于,所述存储器根据所述查找密钥组访问所述存储器中的表项,得到 n 条访问数据,包括:

当所述查找密钥组中包含一个查找密钥时,所述存储器访问所述查找密钥所指示的表项,得到一条访问数据;

当所述查找密钥组中包含至少两个查找密钥时,所述存储器同步访问所述 n 个查找密钥所指示的 m 个表项,得到所述 n 条访问数据, $n \geq m$, m 为整数。

3. 根据权利要求1或2所述的方法,其特征在于,所述查找密钥组由所述处理器的处理器指令引擎IE生成,所述存储器中设置有存储器IE,所述处理器与所述存储器使用相同的编程环境,且所述处理器IE与所述存储器IE使用相同的指令结构。

4. 根据权利要求3所述的方法,其特征在于,所述存储器接收处理器发送的查找密钥组之后,所述方法还包括:

所述存储器识别所述查找密钥组中是否包含指令CMD;

若所述查找密钥组中包含所述CMD,所述存储器则将所述 n 条访问数据和所述CMD输入所述存储器IE,所述存储器IE用于根据所述 n 条访问数据和所述CMD生成第 $n+1$ 查找密钥;

所述存储器访问所述第 $n+1$ 查找密钥所指示的表项,得到目标访问数据;

所述存储器向所述处理器发送第二返回数据,所述第二返回数据中包含所述目标访问数据。

5. 一种数据访问方法,其特征在于,所述方法包括:

处理器生成查找密钥组,所述查找密钥组中包含 n 个查找密钥,所述查找密钥用于指示存储器访问表项得到访问数据, $n \geq 1$, n 为整数;

所述处理器向所述存储器发送所述查找密钥组,所述存储器用于根据所述查找密钥组访问表项,得到 n 条访问数据;

所述处理器接收所述存储器发送的第一返回数据,所述第一返回数据中包含所述 n 条访问数据,所述第一返回数据为预定数据长度,所述第一返回数据为所述存储器确定所述 n 条访问数据的数据总长度大于所述预定数据长度,在重组时丢弃所述 n 条访问数据中的无

效数据后得到的重组后的所述n条访问数据,重组后的所述n条访问数据的数据总长度小于等于所述预定数据长度。

6. 根据权利要求5所述的方法,其特征在于,所述处理器生成查找密钥组,包括:

在第一访问模式下,所述处理器通过处理器指令引擎IE构建包含一个查找密钥的第一查找密钥组,所述存储器用于访问所述查找密钥所指示的表项,并得到一条访问数据;

或,

在第二访问模式下,所述处理器通过所述处理器IE构建包含至少两个查找密钥的第二查找密钥组,所述存储器用于同步访问所述n个查找密钥所指示的m个表项,并得到n条访问数据, $n \geq m$,m为整数;

其中,所述第一查找密钥组与所述第二查找密钥组的数据长度相同。

7. 根据权利要求6所述的方法,其特征在于,所述存储器中设置有存储器IE,所述处理器与所述存储器使用相同的编程环境,且所述处理器IE与所述存储器IE使用相同的指令结构;

所述处理器生成查找密钥组,还包括:

在第三访问模式下,所述处理器通过所述处理器IE构建第三查找密钥组,所述第三查找密钥组中包括所述n个查找密钥和指令CMD,所述存储器用于将所述n条访问数据和所述CMD输入所述存储器IE,由所述存储器IE根据所述n条访问数据和所述CMD生成第n+1查找密钥,并访问所述第n+1查找密钥所指示的表项,得到目标访问数据;

所述方法,还包括:

所述处理器接收所述存储器发送的第二返回数据,所述第二返回数据中包含所述目标访问数据。

8. 一种存储器,其特征在于,所述存储器包括:

接收单元,用于接收处理器发送的查找密钥组,所述查找密钥组中包含n个查找密钥,所述查找密钥用于指示所述存储器访问表项得到访问数据, $n \geq 1$,n为整数;

访问单元,用于根据所述查找密钥组访问所述存储器中的表项,得到n条访问数据,所述n条访问数据属于相同或不同的表项;

发送单元,用于向所述处理器发送第一返回数据,所述第一返回数据中包含所述n条访问数据;

所述第一返回数据为预定数据长度,所述发送单元,还用于:

获取所述n条访问数据的数据总长度;

若所述n条访问数据的数据总长度大于所述预定数据长度,则在重组时丢弃所述n条访问数据中的无效数据,重组后的所述n条访问数据的数据总长度小于等于所述预定数据长度;

将重组后的所述n条访问数据作为所述第一返回数据发送至所述处理器。

9. 根据权利要求8所述的存储器,其特征在于,所述访问单元,还用于:

当所述查找密钥组中包含一个查找密钥时,访问所述查找密钥访问指定表项,得到一条访问数据;

当所述查找密钥组中包含至少两个查找密钥时,同步访问所述n个查找密钥所指示的m个表项,得到所述n条访问数据, $n \geq m$,m为整数。

10. 根据权利要求8或9所述的存储器,其特征在于,所述查找密钥组由所述处理器的处理器指令引擎IE生成,所述存储器中设置有存储器IE,所述处理器与所述存储器使用相同的编程环境,且所述处理器IE与所述存储器IE使用相同的指令结构。

11. 根据权利要求10所述的存储器,其特征在于,所述存储器,还包括:

识别单元,用于识别所述查找密钥组中是否包含指令CMD;

输入单元,用于若所述查找密钥组中包含所述CMD,则将所述n条访问数据和所述CMD输入所述存储器IE,所述存储器IE用于根据所述n条访问数据和所述CMD生成第n+1查找密钥;

所述访问单元,还用于访问所述第n+1查找密钥所指示的表项,得到目标访问数据;

所述发送单元,还用于向所述处理器发送第二返回数据,所述第二返回数据中包含所述目标访问数据。

12. 一种处理器,其特征在于,所述处理器包括:

生成单元,用于生成查找密钥组,所述查找密钥组中包含n个查找密钥,所述查找密钥用于指示存储器访问表项得到访问数据, $n \geq 1$,n为整数;

发送单元,用于向所述存储器发送所述查找密钥组,所述存储器用于根据所述查找密钥组访问表项,得到n条访问数据;

接收单元,用于接收所述存储器发送的第一返回数据,所述第一返回数据中包含所述n条访问数据,所述第一返回数据为预定数据长度,所述第一返回数据为所述存储器确定所述n条访问数据的数据总长度大于所述预定数据长度,在重组时丢弃所述n条访问数据中的无效数据后得到的重组后的所述n条访问数据,重组后的所述n条访问数据的数据总长度小于等于所述预定数据长度。

13. 根据权利要求12所述的处理器,其特征在于,所述生成单元,还用于:

在第一访问模式下,通过处理器指令引擎IE构建包含一个查找密钥的第一查找密钥组,所述存储器用于访问所述查找密钥所指示的表项,并得到一条访问数据;

或,

在第二访问模式下,通过所述处理器IE构建包含至少两个查找密钥的第二查找密钥组,所述存储器用于同步访问所述n个查找密钥所指示的m个表项,并得到n条访问数据, $n \geq m$,m为整数;

其中,所述第一查找密钥组与所述第二查找密钥组的数据长度相同。

14. 根据权利要求13所述的处理器,其特征在于,所述存储器中设置有存储器IE,所述处理器与所述存储器使用相同的编程环境,且所述处理器IE与所述存储器IE使用相同的指令结构;

所述生成单元,还用于:

在第三访问模式下,通过所述处理器IE构建第三查找密钥组,所述第三查找密钥组中包括所述n个查找密钥和指令CMD,所述存储器用于将所述n条访问数据和所述CMD输入所述存储器IE,由所述存储器IE根据所述n条访问数据和所述CMD生成第n+1查找密钥,并访问所述第n+1查找密钥所指示的表项,得到目标访问数据;

所述接收单元,还用于:

接收所述存储器发送的第二返回数据,所述第二返回数据中包含所述目标访问数据。

15. 一种数据访问系统,其特征在于,所述数据访问系统包括:处理器和存储器,所述处

理器和所述存储器通过总线相连；

所述存储器包括权利要求8至11任一所述的存储器，所述处理器包括权利要求12至14任一所述的处理。

数据访问方法、存储器及处理器

技术领域

[0001] 本申请实施例涉及存储器领域,特别涉及一种数据访问方法、存储器及处理器。

背景技术

[0002] 存储器是一种用于存储数据的设备,而存储器中的数据通常使用表项(table)进行管理,相应的,处理器从存储器中读取数据的过程被称为外部表项访问。

[0003] 处理器对相连的存储器进行外部表项访问时,首先需要生成一个查找密钥(Search Key,SK),然后将该查找密钥发送至存储器,由存储器根据该查找密钥访问相应的表项得到访问数据,并将访问数据返回给处理器。

[0004] 处理器采用上述方式对外部表项进行多次访问时,需要与存储器进行多次交互,导致整个访问过程耗费大量时间。

发明内容

[0005] 本申请提供了一种数据访问方法、存储器及处理器,可解决处理器对外部表项进行多次访问时,需要与存储器进行多次交互,导致整个访问过程耗时长、效率低的问题。

[0006] 第一方面,本申请实施例提供了一种数据访问方法,该数据访问方法包括:存储器接收处理器发送的查找密钥组,查找密钥组中包含 n 个查找密钥,查找密钥用于指示存储器访问表项得到访问数据, $n \geq 1$, n 为整数;存储器根据查找密钥组访问存储器中的表项,得到 n 条访问数据, n 条访问数据属于相同或不同的表项;存储器向处理器发送第一返回数据,第一返回数据中包含 n 条访问数据。

[0007] 本实施例中,存储器接收到处理器发送的包括 n 个查找密钥的查找密钥组后,即可根据 n 个查找密钥访问存储器中的表项,从而一次性得到 n 条访问数据,进而将包含 n 条访问数据的第一返回数据发送给处理器;相较于相关技术中,处理器与存储器之间需要进行多次交互才能获取到多条访问数据,本实施例中,处理器与存储器只需要进行一次交互即可获取多条数据,提高了处理器与存储器的交互效率,降低了访问时长。

[0008] 可选的,存储器根据查找密钥组访问存储器中的表项,得到 n 条访问数据,包括:

[0009] 当查找密钥组中包含一个查找密钥时,存储器访问查找密钥所指示的表项,得到一条访问数据;当查找密钥组中包含至少两个查找密钥时,存储器同步访问 n 个查找密钥所指示的 m 个表项,得到 n 条访问数据, $n \geq m$, m 为整数。

[0010] 本实施例中,当处理器发送的查找密钥组中包含多个查找密钥,即处理器需要获取多条访问数据时,存储器同步访问 n 个查找密钥所指示的表项,从而同步得到 n 条访问数据,相较于相关技术中存储器每次根据一个查找密钥访问表项得到一条访问数据,存储器根据多个查找密钥同步访问表项时获得多条访问数据的效率更高,因此进一步提高了存储器返回数据的效率。

[0011] 可选的,查找密钥组由处理器的处理器指令引擎(Instruction Engine,IE)生成,

存储器中设置有存储器IE,处理器与存储器使用相同的编程环境,且处理器IE与存储器IE使用相同的指令结构。存储器接收处理器发送的查找密钥组之后,该方法还包括:存储器识别查找密钥组中是否包含指令(Command,CMD);若查找密钥组中包含CMD,存储器则将n条访问数据和CMD输入存储器IE,存储器IE用于根据n条访问数据和CMD生成第n+1查找密钥;存储器访问第n+1查找密钥所指示的表项,得到目标访问数据;存储器向处理器发送第二返回数据,第二返回数据中包含目标访问数据。

[0012] 由于处理器与存储器使用相同的编程环境,且处理器IE与存储器IE使用相同的指令结构,因此存储器能够识别查找密钥中包含的CMD,并利用存储器IE根据CMD以及先前访问得到的访问数据生成新的查找密钥,进而根据新的查找密钥获得新的返回数据,进一步减少了处理器与存储器间的交互次数,降低了访问时长。

[0013] 可选的,第一返回数据为预定数据长度,存储器向处理器发送第一返回数据,包括:存储器获取n条访问数据的数据总长度;若n条访问数据的数据总长度大于预定数据长度,存储器则在重组时丢弃n条访问数据中的无效数据,重组后的n条访问数据的数据总长度小于等于预定数据长度;存储器将重组后的n条访问数据作为第一返回数据发送至处理器。

[0014] 由于存储器每次向处理器返回的数据的长度固定,因此,当存储器确定n条访问数据的总长度大于预定数据长度时,通过在重组时将n条访问数据中的无效数据丢弃,并将重组后的访问数据发送给处理器,确保返回数据满足数据长度要求,并保证返回数据的完整有效。

[0015] 第二方面,本申请实施例提供了一种数据访问方法,该方法包括:

[0016] 处理器生成查找密钥组,查找密钥组中包含n个查找密钥,查找密钥用于指示存储器访问表项得到访问数据, $n \geq 1$,n为整数;处理器向存储器发送查找密钥组,存储器用于根据查找密钥组访问表项,得到n条访问数据;处理器接收存储器发送的第一返回数据,第一返回数据中包含n条访问数据。

[0017] 本实施例中,当处理器需要从存储器的表项中获取多条访问数据时,生成并发送包括n个查找密钥的查找密钥组,以便存储器根据查找密钥组一次性返回包含n条访问数据的返回数据,达到了对存储器进行一次访问,即获取多条访问数据的效果,减少了处理器与存储器的交互次数,降低了访问时长。

[0018] 可选的,处理器生成查找密钥组,包括:在第一访问模式下,处理器通过处理器指令引擎IE构建包含一个查找密钥的第一查找密钥组,存储器用于访问查找密钥所指示的表项,并得到一条访问数据;或,在第二访问模式下,处理器通过处理器IE构建包含至少两个查找密钥的第二查找密钥组,存储器用于同步访问n个查找密钥所指示的m个表项,并得到n条访问数据, $n \geq m$,m为整数;其中,第一查找密钥组与第二查找密钥组的数据长度相同。

[0019] 可选的,存储器中设置有存储器IE,处理器与存储器使用相同的编程环境,且处理器IE与存储器IE使用相同的指令结构;

[0020] 处理器生成查找密钥组,还包括:

[0021] 在第三访问模式下,处理器通过处理器IE构建第三查找密钥组,所述第三查找密钥组中包含n个查找密钥和指令CMD,存储器用于将n条访问数据和CMD输入存储器IE,由存储器IE根据n条访问数据和CMD生成第n+1查找密钥,并访问第n+1查找密钥所指示的表项,

得到目标访问数据；

[0022] 可选的,该方法,还包括:

[0023] 处理器接收存储器发送的第二返回数据,第二返回数据中包含目标访问数据。

[0024] 第三方面,本申请实施例提供了一种存储器,该存储器包括至少一个单元,该至少一个单元用于实现上述第一方面所提供的数据访问方法。

[0025] 第四方面,本申请实施例提供了一种处理器,该处理器包括至少一个单元,该至少一个单元用于实现上述第二方面所提供的数据访问方法。

[0026] 第五方面,本申请实施例提供了一种数据访问系统,该数据访问系统包括:处理器和存储器,所述处理器和所述存储器通过总线相连;所述存储器包括第三方面所述的存储器,所述处理器包括第四方面所述的处理器。

附图说明

[0027] 图1是本申请一个实施例提供的的数据访问系统的结构示意图;

[0028] 图2是本申请一个实施例提供的的数据访问方法的流程图;

[0029] 图3是存储器在第一访问模式下向处理器发送返回数据过程的实施示意图;

[0030] 图4是存储器在第二访问模式下向处理器发送返回数据过程的实施示意图;

[0031] 图5是本申请另一个实施例提供的的数据访问系统的结构示意图;

[0032] 图6是本申请另一个实施例提供的的数据访问方法的流程图;

[0033] 图7是存储器在第三访问模式下向处理器发送返回数据过程的实施示意图;

[0034] 图8是本申请一个实施例提供的的存储器的结构框图;

[0035] 图9是本申请一个实施例提供的的处理器结构框图。

具体实施方式

[0036] 为使本申请实施例的目的、技术方案和优点更加清楚,下面将结合附图对本申请的实施方式作进一步地详细描述。

[0037] 在相关技术中,当处理器需要对存储器进行多次外部表项访问(获取多条访问数据)时,每次仅生成一个用于访问外部表项的SK,相应的,存储器接收到该SK时,访问相应表项得到访问数据,并将该访问数据返回给处理器。通过上述方法,当需要进行多次外部表项访问时,处理器需要与存储器进行多次交互,导致整个访问流程耗时较长。

[0038] 举例来讲,当处理器需要从存储器的table1中获取第一访问数据,从table2中获取第二访问数据,从table3中获取第三访问数据时,需要依次向存储器发送第一SK,第二SK和第三SK,并依次接收存储器返回的第一访问数据,第二访问数据和第三访问数据,整个访问过程中,处理器与存储器共进行3次交互。

[0039] 而本申请中,当处理器需要对存储器进行多次外部表项访问时,处理器生成一个包括n个SK的查找密钥组(Search Keys,SKS),并通过该SKS访问存储器,相应的,当存储器接收到处理器发送的SKS时,根据其中包含的n个SK访问指定表项,得到n条访问数据,并将n条访问数据重组为一条返回数据后发送给处理器,实现一次访问获取多条访问数据。

[0040] 示意性的,如图1所示,处理器110中第一指令引擎生成的SKS中包括第一SK和第二SK,存储器120接收到该SKS后,根据第一SK访问第一表项,得到第一访问数据;根据第二SK

访问第二表项,得到第二访问数据,进而将两条访问数据同时发送给处理器。整个访问过程中,处理器110与存储器120仅进行了1次交互。

[0041] 下面采用示意性的实施例对整个数据访问流程进行说明。

[0042] 请参考图2,其示出了本申请一个实施例提供的数据访问方法的流程图。本实施例以该数据访问方法应用于一种包括处理器和存储器的数据访问系统中来举例说明。该数据访问方法包括如下几个步骤:

[0043] 步骤202,处理器生成查找密钥组,查找密钥组中包含 n 个查找密钥,查找密钥用于指示存储器访问表项得到访问数据, $n \geq 1$, n 为整数。

[0044] 与相关技术中,处理器对相连的存储器进行外部表项访问时,依次生成 n 个SK以获取 n 条访问数据不同,本申请实施例中,处理器生成包含 n 个SK的SKS,并利用该SKS对存储器进行外部表项访问。可选的,该SKS的数据长度大于相关技术中单个SK的数据长度,因此,存储器可以根据数据长度识别接收到的是SKS还是SK,本实施例中,以SKS的数据长度为 N 为例进行说明。在其他可能的实施方式中,处理器还可以在SKS的头部设置标识位,以便存储器根据该标识位识别接收到的SKS。

[0045] 可选的,SK中包括存储器的存储器标识以及访问数据所在表项的表项标识。在一种可能的实现方式中,当处理器与多个存储器相连,且处理器需要从存储器A中的表项B中获取访问数据时,SK中即包含MemoryA(存储器标识)和TableA(表项标识)。

[0046] SKS由处理器中的处理器IE(Instruction Engine,指令引擎)生成,在一种可能的实现方式中,处理器依次生成 n 个SK并将 n 个SK合并成SKS。

[0047] 在一种可能的实现方式中,处理器对存储器进行外部表项访问包括两种模式:第一访问模式和第二访问模式,相应的,处理器生成SKS时包括下面两种可能的实施方式:

[0048] 第一种可能的实施方式、在第一访问模式下,处理器通过处理器指令引擎IE构建包含一个查找密钥的第一查找密钥组,存储器用于根据第一查找密钥组访问指定表项,并得到一条访问数据。

[0049] 在第一访问模式下,处理器只需要从存储器的一个表项中获取一条访问数据,此时,处理器通过处理器IE构建的第一SKS(第一SKS的数据长度为 N)中仅包含一个SK,相应的,存储器可以根据第一SKS访问SK所指示的表项,得到一条访问数据。

[0050] 由于处理器向存储器发送的SKS的数据长度固定,且在第一访问模式下,SKS中只包含一个SK,其数据长度较短,因此,在构建SKS时,处理器IE需要在SK后设置预留位,确保SKS的数据长度符合传输要求。可选的,SK后的预留位使用0进行填充。

[0051] 示意性的,如图3所示,在一种可能的实现方式中,处理器生成的SKS310长度为 N ,处理器IE在生成第一SKS时,在第一SK后填充预留位,确保生成的第一SKS的数据长度为 N 。

[0052] 第二种可能的实施方式、在第二访问模式下,处理器通过处理器IE构建包含 n 个查找密钥的第二查找密钥组,存储器用于根据 n 个查找密钥同步访问表项,并得到 n 条访问数据, $n \geq 2$, n 为整数。

[0053] 在第二访问模式下,处理器需要从一个或多个表项中获取到多条访问数据,此时,处理器IE构建的第二SKS(第二SKS的数据长度为 N)中需要包含至少两个SK,其中,至少两个SK的数据总长度小于等于SKS的数据长度 N 。可选的,当至少两个SK的数据总长度小于 N 时,处理器IE使用预留位进行填充。

[0054] 为了确保存储器能够识别出SKS中包含的各个SK,在一种可能的实施方式中,处理器构建的SKS中的每个SK长度相同且固定,相应的,存储器根据数据长度识别SKS中不同的SK。例如,处理器构建的SKS中包含三个SK,且每个SK的长度均为64bit,存储器确定SKS中包含的各个SK时,即将前64bit的数据确定为第一SK,将第一SK后的64bit数据确定为第二SK,将第二SK后的64bit数据确定为第三SK。

[0055] 在另一种可能的实施方式中,处理器构建的SKS中,每个SK的尾部(或头部)设有标志位,相应的,存储器根据标志位识别各个SK。例如,当时识别到SKS中包含三个标志位时,存储器即确定第一标志位之前的数据为第一SK,第一标志位与第二标志位之间的数据为第二SK,第二标志位与第三标志位之间的数据为第三SK。

[0056] 示意性的,如图4所示,在一种可能的实现方式中,处理器需要从存储器120的表项中获取三条访问数据时,生成包含第一SK(用于获取第一访问数据)、第二SK(用于获取第二访问数据)以及第三SK(用于获取第三访问数据)的SKS310,三个SK的数据总长度等于SKS310的数据长度N。

[0057] 需要说明的是,不同SK可以指示存储器访问相同表项,也可以指示存储器访问不同表项,比如,图4中,第一SK和第二SK用于指示存储器120访问Table1,第三SK用于指示存储器120访问Table2。

[0058] 步骤204,处理器向存储器发送查找密钥组。

[0059] 通过上述步骤构建得到SKS后,处理器向存储器发送该SKS,以便存储器根据SKS访问存储器中的表项,得到n条访问数据。

[0060] 步骤206,存储器接收处理器发送的查找密钥组,查找密钥组中包含n个查找密钥,查找密钥用于指示存储器访问表项得到访问数据, $n \geq 1$,n为整数。

[0061] 相应的,处理器向存储器发送SKS后,存储器接收处理器发送的SKS。

[0062] 如图3所示,在第一访问模式下,存储器120接收到处理器发送的包括第一SK的SKS310;如图4所示,在第二访问模式下,存储器120接收到处理器发送的包括三个SK的SKS310。

[0063] 步骤208,存储器根据查找密钥组访问存储器中的表项,得到n条访问数据,n条访问数据属于相同或不同的表项。

[0064] 存储器接收到SKS后,识别SKS中包含的SK,进而访问各个SK所指示的表项,

[0065] 在一种可能的实现方式中,存储器根据SKS中的各个SK,访问同一表项得到n条访问数据。例如,SKS中包含有第一SK、第二SK和第三SK,且第一SK、第二SK和第三SK均指示访问Table1(表项1),存储器即根据第一SK、第二SK和第三SK在Table1中查找得到三个SK对应的三条访问数据。

[0066] 在另一种可能的实现方式中,存储器根据SKS中的各个SK,访问不同表项得到n条访问数据。例如,SKS中包含第一SK、第二SK和第三SK,且第一SK指示访问Table1,第二SK指示访问Table2,和第三SK指示访问Table3,存储器即根据第一SK访问Table1得到第一访问数据,根据第二SK访问Table2得到第二访问数据,根据第三SK访问Table3得到第三访问数据。

[0067] 结合步骤202中的两种访问模式,存储器进行访问表项时包括下述两种可能的实施方式。

[0068] 在第一种可能的实施方式中、当查找密钥组中包含一个查找密钥时,存储器根据查找密钥访问指定表项,得到一条访问数据。

[0069] 在第一访问模式下,处理器构建的SKS中仅包含一个SK,因此,当存储器识别出接收到的SKS中只包含一个SK时,即访问第一SK所指示的表项,得到一条访问数据。其具体的访问方式与相关技术中存储器根据处理器发送的SK进行表项访问相似,本实施例在此不再赘述。

[0070] 在一种可能的实施方式中,处理器生成的SKS中,各个SK的尾部(或头部)设置有标志位。存储器接收到SKS后,即根据标志位的个数确定SKS中SK的个数。

[0071] 示意性的,如图3所示,存储器120识别出SKS310中仅包含第一SK,从而根据第一SK访问相应表项得到第一访问数据。在第二种可能的实施方式中、当查找密钥组中包含至少两个查找密钥时,存储器同步访问n个查找密钥所指示的m个表项,得到n条访问数据, $n \geq m$,m为整数。

[0072] 在第二访问模式下,处理器构建的SKS中包含至少两个SK,为了提高访问效率,当存储器识别接收到的SKS中包含至少两个SK时,同步访问n个SK所指示的m个表项,得到n条访问数据。

[0073] 示意性的,如图4所示,SKS310中包含第一SK、第二SK和第三SK,存储器120根据第一SK访问Table1得到第一访问数据,根据第二SK访问Table2中得到第二访问数据,根据第三SK访问Table3中得到第三访问数据。其中,访问Table1、Table2和Table3同步进行。

[0074] 采用上述方式进行表项同步访问,不仅能够减少交互次数,还能充分发挥存储器的访问性能,降低每次表项访问的耗时。

[0075] 在其他可能的实施方式中,存储器可以依次访问各个SK所指示的表项,从而依次得到多条访问数据,本实施例并不对此进行限定。

[0076] 步骤210,存储器向处理器发送第一返回数据,第一返回数据中包含n条访问数据。

[0077] 存储器根据SKS获取到n条访问数据后,将n条访问数据组合成第一返回数据并发送给处理器。

[0078] 在一种可能的实现方式中,同步访问得到n条访问数据后,存储器确定n条访问数据各自对应的SK,并根据各条SK在SKS中的排列顺序,对n条访问数据进行排序重组(各条访问数据通过预定标识位进行区分),从而得到第一返回数据。其中,n条访问数据的数据总长度小于等于第一返回数据的数据长度。可选的,存储器向处理器发送的返回数据的长度固定,本实施例中,以返回数据的数据长度为M为例进行说明。

[0079] 由于第一返回数据中各条访问数据的先后顺序与SKS中各个SKS的先后顺序对应,因此,处理器接收到第一返回数据时,即可以根据各条访问数据在第一返回数据的位置确定其对应的SK。示意性的,如图4所示,处理器确定第一访问数据对应第一SK;第二访问数据对应第二SK;第三访问数据对应第三SK。

[0080] 示意性的,如图3所示,第一访问模式下,由于存储器120访问表项得到的第一访问数据的数据长度小于M,因此,存储器120在第一访问数据后使用预留位进行填充,确保最终生成的第一返回数据的长度为M。

[0081] 在第二访问模式下,由于存储器根据SKS查找到多条访问数据,而多条访问数据的数据总长度可能会超过返回数据规定的的数据长度,因此,存储器在对n条访问数据进行重组

时,需要确保重组后n条访问数据的数据总长度小于等于返回数据的预定数据长度。在一种可能的实施方式中,本步骤包括如下步骤。

[0082] 步骤一,存储器获取n条访问数据的数据总长度;

[0083] 由于返回数据由n条访问数据组成,因此为了避免n条访问数据的总长度超过返回数据的预定数据长度,在生成返回数据之前,存储器获取n条访问数据的数据总长度。

[0084] 在一种可能的实现方式中,存储器分别获取每条访问数据的数据长度,进而将每条访问数据的数据长度相加,计算结果即为n条访问数据的数据总长度。

[0085] 例如,当访问得到第一访问数据、第二访问数据和第三访问数据时,存储器计算得到三条访问数据的数据总长度为 M_0 。

[0086] 步骤二,若n条访问数据的数据总长度大于预定数据长度,存储器则在重组时丢弃n条访问数据中的无效数据,重组后的n条访问数据的数据总长度小于等于预定数据长度;

[0087] 存储器在获取到n条数据的数据总长度后,进一步判断数据总长度与预定数据长度的大小关系。其中,预定数据长度为预先设定的返回数据的长度。

[0088] 当n条访问数据的数据总长度大于预定数据长度时,存储器在进行数据重组时将n条访问数据中的无效数据丢弃,并将剩余访问数据重组;当n条访问数据的总长度小于等于预定数据长度时,存储器直接将n条访问数据重组,得到第一返回数据发送给处理器的步骤。

[0089] 示意性的,如图4所示,第一访问数据、第二访问数据和第三访问数据的数据总长度为M,重组时无需去除无效数据,且重组时按照第一访问数据、第二访问数据和第三访问数据的顺序对三条访问数据进行排序(对应第一SK、第二SK和第三SK的顺序)。

[0090] 步骤三,存储器将重组后的n条访问数据作为第一返回数据发送至处理器。

[0091] 存储器将n条访问数据重组后,将重组后的访问数据作为第一返回数据,并发送给处理器。

[0092] 步骤212,处理器接收存储器发送的第一返回数据,第一返回数据中包含n条访问数据。

[0093] 处理器接收存储器发送的第一返回数据,即可从该第一返回数据中获取 n 个SK各自对应的访问数据。

[0094] 本实施例中,当处理器需要从存储器的表项中获取多条访问数据时,生成并发送包括 n 个查找密钥的查找密钥组,以便存储器根据查找密钥组一次性返回包含 n 条访问数据的返回数据,达到了对存储器进行一次访问,即获取多条访问数据的效果,减少了处理器与存储器的交互次数,降低了访问时长。

[0095] 本实施例中,存储器接收到处理器发送的包括 n 个查找密钥的查找密钥组后,即可根据 n 个查找密钥访问存储器中的表项,从而一次性得到n条访问数据,进而将包含n条访问数据的第一返回数据发送给处理器;相较于相关技术中,处理器与存储器之间需要进行多次交互才能获取到多条访问数据,本实施例中,处理器与存储器只需要进行一次交互即可获取多条数据,提高了处理器与存储器的交互效率,降低了访问时长。

[0096] 本实施例中,当处理器发送的查找密钥组中包含多个查找密钥,即处理器需要获取多条访问数据时,存储器同步访问n个查找密钥所指示的表项,从而同步得到n条访问数据,相较于相关技术中存储器每次根据一个查找密钥访问表项得到一条访问数据,存储器

根据多个查找密钥同步访问表项时获得多条访问数据的效率更高,因此进一步提高了存储器返回数据的效率。

[0097] 由于存储器每次向处理器返回的数据的长度固定,因此,当存储器确定n条访问数据的总长度大于预定数据长度时,通过在重组时将n条访问数据中的无效数据丢弃,并将重组后的访问数据发送给处理器,确保返回数据满足数据长度要求,并保证返回数据的完整有效。

[0098] 在一种实际应用场景下,处理器获取到存储器返回的访问数据后,需要根据访问数据生成新的SK,并根据新生成的SK再次对存储器进行外部表项访问,从而获取相应的访问数据整个访问过程中,处理器与存储器间的交互次数较多。

[0099] 举例来讲,当处理器需要从存储器的table1中获取第一访问数据,从table2中获取第二访问数据,进而根据第一访问数据和第二访问数据生成第三SK,并根据第三SK从table3中获取第三访问数据时,需要依次向存储器发送第一SK和第二SK,并依次接收存储器返回的第一访问数据和第二访问数据,进而通过处理器IE根据第一访问数据和第二访问数据生成第三SK,并将第三SK发送至存储器。整个访问过程中,处理器与存储器共进行3次交互,处理器与存储器间的交互次数较多。

[0100] 为了解决上述问题,本申请实施例中的存储器还设置存储器IE,且处理器与存储器使用相同的编程环境,从而确保处理器中的处理器IE与存储器IE支持相同的指令结构。相应的,当处理器需要基于存储器返回的访问数据进一步生成SK时,处理器IE在构建SKS时,向SKS中添加CMD,该CMD用于指示存储器IE基于访问得到的访问数据生成新的SK。示意性的,如图5所示,处理器110利用第一IE生成包含CMD的SKS,并发送给存储器120,存储器120根据SKS中的SK访问第一表项获取到n条访问数据后,将n条访问数据和CMD输入到存储器IE中,由存储器IE生成新的SK,进而访问第二表项得到相应的访问数据。

[0101] 下面采用示意性的实施例对整个数据访问流程进行说明。

[0102] 请参考图6,其示出了本申请另一个实施例提供的数据访问方法的流程图。本实施例以该数据访问方法应用于包括处理器和存储器的数据访问系统中来举例说明。该数据访问方法包括如下几个步骤:

[0103] 步骤201,在第三访问模式下,处理器通过处理器IE构建第三查找密钥组,第三查找密钥组中包括n个查找密钥和指令CMD。

[0104] 与上述实施例中,生成的SKS中仅包含n个SK不同,本实施例中,为了使存储器能够根据SKS中n个SK得到n条访问数据,并进一步基于n条访问数据生成的新的SK进行进一步外部表项访问,处理器IE生成的SKS中还包含CMD。其中,该CMD能够被存储器中的存储器IE所识别,用于指示存储器IE根据得到的n条访问数据生成新的SK(即第n+1SK)。

[0105] 在一种可能的实施方式中,该CMD为指向指令集中某条指令的指针,其中,指令集中的指令用于指示IE根据n条访问数据中至少一条访问数据生成新的SK,且处理器和存储器中均存储有该指令集,从而实现支持相同的指令结构。比如,处理器IE构建的SKS中包含3个SK和CMD,且该CMD指向指令集中的指令“101”,指令“101”即用于指示根据第一访问数据和第三访问数据生成新的SK。

[0106] 需要说明的是,n个SK与CMD的数据总长度小于等于预先规定的SKS数据长度N。

[0107] 示意性的,如图7所示,处理器根据第一SK对应的Table1和第二SK对应的Table2与

目标访问数据所在表项之间的关系生成CMD,并通过处理器IE构建出包括第一SK、第二SK和CMD的SKS310。

[0108] 步骤204,处理器向存储器发送查找密钥组。

[0109] 步骤206,存储器接收处理器发送的查找密钥组,查找密钥组中包含n个查找密钥,查找密钥用于指示存储器访问表项得到访问数据, $n \geq 1$,n为整数。

[0110] 步骤208,存储器根据查找密钥组访问存储器中的表项,得到n条访问数据,n条访问数据属于相同或不同的表项。

[0111] 步骤209A,存储器识别查找密钥组中是否包含指令CMD。

[0112] 当存储器接收到SKS时,即识别SKS中是否包含CMD。当存储器识别出SKS中包含CMD时,确定处理器访问存储器的访问模式为第三访问模式,并执行下述步骤209;

[0113] 当存储器识别出SKS中未包含CMD时,确定处理器访问存储器的访问模式不是第三访问模式,并执行获取n条访问数据,并向处理器发送第一返回数据的步骤。

[0114] 步骤209B,若查找密钥组中包含CMD,存储器则将n条访问数据和CMD输入存储器IE,存储器IE用于根据n条访问数据和CMD生成第n+1查找密钥。

[0115] 本实施例中,存储器中设置有存储器IE,该存储器IE由可编程的算术逻辑单元(Arithmetic Logic Unit,ALU)阵列组成,且存储器IE的处理能力与ALU的数量呈正比。

[0116] 当存储器识别出SKS中包含CMD时,在根据n个SK访问相应表项得到n条访问数据后,存储器进一步将n条访问数据和CMD重组为输入数据,并输入存储器IE中。由于处理器与存储器使用相同的编译环境,且处理器IE与存储器IE使用相同的指令结构,因此,存储器IE能够通过CMD对n条访问数据进行分析,从而生成第n+1SK。

[0117] 示意性的,如图7所示,处理器生成的SKS310中包括第一SK、第二SK和CMD,当存储器120识别出SKS310中包含CMD时,在存储器120得到第一返回数据和第二返回数据后,将第一返回数据、第二返回数据和CMD重组为长度为K的输入数据,并输入到存储器IE中,存储器IE通过CMD对第一访问数据和第二访问数据进行分析,从而生成第三SK。

[0118] 步骤210,存储器向处理器发送第一返回数据,第一返回数据中包含n条访问数据。

[0119] 步骤212,处理器接收存储器发送的第一返回数据,第一返回数据中包含n条访问数据。

[0120] 步骤213,存储器访问第n+1查找密钥所指示的表项,得到目标访问数据。

[0121] 存储器获取到第n+1SK后,进一步根据第n+1SK访问存储器的相应表项,得到目标访问数据。

[0122] 步骤215,存储器向处理器发送第二返回数据,第二返回数据中包含目标访问数据。

[0123] 存储器得到目标访问数据后,将目标返回数据作为第二返回数据发送给存储器。其中,第二返回数据与第一返回数据的长度相同。

[0124] 示意性的,如图7所示,存储器120获取到第三SK后,根据第三SK访问第二表项,并将得到目标访问数据作为第二返回数据发送给处理器。

[0125] 本实施例中,存储器分两次向处理器发送第一返回数据和第二返回数据,在其他可能的实现方式中,存储器获取到n条访问数据后,不执行向处理器发送第一返回数据的步骤,当存储器根据第n+1SK获取到目标访问数据后,将n条访问数据和目标访问数据组合为

第二访问数据,并将第二访问数据发送给处理器。

[0126] 步骤217,处理器接收存储器发送的第二返回数据,第二返回数据中包含目标访问数据。

[0127] 示意性的,如图7所示,当处理器需要从存储器120的table1中获取第一访问数据,从table2中获取第二访问数据,进而根据第一访问数据和第二访问数据生成第三SK,并根据第三SK从table3中获取第三访问数据时,不同于相关技术中,处理器与存储器120需要进行三次交互才能获取第三访问数据,本实施例中,处理器只需要向存储器120发送包括第一SK、第二SK和CMD的SKS310,存储器120在接收到SKS310后,即可获取第一访问数据和第二访问数据,并在存储器IE中根据第一访问数据和第二访问数据生成第三SK,进而根据第三SK获取第三访问数据,并发送给处理器,整个访问过程中,只需要进行一次交互,进一步提高了存储器120返回数据的效率,并减少了交互次数,降低了访问时长。

[0128] 本实施例中,由于处理器与存储器使用相同的编程环境,且处理器IE与存储器IE使用相同的指令结构,因此当存储器能够识别到查找密钥中包含的CMD时,并利用存储器IE根据CMD以及先前访问得到的访问数据生成通过在存储器IE中生成新的查找密钥,并进而根据该新的查找密钥获得新的返回数据,进一步减少了处理器与存储器间的交互次数,进一步提高了存储器返回数据的效率降低了访问时长。

[0129] 请参考图8,其示出了本申请一个实施例提供的存储器的结构框图。该存储器包括以下几个单元:接收单元810、访问单元820和发送单元830。

[0130] 接收单元810,用于接收处理器发送的查找密钥组,查找密钥组中包含n个查找密钥,查找密钥用于指示存储器访问表项得到访问数据, $n \geq 1$,n为整数;

[0131] 访问单元820,用于根据查找密钥组访问存储器中的表项,得到n条访问数据,n条访问数据属于相同或不同的表项;

[0132] 发送单元830,用于向处理器发送第一返回数据,第一返回数据中包含n条访问数据。

[0133] 可选的,访问单元820,还用于:

[0134] 当查找密钥组中包含一个查找密钥时,访问查找密钥访问指定表项,得到一条访问数据;

[0135] 当查找密钥组中包含至少两个查找密钥时,同步访问n个查找密钥所指示的m个表项,得到n条访问数据, $n \geq m$,m为整数。

[0136] 可选的,查找密钥组由处理器的处理器指令引擎IE生成,存储器中设置有存储器IE,处理器与存储器使用相同的编程环境,且处理器IE与存储器IE使用相同的指令结构。

[0137] 可选的,该存储器,还包括:

[0138] 识别单元,用于识别查找密钥组中是否包含指令CMD;

[0139] 输入单元,用于若查找密钥组中包含CMD,则将n条访问数据和CMD输入存储器IE,存储器IE用于根据n条访问数据和CMD生成第n+1查找密钥;

[0140] 访问单元820,还用于访问第n+1查找密钥所指示的表项,得到目标访问数据;

[0141] 发送单元830,还用于向处理器发送第二返回数据,第二返回数据中包含目标访问数据。

[0142] 可选的,发送单元830,还用于:

- [0143] 获取n条访问数据的数据总长度；
- [0144] 若n条访问数据的数据总长度大于预定数据长度，则在重组时丢弃n条访问数据中的无效数据，重组后的n条访问数据的数据总长度小于等于预定数据长度；
- [0145] 将重组后的n条访问数据作为第一返回数据发送至处理器。
- [0146] 请参考图9，其示出了本申请一个实施例提供的处理器的结构框图。该处理器包括以下几个单元：生成单元910、发送单元920和接收单元930。
- [0147] 生成单元910，用于生成查找密钥组，查找密钥组中包含n个查找密钥，查找密钥用于指示存储器访问表项得到访问数据， $n \geq 1$ ，n为整数；
- [0148] 发送单元920，用于向存储器发送查找密钥组，存储器用于根据查找密钥组访问表项，得到n条访问数据；
- [0149] 接收单元930，用于接收存储器发送的第一返回数据，第一返回数据中包含n条访问数据。
- [0150] 可选的，生成单元910，还用于：
- [0151] 在第一访问模式下，通过处理器指令引擎IE构建包含一个查找密钥的第一查找密钥组，存储器用于访问查找密钥所指示的表项，并得到一条访问数据；
- [0152] 或，
- [0153] 在第二访问模式下，通过处理器IE构建包含至少两个查找密钥的第二查找密钥组，存储器用于同步访问n个查找密钥所指示的m个表项，并得到n条访问数据， $n \geq m$ ，m为整数；
- [0154] 其中，第一查找密钥组与第二查找密钥组的数据长度相同。
- [0155] 可选的，存储器中设置有存储器IE，处理器与存储器使用相同的编程环境，且处理器IE与存储器IE使用相同的指令结构；
- [0156] 生成单元910，还用于：
- [0157] 在第三访问模式下，通过处理器IE构建第三查找密钥组，第三查找密钥组中包括n个查找密钥和指令CMD，存储器用于将n条访问数据和CMD输入存储器IE，由存储器IE根据n条访问数据和CMD生成第n+1查找密钥，并访问第n+1查找密钥所指示的表项，得到目标访问数据；
- [0158] 接收单元930，还用于：
- [0159] 接收存储器发送的第二返回数据，第二返回数据中包含目标访问数据。
- [0160] 本领域技术人员应该可以意识到，在上述一个或多个示例中，本申请实施例所描述的功能可以用硬件、软件、固件或它们的任意组合来实现。当使用软件实现时，可以将这些功能存储在计算机可读介质中或者作为计算机可读介质上的一个或多个指令或代码进行传输。计算机可读介质包括计算机存储介质和通信介质，其中通信介质包括便于从一个地方向另一个地方传送计算机程序的任何介质。存储介质可以是通用或专用计算机能够存取的任何可用介质。
- [0161] 在本申请实施例中，术语“第一”、“第二”、“第三”等(如果存在)是用于区别类型的对象，而不必用于描述特定的顺序或先后次序，应该理解这样使用的对象在适当情况下可以互换，以便本申请实施例能够在除了本文图示或描述的实施例之外的其它实施例中以其它顺序实施。

[0162] 本领域普通技术人员可以理解实现上述实施例的全部或部分步骤可以通过硬件来完成,也可以通过程序来指令相关的硬件完成,的程序可以存储于一种计算机可读存储介质中,上述提到的存储介质可以是只读存储器,磁盘或光盘等。

[0163] 以上仅为本申请的部分实施例,并不用以限制本申请,凡在本申请的精神和原则之内,所作的任何修改、等同替换、改进等,均应包含在本申请的保护范围之内。

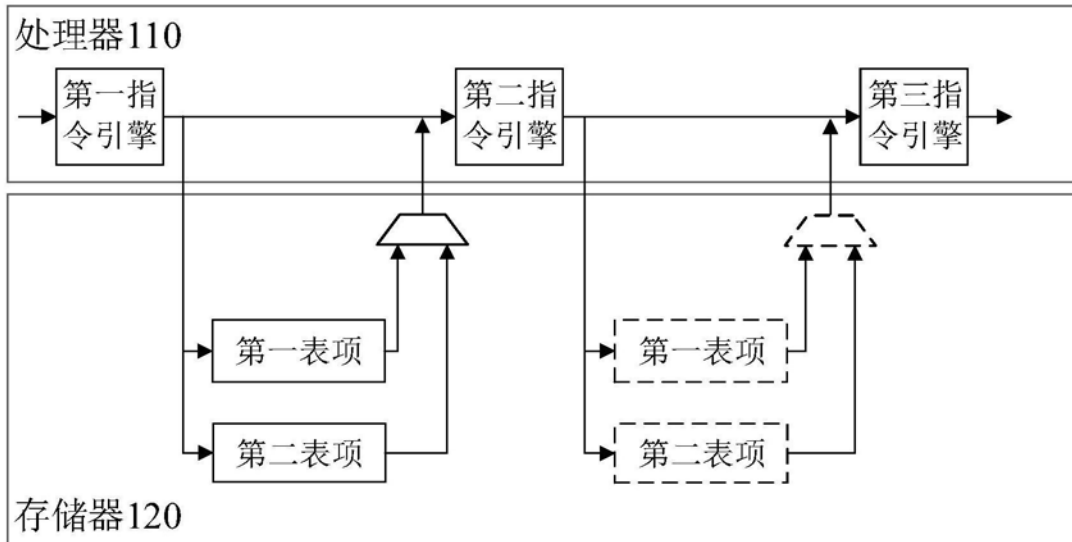


图1

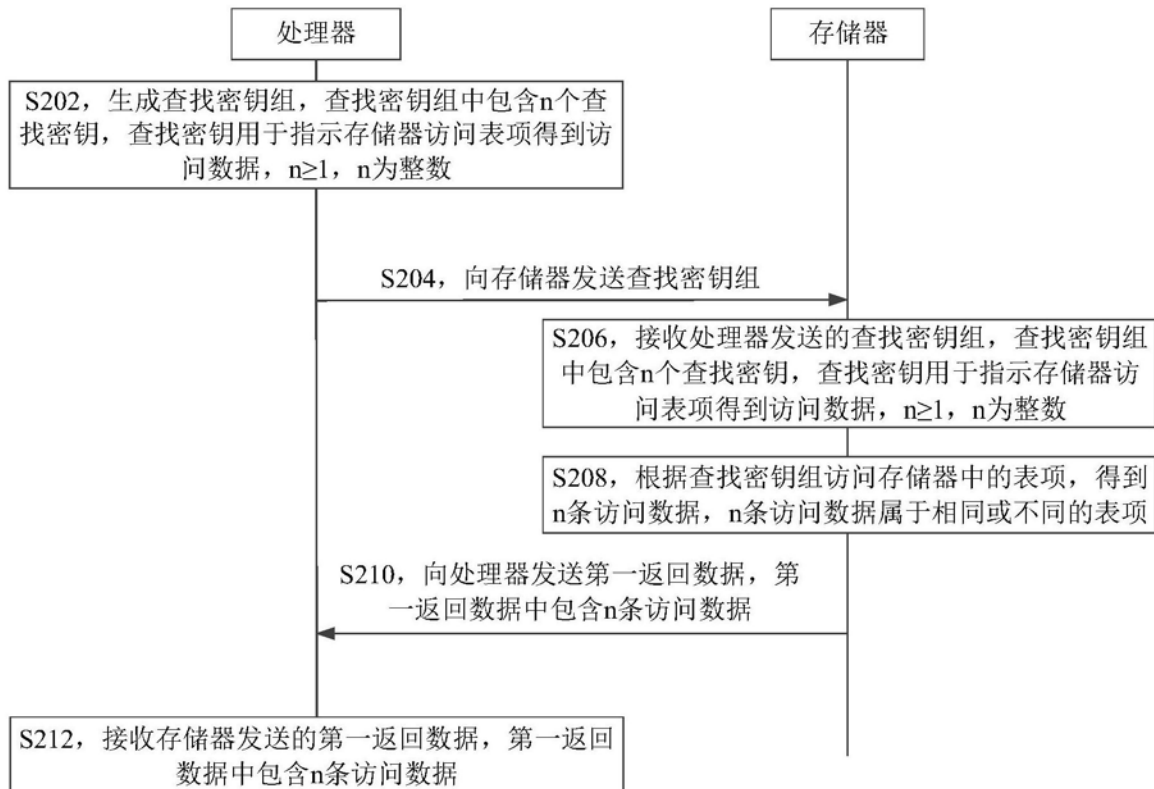


图2

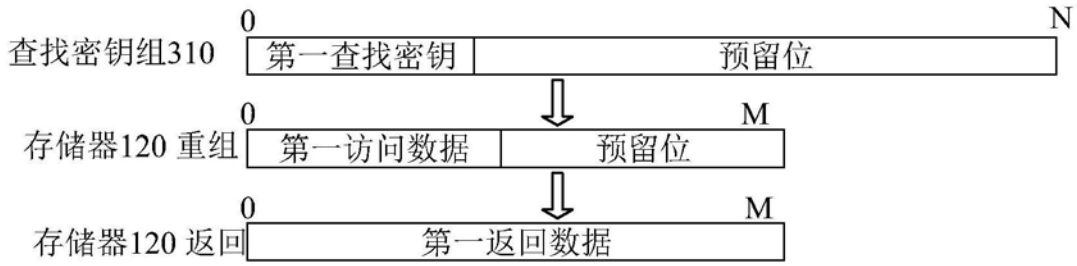


图3

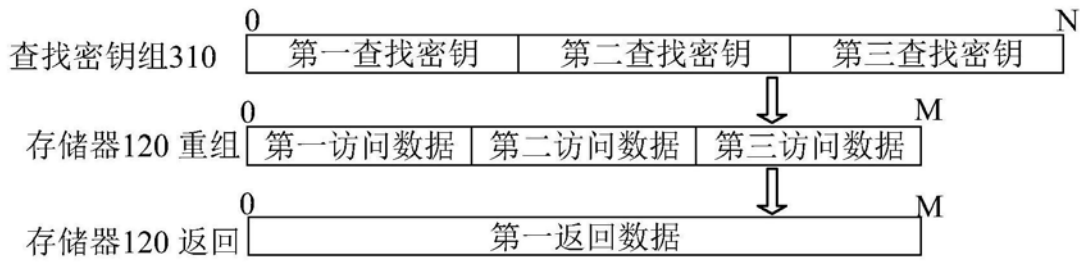


图4

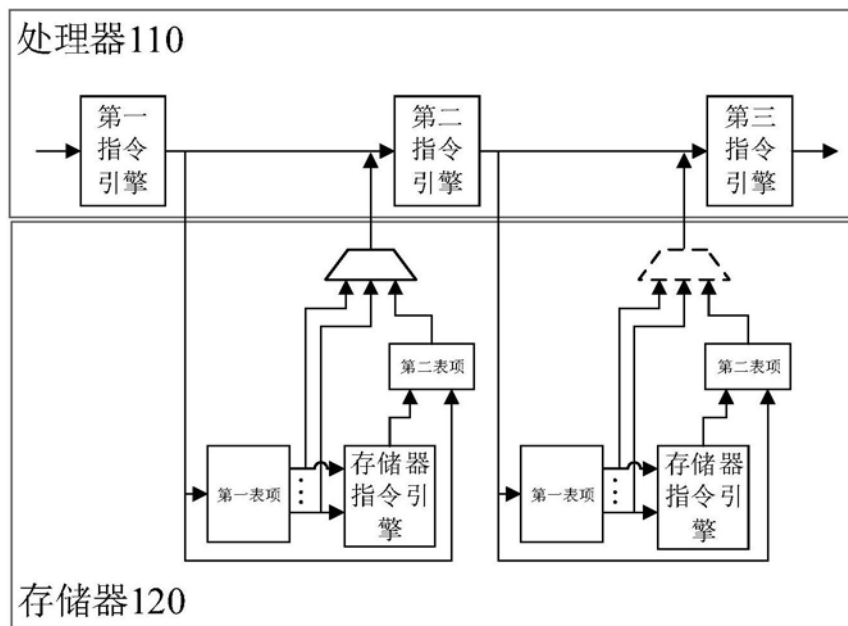


图5

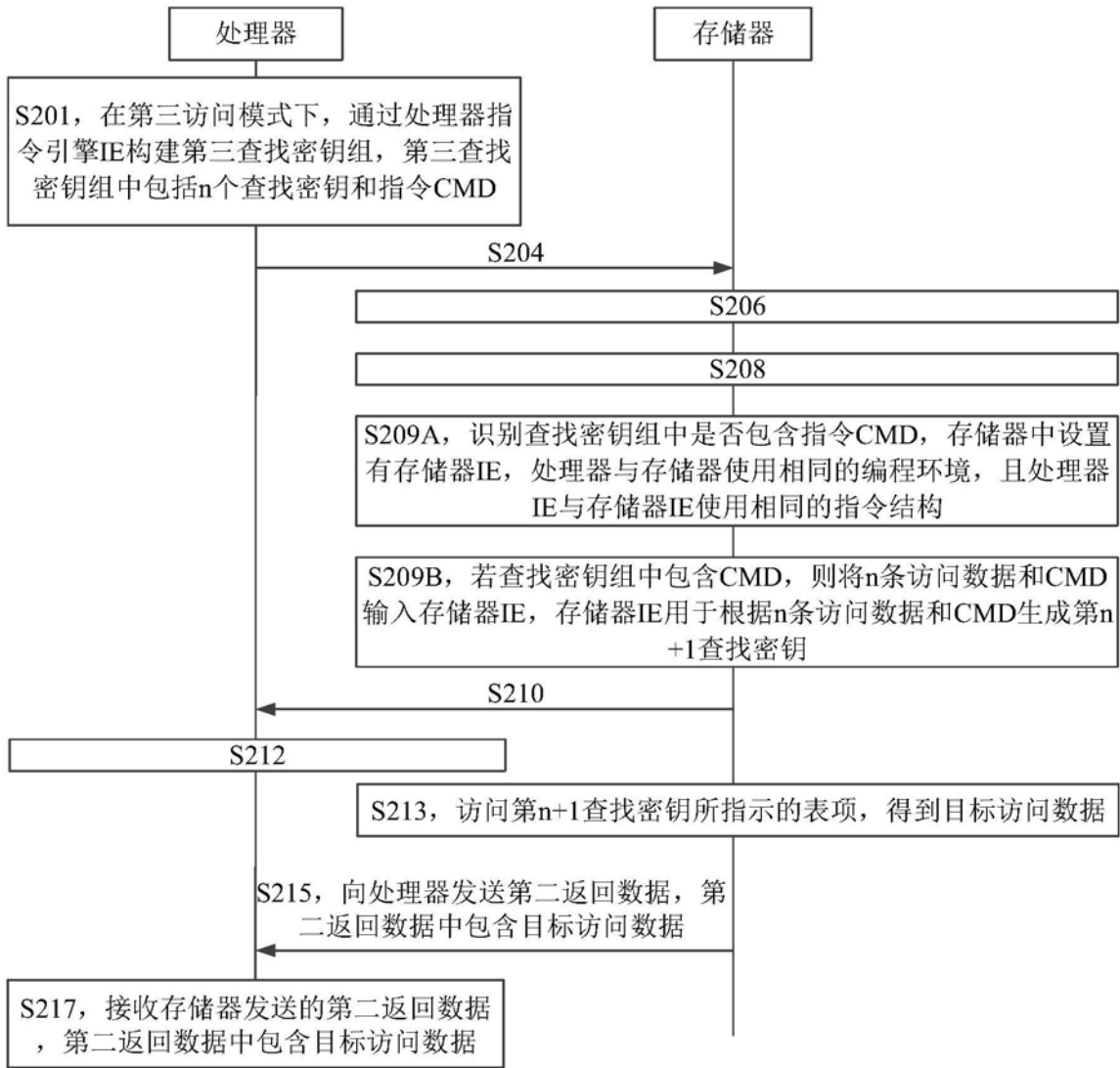


图6

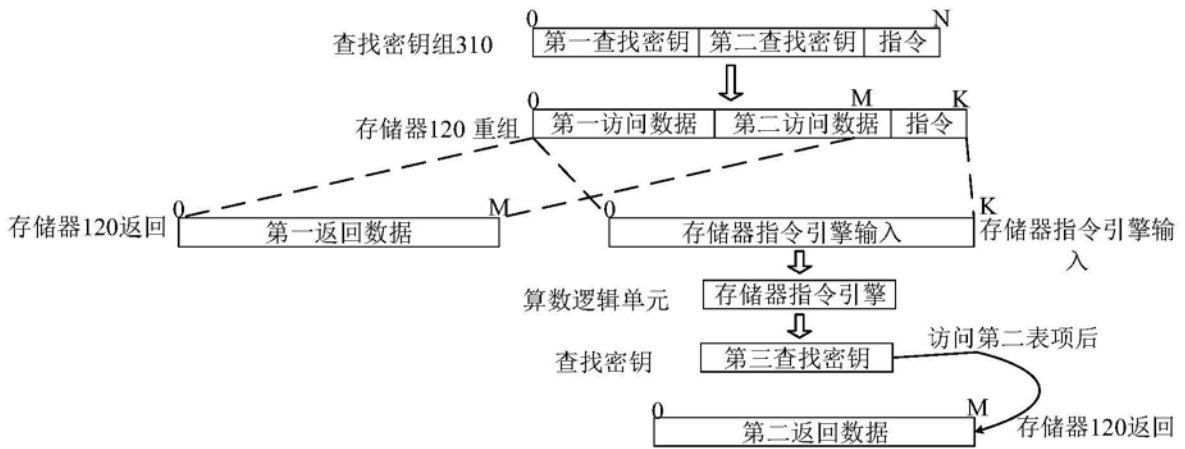


图7

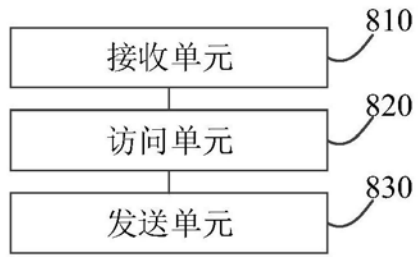


图8

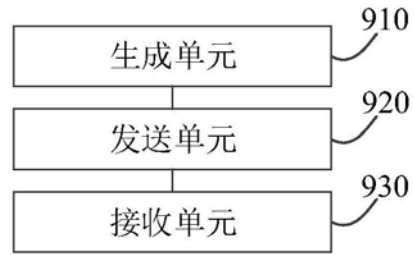


图9