



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0120080
(43) 공개일자 2011년11월03일

(51) Int. Cl.

H01L 33/14 (2010.01)

(21) 출원번호 10-2010-0039598

(22) 출원일자 2010년04월28일

심사청구일자 없음

(71) 출원인

엘지이노텍 주식회사

서울특별시 중구 남대문로5가 541 서울스퀘어

(72) 발명자

황성민

경기도 안양시 동안구 관양동 1483-44 202호

(74) 대리인

서교준

전체 청구항 수 : 총 10 항

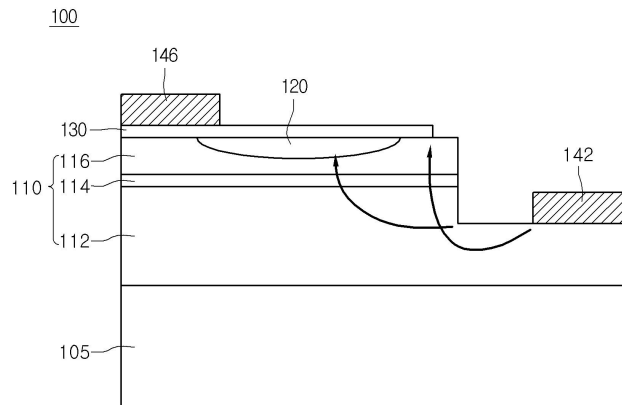
(54) 발광소자, 발광소자의 제조방법, 발광소자 패키지 및 조명시스템

(57) 요약

실시예는 발광소자, 발광소자의 제조방법, 발광소자 패키지 및 조명시스템에 관한 것이다.

실시예에 따른 발광소자는 기관; 상기 기관 상에 제1 도전형 반도체층, 활성층, 제2 도전형 반도체층을 포함하되, 상기 제1 도전형 반도체층의 일부를 상부로 노출하는 발광구조물; 상기 제2 도전형 반도체층 상의 일부 영역에 상기 제2 도전형 반도체층 보다 높은 농도의 제2 도전형 영역; 상기 제2 도전형 반도체층 상에 제2 전극; 및 상기 노출된 제1 도전형 반도체층 상에 제1 전극;을 포함한다.

대표도 - 도1



특허청구의 범위

청구항 1

기관;

상기 기관 상에 제1 도전형 반도체층, 활성층, 제2 도전형 반도체층을 포함하되, 상기 제1 도전형 반도체층의 일부를 상부로 노출하는 발광구조물;

상기 제2 도전형 반도체층 상의 일부 영역에 상기 제2 도전형 반도체층 보다 높은 농도의 제2 도전형 영역;

상기 제2 도전형 반도체층 상에 제2 전극; 및

상기 노출된 제1 도전형 반도체층 상에 제1 전극;을 포함하는 발광소자.

청구항 2

제1 항에 있어서,

상기 제2 도전형 영역은,

메사 에지영역에 접하지 않도록 형성되는 발광소자.

청구항 3

제1 항에 있어서,

상기 제2 도전형 영역은,

상기 제2 전극과 메사 에지 영역 사이에 형성되는 발광소자.

청구항 4

제1 항에 있어서,

상기 제2 도전형 반도체층 상에 형성된 투명전극을 더 포함하는 발광소자.

청구항 5

기관상에 제1 도전형 반도체층, 활성층, 제2 도전형 반도체층을 포함하는 발광구조물을 형성하는 단계;

상기 발광구조물을 메사 식각하여 상기 제1 도전형 반도체층의 일부를 상부로 노출시키는 단계;

상기 제2 도전형 반도체층 상의 일부 영역에 상기 제2 도전형 반도체층 보다 높은 농도의 제2 도전형 영역을 형성하는 단계; 및

상기 제2 도전형 반도체층 상에 제2 전극을, 상기 노출된 제1 도전형 반도체층 상에 제1 전극을 형성하는 단계;를 포함하는 발광소자의 제조방법.

청구항 6

제5 항에 있어서,

상기 제2 도전형 영역을 형성하는 단계는,

메사 에지영역에 접하지 않도록 형성되는 발광소자의 제조방법.

청구항 7

제5 항에 있어서,

상기 제2 도전형 영역을 형성하는 단계는,

이온주입 또는 디퓨전에 의해 형성되는 발광소자의 제조방법.

청구항 8

제5 항에 있어서,
 상기 제2 도전형 영역은,
 상기 제2 전극과 상기 메사 에지 영역 사이에 형성되는 발광소자의 제조방법.

청구항 9

패키지 몸체;
 상기 패키지 몸체 상에 배치되는 제1 항 내지 제4 항 중 어느 한 항의 발광소자; 및
 상기 패키지 몸체와 상기 발광소자를 전기적으로 연결하는 전극;을 포함하는 발광소자 패키지.

청구항 10

제9항의 발광소자 패키지를 구비하는 발광모듈부를 포함하는 조명시스템.

명세서

기술분야

[0001] 실시예는 발광소자, 발광소자의 제조방법, 발광소자 패키지 및 조명시스템에 관한 것이다.

배경기술

[0002] 발광소자(Light Emitting Device: LED)는 전기에너지가 빛에너지로 변환되는 특성의 p-n 접합 다이오드를 주기 윗표상에서 III족과 V족의 원소가 화합하여 생성될 수 있다. LED는 화합물 반도체의 조성비를 조절함으로써 다양한 색상구현이 가능하다.

[0003] 한편, 종래기술에 의하면 전류밀집(current crowding)으로 인한 수명 및 신뢰성이 저하하는 문제가 있다.

[0004] 또한, 종래기술에 의하면 정전기 방전(ESD : Electrostatic discharge)시 역방향으로 전류가 흘러 발광영역인 활성층에 손상을 입히는 문제가 발생하고 있는데, 이를 해결하기 위해 패키지(Package)에 제너 다이오드(Zener diode)를 실장하는 경우 광량의 흡수가 발생하는 문제가 있다.

발명의 내용

해결하려는 과제

[0005] 실시예는 전류 스프레딩(current spreading) 효율을 높일 뿐만 아니라 광추출 효율(light extraction efficiency)을 향상시킬 수 있는 발광소자, 발광소자의 제조방법, 발광소자 패키지 및 조명시스템을 제공하고자 한다.

[0006] 실시예는 광량흡수의 손실이 없이 정전기 방전에 따른 손상을 방지할 수 있는 발광소자, 발광소자의 제조방법, 발광소자 패키지 및 조명시스템을 제공하고자 한다.

과제의 해결 수단

[0007] 실시예에 따른 발광소자는 기판; 상기 기판 상에 제1 도전형 반도체층, 활성층, 제2 도전형 반도체층을 포함하되, 상기 제1 도전형 반도체층의 일부를 상부로 노출하는 발광구조물; 상기 제2 도전형 반도체층 상의 일부 영역에 상기 제2 도전형 반도체층 보다 높은 농도의 제2 도전형 영역; 상기 제2 도전형 반도체층 상에 제2 전극; 및 상기 노출된 제1 도전형 반도체층 상에 제1 전극;을 포함한다.

[0008] 또한, 실시예에 따른 발광소자의 제조방법은 기판상에 제1 도전형 반도체층, 활성층, 제2 도전형 반도체층을 포함하는 발광구조물을 형성하는 단계; 상기 발광구조물을 메사 식각하여 상기 제1 도전형 반도체층의 일부를 상부로 노출시키는 단계; 상기 제2 도전형 반도체층 상의 일부 영역에 상기 제2 도전형 반도체층 보다 높은 농도의 제2 도전형 영역을 형성하는 단계; 및 상기 제2 도전형 반도체층 상에 제2 전극을, 상기 노출된 제1 도전형 반도체층 상에 제1 전극을 형성하는 단계;를 포함한다.

[0009] 또한, 실시예에 따른 발광소자 패키지는 패키지 몸체; 상기 패키지 몸체 상에 배치되는 상기 발광소자; 및 상기 패키지 몸체와 상기 발광소자를 전기적으로 연결하는 전극;을 포함한다.

[0010] 또한, 실시예에 따른 조명시스템은 상기 발광소자 패키지를 구비하는 발광모듈부를 포함한다.

발명의 효과

[0011] 실시예에 따른 발광소자, 발광소자의 제조방법, 발광소자 패키지 및 조명시스템에 의하면, 효율적인 전류흐름 (current flow) 조절로 광 추출효율(light extraction efficiency)을 증가시킬 수 있다.

[0012] 또한, 실시예에 의하면 전류스프레딩(current spreading)으로 발광소자의 신뢰성을 향상시킬수 있다.

[0013] 또한, 실시예에 의하면 광량흡수의 손실이 없이 LED의 정전기 손상(ESD: Electrostatic discharge)을 방지할 수 있다.

도면의 간단한 설명

[0014] 도 1은 실시예에 따른 발광소자의 단면도.

도 2 및 도 3은 실시예에 따른 발광소자에서 전기장 유도 개념도.

도 4 내지 도 6은 실시예에 따른 발광소자의 제조방법의 공정 단면도.

도 7은 실시예에 따른 발광소자 패키지 단면도.

도 8은 실시예에 따른 조명 유닛의 사시도.

도 9는 실시예에 따른 백라이트 유닛의 분해 사시도.

발명을 실시하기 위한 구체적인 내용

[0015] 본 발명에 따른 실시 예의 설명에 있어서, 각 층(막), 영역, 패턴 또는 구조물들이 기판, 각 층(막), 영역, 패드 또는 패턴들의 "상/위(on/over)"에 또는 "아래(under)"에 형성되는 것으로 기재되는 경우에 있어, "상/위(on/over)"와 "아래(under)"는 "직접(directly)" 또는 "다른 층을 개재하여 (indirectly)" 형성되는 것을 모두 포함한다. 또한 각 층의 위 또는 아래에 대한 기준은 도면을 기준으로 설명한다.

[0016] 도면에서 각층의 두께나 크기는 설명의 편의 및 명확성을 위하여 과장되거나 생략되거나 또는 개략적으로 도시되었다. 또한 각 구성요소의 크기는 실제크기를 전적으로 반영하는 것은 아니다.

[0017] (실시예)

[0018] 도 1은 실시예에 따른 발광소자의 단면도이다.

[0019] 실시예에 따른 발광소자(100)는 기판(105)과, 상기 기판(105) 상에 제1 도전형 반도체층(112), 활성층(114), 제2 도전형 반도체층(116)을 포함하여 형성되되, 상기 제1 도전형 반도체층(112)의 일부를 상부로 노출하는 발광 구조물(110)과, 상기 제2 도전형 반도체층(116) 상의 일부 영역에 상기 제2 도전형 반도체층(116) 보다 높은 농도로 형성되는 제2 도전형 영역(120)과, 상기 제2 도전형 반도체층(116) 상에 형성된 제2 전극(146) 및 상기 노출된 제1 도전형 반도체층(112) 상에 형성된 제1 전극(142)을 포함할 수 있다.

[0020] 상기 제2 도전형 영역(120)은 메사 에지영역에 접하지 않도록 형성될 수 있다.

[0021] 또한, 상기 제2 도전형 영역(120)은 상기 제2 전극(146)과 메사 에지 영역 사이에 형성될 수 있다.

[0022] 실시예는 상기 제2 도전형 반도체층(116) 상에 형성된 투명전극(130)을 더 포함할 수 있다.

[0023] 실시예는 항복전압(breakdown voltage)을 증가시키기 위한 구조로써, 메사 에지(Mesa edge) 주변의 제2 도전형 반도체층(116) 내에 제2 도전형 영역(120)을 형성하여 전기장을 유도할 수 있다.

[0024] 상기 제2 도전형 영역(120)은 상기 제2 도전형 반도체층(116)의 도핑 농도에 비해 큰 도핑농도를 가진 영역으로써 이온주입(ion implantation) 또는 확산(diffusion)에 의해 형성될 수 있다.

[0025] 실시예에 의하면 이러한 구조를 통해 종래기술에 따라 메사 에지 영역에서 발생하는 집중된 강한 전기장을 제2 도전형 영역(120)으로 유도하거나 완화시켜(suppressing) 강한 전기장으로 인한 전자사태항복(avalanche

breakdown)을 줄일 수 있고 이에 따라 결과적으로 항복전압(breakdown voltage)을 증가시키고, 누설전류(leakage current)를 감소시킬 수 있다.

[0026] 또한, 실시예는 제2 전극(146)과 메사 에지 영역 사이에 고농도의 제2 도전형 영역(120)을 형성함으로써 LED의 전류확산(current spreading)을 향상시켜서 광량향상을 유도할 수 있다.

[0027] 도 2 및 도 3은 실시예에 따른 발광소자에서 전기장 유도 개념도이다.

[0028] 정전기 방전으로 인한 LED 파괴는 반도체 역전압시 일어난다. 역전압시 대전된 전하에 의해 LED 활성영역 내에 강한 전기장이 유도된다.

[0029] 그리고, 정전기 방전시 캐리어(전자, 홀)들이 가속되어 원자들과 충돌하여 또 다른 캐리어들을 만들어 내고, 또 생성된 캐리어들이 수많은 캐리어들을 만들어낸다. 이와 같은 현상을 전자사태항복(avalanche breakdown)이라 한다. 만약 대전된 전하에 의해 강한 전기장이 유도되어 반도체가 견딜 수 있는 그 이상의 정전기가 가해진다면 전자사태항복으로 인해 결국 LED 반도체 파괴가 일어난다.

[0030] 실시예는 항복전압(breakdown voltage)을 증가시키기 위한 구조로써, 메사 에지(Mesa edge) 주변의 제2 도전형 반도체층(116) 내에 제2 도전형 영역(120)을 형성하여 전기장을 유도할 수 있다.

[0031] 실시예에 의하면 도 2 및 도 3 및 아래의 식과 같이 도핑농도(N_A , N_D)가 클수록 공핍(depletion)영역 내에서 이온화된 전하에 의해 강한 전기장이 유도된다.

$$E(x) = -\frac{qN_A}{\epsilon_s \epsilon_0} (x_p + x) \quad -x_p \leq x \leq 0$$

$$= -\frac{qN_D}{\epsilon_s \epsilon_0} (x_n - x) \quad 0 \leq x \leq x_n$$

[0032]

[0033] 이에 따라 실시예에 의하면 메사 에지 영역에서 발생하는 집중된 강한 전기장을 제2 도전형 영역(120)으로 유도하거나 완화시켜(suppressing) 강한 전기장으로 인한 전자사태항복(avalanche breakdown)을 줄일 수 있고 이에 따라 결과적으로 항복전압(breakdown voltage)을 증가시키고, 누설전류(leakage current)를 감소시킬 수 있다.

[0034] 이하, 도 4 내지 도 6을 참조하여 실시예에 따른 발광소자의 제조방법을 설명한다. 실시예에서의 발광소자는 GaN, GaAs, GaAsP, GaP 등의 III-V족 물질로 형성될 수 있으나 이에 한정되는 것은 아니다. 또한, 이하 설명되는 공정의 순서는 한정되는 것이 아니며 그 순서를 달리할 수 있다.

[0035] 먼저, 도 4과 같이 기판(105)을 준비한다. 상기 기판(105)은 사파이어(Al_2O_3) 기판, SiC 기판 등일 수 있으나 이에 한정되는 것은 아니다. 상기 기판(105)에 대해 습식세척을 실시하여 표면의 불순물을 제거할 수 있다.

[0036] 이후, 상기 기판(105) 상에 제1 도전형 반도체층(112), 활성층(114), 제2 도전형 반도체층(116)을 포함하는 발광구조물(110)을 형성한다.

[0037] 실시예는 상기 기판(105) 상에 언도프트(undoped) 반도체층(미도시)을 형성하고, 상기 언도프트 반도체층 상에 제1 도전형 반도체층(112)을 형성할 수 있다. 예를 들어, 기판(105) 상에 undoped GaN층을 형성하고, n형 GaN층을 형성하여 제1 도전형 반도체층(112)을 형성할 수 있다.

[0038] 상기 제1 도전형 반도체층(112)은 GaN, InN, AlN, InGaN, AlGaIn, InAlGaIn, AlInN, AlGaAs, InGaAs, AlInGaAs, GaP, AlGaP, InGaP, AlInGaP, InP 중 어느 하나 이상으로 형성될 수 있다.

[0039] 상기 제1 도전형 반도체층(112)은 화학증착방법(CVD) 혹은 분자선 에피택시(MBE) 혹은 스퍼터링 혹은 수산화물 증기상 에피택시(HVPE) 등의 방법을 사용하여 n형 GaN층을 형성할 수 있다. 또한, 상기 제1 도전형 반도체층(110)은 챔버에 트리메틸 갈륨 가스(TMGa), 암모니아 가스(NH_3), 질소 가스(N_2), 및 실리콘(Si)와 같은 n형 불순물을 포함하는 실란 가스(SiH_4)가 주입되어 형성될 수 있다.

[0040] 이후, 상기 제1 도전형 반도체층(112) 상에 활성층(114)을 형성한다. 상기 활성층(114)은 에너지 밴드가 서로 다른 질화물 반도체 박막층을 교대로 한 번 혹은 여러 번 적층하여 이루어지는 양자우물구조를 가질 수 있다. 예를 들어, 상기 활성층(114)은 트리메틸 갈륨 가스(TMGa), 암모니아 가스(NH_3), 질소 가스(N_2), 및 트리메틸 인듐 가스(TMIIn)가 주입되어 InGaIn/GaN, InGaIn/InGaIn 구조를 갖는 다중 양자우물구조가 형성될 수 있으나 이에

한정되는 것은 아니다.

- [0041] 이후, 상기 활성층(114) 상에 제2 도전형 반도체층(116)을 형성한다. 예를 들어, 상기 제2 도전형 반도체층(116)은 트리메틸 갈륨 가스(TMGa), 암모니아 가스(NH₃), 질소 가스(N₂), 및 트리메틸 인듐 가스(TMIn)가 주입되어 다중 양자우물구조가 형성될 수 있으나 이에 한정되는 것은 아니다.
- [0042] 상기 활성층(114)은 InGaN/GaN, InGaN/InGaN, AlGaIn/GaN, InAlGaIn/GaN, GaAs, AlGaAs(InGaAs), GaP/AlGaP(InGaP) 중 어느 하나 이상으로 형성될 수 있다.
- [0043] 상기 제2 도전형 반도체층(116)은 챔버에 트리메틸 갈륨 가스(TMGa), 암모니아 가스(NH₃), 질소 가스(N₂), 및 마그네슘(Mg)과 같은 p 형 불순물을 포함하는 비세틸 사이클로 펜타디에닐 마그네슘(EtCp₂Mg){Mg(C₂H₅C₉H₄)₂}가 주입되어 p형 GaN층이 형성될 수 있으나 이에 한정되는 것은 아니다.
- [0044] 다음으로, 상기 발광구조물(110)을 메사 식각하여 상기 제1 도전형 반도체층(112)의 일부를 상부로 노출시킬 수 있다. 예를 들어, 소정의 식각패턴(미도시)을 마스크로 하여 제1 전극(142)이 형성될 영역에 대해 상기 제2 도전형 반도체층(116)에서부터 식각하여 활성층(114)을 거쳐 제1 도전형 반도체층(112)의 상면 일부를 노출시킬 수 있다.
- [0045] 다음으로, 도 5와 같이 상기 발광구조물(110) 상에 제2 도전형 영역(120)을 형성할 수 있다. 예를 들어, 상기 제2 도전형 반도체층(116) 상의 일부 영역에 상기 제2 도전형 반도체층(116) 보다 높은 농도로 제2 도전형 영역(120)을 형성할 수 있다.
- [0046] 예를 들어, 상기 제2 도전형 영역(120)은 상기 제2 도전형 반도체층(116) 보다 약 10~100배 이상의 도핑농도를 가질 수 있으나 이에 한정되는 것은 아니다.
- [0047] 상기 제2 도전형 영역(120)은 메사 에지영역에 접하지 않도록 형성될 수 있으며, 상기 제2 도전형 영역(120)은 이후 형성될 제2 전극(146)과 상기 메사 에지 영역 사이에 형성될 수 있으나 이에 한정되는 것은 아니다.
- [0048] 실시예는 항복전압(breakdown voltage)을 증가시키기 위한 구조로써, 메사 에지(Mesa edge) 주변의 제2 도전형 반도체층(116) 내에 제2 도전형 영역(120)을 형성하여 전기장을 유도할 수 있다.
- [0049] 상기 제2 도전형 영역(120)은 상기 제2 도전형 반도체층(116)의 도핑 농도에 비해 큰 도핑농도를 가진 영역으로써 이온주입(ion implantation) 또는 확산(diffusion)에 의해 형성될 수 있다.
- [0050] 실시예에 의하면 이러한 구조를 통해 종래기술에 따라 메사 에지 영역에서 발생하는 집중된 강한 전기장을 제2 도전형 영역(120)으로 유도하거나 완화시켜(suppressing) 강한 전기장으로 인한 전자사태항복(avalanche breakdown)을 줄일 수 있고 이에 따라 결과적으로 항복전압(breakdown voltage)을 증가시키고, 누설전류(leakage current)를 감소시킬 수 있다.
- [0051] 또한, 실시예는 제2 전극(146)과 메사 에지 영역 사이에 고농도의 제2 도전형 영역(120)을 형성함으로써 LED의 전류확산(current spreading)을 향상시켜서 광량향상을 유도할 수 있다.
- [0052] 다음으로, 도 6과 제2 도전형 영역(120)이 형성된 제2 도전형 반도체층(116) 상에 투명전극(130)을 형성할 수 있다. 예를 들어, 상기 투명전극(130)은 단일 금속 혹은 금속합금, 금속산화물 등을 다중으로 적층하여 형성할 수 있다. 예를 들어, 상기 오믹층은 ITO, IZO(In-ZnO), GZO(Ga-ZnO), AZO(Al-ZnO), AGZO(Al-Ga ZnO), IGZO(In-Ga ZnO), IrOx, RuOx, RuOx/ITO, Ni/IrOx/Au, 및 Ni/IrOx/Au/ITO, Ni, Pt, Cr, Ti, Ag 중 적어도 하나를 포함하여 형성될 수 있으며, 이러한 재료에 한정되는 않는다.
- [0053] 다음으로, 상기 노출된 제1 도전형 반도체층(112) 상에 제1 전극(142)을 형성하고, 상기 투명전극(130) 상에 제2 전극(146)을 형성할 수 있다.
- [0054] 상기 제1 전극(142), 제2 전극(146)은 티탄(Ti), 크롬(Cr), 니켈(Ni), 알루미늄(Al), 백금(Pt), 금(Au), 텅스텐(W) 중 적어도 어느 하나로 형성될 수도 있으나 이에 한정되는 것은 아니다.
- [0055] 실시예에 따른 발광소자, 발광소자의 제조방법, 발광소자 패키지 및 조명시스템에 의하면, 효율적인 전류흐름(current flow) 조절로 광 추출효율(light extraction efficiency)을 증가시킬 수 있다.
- [0056] 또한, 실시예에 의하면 전류스프레딩(current spreading)으로 발광소자의 신뢰성을 향상시킬 수 있다.
- [0057] 또한, 실시예에 의하면 광량흡수의 손실이 없이 LED의 정전기 손상(ESD: Electrostatic discharge)을 방지할 수

있다.

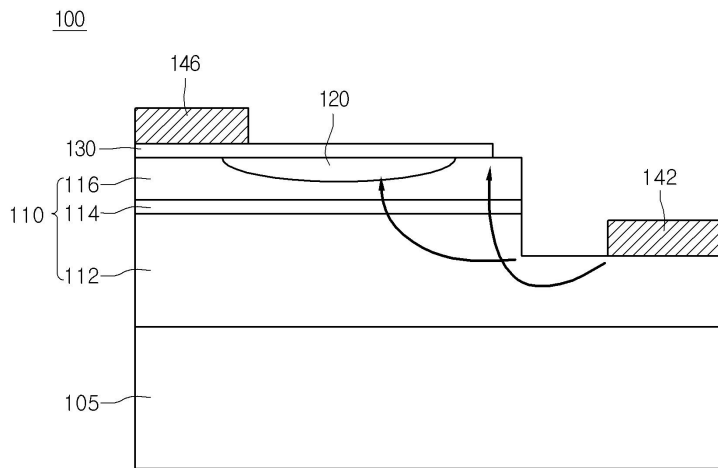
- [0058] 도 7은 실시예에 따른 발광소자 패키지(200)의 단면도이다.
- [0059] 도 7을 참조하면, 실시예에 따른 발광소자 패키지는 몸체부(205)와, 상기 몸체부(205)에 설치된 제4 전극층(210) 및 제5 전극층(220)과, 상기 몸체부(205)에 설치되어 상기 제4 전극층(210) 및 제5 전극층(220)과 전기적으로 연결되는 발광소자(100)와, 상기 발광소자(100)를 포위하는 몰딩부재(240)가 포함된다.
- [0060] 상기 몸체부(205)는 실리콘 재질, 합성수지 재질, 또는 금속 재질을 포함하여 형성될 수 있으며, 상기 발광소자(100)의 주위에 경사면이 형성될 수 있다.
- [0061] 상기 제4 전극층(210) 및 제5 전극층(220)은 서로 전기적으로 분리되며, 상기 발광소자(100)에 전원을 제공하는 역할을 한다. 또한, 상기 제4 전극층(210) 및 제5 전극층(220)은 상기 발광소자(100)에서 발생된 빛을 반사시켜 광 효율을 증가시키는 역할을 할 수 있으며, 상기 발광소자(100)에서 발생된 열을 외부로 배출시키는 역할을 할 수도 있다.
- [0062] 상기 발광소자(100)는 도 1에 예시된 수평형 타입의 발광소자가 적용될 수 있으나 이에 한정되는 것은 아니다. 상기 발광소자(100)는 상기 몸체부(205) 상에 설치될 수 있다.
- [0063] 상기 발광소자(100)는 와이어(230)를 통해 상기 제4 전극층(210) 및/또는 제5 전극층(220)과 전기적으로 연결될 수 있으며, 실시예에서는 수평형 타입의 발광소자(100)가 예시되어 있기 때문에, 두개의 와이어(230)가 사용된 것이 예시되어 있다. 다른 예로서, 상기 발광소자(100)가 플립칩 방식의 발광소자의 경우 와이어(230)가 사용되지 않을 수도 있다.
- [0064] 상기 몰딩부재(240)는 상기 발광소자(100)를 포위하여 상기 발광소자(100)를 보호할 수 있다. 또한, 상기 몰딩부재(240)에는 형광체가 포함되어 상기 발광소자(100)에서 방출된 광의 파장을 변화시킬 수 있다.
- [0065] 실시예에 따른 발광소자 패키지는 조명시스템에 적용될 수 있다. 상기 조명시스템은 도 8에 도시된 조명유닛, 도 9에 도시된 백라이트 유닛을 포함하고, 신호등, 차량 전조등, 간판 등이 포함될 수 있다.
- [0066] 도 8은 실시예에 따른 조명 유닛의 사시도(1100)이다.
- [0067] 도 8을 참조하면, 상기 조명 유닛(1100)은 케이스몸체(1110)와, 상기 케이스몸체(1110)에 설치된 발광모듈부(1130)과, 상기 케이스몸체(1110)에 설치되며 외부 전원으로부터 전원을 제공받는 연결 단자(1120)를 포함할 수 있다.
- [0068] 상기 케이스몸체(1110)는 방열 특성이 양호한 재질로 형성되는 것이 바람직하며, 예를 들어 금속 재질 또는 수지 재질로 형성될 수 있다.
- [0069] 상기 발광모듈부(1130)은 기관(1132)과, 상기 기관(1132)에 탑재되는 적어도 하나의 발광소자 패키지(200)를 포함할 수 있다.
- [0070] 상기 기관(1132)은 절연체에 회로 패턴이 인쇄된 것일 수 있으며, 예를 들어, 일반 인쇄회로기판(PCB: Printed Circuit Board), 메탈 코어(Metal Core) PCB, 연성(Flexible) PCB, 세라믹 PCB 등을 포함할 수 있다.
- [0071] 또한, 상기 기관(1132)은 빛을 효율적으로 반사하는 재질로 형성되거나, 표면이 빛이 효율적으로 반사되는 컬러, 예를 들어 백색, 은색 등으로 형성될 수 있다.
- [0072] 상기 기관(1132) 상에는 상기 적어도 하나의 발광소자 패키지(200)가 탑재될 수 있다. 상기 발광소자 패키지(200) 각각은 적어도 하나의 발광 다이오드(LED: Light Emitting Diode)(100)를 포함할 수 있다. 상기 발광 다이오드(100)는 적색, 녹색, 청색 또는 백색의 유색 빛을 각각 발광하는 유색 발광 다이오드 및 자외선(UV, UltraViolet)을 발광하는 UV 발광 다이오드를 포함할 수 있다.
- [0073] 상기 발광모듈부(1130)는 색감 및 휘도를 얻기 위해 다양한 발광소자 패키지(200)의 조합을 가지도록 배치될 수 있다. 예를 들어, 고 연색성(CRI)을 확보하기 위해 백색 발광 다이오드, 적색 발광 다이오드 및 녹색 발광 다이오드를 조합하여 배치할 수 있다.
- [0074] 상기 연결 단자(1120)는 상기 발광모듈부(1130)와 전기적으로 연결되어 전원을 공급할 수 있다. 도 8에 도시된 것에 따르면, 상기 연결 단자(1120)는 소켓 방식으로 외부 전원에 돌려 끼워져 결합되지만, 이에 대해 한정하지는 않는다. 예를 들어, 상기 연결 단자(1120)는 핀(pin) 형태로 형성되어 외부 전원에 삽입되거나, 배선에 의해

외부 전원에 연결될 수도 있는 것이다.

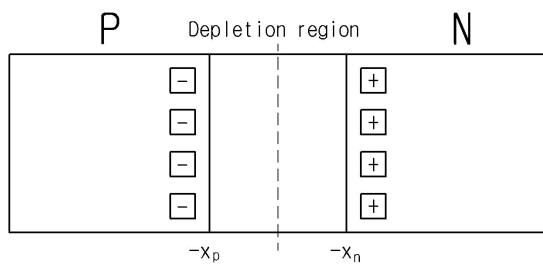
- [0075] 도 9는 실시예에 따른 백라이트 유닛의 분해 사시도(1200)이다.
- [0076] 실시예에 따른 백라이트 유닛(1200)은 도광판(1210)과, 상기 도광판(1210)에 빛을 제공하는 발광모듈부(1240)와, 상기 도광판(1210) 아래에 반사 부재(1220)와, 상기 도광판(1210), 발광모듈부(1240) 및 반사 부재(1220)를 수납하는 바텀 커버(1230)를 포함할 수 있으나 이에 한정되지 않는다.
- [0077] 상기 도광판(1210)은 빛을 확산시켜 면광원화 시키는 역할을 한다. 상기 도광판(1210)은 투명한 재질로 이루어지며, 예를 들어, PMMA(polymethyl methacrylate)와 같은 아크릴 수지 계열, PET(polyethylene terephthalate), PC(poly carbonate), COC(cycloolefin copolymer) 및 PEN(polyethylene naphthalate) 수지 중 하나를 포함할 수 있다.
- [0078] 상기 발광모듈부(1240)은 상기 도광판(1210)의 적어도 일 측면에 빛을 제공하며, 궁극적으로는 상기 백라이트 유닛이 설치되는 디스플레이 장치의 광원으로써 작용하게 된다.
- [0079] 상기 발광모듈부(1240)은 상기 도광판(1210)과 접할 수 있으나 이에 한정되지 않는다. 구체적으로는, 상기 발광모듈부(1240)은 기판(1242)과, 상기 기판(1242)에 탑재된 다수의 발광소자 패키지(200)를 포함하는데, 상기 기판(1242)이 상기 도광판(1210)과 접할 수 있으나 이에 한정되지 않는다.
- [0080] 상기 기판(1242)은 회로패턴(미도시)을 포함하는 인쇄회로기판(PCB, Printed Circuit Board)일 수 있다. 다만, 상기 기판(1242)은 일반 PCB 뿐 아니라, 메탈 코어 PCB(MCPB, Metal Core PCB), 연성 PCB(FPCB, Flexible PCB) 등을 포함할 수도 있으며, 이에 대해 한정하지는 않는다.
- [0081] 그리고, 상기 다수의 발광소자 패키지(200)는 상기 기판(1242) 상에 빛이 방출되는 발광면이 상기 도광판(1210)과 소정 거리 이격되도록 탑재될 수 있다.
- [0082] 상기 도광판(1210) 아래에는 상기 반사 부재(1220)가 형성될 수 있다. 상기 반사 부재(1220)는 상기 도광판(1210)의 하면으로 입사된 빛을 반사시켜 위로 향하게 함으로써, 상기 백라이트 유닛의 휘도를 향상시킬 수 있다. 상기 반사 부재(1220)는 예를 들어, PET, PC, PVC 레진 등으로 형성될 수 있으나, 이에 대해 한정하지는 않는다.
- [0083] 상기 바텀 커버(1230)는 상기 도광판(1210), 발광모듈부(1240) 및 반사 부재(1220) 등을 수납할 수 있다. 이를 위해, 상기 바텀 커버(1230)는 상면이 개구된 박스(box) 형상으로 형성될 수 있으나, 이에 대해 한정하지는 않는다.
- [0084] 상기 바텀 커버(1230)는 금속 재질 또는 수지 재질로 형성될 수 있으며, 프레스 성형 또는 압출 성형 등의 공정을 이용하여 제조될 수 있다.
- [0085] 이상에서 실시예들에 설명된 특징, 구조, 효과 등은 적어도 하나의 실시예에 포함되며, 반드시 하나의 실시예에만 한정되는 것은 아니다. 나아가, 각 실시예에서 예시된 특징, 구조, 효과 등은 실시예들이 속하는 분야의 통상의 지식을 가지는 자에 의해 다른 실시예들에 대해서도 조합 또는 변형되어 실시 가능하다. 따라서 이러한 조합과 변형에 관계된 내용들은 실시예의 범위에 포함되는 것으로 해석되어야 할 것이다.
- [0086] 또한, 이상에서 실시예를 중심으로 설명하였으나 이는 단지 예시일 뿐 본 발명을 한정하는 것이 아니며, 본 발명이 속하는 분야의 통상의 지식을 가진 자라면 본 실시예의 본질적인 특성을 벗어나지 않는 범위에서 이상에 예시되지 않은 여러 가지의 변형과 응용이 가능함을 알 수 있을 것이다. 예를 들어, 실시예에 구체적으로 나타난 각 구성 요소는 변형하여 실시할 수 있는 것이다. 그리고 이러한 변형과 응용에 관계된 차이점들은 첨부된 청구 범위에서 규정하는 본 발명의 범위에 포함되는 것으로 해석되어야 할 것이다.

도면

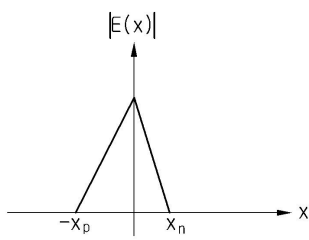
도면1



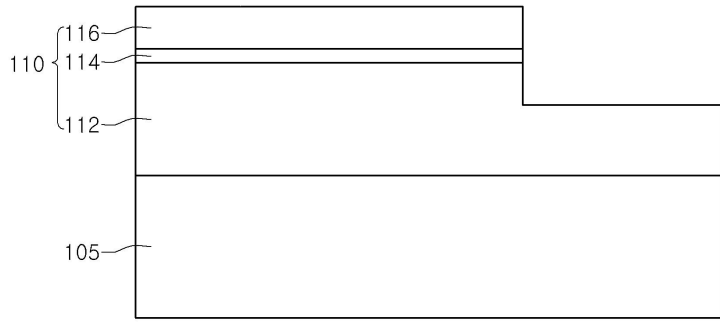
도면2



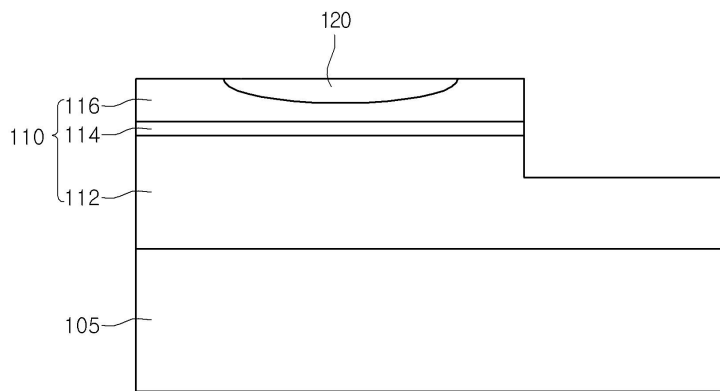
도면3



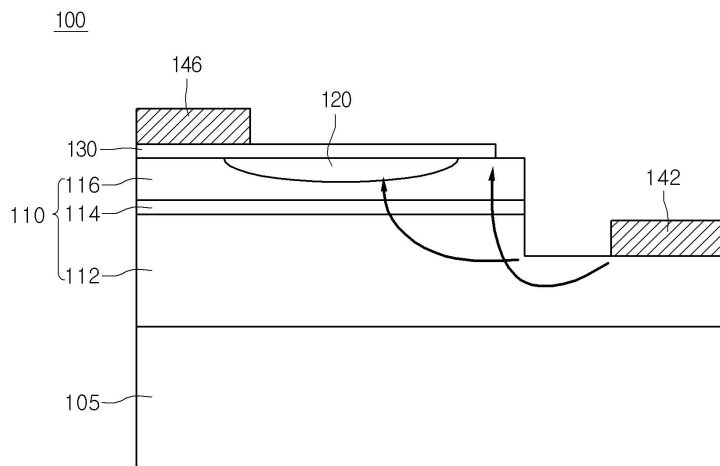
도면4



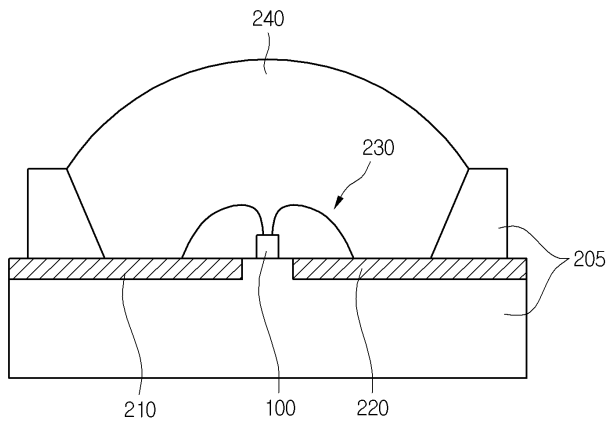
도면5



도면6

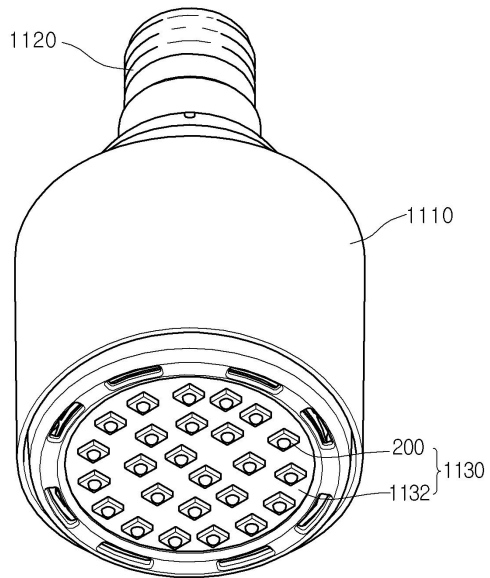


도면7



도면8

1100



도면9

