

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

**特許第3787785号
(P3787785)**

(45) 発行日 平成18年6月21日(2006.6.21)

(24) 登録日 平成18年4月7日(2006.4.7)

(51) Int. Cl. F I
HO2M 3/155 (2006.01)
 HO2M 3/155 H
 HO2M 3/155 F
 HO2M 3/155 U

請求項の数 14 (全 18 頁)

(21) 出願番号	特願2003-429979 (P2003-429979)	(73) 特許権者	390020248
(22) 出願日	平成15年12月25日(2003.12.25)		日本テキサス・インスツルメンツ株式会社
(65) 公開番号	特開2005-192323 (P2005-192323A)		東京都新宿区西新宿六丁目24番1号
(43) 公開日	平成17年7月14日(2005.7.14)	(74) 代理人	100086564
審査請求日	平成15年12月25日(2003.12.25)		弁理士 佐々木 聖孝
		(72) 発明者	池澤 勝也
			大阪府大阪市北区天満橋1丁目8番30号
			OAPオフィスタワー26階 日本テキ
			サス・インスツルメンツ株式会社内
		審査官	川端 修

最終頁に続く

(54) 【発明の名称】 DC-DCコンバータ

(57) 【特許請求の範囲】

【請求項1】

インダクタンス素子の一方の端子に接続されている所定のノードに接続された第1のスイッチング素子を有し、直流の入力電圧に応じて、前記入力電圧が第1の設定電圧よりも低い第1のモードでは、前記第1のスイッチング素子をオン状態に保持し、オン状態の前記第1のスイッチング素子を介して前記入力電圧を前記ノードへ伝送して前記入力電圧にほぼ等しいノード電圧を前記ノードに生成し、前記入力電圧が前記第1の設定電圧よりも高い第2のモードでは、前記第1のスイッチング素子を第1の周波数でスイッチング動作させ、スイッチング動作する前記第1のスイッチング素子を介して前記入力電圧を前記ノードへ伝送して前記第1の設定電圧にほぼ等しい直流成分を有するノード電圧を前記ノードに生成する前置回路と、

10

前記インダクタンス素子の他方の端子に接続された第2のスイッチング素子を有し、前記ノードに得られるノード電圧の直流成分を昇圧して前記第1の設定電圧よりも所定値だけ高い第2の設定電圧にほぼ等しい直流の出力電圧を出力する昇圧回路と

を有し、前記前置回路が、

前記ノード電圧の直流成分に対応した電圧レベルを有する第1のフィードバック信号を生成する第1のフィードバック信号生成回路と、

前記第1の設定電圧に対応した第1の基準電圧を出力する第1の基準電圧発生回路と、

前記第2のモードで前記第1のフィードバック信号を前記第1の基準電圧に一致させるように前記第1のスイッチング素子をスイッチング動作させる第1のスイッチング制御回

20

路と

を有するDC - DCコンバータ。

【請求項2】

前記第1のスイッチング制御回路が、前記第1のスイッチング素子をパルス幅制御でスイッチング動作させる請求項1に記載のDC - DCコンバータ。

【請求項3】

前記第1のスイッチング制御回路が、

前記第1のフィードバック信号と前記第1の基準電圧とを比較して、その比較誤差に応じた第1の誤差信号を生成する第1の誤差増幅器と、

前記第1の周波数を有する第1の三角波信号を発生する第1の三角波発生回路と、

前記第1の誤差信号と前記第1の三角波信号とを比較して、両信号の大小関係に応じた二値論理の第1のスイッチング制御信号を生成する第1のコンパレータと

を有し、前記第1のスイッチング制御信号によって前記第1のスイッチング素子をスイッチング動作させる請求項2に記載のDC - DCコンバータ。

【請求項4】

前記第1のフィードバック信号生成回路が、前記ノードからの前記ノード電圧を入力し、前記ノード電圧から交流成分を除去して直流成分を表す直流電圧を前記第1のフィードバック信号として出力するローパス・フィルタを有する請求項1～3のいずれか一項に記載のDC - DCコンバータ。

【請求項5】

前記第1のフィードバック信号生成回路が、前記ノードからの前記ノード電圧を入力し、前記ノード電圧を時間積分して積分値を表す直流電圧を前記第1のフィードバック信号として出力する積分器を有する請求項1～3のいずれか一項に記載のDC - DCコンバータ。

【請求項6】

前記第1のフィードバック信号生成回路が、

前記第1のコンパレータからの前記第1のスイッチング制御信号を入力し、前記第1のスイッチング制御信号とほぼ等しいデューティ比を有し、かつ前記入力電圧とほぼ等しい電圧レベルを有する擬似ノード電圧を生成する擬似ノード電圧生成回路と、

前記擬似ノード電圧生成回路からの前記擬似ノード電圧を入力し、前記擬似ノード電圧から交流成分を除去して直流成分を表す直流電圧を前記第1のフィードバック信号として出力するローパス・フィルタを有する請求項1～3のいずれか一項に記載のDC - DCコンバータ。

【請求項7】

前記第1のフィードバック信号生成回路が、

前記第1のコンパレータからの前記第1のスイッチング制御信号を入力し、前記第1のスイッチング制御信号とほぼ等しいデューティ比を有し、かつ前記入力電圧とほぼ等しい電圧レベルを有する擬似ノード電圧を生成する擬似ノード電圧生成回路と、

前記擬似ノード電圧生成回路からの前記擬似ノード電圧を入力し、前記前記擬似ノード電圧を時間積分して積分値を表す直流電圧を前記第1のフィードバック信号として出力する積分器を有する請求項1～3のいずれか一項に記載のDC - DCコンバータ。

【請求項8】

前記昇圧回路が、

前記出力電圧に対応した電圧レベルを有する第2のフィードバック信号を生成する第2のフィードバック信号生成回路と、

前記第2の設定電圧に対応した第2の基準電圧を出力する第2の基準電圧発生回路と、

前記第2のフィードバック信号を前記第2の基準電圧に一致させるように前記第2のスイッチング素子を第2の周波数でスイッチング動作させる第2のスイッチング制御回路とを有する請求項1～7のいずれか一項に記載のDC - DCコンバータ。

【請求項9】

10

20

30

40

50

前記第2のスイッチング制御回路が、前記第2のスイッチング素子をパルス幅制御でスイッチング動作させる請求項8に記載のDC-DCコンバータ。

【請求項10】

前記第2のスイッチング制御回路が、

前記第2のフィードバック信号と前記第2の基準電圧とを比較して、その比較誤差に応じた第2の誤差信号を生成する第2の誤差増幅器と、

前記第2の周波数を有する第2の三角波信号を発生する第2の三角波発生回路と、

前記第2の誤差信号と前記第2の三角波信号とを比較して、両信号の大小関係に応じた二値論理の第2のスイッチング制御信号を生成する第2のコンパレータと

を有し、前記第2のスイッチング制御信号によって前記第2のスイッチング素子をスイッチング動作させる請求項9に記載のDC-DCコンバータ。 10

【請求項11】

前記前置回路が、

前記入力電圧を入力するための入力端子と前記ノードとの間に前記第1のスイッチング素子を接続するとともに、前記ノードと基準電位との間に第3のスイッチング素子を接続し、

前記第1のモードでは前記第3のスイッチング素子をオフ状態に保持し、

前記第2のモードでは前記第3のスイッチング素子を前記第1のスイッチング素子と相補的にオン・オフさせる請求項1～10のいずれか一項に記載のDC-DCコンバータ。

【請求項12】

前記前置回路が、

前記入力電圧を入力するための電圧入力端子と前記ノードとの間に前記第1のスイッチング素子を接続するとともに、前記ノードと基準電位との間に第1の整流素子を接続し、

前記第1のモードでは前記第1の整流素子をオフ状態に保持し、

前記第2のモードでは前記第1の整流素子を前記第1のスイッチング素子と相補的にオン・オフさせる請求項1～10のいずれか一項に記載のDC-DCコンバータ。

【請求項13】

前記昇圧回路が、

前記インダクタンス素子の他方の端子と基準電位との間に前記第2のスイッチング素子を接続するとともに、前記インダクタンス素子の他方の端子と前記出力電圧を出力するための電圧出力端子との間に第4のスイッチング素子を接続し、 30

前記第4のスイッチング素子を前記第2のスイッチング素子と相補的にオン・オフさせる請求項1～12のいずれか一項に記載のDC-DCコンバータ。

【請求項14】

前記昇圧回路が、

前記インダクタンス素子の他方の端子と基準電位との間に前記第2のスイッチング素子を接続するとともに、前記インダクタンス素子の他方の端子と前記出力電圧を出力するための電圧出力端子との間に第2の整流素子を接続し、

前記第2の整流素子を前記第2のスイッチング素子と相補的にオン・オフさせる請求項1～12のいずれか一項に記載のDC-DCコンバータ。 40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、入力するDC（直流）電力を任意のDC（直流）電力に変換するためのDC-DCコンバータに関する。

【背景技術】

【0002】

DC-DCコンバータは、半導体のスイッチング素子を用いる小型・軽量・高効率の直流電源であり、電子機器等に広く利用されており、近年、小型・軽量・高効率の要求が高くなっている。DC-DCコンバータの基本原理は、スイッチング素子を高周波数でオン 50

・オフさせて、オン時間とオフ時間の比率つまりデューティ比を可変制御して、直流の出力電圧を一定レベルに維持するものである。いわゆる非絶縁型またはチョッパ方式のDC-DCコンバータには、入力電圧より高い出力電圧が得られる昇圧型、入力電圧より低い出力電圧が得られる降圧型、入力電圧に依存せず一定の出力電圧が得られる昇降圧型の3種類がある。

【0003】

従来より昇圧型と昇降圧型とを兼用できるDC-DCコンバータが知られており、図8にその代表例の回路構成を示す。このDC-DCコンバータは、インダクタンス素子としてたとえばチョークコイル100を有し、外部のバッテリーBTより直流の入力電圧 V_{in} を入力する電圧入力端子INとチョークコイル100の一方の端子またはノード N_x との間に入力電圧制御型のフィードフォワード・コンバータ102を設け、チョークコイル100の他方の端子と電圧出力端子OUTとの間に出力フィードバック制御方式の昇圧回路104とを設ける。昇圧回路104は、フィードフォワード・コンバータ102からノード N_x に与えられる電圧 V_x (以下、「ノード電圧 V_x 」と称する。)を昇圧して定格値の出力電圧 V_{out} を電圧出力端子OUTに出力する昇圧機能に特化されている。したがって、フィードフォワード・コンバータ102は、入力電圧 V_{in} の値に係らず出力電圧 V_{out} の定格値よりも低いノード電圧 V_x をノード N_x に出力しなければならない。

10

【0004】

フィードフォワード・コンバータ102は、電圧入力端子INとノード N_x との間に接続されたスイッチング素子106と、ノード N_x とグラウンド電位との間に接続されたスイッチング素子108と、電圧入力端子INに入力される入力電圧 V_{in} に応じて両スイッチング素子106, 108を相補的にオン・オフ動作またはスイッチング動作させるフィードフォワード制御回路110とで構成される。両スイッチング素子106, 108には、通常はトランジスタたとえばNMOSTランジスタが用いられる。フィードフォワード制御回路110は、入力電圧監視回路112と、PWM(Pulse Width Modulation)コンパレータ114と、反転回路116とを有している。ここで、入力電圧監視回路112は、抵抗分圧回路118、演算増幅器120、帰還抵抗122および基準電圧発生回路124で構成されている。

20

【0005】

入力電圧監視回路112では、入力電圧 V_{in} に抵抗分圧回路118の分圧比および帰還抵抗122の抵抗値で決まる係数 $-K_a$ ($K_a > 0$)を乗じてその乗算結果に基準電圧発生回路124からの基準電圧 V_{ref} に応じた定数 C ($C > 0$)を加算したものに相当する直流電圧 V_f (以下、「フィードフォワード電圧 V_f 」と称する。)が得られる。すなわち、フィードフォワード電圧 V_f は下記の式(1)で表される。

30

$$V_f = -K_a V_{in} + C \quad (1)$$

【0006】

したがって、図9に示すように、入力電圧 V_{in} の電圧レベルが高くなるほど、これに反比例してフィードフォワード電圧 V_f は低くなる。入力電圧監視回路112からのフィードフォワード電圧 V_f はコンパレータ114の一方の入力端子(-)に入力される。一方、図示しない三角波発生回路より所定の周波数と所定の電圧レベルないし尖頭値(ピーク・トゥー・ピーク値)とを有する三角波信号 W_a がコンパレータ114の他方の入力端子(+)に入力される。

40

【0007】

コンパレータ114は、フィードフォワード電圧 V_f の電圧レベルと三角波信号 W_a の電圧レベルとを比較し、 $V_f > W_a$ のときはLレベルの出力電圧つまり制御信号 S_a を出力し、 $V_f < W_a$ のときはHレベルの制御信号 S_a を出力する。制御信号 S_a はスイッチング素子108の制御端子に与えられ、 S_a を反転回路116で論理反転して得られる制御信号 S_b がスイッチング106の制御端子に与えられる。

【0008】

このフィードフォワード・コンバータ102では、図9および図10に示すように、入

50

力電圧 V_{in} が設定値 V_s に等しいときに、フィードフォワード電圧 V_f が三角波信号 W_a の極大ピーク値にほぼ一致するように設定される。ここで、設定値 V_s は出力電圧 V_{out} (定格値) よりも相当低い値に選ばれる。

【0009】

入力電圧 V_{in} が設定値 V_s よりも低いときは、 $V_f > W_a$ の関係が維持され、コンパレータ 114 は出力を L レベルに維持する。つまり、両制御信号 S_a , S_b は $S_a = L$ レベル、 $S_b = H$ レベルに維持され、スイッチング素子 106 はオン状態に保持され、スイッチング素子 108 はオフ状態に保持される。これにより、電圧入力端子 IN からの入力電圧 V_{in} はオン状態のスイッチング素子 106 を介してノード N_x に伝送され、ノード N_x には入力電圧 V_{in} にほぼ等しいノード電圧 V_x が得られる。昇圧回路 104 は、ノード N_x からのノード電圧 $V_x (= V_{in})$ をチョークコイル 100 に通して入力し、フィードバック制御の昇圧動作によって定格値の出力電圧 V_{out} を出力端子 OUT に出力する。このように、入力電圧 V_{in} がフィードフォワード・コンバータ 102 をスルーで抜けてからチョークコイル 100 を介して昇圧回路 104 に与えられ、DC - DC コンバータ全体では昇圧型の動作が行われる。

10

【0010】

入力電圧 V_{in} が設定値 V_s よりも高くなると、図 10 に示すように、フィードフォワード電圧 V_f が三角波信号 W_a と交差し、三角波信号 W_a の 1 サイクルが $V_f < W_a$ の期間と $V_f > W_a$ の期間とに分割されるようになる。 $V_f < W_a$ の期間中は、コンパレータ 114 の出力側で $S_a = H$ レベル、 $S_b = L$ レベルであり、スイッチング素子 108 がオンし、スイッチング素子 106 がオフになる。一方、 $V_f > W_a$ の期間中は、コンパレータ 114 の出力側で $S_a = L$ レベル、 $S_b = H$ レベルであり、スイッチング素子 106 がオンし、スイッチング素子 108 がオフになる。ノード N_x に得られるノード電圧 V_x を時間的に平均化した値 E_x (以下、「仮想入力電圧 E_x 」と称する。) は、三角波信号 W_a の 1 サイクルの中でスイッチング素子 106 がオンしている期間のデューティ比を d とすると、下記の式 (2) で表される。

20

$$E_x = d \cdot V_{in} \quad (2)$$

【0011】

このように、入力電圧 V_{in} が設定値 V_s よりも高いときは、入力電圧 V_{in} がフィードフォワード・コンバータ 102 でデューティ比 d に応じた仮想入力電圧 E_x の電圧レベルまで直流的に降圧されてからチョークコイル 100 を介して昇圧回路 104 に与えられ、この DC - DC コンバータ全体では昇降圧型の動作が行われる。

30

【発明の開示】

【発明が解決しようとする課題】

【0012】

上記のような従来の DC - DC コンバータでは、フィードフォワード・コンバータ 102 におけるデューティ比 d が、昇圧モードでは $d = 1$ (100%) で固定されるものの、昇降圧モードでは図 9 および図 10 から理解されるように入力電圧 V_{in} に反比例して線形的に変化するようになっている。すなわち、図 10 から昇降圧モードにおけるデューティ比 d は下記の式 (3) のようにフィードフォワード電圧 V_f の一次関数として表される。

40

$$d = 1 - (V_{fs} - V_f) / (V_{fs} - V_{fe}) \quad (3)$$

ここで、 V_{fs} は三角波信号 W_a の極大ピーク値に一致するときの V_f の値、 V_{fe} は三角波信号 W_a の極小ピーク値に一致するときの V_f の値である。

【0013】

上記の式 (1) と式 (3) とから、デューティ比 d は下記の式 (4) のように入力電圧 V_{in} の一次関数として表される。

$$d = -A \cdot V_{in} + B \quad (4)$$

ただし、 $A = K_a / (V_{fs} - V_{fe})$, $B = (C - V_{fe}) / (V_{fs} - V_{fe})$ である。

【0014】

上記の式 (2) と式 (4) とから、ノード N_x における仮想入力電圧 E_x は、下記の式 (

50

5) のように入力電圧 V_{in} の二次関数として表される。

$$E_x = -A \cdot V_{in}^2 + B V_{in} \quad (5)$$

【0015】

図11に、入力電圧 V_{in} と仮想入力電圧 E_x との関係を示す。上記のように、入力電圧 V_{in} が設定値 V_s よりも低いとき、つまり昇圧モードでは $E_x = V_{in}$ であり、入力電圧 V_{in} が設定値 V_s よりも高いとき、つまり昇降圧モードで上記の式(5)があてはまる。なお、抵抗分圧回路118の分圧比を調整することによって、図11の V_{s1} 、 V_{s2} 、 V_{s3} のように設定値 V_s を任意に選定することができる。

【0016】

図11において、 V_L は仮想入力電圧 E_x に対する上限値である。仮想入力電圧 E_x がこの上限値 V_L を越えると、昇圧回路104側の昇圧マージン ($V_{out} - V_L$) が確保されず、出力電圧 V_{out} が定格値を超えたり、昇圧回路104のレギュレーションが効かなくなって過渡応答が悪くなるなどの不具合を来す。したがって、仮想入力電圧 E_x が上限値 V_L を超えないように余裕をもって設定値 V_s を選定する必要がある。しかしながら、図12に示すように、設定値 V_s を低くするほど、昇降圧モードにおける効率 η が低下する。ここで、効率 η は、出力電力を有効入力電力で除したもの(100%表示値)である。また、図12の特性曲線 g_1 、 g_2 、 g_3 は図11の特性曲線 G_1 、 G_2 、 G_3 にそれぞれ対応している。昇降圧モードではフィードフォワード・コンバータ102内でスイッチングのロス(電力損失)が発生するため、ただでさえ昇圧モードのときよりも効率が低くなる傾向があり、更なる効率の悪化は好ましくない。したがって、図11の特性曲線 G_1 が得られるような設定値 V_{s1} を選定することが相対的な最適化といえるが、十分なものではない(絶対的な最適化ではない)。

【0017】

さらに、上記従来のDC-DCコンバータでは、昇圧モードと昇降圧モードとの切り替わりで各部の電圧にリップルが発生するという問題があり、図13にその一例をシミュレーションで示す。このようなリップルの発生する仕組み(原因)は次の通りである。

【0018】

通常、バッテリーBTからの入力電圧 V_{in} は回路基板上の電源ライン(配線)を介して電圧入力端子INに入力されるが、その際に電源ラインのインピーダンス(固有値)と入力電流 I_{in} との積に比例した電圧降下 V を伴う。したがって、厳密にはバッテリーBTの出力電圧 V_{BT} から電源ライン上の電圧降下 V を差し引いたもの ($V_{BT} - V$) が入力電圧 V_{in} として電圧入力端子INに入力される。

【0019】

いま、バッテリーBTの出力電圧 V_{BT} がたとえば充電モードで上昇して、電圧入力端子INに入力される入力電圧 V_{in} が上記設定値 V_s を超えたとする。当該DC-DCコンバータにおいては、上記のように、 $V_{in} < V_s$ のときは昇圧モードで動作しており、 $V_{in} > V_s$ になると昇降圧モードに切り替わるようになっていく。ところが、昇降圧モードに切り替わった途端に、図12のように効率 η が大きく落ちるため消費電流または入力電流 I_{in} が一段増える。そうすると、電源ライン上の電圧降下 V が一段増して、入力電圧 V_{in} ($V_{BT} - V$) が $V_{in} < V_s$ の関係に逆戻りし、当該DC-DCコンバータは昇降圧モードから昇圧モードに切り替わる。しかし、昇圧モードに戻るや否や、効率 η が一段高くなって入力電流 I_{in} が一段減少し、それによって電源ライン上の電圧降下 V も一段減少して、入力電圧 V_{in} ($V_{BT} - V$) が再び上昇する。そして、 $V_{in} > V_s$ となった途端に、当該DC-DCコンバータは再び昇圧モードから昇降圧モードに切り替わり、以後も上記の動作を繰り返して、昇圧モードと昇降圧モードとの間で行き来する。

【0020】

こうして、コンバータ内の各部の電圧に不所望なリップルが現れる。その中でも、電圧出力端子OUTの出力電圧 V_{out} に現れるリップルは、負荷に対する電源供給電圧の品質ないし信頼性を著しく損なうものであり、非常に望ましくない。バッテリーBTの出力電圧 V_{BT} が下がって昇降圧モードから昇圧モードに移行するときも各部の電圧に上記と同様の

10

20

30

40

50

リップルが発生する。バッテリー電圧 V_{BT} の変化（上昇または低下）が緩やかなときは、モード移行時でリップル現象が継続して、発振状態にまで発展してしまう。

【0021】

本発明は、上記のような従来技術の問題点に鑑みてなされたものであり、昇降圧モードでの効率を改善するとともに、昇圧モードと昇降圧モードとの切り替わりで出力電圧にリップルを生じないようにしたDC-DCコンバータを提供することを目的とする。

【課題を解決するための手段】

【0022】

上記の目的を達成するために、本発明のDC-DCコンバータは、インダクタンス素子の一方の端子に接続されている所定のノードに接続された第1のスイッチング素子を有し、直流の入力電圧に応じて、前記入力電圧が第1の設定電圧よりも低い第1のモードでは、前記第1のスイッチング素子をオン状態に保持し、オン状態の前記第1のスイッチング素子を介して前記入力電圧を前記ノードへ伝送して前記入力電圧にほぼ等しいノード電圧を前記ノードに生成し、前記入力電圧が前記第1の設定電圧よりも高い第2のモードでは、前記第1のスイッチング素子を第1の周波数でスイッチング動作させ、スイッチング動作する前記第1のスイッチング素子を介して前記入力電圧を前記ノードへ伝送して前記第1の設定電圧にほぼ等しい直流成分を有するノード電圧を前記ノードに生成する前置回路と、前記インダクタンス素子の他方の端子に接続された第2のスイッチング素子を有し、前記ノードに得られるノード電圧の直流成分を昇圧して前記第1の設定電圧よりも所定値だけ高い第2の設定電圧にほぼ等しい直流の出力電圧を出力する昇圧回路とを有し、前記前置回路が、前記ノード電圧の直流成分に対応した電圧レベルを有する第1のフィードバック信号を生成する第1のフィードバック信号生成回路と、前記第1の設定電圧に対応した第1の基準電圧を出力する第1の基準電圧発生回路と、前記第2のモードで前記第1のフィードバック信号を前記第1の基準電圧に一致させるように前記第1のスイッチング素子をスイッチング動作させる第1のスイッチング制御回路とを有する。

【0023】

本発明のDC-DCコンバータにおいて、入力電圧が第1の設定電圧よりも低い第1のモードでは、前置回路が入力電圧にほぼ等しいノード電圧を上記所定のノードに生成し、昇圧回路では上記ノードからの入力電圧に相当するノード電圧をインダクタンス素子に通して入力し、第2の設定電圧まで昇圧したものを出力電圧として出力する。入力電圧が第1の設定電圧よりも高い第2のモードでは、前置回路が入力電圧の電圧レベルに係りなく第1の設定電圧にほぼ等しい直流成分を有するノード電圧を上記ノードに生成し、昇圧回路は上記ノードからのノード電圧のうち直流成分をインダクタンス素子に通して入力し、第2の設定電圧まで昇圧したものを出力電圧として出力する。ここで、前置回路は、第1のモードでは、第1のスイッチング素子をオン状態に保持し、オン状態に保持された第1のスイッチング素子を介して入力電圧を上記ノードへ伝送し、第2のモードでは、第1のスイッチング素子を第1の周波数でスイッチング動作させ、スイッチング動作する第1のスイッチング素子を介して入力電圧を上記ノードへ伝送する。第1のスイッチング素子は、通常はトランジスタたとえばMOSFETで構成されてよい。本発明によれば、前置回路が、ノード電圧の直流成分に対応した電圧レベルを有する第1のフィードバック信号を生成する第1のフィードバック信号生成回路と、第1の設定電圧に対応した第1の基準電圧を出力する第1の基準電圧発生回路と、第2のモードで第1のフィードバック信号を第1の基準電圧に一致させるように第1のスイッチング素子をスイッチング動作させる第1のスイッチング制御回路とを有し、コイルの入力電圧側の端子電圧の直流成分をフィードバック制御回路のフィードバック制御信号とする。かかるフィードバックループにより、第2のモードにおいてノード電圧の直流成分が第1の設定電圧付近に安定に保持される。

【0024】

本発明の好ましい一態様によれば、第1のスイッチング制御回路が、第1のスイッチング素子をパルス幅制御でスイッチング動作させる。

【0025】

10

20

30

40

50

また、別の好ましい一態様によれば、第1のスイッチング制御回路が、第1のフィードバック信号と第1の基準電圧とを比較して、その比較誤差に応じた第1の誤差信号を生成する第1の誤差増幅器と、第1の周波数を有する第1の三角波信号を発生する第1の三角波発生回路と、第1の誤差信号と第1の三角波信号とを比較して、両信号の大小関係に応じた二値論理の第1のスイッチング制御信号を生成する第1のコンパレータとを有し、第1のスイッチング制御信号によって第1のスイッチング素子をスイッチング動作させる。

【0026】

本発明の好適な一態様として、第1のフィードバック信号生成回路が、上記ノードからのノード電圧を入力し、このノード電圧から交流成分を除去して直流成分を表す直流電圧を第1のフィードバック信号として出力するローパス・フィルタを有する構成であってよい。

10

【0027】

別の好適な一態様として、第1のフィードバック信号生成回路が、上記ノードからのノード電圧を入力し、このノード電圧を時間積分して積分値を表す直流電圧を第1のフィードバック信号として出力する積分器を有する構成であってよい。

【0028】

別の好適な一態様として、第1のフィードバック信号生成回路が、第1のコンパレータからの第1のスイッチング制御信号を入力し、この第1のスイッチング制御信号とほぼ等しいデューティ比を有し、かつ入力電圧の電圧レベルとほぼ等しい電圧レベルを有する擬似ノード電圧を生成する擬似ノード電圧生成回路と、この擬似ノード電圧生成回路からの擬似ノード電圧を入力し、この擬似ノード電圧から交流成分を除去して直流成分を表す直流電圧を第1のフィードバック信号として出力するローパス・フィルタとを有する構成であってよい。

20

【0029】

別の好適な一態様として、第1のフィードバック信号生成回路が、第1のコンパレータからの第1のスイッチング制御信号を入力し、この第1のスイッチング制御信号とほぼ等しいデューティ比を有し、かつ入力電圧の電圧レベルとほぼ等しい電圧レベルを有する擬似ノード電圧を生成する擬似ノード電圧生成回路と、この擬似ノード電圧生成回路からの擬似ノード電圧を入力し、この擬似ノード電圧を時間積分して積分値を表す直流電圧を第1のフィードバック信号として出力する積分器とを有する構成であってよい。

30

【0030】

本発明の好適な一態様によれば、昇圧回路が、出力電圧に対応した電圧レベルを有する第2のフィードバック信号を生成する第2のフィードバック信号生成回路と、第2の設定電圧に対応した第2の基準電圧を出力する第2の基準電圧発生回路と、第2のフィードバック信号を第2の基準電圧に一致させるように第2のスイッチング素子を第2の周波数でスイッチング動作させる第2のスイッチング制御回路とを有する。この場合、好ましくは、第2のスイッチング制御回路が、第2のスイッチング素子をパルス幅制御でスイッチング動作させてよい。構成的には、第2のスイッチング制御回路が、第2のフィードバック信号と第2の基準電圧とを比較して、その比較誤差に応じた第2の誤差信号を生成する第2の誤差増幅器と、第2の周波数を有する第2の三角波信号を発生する第2の三角波発生回路と、第2の誤差信号と第2の三角波信号とを比較して、両信号の大小関係に応じた二値論理の第2のスイッチング制御信号を生成する第2のコンパレータとを有し、第2のスイッチング制御信号によって第2のスイッチング素子をスイッチング動作させてよい。

40

【0031】

本発明の好適な一態様によれば、前置回路が、入力電圧を入力するための入力端子と第1のノードとの間に第1のスイッチング素子を接続するとともに、第1のノードと基準電位との間に第3のスイッチング素子を接続し、第1のモードでは第3のスイッチング素子をオフ状態に保持し、第2のモードでは第3のスイッチング素子を第1のスイッチング素子と相補的にオン・オフさせる。

【0032】

50

別の好適な態様として、前置回路が、入力電圧を入力するための電圧入力端子と上記ノードとの間に第1のスイッチング素子を接続するとともに、上記ノードと基準電位との間に第1の整流素子を接続し、第1のモードでは前記第1の整流素子をオフ状態に保持し、第2のモードでは第1の整流素子を第1のスイッチング素子と相補的にオン・オフさせるようにしてもよい。

【0033】

本発明の好適な一態様によれば、昇圧回路が、インダクタンス素子の他方の端子と基準電位との間に第2のスイッチング素子を接続するとともに、インダクタンス素子の他方の端子と出力電圧を出力するための電圧出力端子との間に第4のスイッチング素子を接続し、第4のスイッチング素子を第2のスイッチング素子と相補的にオン・オフさせる。

10

【0034】

別の好適な態様として、昇圧回路が、インダクタンス素子の他方の端子と基準電位との間に第2のスイッチング素子を接続するとともに、インダクタンス素子の他方の端子と電圧出力端子との間に第2の整流素子を接続し、第2の整流素子を第2のスイッチング素子と相補的にオン・オフさせるようにしてもよい。

【発明の効果】

【0035】

本発明のDC-DCコンバータによれば、上記のような構成と作用により、第2のモード（一般に昇降圧モード）での効率を改善できるとともに、第1のモード（一般に昇圧モード）と第2のモードとの切り替わりで出力電圧にリップルを生じないようにすることができる。

20

【発明を実施するための最良の形態】

【0036】

以下、図1～図7を参照して本発明の好適な実施形態を説明する。

【0037】

図1に、本発明におけるDC-DCコンバータの基本構成を示す。このDC-DCコンバータは、昇圧型と昇降圧型とを兼用できるチョップパ方式のスイッチングレギュレータとして構成されており、インダクタンス素子としてたとえばチョークコイル10を有し、外部のバッテリーBTより直流の入力電圧 V_{in} を入力する電圧入力端子INとチョークコイル10の一方の端子またはノード N_x との間に局所フィードバック制御型の前置回路12を設け、チョークコイル10の他方の端子と電圧出力端子OUTとの間に出力フィードバック制御型の昇圧回路14とを設ける。昇圧回路14は、前置回路12よりノード N_x に生成される電圧 V_x （以下、「ノード電圧 V_x 」と称する。）を昇圧して定格値の出力電圧 V_{out} を電圧出力端子OUTに出力する昇圧機能に特化されている。前置回路12は、以下に述べるように、入力電圧 V_{in} の値に係らず出力電圧 V_{out} の定格値よりも低いノード電圧 V_x をノード N_x に生成するように構成されている。

30

【0038】

前置回路12は、電圧入力端子INとノード N_x との間に接続されたスイッチング素子16と、ノード N_x とグランド電位との間に接続されたスイッチング素子18と、電圧入力端子INに入力される入力電圧 V_{in} に応じて両スイッチング素子16, 18を相補的にオン・オフ動作またはスイッチング動作させる制御回路20とで構成される。スイッチング素子16, 18には、たとえばNMOSトランジスタが用いられる。制御回路20は、誤差増幅器22と、基準電圧発生回路24と、PWMコンパレータ26と、反転回路28と、ローパスフィルタ(LPF)30とを有している。

40

【0039】

LPF30は、ノード N_x に得られるノード電圧 V_x を入力し、ノード電圧 V_x から交流成分を除去して直流成分だけを局所フィードバック信号 V_F として出力する。この局所フィードバック信号 V_F は、ノード電圧 V_x を時間的に平均化した値 E_x （以下、「仮想入力電圧 E_x 」と称する。）に相当するものであり、誤差増幅器22の反転入力端子(-)に入力される。

50

【 0 0 4 0 】

誤差増幅器 2 2 の非反転入力端子 (+) には、基準電圧発生回路 2 4 より所望の設定電圧 V_S として基準電圧 V_{REF} が入力される。誤差増幅器 2 2 は、演算増幅器からなり、両入力電圧 V_F 、 V_{REF} の差分をとって増幅し、 $(V_{REF} - V_F)$ で表される誤差電圧 V_E (以下、「フィードバックエラー電圧 V_E 」と称する。) を出力する。ここで、 V_E は増幅率に相当する係数である。誤差増幅器 2 2 より出力されるフィードバックエラー電圧 V_E はコンパレータ 2 6 の一方の入力端子 (-) に入力される。

【 0 0 4 1 】

コンパレータ 2 6 の他方の入力端子 (+) には、図示しない三角波発生回路より所定の周波数と所定の電圧レベルないし尖頭値とを有する三角波信号 W_A が入力される。コンパレータ 2 6 は、両入力信号 V_E 、 W_A の電圧レベルを比較し、 $V_E > W_A$ のときは L レベルの出力電圧つまり制御信号 S_A を出力し、 $V_E < W_A$ のときは H レベルの制御信号 S_A を出力する。制御信号 S_A はスイッチング素子 1 8 の制御端子に与えられ、 S_A を反転回路 2 8 で論理反転して得られる制御信号 S_B がスイッチング素子 1 6 の制御端子に与えられる。

10

【 0 0 4 2 】

図示の構成例において、コンパレータ 2 6 の入力端子 (+) に入力される三角波信号 W_A の極大ピーク値は所定値たとえば零ボルトに設定される。LPF 3 0 より出力される局所フィードバック信号 V_F の電圧レベルが基準電圧 V_{REF} (設定値 V_S) よりも低いときは、誤差増幅器 2 2 より正の誤差電圧 V_E が出力され、コンパレータ 2 6 は L レベルの出力電圧を発生する。これにより、制御信号 S_A が L レベルでスイッチング素子 1 8 はオフし、制御信号 S_B が H レベルでスイッチング素子 1 6 はオンする。電圧入力端子 IN に入力された入力電圧 V_{in} は、オン状態のスイッチング素子 1 6 を介してノード N_X に伝送される。入力電圧 V_{in} が基準電圧 V_{REF} (設定値 V_S) よりも定常的に低いときは、上記の状態が定常的に維持され、スイッチング素子 1 8 がオフ状態でスイッチング素子 1 6 がオン状態に保持される。ノード N_X には入力電圧 V_{in} に等しい直流成分のみのノード電圧 V_X が得られ、局所フィードバック信号 V_F もノード電圧 V_X については入力電圧 V_{in} に等しいものになる。昇圧回路 1 4 は、ノード N_X からのノード電圧 $V_X (= V_{in})$ をチョークコイル 1 0 に通して入力し、フィードバック制御の昇圧動作によって定格値の出力電圧 V_{out} を出力端子 OUT に出力する。このように、入力電圧 V_{in} が前置回路 1 2 をスルーで抜けてからチョークコイル 1 0 を介して昇圧回路 1 4 に与えられ、DC - DC コンバータ全体では昇圧モードの動作が行われる。

20

30

【 0 0 4 3 】

入力電圧 V_{in} が基準電圧 V_{REF} (設定電圧 V_S) よりも高くなって、ノード N_X におけるノード電圧 V_X の直流成分が基準電圧 V_{REF} (設定値 V_S) よりも高くなると、LPF 3 0 より出力される局所フィードバック信号 V_F の電圧レベルも基準電圧 V_{REF} より高くなる。そうすると、図 2 に示すように、誤差増幅器 2 2 より出力される誤差電圧 V_E が負の値 (V_{E1} 、 V_{E2}) になって三角波信号 W_A と交差するようになり、三角波信号 W_A の 1 サイクルが $V_E < W_A$ の期間と $V_E > W_A$ の期間とに分割される。 $V_E < W_A$ の期間中は、コンパレータ 2 6 の出力側で $S_A = H$ レベル、 $S_B = L$ レベルであり、スイッチング素子 1 8 がオンし、スイッチング素子 1 6 がオフになる。一方、 $V_E > W_A$ の期間中は、コンパレータ 2 6 の出力側で $S_A = L$ レベル、 $S_B = H$ レベルであり、スイッチング素子 1 6 がオンし、スイッチング素子 1 8 がオフになる。ノード N_X に得られるノード電圧 V_X を時間的に平均化した値つまり仮想入力電圧 E_X は、三角波信号 W_A の 1 サイクルの中でスイッチング素子 1 6 がオンしている期間のデューティ比を D_A とすると、下記の式 (6) で表される。

40

$$E_X = D_A \cdot V_{in} \quad (6)$$

【 0 0 4 4 】

このように、入力電圧 V_{in} が設定値 V_S よりも高いときは、入力電圧 V_{in} が前置回路 1 2 でデューティ比 D_A ($0 < D_A < 1$) に応じた仮想入力電圧 E_X の電圧レベルまで直流的に降圧されてからチョークコイル 1 0 を介して昇圧回路 1 4 に与えられ、この DC - DC コンバータ全体では昇降圧モードの動作が行われる。

50

【 0 0 4 5 】

このDC - DCコンバータの昇降圧モードで注目すべき点は、前置回路12におけるデューティ比Dが、LPF30より出力される局所フィードバック信号 V_F を基準電圧 V_{REF} （設定値 V_S ）に一致させる方向にフィードバック制御で動的に可変制御される点である。すなわち、局所フィードバック信号 V_F が基準電圧 V_{REF} （設定値 V_S ）より離れる方向に高くなると、誤差増幅器22より出力される誤差電圧 V_E の絶対値が負の極性で大きくなり、コンパレータ26の出力側で $S_B = H$ レベルの期間つまりスイッチング素子16のオン時間が短くなり、ノード N_X におけるノード電圧 V_A の直流成分は下がる。そうすると、局所フィードバック信号 V_F が基準電圧 V_{REF} （設定値 V_S ）に接近する方向に低下する。そして、局所フィードバック信号 V_F が基準電圧 V_{REF} （設定電圧 V_S ）よりも低くなると、誤差増幅器22より出力される誤差電圧 V_E が正の値となり、コンパレータ26の出力側で $S_B = H$ レベルの期間つまりスイッチング素子16のオン状態が持続的に保持され、ノード N_X におけるノード電圧 V_A の直流成分が上昇する。そうすると、局所フィードバック信号 V_F が上昇して基準電圧 V_{REF} （設定値 V_S ）を再び超える。以後も上記と同様の動作が繰り返される。

10

【 0 0 4 6 】

このように、昇降圧モードでは、PWMのフィードバック制御が前置回路12で行われることにより、ノード N_X におけるノード電圧 V_X の直流成分つまり仮想入力電圧 E_X が基準電圧 V_{REF} （設定値 V_S ）付近に保持される。

【 0 0 4 7 】

図3に、この実施形態のDC - DCコンバータにおける入力電圧 V_{in} と仮想入力電圧 E_X との関係を示す。上記のように、入力電圧 V_{in} が設定値 V_S よりも低い昇圧モードでは $E_X = V_{in}$ であり、入力電圧 V_{in} が設定値 V_S よりも高い昇降圧モードでは V_{in} の値に関係なく $E_X = V_S$ となる。したがって、設定値 V_S を安全な昇降圧動作を保證するための仮想入力電圧 E_X の上限値 V_L に等しい値に選ぶことで、昇降圧モードでは V_{in} の値に係りなくノード N_X における仮想入力電圧 E_X を上限値 V_L （ V_S ）付近に固定して理想特性に近づけ、出力電圧 V_{out} の精度や過渡応答特性を損なわずにぎりぎりまで効率を上げることができる。つまり、絶対的な最適化を実現することができる。

20

【 0 0 4 8 】

さらに、昇圧モードと昇降圧モードとの切り替わりで各部の電圧にリップルが発生するのを効果的に抑制ないし阻止することができる。すなわち、このDC - DCコンバータは、昇降圧モードでも昇圧モードと遜色ない効率を得られるため、モード切替時における入力電流の変動つまり電源ライン上の電圧効果 V の変動が小さく、従来のコンバータのように昇圧モードと昇降圧モードとの間で何度も行き来する可能性は低い。また、入力電圧ラインにリップルがのったとしても、前置回路12のノード N_X における仮想入力電圧 E_X が上記のような局所フィードバック制御によって設定値 V_S 付近に一定レベルで保持されるため、入力リップルの影響が遮断され、昇圧回路14の電圧出力端子OUTに得られる出力電圧 V_{out} にリップルは生じない。

30

【 実施例 1 】

【 0 0 4 9 】

図4に、第1の実施例によるDC - DCコンバータの回路構成を示す。この実施例において、前置回路12は、上述した基本回路（図1）のものと同じ構成を有し同じ動作を行う。ただし、コンパレータ26は、三角波発生回路32からの三角波信号 W_A を入力するようになっている。

40

【 0 0 5 0 】

昇圧回路14は、チョークコイル10の他方の端子またはノード N_Y と電圧出力端子OUTとの間に接続されたスイッチング素子34と、ノード N_Y とグランド電位との間に接続されたスイッチング素子36と、電圧出力端子OUTに得られる出力電圧 V_{out} に応じて両スイッチング素子34、36を相補的にオン・オフ動作またはスイッチング動作させる制御回路38と、出力電圧 V_{out} を平滑化するためのコンデンサC_oとで構成される。ス

50

スイッチング素子 34, 36 には、たとえば NMOS トランジスタが用いられる。

【0051】

制御回路 38 は、誤差信号検出回路 40 と、PWM コンパレータ 42 と、反転回路 43 とを有している。ここで、誤差信号検出回路 40 は、抵抗分圧回路 44、電流出力型増幅器 46、出力回路 48 および基準電圧発生回路 50 とで構成されている。電流出力型増幅器 46 は、入力電圧に応じて出力電流の値が制御される、いわゆる g_m アンプであり、出力電圧 V_{out} を抵抗分圧回路 44 により所定の分圧比 K_b で分圧して得られる直流電圧 $K_b V_{out}$ を一方の入力端子に入力するとともに、基準電圧発生回路 50 からの基準電圧 V_{REF} を他方の入力端子に入力し、両入力電圧の差分 ($K_b V_{out} - V_{REF}$) を表す誤差信号またはフィードバックエラー信号 V_M を出力する。出力回路 48 は、電流出力型増幅器 46 の出力端子とグランド電位との間で直列接続された抵抗 R_c とコンデンサ C_c とで構成され、ゲインの調整やフィードバックエラー信号 V_M の安定化に作用する。

10

【0052】

電流出力型増幅器 46 の出力端子に得られるフィードバックエラー信号 V_M は、コンパレータ 42 の一方の入力端子 (+) に入力される。コンパレータ 42 の他方の入力端子 (-) には、三角波発生回路 32 からの三角波信号 W_B が入力される。この三角波信号 W_B は、前置回路 12 のコンパレータ 26 に与えられる三角波信号 W_A と同じものであってもよく、周波数、位相、電圧または尖頭値の少なくとも 1 つが異なるものであってもよい。

【0053】

コンパレータ 42 は、フィードバックエラー信号 V_M の電圧レベルと三角波信号 W_B の電圧レベルとを比較し、 $V_M > W_B$ のときは H レベルの出力電圧つまり制御信号 S_C を出力し、 $V_M < W_B$ のときは L レベルの制御信号 S_C を出力する。制御信号 S_C がスイッチング素子 36 の制御端子に与えられ、 S_C を反転回路 43 で論理反転して得られる制御信号 S_D がスイッチング素子 34 の制御端子に与えられる。

20

【0054】

スイッチング素子 34 がオフで、スイッチング素子 36 がオンのときは、前置回路 12 側のノード N_X からチョークコイル 10 およびスイッチング素子 36 を通ってグランドへ向う経路で比較的大きなコイル電流 I_L が流れ、チョークコイル 10 にエネルギーが蓄積される。この状態から、スイッチング素子 34 がオン、スイッチング素子 36 がオフにそれぞれ切り替わると、チョークコイル 10 からのエネルギーがスイッチング素子 34 を介して電圧出力端子 OUT 側へ放出される。電圧出力端子 OUT に得られる出力電圧 V_{out} は、三角波信号 W_B の 1 サイクルの中でスイッチング素子 34 がオンしている期間のデューティ比を D_B とすると、下記の式 (7) で表される。

30

$$V_{out} = E_X / D_B \quad (7)$$

【0055】

デューティ比 D_B は 0 ~ 1 の範囲内に制限されるため、出力電圧 V_{out} は前置回路 12 側のノード N_X における仮想入力電圧 E_X をかならず上回るようになっている。この実施例における昇降圧モードでは、上記のように仮想入力電圧 E_X が入力電圧 V_{in} の電圧レベルに係りなく設定値 V_S 付近に安定に保持されるため、昇圧回路 14 側のデューティ比 D_B も一定値付近に保たれ、安定かつ高効率の昇圧動作が行われる。

40

【0056】

図 5 に、この実施例の DC - DC コンバータにおいて昇圧モードから昇降圧モードへの切り替えに際して得られる各部の電圧、つまり入力電圧 V_{in} 、仮想入力電圧 E_X 、ノード電圧 V_X 、出力電圧 V_{out} の波形をシミュレーションで示す。このシミュレーションでは、設定値 V_S を 2.535 ボルトに選定し、入力電圧 V_{in} をある時点で設定値 V_{in} を超えるように時間の経過とともに線形的に上昇させている。上述したように、入力電圧 V_{in} が設定値 V_S に達するまでは昇圧モードの動作が行われ、入力電圧 V_{in} が設定値 V_S を超えてからは昇降圧モードの動作が行われる。

【0057】

図 5 に示すように、入力電圧 V_{in} が設定値 V_S に達するまでは (昇圧モードでは)、仮

50

想入力電圧 E_x が入力電圧 V_{in} と同じ値で時間の経過とともに線形的に上昇する。しかし、入力電圧 V_{in} が設定値 V_s を超えた後は（昇降圧モードでは）、仮想入力電圧 E_x が入力電圧 V_{in} の電圧レベルに係りなく設定値 V_s （2.535ボルト）付近で一定に維持される。また、ノード電圧 V_x は、入力電圧 V_{in} が設定値 V_s に達するまでは（昇圧モードでは）、スイッチング素子 16 が持続的にオン状態に保持されることにより入力電圧 V_{in} と同じ直流成分のみで時間の経過とともに線形的に上昇する。しかし、入力電圧 V_{in} が設定値 V_s を超えた後は（昇降圧モードでは）、上記したように前置回路 12 でスイッチング素子 16 が可変の（図 5 では次第に小さくなる）デューティ比 D_A でオン・オフ動作することにより、ノード電圧 V_x に負極性のパルスまたは交流成分が現れる。出力電圧 V_{out} は、昇圧モードおよび昇降圧モードを通じて殆ど何の変化もなく（移行時にリップルもなく）常に定格値（2.80ボルト）に維持されている。

10

【実施例 2】

【0058】

図 6 に、第 2 の実施例による DC - DC コンバータの回路構成を示す。図中、上記第 1 の実施例（図 4）のものと同様の構成または機能を有する部分には同一の符号を附してある。

【0059】

この第 2 の実施例では、前置回路 12 においてノード N_x における仮想入力電圧 V_x を局所フィードバック信号 V_F の形態で擬似的に生成するためのフィードバック回路として、2 段の反転回路 54, 56 と積分器 58 とを設けている。前段の反転回路 54 にはノード N_x からのノード電圧 V_x が入力される。各反転回路 54, 56 は、入力電圧 V_{in} を電源電圧とする演算増幅器からなり、入力が H レベルのときは L レベルの出力電圧を出力し、入力が L レベルのときは入力電圧 V_{in} の電圧レベルを有する H レベルの出力電圧を出力する。これにより、後段の反転回路 56 の出力端子にはノード N_x におけるノード電圧 V_x に相当する電圧 V_x' が得られる。積分器 58 は、反転回路 56 の出力電圧 V_x' を入力し、この電圧 V_x' を時間積分して積分値を表す直流電圧を局所フィードバック信号 V_F として出力する。なお、この積分器 58 をローパスフィルタ（LPF）で置き換えることが可能である。上記第 1 の実施例（図 4）でも、ローパスフィルタ（LPF）30 を積分器で置き換えることが可能である。

20

【0060】

また、この第 2 の実施例では、前置回路 12 においてノード N_x とグラウンド電位との間にダイオード 60 を接続し、昇圧回路 14 においてノード N_y と電圧出力端子 O U T との間にダイオード 62 を接続している。ダイオード 60 は、カソード端子をノード N_x に向けており、スイッチング素子 16 がオンのときは逆方向バイアス状態で実質的にオフになり、スイッチング素子 16 がオフのときは順方向バイアス状態で実質的にオン（導通）する。ダイオード 62 は、アノード端子をノード N_y に向けており、スイッチング素子 36 がオンのときは逆方向バイアス状態で実質的にオフになり、スイッチング素子 36 がオフのときは順方向バイアス状態で実質的にオン（導通）する。このように、これらのダイオード 60, 62 は、上記第 1 の実施例（図 4）におけるスイッチング素子 18, 34 とそれぞれ実質的に同等の作用を奏する。

30

40

【0061】

この第 2 の実施例においても、各モード（昇圧モード/昇降圧モード）で上記第 1 の実施例と同様の作用効果が得られる。

【実施例 3】

【0062】

図 7 に、第 3 の実施例による DC - DC コンバータの回路構成を示す。図中、上記第 1 の実施例（図 1）または第 2 の実施例（図 6）のものと同様の構成または機能を有する部分には同一の符号を附してある。

【0063】

この第 3 の実施例でも、前置回路 12 における局所フィードバック回路を 2 段の反転回

50

路 5 4 , 5 6 と積分器 5 8 とで構成としている。ただし、前段の反転回路 5 4 にはコンパレータ 2 6 の出力電圧 (S_B) が入力される。各反転回路 5 4 , 5 6 は上記のように入力レベルのときに入力電圧 V_{in} の電圧レベルを有する H レベルの出力電圧を出力するので、後段の反転回路 5 6 の出力端子にはノード N_X におけるノード電圧 V_X に相当する擬似ノード電圧 V_X'' が得られる。したがって、積分器 5 8 の出力端子より、仮想入力電圧 V_X を擬似的に生成した直流電圧つまり局所フィードバック信号 V_F が得られる。他の構成ないし作用は上記第 1 または第 2 の実施例と同じである。

【 0 0 6 4 】

図示省略するが、他の変形例として、各スイッチング素子に P M O S トランジスタやバイポーラ・トランジスタ等を用いることも可能である。また、前置回路 1 2、昇圧回路 1 4 内の各部の構成、特に制御部の構成も種々の変形が可能であり、チョークコイル 1 0 に代えて他のインダクタンス素子を使用することも可能である。また、上記三角波信号については、周期的な信号であれば必ずしも三角波である必要はなく、たとえば、サイン信号であってもよい。

【 図面の簡単な説明 】

【 0 0 6 5 】

【 図 1 】 本発明による D C - D C コンバータの基本構成を示す回路図である。

【 図 2 】 図 1 の D C - D C コンバータにおける P W M コンパレータの作用を示す図である。

【 図 3 】 図 1 の D C - D C コンバータにおける入力電圧と仮想入力電圧との関係を示す図である。

【 図 4 】 第 1 の実施例による D C - D C コンバータの構成を示す回路図である。

【 図 5 】 図 4 の D C - D C コンバータでシミュレーションにより得られる各部の電圧の波形を示す図である。

【 図 6 】 第 2 の実施例による D C - D C コンバータの構成を示す回路図である。

【 図 7 】 第 3 の実施例による D C - D C コンバータの構成を示す回路図である。

【 図 8 】 従来の D C - D C コンバータの構成を示す回路図である。

【 図 9 】 図 8 の D C - D C コンバータにおける入力電圧とフィードフォワード電圧との関係を示す図である。

【 図 1 0 】 図 8 の D C - D C コンバータにおける P W M コンパレータの作用を示す図である。

【 図 1 1 】 図 8 の D C - D C コンバータにおける入力電圧と仮想入力電圧との関係を示す図である。

【 図 1 2 】 図 8 の D C - D C コンバータにおける入力電圧と効率との関係を示す図である。

【 図 1 3 】 図 8 の D C - D C コンバータでシミュレーションにより得られる各部の電圧の波形を示す図である。

【 符号の説明 】

【 0 0 6 6 】

- 1 0 チョークコイル
- 1 2 前置回路
- 1 4 昇圧回路
- 1 6 , 1 8 スwitching素子
- 2 0 制御回路
- 2 2 誤差増幅器
- 2 4 基準電圧発生回路
- 2 6 P W M コンパレータ
- 2 8 反転回路
- 3 0 ローパスフィルタ (L P F)
- 3 2 三角波発生回路

10

20

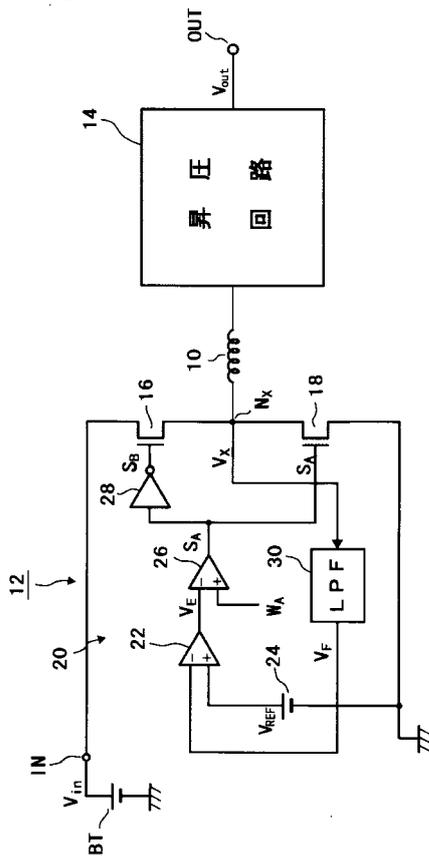
30

40

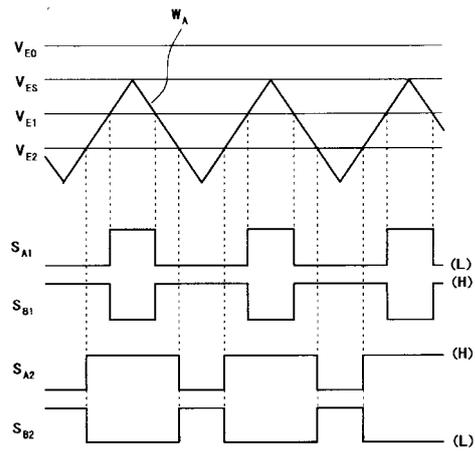
50

- 3 4 , 3 6 スイッチング素子
- 3 8 制御回路
- 4 0 誤差信号検出回路
- 5 4 , 5 6 反転回路
- 5 6 積分器

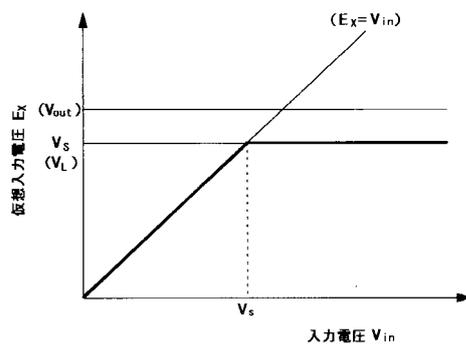
【 図 1 】



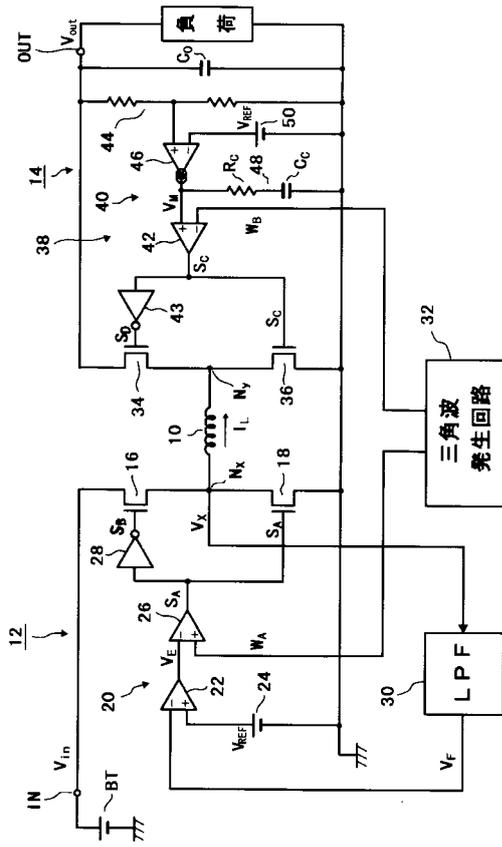
【 図 2 】



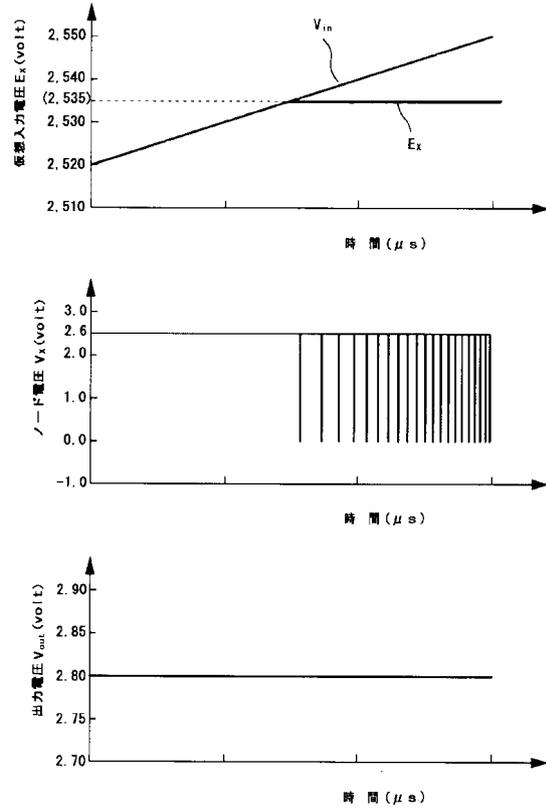
【 図 3 】



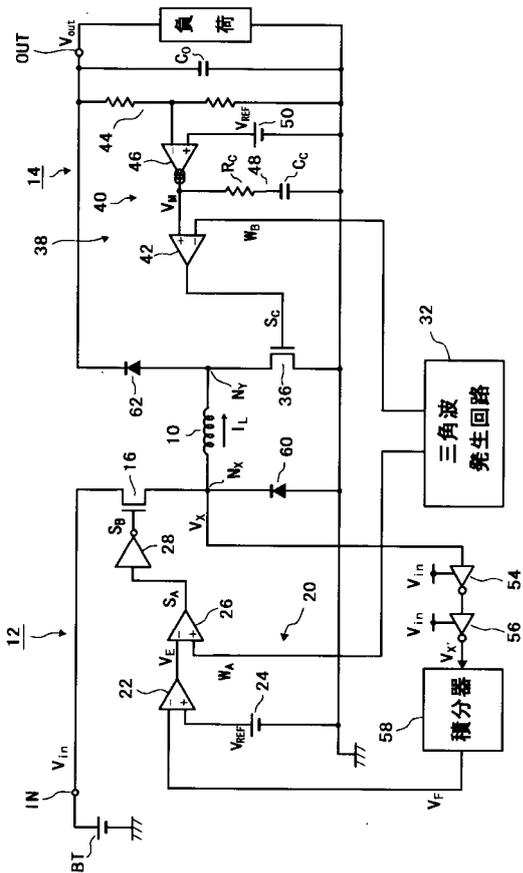
【図4】



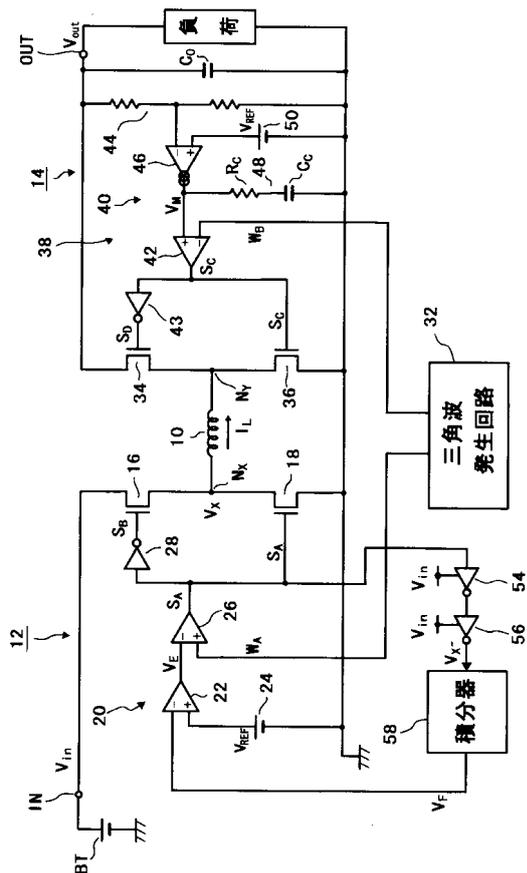
【図5】



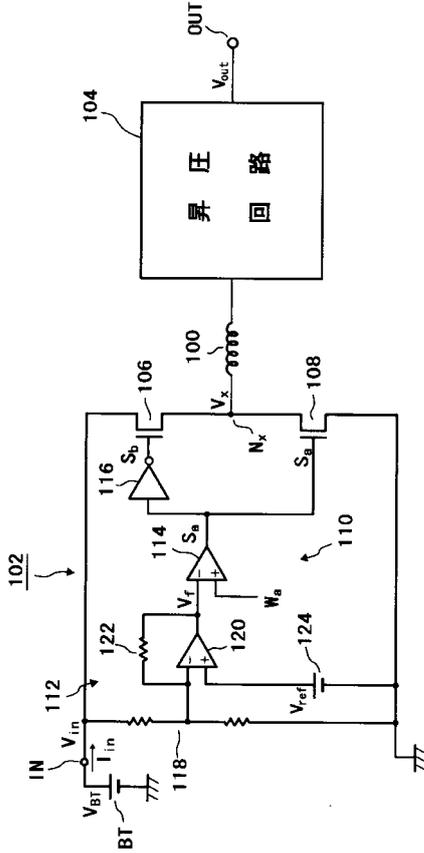
【図6】



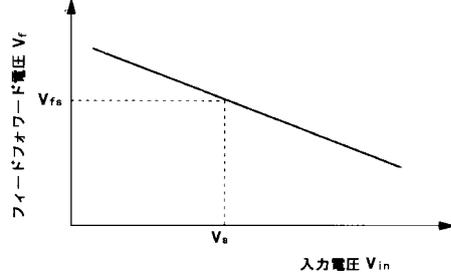
【図7】



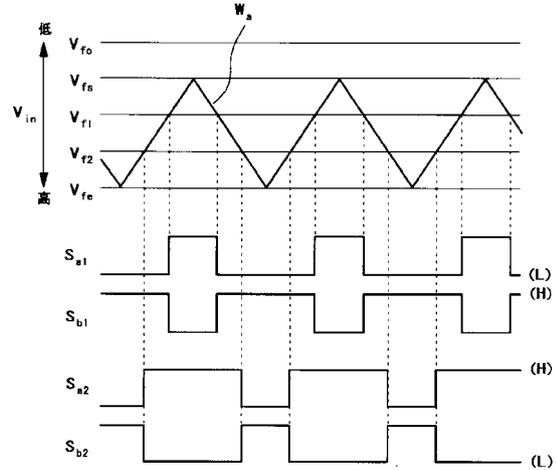
【 図 8 】



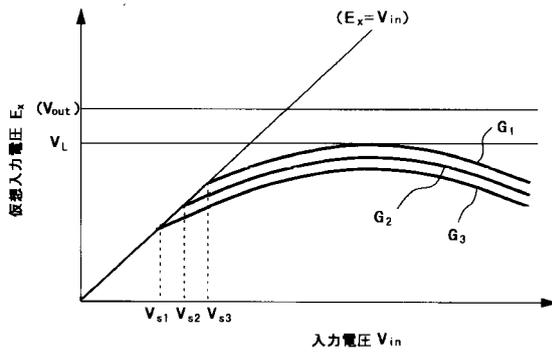
【 図 9 】



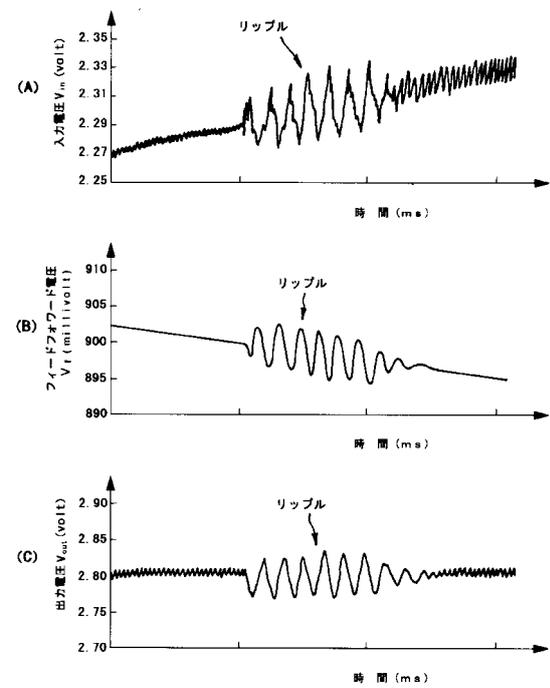
【 図 10 】



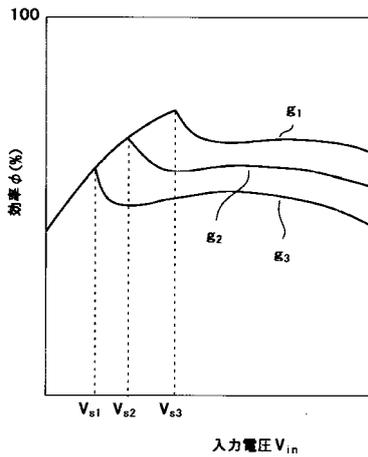
【 図 11 】



【 図 13 】



【 図 12 】



フロントページの続き

(56)参考文献 特開平08 - 205528 (JP, A)
特開平08 - 191566 (JP, A)
特開平10 - 004676 (JP, A)

(58)調査した分野(Int.Cl., DB名)
H02M 3/155